

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-4699

(P2009-4699A)

(43) 公開日 平成21年1月8日(2009.1.8)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 21/027 (2006.01)	H01L 21/30 541E	2H095
G03F 1/08 (2006.01)	G03F 1/08 C	2H097
G03F 7/20 (2006.01)	G03F 7/20 504	5F056

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21) 出願番号	特願2007-166541 (P2007-166541)	(71) 出願人	302062931 NECエレクトロニクス株式会社 神奈川県川崎市中原区下沼部1753番地
(22) 出願日	平成19年6月25日 (2007.6.25)	(74) 代理人	100102864 弁理士 工藤 実
		(72) 発明者	徳永 賢一 神奈川県相模原市下九沢1120 NEC ファブサーブ株式会社内
		Fターム(参考)	2H095 BB10 BB32 2H097 AA03 BB01 CA16 LA10 5F056 AA04 CA30 CD13

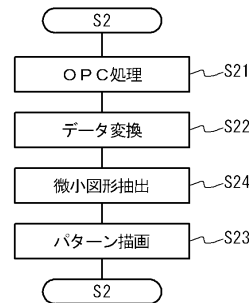
(54) 【発明の名称】 半導体装置の製造方法及び半導体製造装置

(57) 【要約】

【課題】 所望のパターンが形成される半導体装置の製造方法及び半導体製造装置を提供する。

【解決手段】 半導体装置の製造方法は、パターン(63)を構成する複数の図形から所定の大きさより小さい微小図形を抽出するステップ(S24)と、複数の図形の各々に対応するように成形した電子線(50)を基板(51)上の複数の図形の各々に対応する図形領域(52)に照射するステップ(S23)とを具備する。抽出するステップ(S24)において、微小図形の大きさを所定の大きさと比較する。照射するステップ(S23)において、微小図形に対応するように成形した電子線(50)を基板(51)上の微小図形に対応する微小図形領域(52)に照射する単位面積あたりの照射量は、複数の図形のうち抽出するステップ(S24)において抽出されなかった非微小図形に対応するように成形した電子線(50)を基板(51)上の非微小図形に対応する非微小図形領域(52)に照射する単位面積あたりの照射量より多い。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

パターンを構成する複数の図形から所定の大きさより小さい微小図形を抽出するステップと、

前記複数の図形の各々に対応するように成形した電子線を基板上的前記各々に対応する図形領域に照射するステップと

を具備し、

前記抽出するステップにおいて、前記微小図形の大きさを前記所定の大きさと比較し、

前記照射するステップにおいて、前記微小図形に対応するように成形した電子線を前記基板上的前記微小図形に対応する微小図形領域に照射する単位面積あたりの照射量は、前記複数の図形のうち前記抽出するステップにおいて抽出されなかった非微小図形に対応するように成形した電子線を前記基板上的前記非微小図形に対応する非微小図形領域に照射する単位面積あたりの照射量より多い

10

半導体装置の製造方法。

【請求項 2】

前記照射するステップは、

前記複数の図形を表す第 1 電子線照射データに基づいて、前記各々に対応するように成形した電子線を前記図形領域に照射するステップと、

前記微小図形を表す第 2 電子線照射データに基づいて、前記微小図形に対応するように成形した電子線を前記微小図形領域に照射するステップと

20

を含む

請求項 1 の半導体装置の製造方法。

【請求項 3】

前記複数の図形を表す第 1 電子線照射データと前記微小図形を表す第 2 電子線照射データとに基づいて、前記非微小図形を表す第 3 電子線照射データを生成するステップを具備し、

前記照射するステップは、

前記第 2 電子線照射データに基づいて、前記微小図形に対応するように成形した電子線を前記微小領域に第 1 照射量だけ照射するステップと、

前記第 3 電子線照射データに基づいて、前記非微小図形に対応するように成形した電子線を前記非微小図形領域に前記第 1 照射量より少ない第 2 照射量だけ照射するステップとを含む

30

請求項 1 の半導体装置の製造方法。

【請求項 4】

前記パターンを表すパターンデータから前記第 1 電子線照射データを生成するステップを具備し、

前記生成するステップにおいて、前記パターンを前記複数の図形に分割する

請求項 2 又は 3 のいずれかに記載の半導体装置の製造方法。

【請求項 5】

前記複数の図形は複数の矩形であり、

前記抽出するステップにおいて、前記微小図形の辺の長さを基準寸法と比較する

請求項 1 乃至 4 のいずれかに記載の半導体装置の製造方法。

40

【請求項 6】

パターンを構成する複数の図形から所定の大きさより小さい微小図形を抽出する微小図形抽出部と、

前記複数の図形の各々に対応するように成形した電子線を基板上的前記各々に対応する図形領域に照射する電子線露光装置と

を具備し、

前記微小図形抽出部は、前記微小図形の大きさを前記所定の大きさと比較し、

前記電子線露光装置は、前記微小図形に対応するように成形した電子線を前記基板上的

50

前記微小図形に対応する微小図形領域に照射する単位面積あたりの照射量を、前記複数の図形のうち前記微小図形抽出部によって抽出されなかった非微小図形に対応するように成形した電子線を前記基板上的前記非微小図形に対応する非微小図形領域に照射する単位面積あたりの照射量よりも多くする

半導体製造装置。

【請求項 7】

前記電子線露光装置は、

前記複数の図形を表す第 1 電子線照射データに基づいて、前記各々に対応するように成形した電子線を前記基板上的前記図形領域に照射し、

前記微小図形を表す第 2 電子線照射データに基づいて、前記微小図形に対応するように成形した電子線を前記微小図形領域に照射する

請求項 6 の半導体製造装置。

【請求項 8】

前記複数の図形を表す第 1 電子線照射データと前記微小図形を表す第 2 電子線照射データとに基づいて、前記非微小図形を表す第 3 電子線照射データを生成するデータ生成部を具備し、

前記電子線露光装置は、

前記第 2 電子線照射データに基づいて、前記微小図形に対応するように成形した電子線を前記微小領域に第 1 照射量だけ照射し、

前記第 3 電子線照射データに基づいて、前記非微小図形に対応するように成形した電子線を前記非微小図形領域に前記第 1 照射量より少ない第 2 照射量だけ照射する

請求項 6 の半導体製造装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法及び半導体製造装置に関し、特に電子線を照射してリソグラフィ用のマスクパターンを描画するための半導体製造方法及び半導体製造装置に関する。

【背景技術】

【0002】

図 1 に示すように、一般的な半導体装置の製造方法は、半導体装置の回路パターン（以下、「デバイスパターン」という。）を設計するステップ S 1 と、デバイスパターンに対応するマスクパターンを有するマスクを作製するステップ S 2 と、マスクパターンをウエハ上のレジスト層に転写し、転写されたパターンに対応する回路を形成するリソグラフィ工程としてのステップ S 3 とを具備する。マスクは、レチクルと呼ばれる場合がある。

【0003】

図 2 は、可変成形型の電子線露光装置を用いてマスク基板上にマスクパターンを描画してマスクを作製する場合のステップ S 2 の例を示している。ステップ S 2 は、ステップ S 2 1 と、ステップ S 2 2 と、ステップ S 2 3 とを備える。

【0004】

ステップ S 2 に関連する技術が特許文献 1 乃至 4 に開示されている。

【0005】

ステップ S 2 1 において、光近接効果補正（OPC：Optical Proximity Correction）処理が実行される。OPC は、ウエハ上に微細なパターンを形成するための超解像技術（RET：Resolution Enhancement Technology）の一つである。一般的に、OPC 処理を実行する情報処理装置は光強度シミュレータと呼ばれる。

【0006】

図 3（a）乃至図 3（c）を参照して HAT と呼ばれる OPC を説明する。図 3（a）は、設計されたデバイスパターンとしての設計デバイスパターン 7 1 を示している。設計デ

10

20

30

40

50

バイスパターン 7 1 は細長い矩形である。光強度シミュレータは、設計デバイスパターン 7 1 と幾何学的に相似な O P C 処理前マスクパターンを転写したときにウエハ上のレジスト層が感光するパターンとしての感光デバイスパターン 7 2 を計算する。図 3 (b) は、感光デバイスパターン 7 2 を示している。感光デバイスパターン 7 2 は、端部における光量が不足するために設計デバイスパターン 7 1 に比較して長手方向に縮んでいる。光強度シミュレータは、それによってレジスト層が感光するパターンが設計デバイスパターン 7 1 に一致するようなマスクパターンとしての O P C 処理後マスクパターン 7 3 を求める。図 3 (c) は、O P C 処理後マスクパターン 7 3 を示している。O P C 処理後マスクパターン 7 3 と設計デバイスパターン 7 1 を比較すると、O P C 処理後マスクパターン 7 3 においては、枠で囲まれた O P C 処理後マスクパターン 7 3 の端部を強調する補助パターンが付加されている。これにより、ウエハ上のレジスト層が感光するパターンが設計デバイスパターン 7 1 に比較して長手方向に縮むことが防がれる。

10

【 0 0 0 7 】

図 4 (a) 乃至図 4 (c) を参照してセリフと呼ばれる O P C を説明する。図 4 (a) は、設計されたデバイスパターンとしての設計デバイスパターン 7 4 を示している。設計デバイスパターン 7 4 はかぎ状に曲がった屈曲部を有する。光強度シミュレータは、設計デバイスパターン 7 4 と幾何学的に相似な O P C 処理前マスクパターンを転写したときにウエハ上のレジスト層が感光するパターンとしての感光デバイスパターン 7 5 を計算する。図 4 (b) は、感光デバイスパターン 7 5 を示している。感光デバイスパターン 7 5 は、設計デバイスパターン 7 4 に比較して屈曲部が丸まっている。光強度シミュレータは、それによってレジスト層が感光するパターンが設計デバイスパターン 7 4 に一致するようなマスクパターンとしての O P C 処理後マスクパターン 7 6 を求める。図 4 (c) は、O P C 処理後マスクパターン 7 6 を示している。O P C 処理後マスクパターン 7 6 と設計デバイスパターン 7 4 を比較すると、O P C 処理後マスクパターン 7 6 においては、枠で囲まれた O P C 処理後マスクパターン 7 6 の屈曲部が強調されている。これにより、ウエハ上のレジスト層が感光するパターンが設計デバイスパターン 7 4 に比較して屈曲部が丸まることが防がれる。

20

【 0 0 0 8 】

O P C は、H A T とセリフに加えて、マスクパターンの一部を構成するパターンの寸法や形状を隣接するパターンとの距離に基づいて補正するものも含む。

30

【 0 0 0 9 】

図 5 は、ステップ S 2 1 の説明図である。ステップ S 1 において設計された設計デバイスパターン 6 1 から O P C 処理後マスクパターン 6 2 がもとめられる。一般的に、O P C 処理後マスクパターン 6 2 は設計デバイスパターン 6 1 よりも形状が複雑である。

【 0 0 1 0 】

図 6 は、ステップ S 2 2 の説明図である。データ変換処理により、O P C 処理後マスクパターン 6 2 を複数の矩形に分割した電子線照射パターン 6 3 が求められる。O P C 処理後マスクパターン 6 2 が複雑である場合、電子線照射パターン 6 3 を構成する複数の矩形はサイズの小さな矩形を含みやすい。電子線照射パターン 6 3 のデータは、可変成型型の電子線露光装置がマスク基板上に O P C 処理後マスクパターン 6 2 に対応するマスクパターンを描画するために用いられる。

40

【 0 0 1 1 】

図 7 は、ステップ S 2 3 で用いられる可変成型型の電子線露光装置 3 の光学系を示す。電子線露光装置 3 の光学系は、電子銃 3 2 と、第 1 アパチャー 3 3 と、成形偏向器 3 4 と、第 2 アパチャー 3 5 を備える。電子銃 3 2 が発した電子線 5 0 は、第 1 アパチャー 3 3 、成形偏向器 3 4 及び第 2 アパチャー 3 5 により矩形に成形される。

【 0 0 1 2 】

ステップ S 2 3 において、電子線露光装置 3 は、矩形に成形された電子線 5 0 をマスク基板 5 1 を支持するステージの移動に同期させて照射し、電子線照射パターン 6 3 の複数の矩形の各々に対応するマスク基板上 5 1 の露光領域 5 2 を感光させる。このようにして

50

、電子線露光装置 3 は O P C 処理後マスクパターン 6 2 をマスク基板 5 1 上に描画する。電子線露光装置 3 は、通常、電子線 5 0 の照射野（露光領域 5 2 に対応）が一辺 1 ~ 1 0 0 0 n m の矩形領域となるように電子線 5 0 を成形できる。ここで、矩形領域は、正方形領域である場合と、長辺と短辺の長さが異なる長方形領域である場合とがある。

【 0 0 1 3 】

電子線照射パターン 6 3 を構成する複数の矩形は、サイズの小さい矩形と大きい矩形とを含む。共通の電子線照射条件で大きい矩形に対応する露光領域 5 2 と小さい矩形に対応する露光領域 5 2 とを感光させる場合、大きい矩形に対応する露光領域 5 2 が十分に感光するが小さい矩形に対応する露光領域 5 2 が十分に感光しないことがある。照射野が小さくなるように電子線 5 0 を成形すると、収差やクーロン効果によりブラーと呼ばれる現象が発生し、このような電子線 5 0 が照射される露光領域 5 2 が受けるエネルギー強度が不足するからである。

10

【 0 0 1 4 】

【特許文献 1】特開平 9 - 6 3 9 3 0 号公報

【特許文献 2】特表 2 0 0 0 - 5 1 1 3 0 3 号公報

【特許文献 3】特開 2 0 0 1 - 2 9 6 6 4 5 号公報

【特許文献 4】特開 2 0 0 2 - 3 3 2 6 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 5 】

本発明者は、電子線照射パターンが小さいサイズの図形を含む場合、マスク基板上に所望のマスクパターンが形成されず、その結果、ウエハ上に所望のデバイスパターンが形成されないときがあることを認識した。

20

【課題を解決するための手段】

【 0 0 1 6 】

以下に、（発明を実施するための最良の形態）で使用される番号を用いて、課題を解決するための手段を説明する。これらの番号は、（特許請求の範囲）の記載と（発明を実施するための最良の形態）との対応関係を明らかにするために付加されたものである。ただし、それらの番号を、（特許請求の範囲）に記載されている発明の技術的範囲の解釈に用いてはならない。

30

【 0 0 1 7 】

本発明による半導体装置の製造方法は、パターン（6 3）を構成する複数の図形から所定の大きさより小さい微小図形を抽出するステップ（S 2 4）と、複数の図形の各々に対応するように成形した電子線（5 0）を基板（5 1）上の複数の図形の各々に対応する図形領域（5 2）に照射するステップ（S 2 3）とを具備する。抽出するステップ（S 2 4）において、微小図形の大きさを所定の大きさと比較する。照射するステップ（S 2 3）において、微小図形に対応するように成形した電子線（5 0）を基板（5 1）上の微小図形に対応する微小図形領域（5 2）に照射する単位面積あたりの照射量は、複数の図形のうち抽出するステップ（S 2 4）において抽出されなかった非微小図形に対応するように成形した電子線（5 0）を基板（5 1）上の非微小図形に対応する非微小図形領域（5 2）に照射する単位面積あたりの照射量より多い。

40

【 0 0 1 8 】

本発明による半導体製造装置（1）は、パターン（6 3）を構成する複数の図形から所定の大きさより小さい微小図形を抽出する微小図形抽出部（2 3）と、複数の図形の各々に対応するように成形した電子線（5 0）を基板（5 1）上の複数の図形の各々に対応する図形領域（5 2）に照射する電子線露光装置（3）とを具備する。微小図形抽出部（2 3）は、微小図形の大きさを所定の大きさと比較する。電子線露光装置（3）は、微小図形に対応するように成形した電子線（5 0）を基板（5 1）上の微小図形に対応する微小図形領域（5 2）に照射する単位面積あたりの照射量を、複数の図形のうち微小図形抽出部（2 3）によって抽出されなかった非微小図形に対応するように成形した電子線（5 0

50

)を基板(51)上の非微小図形に対応する非微小図形領域(52)に照射する単位面積あたりの照射量よりも多くする。

【発明の効果】

【0019】

本発明によれば、所望のパターンが形成される半導体装置の製造方法及び半導体製造装置が提供される。

【発明を実施するための最良の形態】

【0020】

添付図面を参照して、本発明による半導体装置の製造方法及び半導体製造装置を実施するための最良の形態を以下に説明する。

【0021】

(第1の実施形態)

図8に示されるように、本発明の第1の実施形態に係る半導体製造装置1は、情報処理装置2と、電子線露光装置3と具備する。情報処理装置2は、記憶装置と処理装置とを備える。処理装置は、記憶装置の記録媒体に記録されたプログラムに従って、OPC処理部21、データ変換部22、及び微小図形抽出部23として動作する。電子線露光装置3は、ブランキング電極37と、成形偏向器34と、ステージ36と、これらを制御する制御装置31を備える。ステージ36は、XYステージである。電子線露光装置3の光学系は、図7に示されるように、電子銃32と、第1アパチャー33と、成形偏向器34と、第2アパチャー35と、ブランキング電極37と、ブランキングアパチャー38とを備える。第1アパチャー33、成形偏向器34及び第2アパチャー35は、電子銃32が発した電子線50を所望の形状に成形する。ブランキング電極37及びブランキングアパチャー38は、電子線50の照射及び非照射を切り替える。ステージ36は、電子線50が照射されるマスク基板51を移動する。本実施形態に係る半導体装置の製造方法は、図1に示すように、半導体装置の回路パターンとしてのデバイスパターンを設計するステップS1と、デバイスパターンに対応するマスクパターンを有するマスクを作製するステップS2と、マスクパターンをウエハ上のレジスト層に転写し、転写されたパターンに対応する回路を形成するリソグラフィ工程としてのステップS3とを具備する。本実施形態に係るステップS2は、図9に示すように、ステップS21と、ステップS22と、ステップS24と、ステップS23を備える。情報処理装置2は、ステップS21と、ステップS22と、ステップS24を実行する。電子線露光装置3は、ステップS23を実行する。

【0022】

ステップS21において、OPC処理部21は、OPC処理を実行し、ステップS1において設計された設計デバイスパターン61を示すデバイスパターン設計データ41からOPC処理後マスクパターン62を示すOPC処理後マスクパターンデータ42を生成する。デバイスパターン設計データ41は、例えば、GDS2のデータである。デバイスパターン設計データ41は、ステップS1において設計されたパターンと幾何学的に相似なパターン(OPC処理前マスクパターン)を示していても良い。設計デバイスパターン61及びOPC処理後マスクパターン62は図5に示されている。OPC処理後マスクパターン62は、HAT、セリフ等のOPCにより設計デバイスパターン61が補正されたものである。OPC処理部21は、OPC処理をモデルベースで実行してもよく、ルールベースで実行してもよい。モデルベースのOPC処理では、設計デバイスパターン61と幾何学的に相似なマスクパターンを出発点として、マスクパターンによってウエハ上のレジスト層が感光するパターンをシミュレーションし、シミュレーションしたパターンが設計デバイスパターン61に一致するようにマスクパターンを補正することによりOPC処理後マスクパターン62が求められる。ルールベースのOPC処理では、OPC処理後マスクパターン62は、設計デバイスパターン61を所定のルールに従って補正することで求められる。

【0023】

ステップS22において、データ変換部22は、OPC処理後マスクパターンデータ4

10

20

30

40

50

2 から電子線露光装置 3 に対応するフォーマットの第 1 電子線照射データ 4 3 を生成する。このとき、データ変換部 2 2 は O P C 処理後マスクパターン 6 2 を複数の図形に分割する。第 1 電子線照射データ 4 3 は、O P C 処理後マスクパターン 6 2 が複数の図形、例えば矩形、に分割された電子線照射パターン 6 3 を示している。したがって、電子線照射パターン 6 3 は、図 6 に示されるように、複数の図形により構成されている。

【 0 0 2 4 】

ステップ S 2 4 において、微小図形抽出部 2 3 は、電子線照射パターン 6 3 を構成している複数の図形から、微小図形を抽出する。微小図形とは、例えば、X、Y 寸法（長辺、短辺の長さ）のうちどちらか一方、又は両方が所定の基準寸法より小さい図形をいう。微小図形抽出部 2 3 は、微小図形を抽出するために複数の図形の各々の寸法を基準寸法と比較する。微小図形の抽出には、エスアイアイ・ナノテクノロジー株式会社の S m a r t M R C のようなマスクルールチェックシステムを利用することが可能である。微小図形抽出部 2 3 は、抽出した全ての微小図形により構成される電子線照射パターン 6 4 を示す第 2 電子線照射データ 4 4 を生成する。電子線照射パターン 6 4 は図 1 0 に示されている。第 2 電子線照射データ 4 4 のデータフォーマットは、第 1 電子線照射データ 4 3 のデータフォーマットと同じである。

10

【 0 0 2 5 】

ステップ S 2 3 において、電子線露光装置 3 は、第 1 電子線照射データ 4 3 に基づいて、電子線照射パターン 6 3 の複数の図形の各々の形状に対応するように成形された電子線 5 0 をマスク基板 5 1 を支持するステージ 3 6 の移動に同期させて照射し、複数の図形の各々の位置に対応する露光領域 5 2 を感光させる。ここで、制御装置 3 1 は、電子線照射パターン 6 3 の複数の図形の各々に対応して、第 1 制御信号 4 7 を成形偏向器 3 4 に出力し、第 2 制御信号 4 8 をステージ 3 6 に出力し、第 3 制御信号 4 9 をブランキング電極 3 7 に出力する。第 1 制御信号 4 7 及び第 2 制御信号 4 8 は、電子線照射パターン 6 3 の複数の図形の各々の形状及び位置に対応する電子線 5 0 の形状及びステージ 3 6 の位置を指定する。第 3 制御信号 4 9 は、各々の図形に対応した電子線の照射量情報に基づき、電子線 5 0 の照射時間を指定する。

20

【 0 0 2 6 】

ステップ S 2 3 において、電子線露光装置 3 は、第 2 電子線照射データ 4 4 に基づいて、電子線照射パターン 6 4 の複数の微小図形の各々の形状に対応するように成形された電子線 5 0 をステージ 3 6 の移動に同期させて照射し、複数の微小図形の各々に対応する露光領域 5 2 を感光させる。ここで、制御装置 3 1 は、電子線照射パターン 6 4 の複数の微小図形の各々に対応して、第 1 制御信号 4 7 を成形偏向器 3 4 に出力し、第 2 制御信号 4 8 をステージ 3 6 に出力し、第 3 制御信号 4 9 をブランキング電極 3 7 に出力する。

30

【 0 0 2 7 】

微小図形に対応する露光領域 5 2 が二重に露光されるため、微小図形に対応する露光領域 5 2 に対する電子線の単位面積あたりの照射量が複数の図形のうち微小図形ではないものに対応する露光領域 5 2 に対する電子線の単位面積あたりの照射量よりも多くなる。微小図形に対応する露光領域 5 2 が電子線照射により受けるエネルギーの強度不足が補償されたため、寸法細りが防がれて、O P C 処理後マスクパターン 6 2 を忠実に再現するマスクパターンがマスク基板 5 1 上に形成される。このように作製されたマスクを用いることで、ウエハ上に設計デバイスパターン 6 1 を忠実に再現するデバイスパターンが形成される。

40

【 0 0 2 8 】

電子線露光装置 3 が第 2 電子線データ 4 4 に基づいて電子線 5 0 を照射するときの照射量は、第 1 電子線データ 4 3 に基づいて電子線 5 0 を照射するときの照射量の 1 0 ~ 1 0 0 % であることが好ましい。電子線露光装置 3 の加速電圧が 5 0 k V である場合、第 2 電子線データ 4 4 に基づいて電子線 5 0 を照射するときの照射量は、第 1 電子線データ 4 3 に基づいて電子線 5 0 を照射するときの照射量の 2 0 % であることが特に好ましい。具体的には、マスク上の標準的な寸法のパターンに対する電子線の照射量が 1 5 u C / c m 2

50

であった時、マスク上の50nm以下の寸法のパターンに対する追加の電子線の照射量は、+3uC/cm²程度であることが望ましい。

【0029】

(第2の実施形態)

図11に示されるように、本発明の第2の実施形態に係る半導体製造装置1は情報処理装置2と、電子線露光装置3とを具備する。情報処理装置2は、記憶装置と処理装置とを備える。処理装置は、記憶装置の記録媒体に記録されたプログラムに従って、OPC処理部21、データ変換部22、微小図形抽出部23、及び差分処理部(データ生成部)24として動作する。本実施形態に係る電子線露光装置3は、第1の実施形態に係る電子線露光装置3と同様に、制御装置31と、電子銃32と、第1アパチャー33と、成形偏向器34と、第2アパチャー35と、ステージ36と、ブランキング電極37と、ブランキングアパチャー38とを備える。本実施形態に係る半導体装置の製造方法は、図1に示すように、半導体装置の回路パターンとしてのデバイスパターンを設計するステップS1と、デバイスパターンに対応するマスクパターンを有するマスクを作製するステップS2と、マスクパターンをウエハ上のレジスト層に転写し、転写されたパターンに対応する回路を形成するステップS3とを具備する。本実施形態に係るステップS2は、図12に示すように、ステップS21と、ステップS22と、ステップS24と、ステップS25と、ステップS23を備える。情報処理装置2は、ステップS21と、ステップS22と、ステップS24と、ステップS25を実行する。電子線露光装置3は、ステップS23を実行する。

10

20

【0030】

本実施形態に係るステップS21、ステップS22、ステップS24は、第1の実施形態に係るステップS21、ステップS22、ステップS24と同様である。

【0031】

ステップS25において、差分処理部24は、第1電子線照射データ43及び第2電子線照射データ44から差分処理(XOR処理)により第3電子線照射データ45を生成する。第3電子線照射データ45のデータフォーマットは、第2電子線照射データ44のデータフォーマットと同じである。第3電子線照射データ45は、電子線照射パターン65を表す。電子線照射パターン65は、図13に示されるように、電子線照射パターン63を構成する複数の図形から電子線照射パターン64を構成する複数の微小図形を除いた複数の非微小図形で構成される。

30

【0032】

ステップS23において、電子線露光装置3は、第2電子線照射データ44に基づいて、電子線照射パターン64の複数の微小図形の各々の形状に対応するように成形された電子線50をステージ36の移動に同期させて照射し、複数の微小図形の各々に対応する露光領域52を感光させる。ここで、制御装置31は、電子線照射パターン64の複数の微小図形の各々に対応して、第1制御信号47を成形偏向器34に出力し、第2制御信号48をステージ36に出力し、第3制御信号49をブランキング電極37に出力する。第1制御信号47及び第2制御信号48は、電子線照射パターン64の複数の微小図形の各々の形状及び位置に対応する電子線50の形状及びステージ36の位置を指定する。第3制御信号49は、各々の図形に対応した電子線の照射量情報に基づき、電子線50の照射時間を指定する。ここで、第3制御信号49が電子線照射パターン64の複数の微小図形の各々に対応して指定する電子線50の照射時間は、第1時間である。

40

【0033】

ステップS23において、電子線露光装置3は、第3電子線照射データ45に基づいて、電子線照射パターン65の複数の非微小図形の各々の形状に対応するように成形された電子線50をマスク基板51を支持するステージ36の移動に同期させて照射し、複数の非微小図形の各々の位置に対応する露光領域52を感光させる。ここで、制御装置31は、電子線照射パターン65の複数の非微小図形の各々に対応して、第1制御信号47を成形偏向器34に出力し、第2制御信号48をステージ36に出力し、第3制御信号49を

50

ブランキング電極 37 に出力する。第 1 制御信号 47 及び第 2 制御信号 48 は、電子線照射パターン 65 の複数の非微小図形の各々の形状及び位置に対応する電子線 50 の形状及びステージ 36 の位置を指定する。第 3 制御信号 49 は、各々の図形に対応した電子線の照射量情報に基づき、電子線 50 の照射時間を指定する。ここで、第 3 制御信号 49 が電子線照射パターン 65 の複数の非微小図形の各々に対応して指定する電子線 50 の照射時間は、第 1 時間より短い第 2 時間である。

【0034】

微小図形に対応する露光領域 52 に対する電子線の照射時間が非微小図形に対応する露光領域 52 に対する電子線の照射時間よりも長いため、微小図形に対応する露光領域 52 に対する電子線の単位面積あたりの照射量が非微小図形に対応する露光領域 52 に対する電子線の単位面積あたりの照射量よりも多くなる。微小図形に対応する露光領域 52 が電子線照射により受けるエネルギーの強度不足が補償されるため、寸法細りが防がれて、OPC 処理後マスクパターン 62 を忠実に再現するマスクパターンがマスク基板 51 上に形成される。このように作製されたマスクを用いることで、ウエハ上に設計デバイスパターン 61 を忠実に再現するデバイスパターンが形成される。

10

【0035】

電子線露光装置 3 が第 2 電子線データ 44 に基づいて電子線 50 を照射するときの照射量は、第 3 電子線データ 45 に基づいて電子線 50 を照射するときの照射量の 110 ~ 200 % であることが好ましい。

【0036】

上記実施形態における露光領域 52 のサイズと露光領域 52 が電子線照射により受けるエネルギー強度との関係を図 14 から 18 を参照して説明する。

20

【0037】

図 14 (a) は、露光領域 52 としての露光領域 52 a を示している。露光領域 52 a は、辺の長さが 500 nm の正方形である。図中に露光領域 52 a の一辺に平行な直線 A が示されている。直線 A は、点 A1 及び A2 において露光領域 52 a の輪郭線と交わる。図 14 (b) は、露光領域 52 としての露光領域 52 b を示している。露光領域 52 b は、辺の長さが 20 nm の正方形である。図中に露光領域 52 b の一辺に平行な直線 B が示されている。直線 B は、点 B1 及び B2 において露光領域 52 b の輪郭線と交わる。

【0038】

図 15 は、マスク基板 51 上におけるエネルギー強度分布を示すグラフである。縦軸は、電子線照射によってマスク基板 51 上の被照射面が受けるエネルギーの強度を示す。横軸は、直線 A 及び直線 B に沿う被照射面上の位置を示す。例えば加速電圧 50 kV、電流密度 15 A/cm² の電子線露光装置で露光領域 52 a を露光した場合、点 A1 及び A2 の間においては、エネルギー強度は位置によらず一定値をとる。点 A1 の外側においては、収差やクーロン効果により、点 A1 から離れるほどエネルギー強度が低下し、20 ~ 50 nm 離れた位置ではエネルギー強度がゼロになる。点 A2 の外側においても同様である。このようにエネルギー強度が露光領域 52 a から離れるに従って低下する露光領域 52 a の周囲の領域は、ブラーの領域と呼ばれる。露光領域 52 a と同一の条件で露光領域 52 b を露光した場合、点 B1 及び B2 の間（露光領域 52 b の内部）においては、露光領域 52 b のサイズ（20 nm）がブラーの領域の幅（20 ~ 50 nm）より小さいため、点 A1 及び A2 の間（露光領域 52 a の内部）に比べてエネルギー強度が低い。

30

40

【0039】

図 16 は、加速電圧 50 kV、電流密度 15 A/cm² の電子線露光装置で露光した場合の露光領域のサイズと露光領域の内部におけるエネルギー強度との関係を示すグラフである。縦軸は、エネルギー強度を示す。横軸は、露光領域 52 のサイズを示す。露光領域 52 のサイズ（辺の長さ）が 50 nm より大きい場合、露光領域 52 の内部におけるエネルギー強度は露光領域 52 のサイズによらず一定である。露光領域 52 のサイズが 50 nm より小さい場合、露光領域 52 のサイズが小さいほど露光領域 52 の内部におけるエネルギー強度が低い。

50

【 0 0 4 0 】

図 1 7 は、マスク基板 5 1 上の露光領域 5 3 及び 5 4 を示している。幅 1 0 0 0 n m のマスクパターン 5 5 を形成するために、露光領域 5 3 と露光領域 5 4 とに電子線が照射される。

【 0 0 4 1 】

図 1 8 は、マスク上の露光領域 5 3 の寸法 a を 0 n m から 1 0 0 0 n m の範囲に設定し、露光領域 5 4 の寸法 b を 1 0 0 0 - a に設定して電子線を照射した場合に形成されるマスクパターン 5 5 の寸法 c を示している。縦軸は、寸法 c を示す。横軸は寸法 a を示す。寸法 a 又は b が 5 0 n m のとき、寸法 c が最小となる。したがって、上記実施形態のステップ S 2 4 における基準寸法は、1 0 0 n m 以下の寸法に設定されることが好ましい。基準寸法は、2 0 ~ 5 0 n m の範囲に設定されることが特に好ましい。

10

【 0 0 4 2 】

微小図形は、O P C 処理によって設計デバイスパターン 6 1 に付加された補助パターンの一部を構成するものである場合と設計デバイスパターン 6 1 の一部を構成するものである場合とがある。上記実施形態によれば、図形の大きさに基づいて電子線の照射量を多くすべき微小図形を選択しているため、どちらの場合であっても O P C 処理後マスクパターン 6 2 を忠実に再現するマスクパターンがマスク基板 5 1 上に形成される。

【 0 0 4 3 】

第 1 電子線照射パターン 6 3 を構成する複数の図形が矩形である場合について説明したが、上記実施形態において複数の図形は台形のような他の形状であってもよい。

20

【 図面の簡単な説明 】

【 0 0 4 4 】

【 図 1 】 図 1 は、半導体装置の製造方法を示すフローチャートである。

【 図 2 】 図 2 は、マスク作製工程を示すフローチャートである。

【 図 3 】 図 3 は、H A T 処理の説明図である。

【 図 4 】 図 4 は、セリフ処理の説明図である。

【 図 5 】 図 5 は、O P C 処理の説明図である。

【 図 6 】 図 6 は、データ変換処理の説明図である。

【 図 7 】 図 7 は、電子線露光装置の光学系を示す斜視図である。

【 図 8 】 図 8 は、本発明の第 1 の実施形態に係る半導体製造装置の機能ブロック図である

30

。

【 図 9 】 図 9 は、第 1 の実施形態に係るマスク作製工程を示すフローチャートである。

【 図 1 0 】 図 1 0 は、微小図形抽出処理の説明図である。

【 図 1 1 】 図 1 1 は、本発明の第 2 の実施形態に係る半導体製造装置の機能ブロック図である。

【 図 1 2 】 図 1 2 は、第 2 の実施形態に係るマスク作製工程を示すフローチャートである

。

【 図 1 3 】 図 1 3 は、差分処理の説明図である。

【 図 1 4 】 図 1 4 は、マスク基板上の露光領域を示す平面図である。

【 図 1 5 】 図 1 5 は、マスク基板上におけるエネルギー強度分布を示すグラフである。

40

【 図 1 6 】 図 1 6 は、露光領域のサイズとエネルギー強度の関係を示すグラフである。

【 図 1 7 】 図 1 7 は、マスク基板上の露光領域を示す平面図である。

【 図 1 8 】 図 1 8 は、露光領域のサイズとマスクパターンのサイズとの関係を示すグラフである。

【 符号の説明 】

【 0 0 4 5 】

1 ... 半導体製造装置

2 ... 情報処理装置

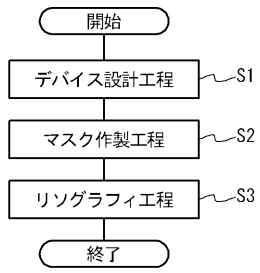
2 1 ... O P C 処理部

2 2 ... データ変換部

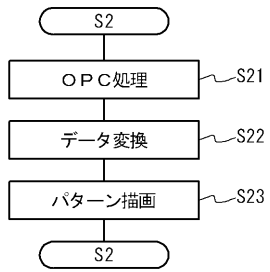
50

2 3 ... 微小図形抽出部	
2 4 ... 差分処理部	
3 ... 電子線露光装置	
3 1 ... 制御装置	
3 2 ... 電子銃	
3 3 ... 第 1 アパチャー	
3 4 ... 成形偏向器	
3 5 ... 第 2 アパチャー	
3 6 ... ステージ	
3 7 ... ブランキング電極	10
3 8 ... ブランキングアパチャー	
4 1 ... デバイスパターン設計データ (O P C 処理前マスクパターンデータ)	
4 2 ... O P C 処理後マスクパターンデータ	
4 3 ... 第 1 電子線照射データ	
4 4 ... 第 2 電子線照射データ	
4 5 ... 第 3 電子線照射データ	
4 7 ... 第 1 制御信号	
4 8 ... 第 2 制御信号	
4 9 ... 第 3 制御信号	
5 0 ... 電子線	20
5 1 ... マスク基板	
5 2、5 2 a、5 2 b、5 3、5 4 ... 露光領域	
5 5 ... マスクパターン	
6 1 ... 設計デバイスパターン (O P C 処理前マスクパターン)	
6 2 ... O P C 処理後マスクパターン	
6 3、6 4、6 5 ... 電子線照射パターン	
7 1、7 4 ... 設計デバイスパターン (O P C 処理前マスクパターン)	
7 2、7 5 ... 感光デバイスパターン	
7 3、7 6 ... O P C 処理後マスクパターン	

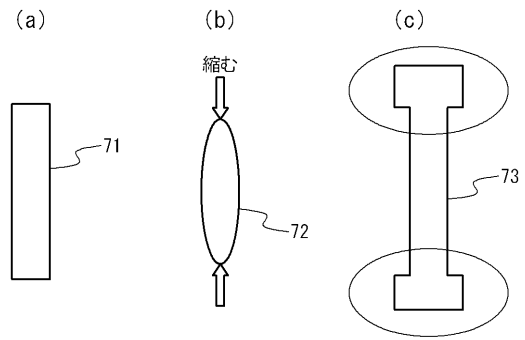
【 図 1 】



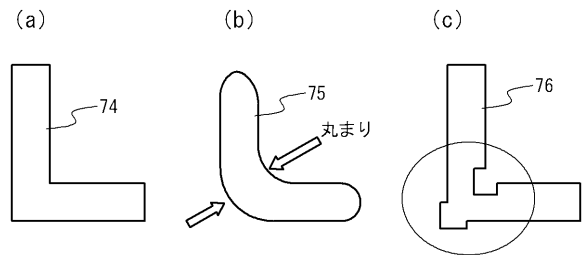
【 図 2 】



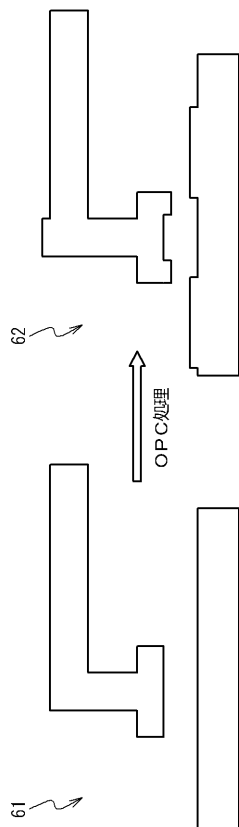
【 図 3 】



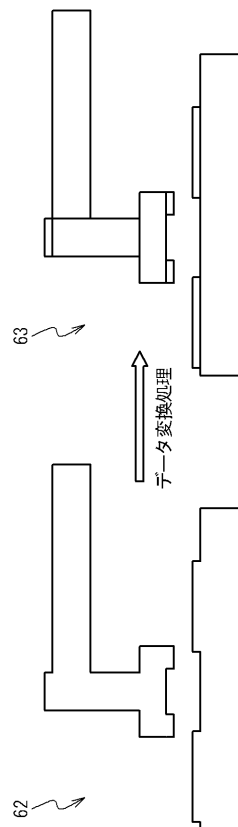
【 図 4 】



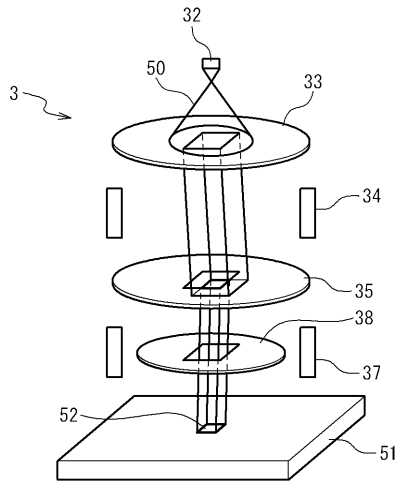
【 図 5 】



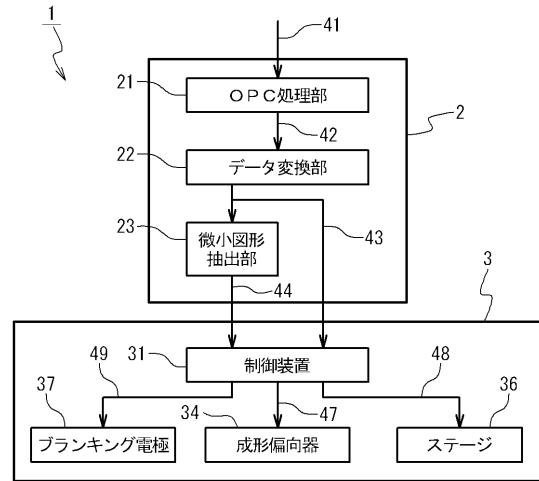
【 図 6 】



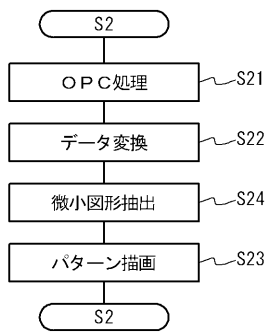
【 図 7 】



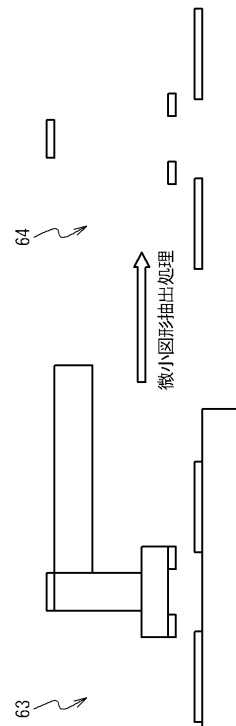
【 図 8 】



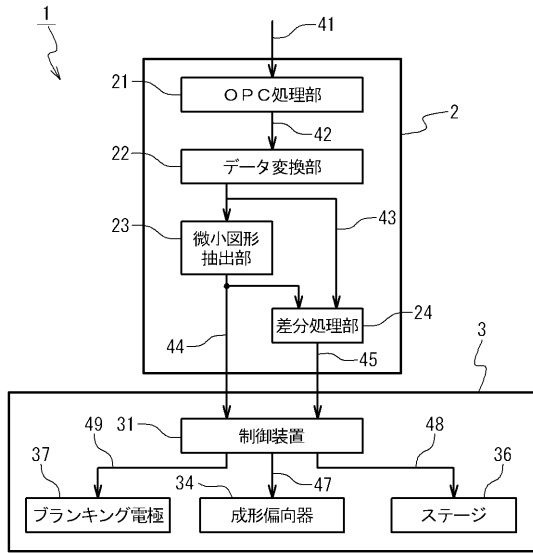
【 図 9 】



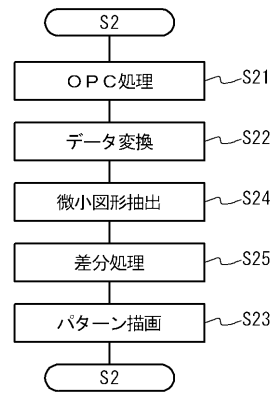
【 図 10 】



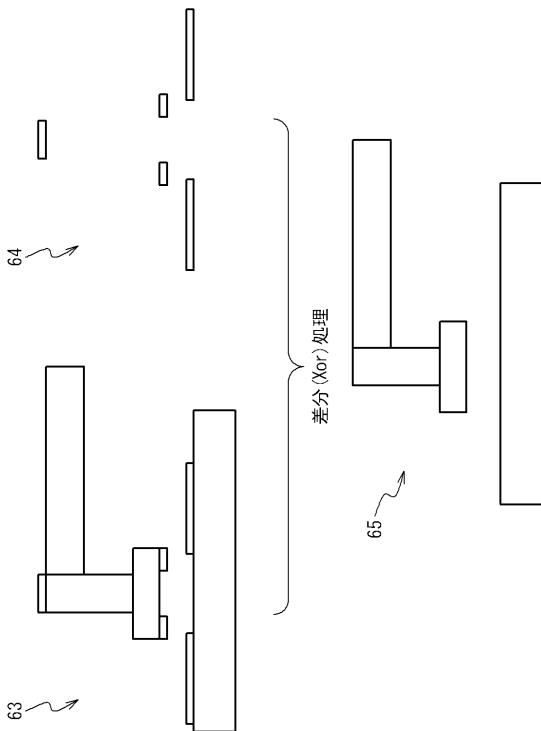
【 図 1 1 】



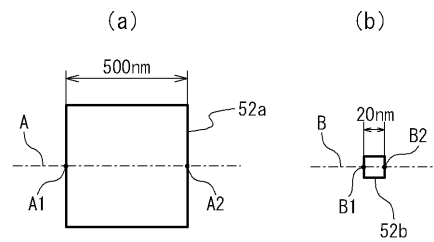
【 図 1 2 】



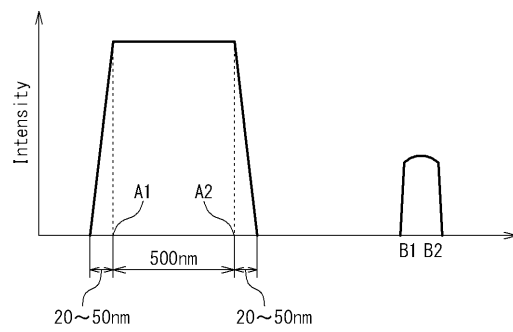
【 図 1 3 】



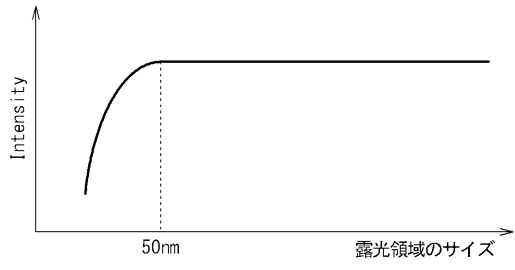
【 図 1 4 】



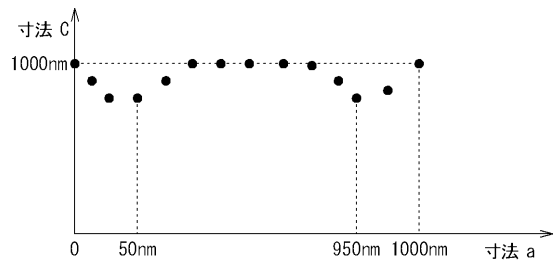
【 図 1 5 】



【図 16】



【図 18】



【図 17】

