



FI 000108380B



# SUOMI – FINLAND (FI)

## PATENTTI- JA REKISTERIHALLITUS PATENT- OCH REGISTERSTYRELSEN

### (12) PATENTTIJULKAISU PATENTSKRIFT

(10) FI 108380 B

(45) Patentti myönnetty - Patent beviljats

15.01.2002

(51) Kv.lk.7 - Int.kl.7

H03L 7/18

(21) Patentihakemus - Patentansökning

20000570

(22) Hakemispäivä - Ansökningsdag

10.03.2000

(24) Alkupäivä - Löpdag

10.03.2000

(41) Tullut julkiseksi - Blivit offentlig

11.09.2001

(73) Haltija - Innehavare

1 •Nokia Corporation, Helsinki, Keilalahdentie 4, 02150 Espoo, SUOMI - FINLAND, (FI)

(72) Keksijä - Uppfinnare

1 •Melava,Jari, Paukkulankatu 3, 24240 Salo, SUOMI - FINLAND, (FI)

2 •Svärd,Mikael, Granmovägen 70, 07130 Andersböle, SUOMI - FINLAND, (FI)

(74) Asiamies - Ombud: Berggren Oy Ab  
Jaakonkatu 3 A, 00100 Helsinki

(54) Keksinnön nimitys - Uppfinningens benämning

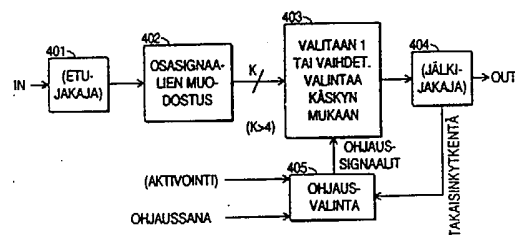
Monimurtojakajainen esijakaja  
Mångbråkddivisorförskalare

(56) Viitejulkaisut - Anförda publikationer

US A 5576666 (H03L 7/18), US A 4573176 (H03K 23/48), US A 4586005 (H03L 7/06), US A 4891774 (G06F 7/68)

(57) Tiivistelmä - Sammandrag

Esijakajalla muodostetaan lähtötaajuus tulotaajuudesta murtojaon avulla. Se käsittää osasignaalien muodostajan (402), joka on järjestetty muodostamaan joukko rinnakkaisia osasignaaleja, jotka eroavat toisistaan vaiheeltaan. Lisäksi se käsittää ohjattavan vaihevalitsimen (403), joka on järjestetty vastaamaan ohjaussignaaliin joko valitsemalla vakio-määrä muuttumattomia rinnakkaisia osasignaaleja tai vaihtamalla toistuvasti valintaansa rinnakkaisten osasignaalien joukossa. Osasignaalien muodostaja (402) on järjestetty muodostamaan enemmän kuin neljä rinnakkaista osasignaalia vaihevalitsimen (403) valittavaksi.



Med en förfördelare bildas en utgångsfrekvens av en ingångsfrekvens medelst bråkdelening. Den omfattar en delsignalsbildare (402), vilken har anordnats att bilda en mängd parallella delsignaler, vilka till sin fas avviker från varandra. Dessutom omfattar den en styrbar fasväljare (403), vilken har anordnats att stå i respons på styrsignalen antingen genom att välja en konstant mängd ickeföränderliga parallella delsignaler eller genom att repetitivt byta sitt val bland mängden av parallella delsignaler. Delsignalsbildaren (402) har anordnats att bilda flera än fyra parallella delsignaler att väljas av fasväljaren (403).

## Monimurtojakajainen esijakaja – Mångbråkdvisorförskalare

5 Keksintö koskee yleisesti tietyllä suhteellisen suurella taajuudella värähtelevien sähköisten signaalien muuntamista tietyiksi toisiksi sähköisiksi signaaleiksi, jotka värähtelevät tietyllä toisella suhteellisen suurella taajuudella. Erityisesti keksintö koskee monimurtojakajaisen esijakajan käyttöä edellä mainittuun tarkoitukseen.

10 Kuva 1 esittää tunnettua piirikytkentää värähtelevien signaalien muodostamiseksi tietyllä ennalta määrätyllä taajuudella. Kuvassa esitetty piirikytkentä tunnetaan vaihe-  
lukitun silmukan (PLL) yhtenä suoritusmuotona. Osa, joka muodostaa varsinaisen värähtelevän lähtösignaalin  $f_{out}$ , on jänniteohjattu oskillaattori 101 (VCO). Lähdestä on takaisinkytkentä esijakajalle 102, joka muuntaa värähtelevän lähtösignaalin  $f_{out}$  toiseksi alempitaajuiseksi värähteleväksi signaaliksi  $f_{div}$ . Tarkasti ottaen värähtelevän signaalin  $f_{div}$  taajuus on murto-osa värähtelevän lähtösignaalin  $f_{out}$  taajuudesta, ts. esijakaja 102 jakaa signaalin  $f_{out}$  tietyllä jakoluvulla. Alempitaajuinen signaali  $f_{div}$  syöte-  
15 tään vaiheilmaisimelle 103 yhdessä hyvin vakaan vertailujännitteen  $f_{ref}$  kanssa. Vaiheilmaisin 103 antaa tulosignaaliensa  $f_{div}$  ja  $f_{ref}$  vaihe-erosta riippuvaisen erosignaalin. Tämä erosignaali suodatetaan alipäästötyyppisessä silmukkasuodattimessa 104 ohjausjännitesignaalin tuottamiseksi jänniteohjatulle oskillaattorille 101. Esijakajalle 102 kytketty valintasiignaali Mode määrittää käytettävän jakoluvun. Tyypillinen tunnettu  
20 esijakajatyyppejä on nk. kaksijakajainen esijakaja, jossa valintasiignaalilla Mode on kaksi sallittua arvoa siten, että kun valintasiignaalilla on ensimmäinen arvo, käytetään jakolukua N, ja kun valintasiignaalilla on toinen arvo, käytetään jakolukua N+1.

25 Kuva 2 esittää tunnettua perinteistä kaksijakajaista esijakajarakennetta. Se käsittää synkronisena jakajana tunnetun ensimmäisen jakajan 201 ja asynkronisena jakajana tunnetun toisen jakajan 202 sekä eräitä logiikkaportteja. Kumpikin jakaja koostuu ketjusta D-kiikkuja. On huomattava, että kuvien johdonmukaisuuden säilyttämiseksi kuvassa 2 esiintyy signaali  $f_{out}$ , joka on esijakajan tulosignaali, kun taas sen lähtöä on merkitty  $f_{div}$ .

30 Synkroninen jakaja 201 toimii täydellä taajuudella, mikä tarkoittaa, että kaikki kolme kiikkuja 203, 204 ja 205 saavat ajoituksensa tulosignaalista  $f_{out}$ , jonka taajuus voi olla satojen megahertsien luokkaa. Suurimman osan aikaa valintasiignaali Mode on alhaalla, jolloin linjan 206 välitaajuuden  $f_{int}$  määrää synkronisen jakajan 201 kahden ensimmäisen kiikun 203 ja 204 muodostama silmukka. Tällöin  $f_{int} = f_{out}/4$ , ja koska asynkroninen jakaja 202 jakaa signaalin  $f_{int}$  32:lla, esijakaja toteuttaa jaon 128:lla, ts.  $f_{div} =$

$f_{out}/128$ . Kun valintasignaali Mode on ylhäällä ja kaikki asynkronisen jakajan 202 kiikkujen Q-lähdöt nousevat ylös samanaikaisesti, myös ohjaussignaali Ctrl linjalla 207 nousee ylös ja synkronisen jakajan 201 silmukka sulkeutuu hetkellisesti kolmen eikä kahden kiikun yli aiheuttaen lisäviiveen, joka vastaa jakoa viidellä. Kun esijaka-  
 5 ja jakaa kerran viidellä ja 31 kertaa neljällä, nettovaikutukseksi saadaan jako 129:llä; ts.  $f_{div} = f_{out}/129$ .

Kuvan 2 esijakajan ongelmana on se, että siinä on kolme täysin toimivaa D-kiikkua, joita on jatkuvasti kellotettava täydellä taajuudella. Jos laitteistototeutuksessa käyte-  
 10 tään CMOS-tekniikkaa, hyvin suurella taajuudella kellotettavat kolme D-kiikkua kuluttavat merkittävästi virtaa ja kuormittavat raskaasti jänniteohjatun oskillaattorin lähtöä kuvan 1 järjestelyssä.

Julkaisusta J. Craninckx, M.S.J. Steyaert: "A 1.75-GHz/3-V Dual-Modulus Divide-by-128/129 Prescaler in 0.7  $\mu\text{m}$  CMOS", IEEE Journal of Solid-State Circuits, Vol. 31, No. 7, July 1996, joka on liitetty tähän hakemukseen viitejulkaisuna, tunnetaan  
 15 kuvassa 3 esitetty kaksijakajainen esijakajarakenne. Siinä esijakajan tulosignaali  $f_{out}$  ja sen komplementaarinen differentiaalipari  $\overline{f_{out}}$  syötetään kahdella jakavaan kiikkuun 301. Syntyvä differentiaalipari F2 ja  $\overline{F2}$  jaetaan jälleen toisessa kahdella jakavassa kiikussa 302, joka on tunnettua isäntä/orja-tyyppiä, eli ns. MS-kiikku, joka antaa neljä lähtösignaalia, joista kunkin taajuus on neljännes alkuperäisestä taajuudesta  $f_{out}$ .  
 20 Noiden neljän toisesta kahdella jakavasta kiikusta 302 saatavan lähtösignaalin keskinäinen vaihe-ero on  $\pi/2$  radiaania, jolloin niitä voidaan merkitä F4,I; F4,Q;  $\overline{F4,I}$  ja  $\overline{F4,Q}$ . Ne on kytketty vaihevalitsinlohkon 303 neljään tuloliitántään, joka vaihevalitsinlohko on vain ohjattava valintakytkin, joka kytkee yhden tulosignaaleistaan kerrallaan lähtöönsä. Vaihevalitsinlohkon 303 lähtö F4 on lisäksi kytketty 32:lla jakavaan  
 25 lohkoon 304, jonka lähdöstä saadaan esijakajan lähtösignaali  $f_{div}$ .

Taajuudensäätölohko 305 ohjaa vaihevalitsinlohkoa 303 joko kytkemään yhden tulosignaaleistaan jatkuvasti lähtöönsä tai vaihtamaan valitun tulosignaalin. Suurimman osan ajasta taajuudensäätölohkon 305 toiminta on estetty, jolloin esijakaja toteuttaa  
 30 jaon 128:lla, ts.  $f_{div} = f_{out}/128$ . Kun valintasignaali Mode on ylhäällä, NAND-veräjä 306 aktivoi taajuudensäätölohkon 305, jolloin jokaisella lähtösignaalin  $f_{div}$  positiivisella reunalla ohjaussignaali Ctrl ohjaa vaihevalitsinlohkon 303 valitsemaan seuraavan tulosignaalin. Tämä aiheuttaa signaaliin F4 viiveen, joka tarkalleen riittää aiheuttamaan kokonaisvaikutuksen, jonka mukaan esijakaja nyt toteuttaa jaon 129:llä, ts.  $f_{div} = f_{out}/129$ .

Kuvan 3 mukaisen esijakajan etuna kuvan 2 mukaiseen esijakajaan nähden on, että siinä on vain yksi kiikku ohjattavana täydellä kellotaajuudella, mikä merkitsee huomattavasti kevyempää kuormitusta jänniteohjatun oskillaattorin lähdössä vaihelukitua silmukkaa käytettäessä sekä paljon pienempää tehonkulutusta. Kuvan 3 esijakaja  
5 on kuitenkin melko joustamaton siinä mielessä, että siinä voidaan käyttää vain kahta jakolukua. Lisäksi se aiheuttaa hyvin haitallisen piikkivaikutuksen, mikä tarkoittaa, että jos tulosignaalien vaihto vaihevalitsinlohkossa 303 on liian nopea, vaihevalitsinlohkon 303 lähtösignaalissa esiintyy ei-toivottu negatiivinen transienttijännitepiikki. Viitejulkaisun kirjoittajat esittävät, että piikki ehkäistäisiin puskuroimalla osa vaiheen  
10 valintaa ohjaavaa ohjaussignaalia. Tarkasti ottaen kirjoittajat esittävät, että ohjaussignaalien jyrkkyyttä rajoitettaisiin käyttämällä hyvin pientä puskuri-invertteriä.

Keksinnön tavoitteena on toteuttaa esijakajarakenne, jonka avulla voidaan toteuttaa suurinopeuksinen monijakajainen esijakaja, jolla on vähäinen tehonkulutus ja jota  
15 voidaan käyttää hyvin suurilla kellotaajuuksilla. Lisäksi keksinnön tavoitteena on toteuttaa esijakajarakenne, jossa ei esiinny edellä mainittua piikkivaikutusta.

Keksinnön tavoitteet saavutetaan jakamalla värähtelevä tulosignaali useaksi osasignaaliksi, jotka eroavat toisistaan vaiheeltaan, ja tuottaa osasignaaleista erilaisia yhdistelmiä joustavasti ohjattavan vaihevalitsinyksikön avulla.

Keksinnön mukainen esijakaja käsittää

- 20 - osasignaalien muodostajan, joka on järjestetty muodostamaan joukko rinnakkaisia osasignaaleja, jotka eroavat vaiheeltaan toisistaan, ja  
- ohjattavan vaihevalitsimen, joka on järjestetty vastaamaan ohjaussignaaliin joko valitsemalla vakiomäärä muuttumattomia rinnakkaisia osasignaaleja tai toistuvasti vaihtamalla valintaansa rinnakkaisten osasignaalien joukossa;  
25 sille on tunnusomaista, että osasignaalien muodostaja on järjestetty muodostamaan enemmän kuin neljä rinnakkaista osasignaalia vaihevalitsimen valittavaksi.

Keksintö kohdistuu myös taajuussyntesoijaan, jolle on tunnusomaista, että se käsittää edellä kuvatun kaltaisen esijakajan.

- Lisäksi keksintö kohdistuu menetelmään lähtötaajuuden muodostamiseksi tulotaajuudesta, joka menetelmä käsittää vaiheet, joissa  
30 - muodostetaan tulotaajuuden perusteella joukko rinnakkaisia osasignaaleja, jotka eroavat toisistaan vaiheeltaan, ja  
- ohjattavasti joko valitaan vakiomäärä muuttumattomia rinnakkaisia osasignaaleja tai toistuvasti vaihdetaan valintaa osasignaalien joukossa;

keksinnön mukaiselle menetelmälle on tunnusomaista, että vaihe, jossa muodostetaan joukko rinnakkaisia osasignaaleja, käsittää alavaiheen, jossa muodostetaan enemmän kuin neljä rinnakkaista osasignaalia.

5 Esillä olevan keksinnön mukaisesti tunnetun vaiheenvalintaperiaatteen joustavuutta voidaan lisätä suurella määrällä, mikäli käytettävissä olevien osasignaalien määrää kasvatetaan neljästä. Keksinnön mukaisessa esijakajassa ohjattavalla vaihevalitsimella on valittavana enemmän kuin neljä erivaiheista osasignaalia. Edullisimmin se kykenee toteuttamaan muitakin vaihtotapoja kuin vain valitsemaan seuraavan osasignaalin nousevassa tai laskevassa vaiheen mukaisessa järjestyksessä. Tällä tavoin  
10 voidaan toteuttaa yhdessä laitekomponentissa useita murtojakoja, myös jakajilla, jotka eivät ole kokonaislukuja.

Jotta vaihevalitsimessa voidaan toteuttaa osasignaaliyhdistelmien ohjattava valinta, tarvitaan kehittyneempi ohjausmenetelmä kuin tunnetuissa esijakajissa käytetty on/off-tyyppinen tilanvalintasignaali. Ohjaustoiminta toteutetaan edullisesti siten, että  
15 varsinainen vaihevalitsin kytketään ohjauslohkoon, joka käyttää tulonaan digitaalista koodisanaa ja muuntaa vastaanotetussa digitaalisessa koodisanaassa esiintyvät eri bittikombinaatiot vaihevalitsimen ohjaussignaaleiksi. Yksi ohjauslohkon tuloista on tyyppillisesti esijakajan lähdöstä saatava takaisinkytkentä ohjatun vaihevalinnan tahdistamiseksi esijakajan lähtösignaalin muutoksiin.

20 Varsinainen vaihevalitsin on edullisimmin toteutettu differentiaalisena multiplekserinä, jossa kukin osasignaali ohjaa omaa kytkintään niin, että tietyn differentiaalisen tulosignaalin komplementaariset komponentit ohjaavat rinnakkaisia kytkimiä, jotka on lisäksi kytketty sarjaan kyseistä differentiaalista tulosignaalin ohjaavan yhteisen ohjauskytkimen kanssa. Ensimmäinen kuormitettu syöttöjännitenapa on  
25 yhteinen kaikille I-vaiheisille osasignaaleille ja toinen kuormitettu syöttöjännitenapa on yhteinen kaikille Q-vaiheisille osasignaaleille. Kaikille kytkentähaaroille voidaan käyttää yhteistä biasointia. Multiplekserin lähdöt saadaan kuormitetuista syöttöjännitenavoista.

30 Keksinnölle tunnusomaisina pidetyt uudet ominaisuudet on esitetty yksityiskohtaisesti oheisissa patenttivaatimuksissa. Itse keksintöä, sen rakennetta, toimintaperiaatetta sekä lisätavoitteita ja -etuja selostetaan kuitenkin seuraavassa eräiden suoritusmuotojen avulla ja viitaten oheisiin piirustuksiin.

Kuva 1 esittää vaihelukitun silmukan erästä tunnettua suoritusmuotoa,

kuva 2 esittää erästä ensimmäistä tunnettua esijakajaa,

- kuva 3 esittää erästä toista tunnettua esijakajaa,
- kuva 4 esittää keksinnön periaatetta,
- kuva 5 esittää keksinnön erään suoritusmuodon mukaista esijakajaa,
- kuva 6 esittää keksinnön erään suoritusmuodon mukaista osasignaalien muodostajaa,
- kuva 7 esittää keksinnön erään suoritusmuodon mukaista multiplekseriä,
- kuva 8 esittää keksinnön erään suoritusmuodon mukaista ohjauslohkoa,
- kuva 9 esittää keksinnön erään suoritusmuodon mukaista vaihelukitun silmukan taajuussyntesoijaa, ja
- 10 kuva 10 esittää keksinnön erään suoritusmuodon mukaista menetelmää.

Kuvia 1, 2 ja 3 käsiteltiin edellä tekniikan tason selostuksen yhteydessä, joten seuraavassa keksinnön ja sen edullisten suoritusmuotojen selostuksessa keskitytään kuviin 4-10. Kuvissa on käytetty toisiaan vastaavista osista samoja viitenumeroja ja -kirjaimia.

- 15 Kuva 4 esittää esillä olevan keksinnön mukaisen esijakajan toimintaperiaatetta. Tulosignaali voidaan ensin esijakaa etujakajalohkossa 401, mutta se ei ole pakollista. Osasignaalien muodostuslohko 402 muuntaa tulosignaalin K osasignaaliksi, missä K on suurempi kuin 4. Edullisimmin osasignaaleja on parillinen määrä, jolloin ne muodostavat joukon differentiaalisia signaalipareja siten, että kunkin parin osasignaalit
- 20 ovat toistensa komplementaarisia komponentteja. Lisäksi käytännön toteutukset ja laskenta-analyysit ovat yksinkertaisimmillaan, jos osasignaalit muodostavat suljetun signaalijoukon, jossa joukkoon kuuluvien vierekkäisten signaalien vaihe-ero on vakio; joukon viimeistä ja ensimmäistä signaalia pidetään vierekkäisinä. Keksintö ei
- 25 kuitenkaan edellytä, että osasignaaleja pitäisi aina olla parillinen määrä tai että osasignaalien pitäisi koostua differentiaalisista pareista tai että osasignaalien pitäisi muodostaa suljettu signaalijoukko, jossa joukon vierekkäisten signaalien vaihe-ero on vakio.

- Osasignaalit syötetään vaihevalitsinlohkoon 403, joka laajasti käsittäen on multiplekseri, so. ohjattava valintakytkin, joka kytkee ainakin yhden tulosignaaleistaan kerrallaan lähtöönsä. Se, että vaihevalitsin 403 laajasti käsittäen on multiplekseri, tarkoittaa
- 30 että se voi myös suorittaa yhdistelytoimintoja, ts. kytkeä ainakin kaksi tulosignaaleis-

taan samanaikaisesti lähtönsä. Tällaisten yhdistelytoimintojen tarkoituksena on muodostaa vaihevalitsinlohkon 403 lähtöön signaali, jonka vaihe on eri kuin millään osasignaalilla.

5 Vaihevalitsinlohkon 403 lähtö voidaan kytkeä suoraan esijakajan lähtöön tai se voidaan kytkeä jälkijakajalle 404, kuten kuvassa 4, signaalin taajuuden pienentämiseksi entisestään ennen sen syöttämistä ulos esijakajasta. Tyypilliset vaihelukitun silmukan sovellukset esimerkiksi edellyttävät, että esijakajan lähtötaajuus on enintään noin sadasosa sen jänniteohjatun oskillaattorin lähtötaajuudesta, jonka lähdöstä esijakajan tulosignaali otetaan, ja tällaisia suuria jakoja on vaikea saada aikaan pelkästään osa-  
10 signaalien muodostuslohkolla 402 ja vaihevalitsinlohkolla 403.

Vaihevalitsinlohkon 403 toimintaa ohjaa ohjauslohko 405. Tyypillisesti ohjaus koostuu käskyistä joko valita yksi (tai useampi) osasignaali ja pitää se (ne) kytkettynä vaihevalitsimen lähtöön tai suorittaa tiettyjä säännöllisiä tai näennäissatunnaisia  
15 muutoksia, joissa toistuvasti vaihdetaan vaihevalitsimen lähtöön kytkettävää osasignaalia (tai osasignaaleja). Valitun osasignaalin (valittujen osasignaalien) ohjattujen muutosten tahdistamiseksi ohjauslohkolle 405 on kuvassa 4 järjestetty takaisinkytkentä jälkijakajalta 404. Keksintö ei rajoita sen pisteen valintaa jälkijakajassa 404, josta takaisinkytkentäsignaali otetaan: se voi tulla joko vakiopaikasta (esimerkiksi jälkijakajan lähdöstä, joka on koko esijakajan varsinainen lähtö) tai jälkijakajassa 404  
20 voi olla ohjattava kytkin, joka valitsee takaisinkytkentäsignaalin jälkijaon eri pisteistä joidenkin kytkentäohjeiden mukaisesti.

Kuvassa 4 ohjauslohkolla 405 on kaksi muutakin tuloa, joista aktivointitulo kytkee ohjaustoiminnon joko päälle tai pois päältä ja ohjaussanatulo kertoo ohjauslohkolle sen kytkentätilan, joka vaihevalitsimen pitäisi sillä hetkellä toteuttaa. Näitä toimenpiteitä varten ei tarvita välttämättä kahta erillistä tuloa, sillä on helppo määrittellä, että  
25 tietty ohjaussanatuloon saapuva ohjaussanan arvo kytkee koko ohjaustoiminnon pois päältä. Ohjaustoiminnon kytkeminen pois päältä tarkoittaa, että vaihevalitsimen 403 ei pidä tehdä muutoksia vaan vain valita yksi (tai useampi) osasignaali ja kytkeä sitä (niitä) jatkuvasti vaihevalitsimen lähtöön.

30 Kuvassa 5 on esitetty yksityiskohtaisemmin keksinnön sellaista suoritusmuotoa, jossa kuvassa 4 esiintyvän parametrin  $K$  arvoksi on valittu kahdeksan. On huomattava, että keksinnön yleisen soveltuvuuden havainnollistamiseksi kuva 5 on erotettu vaihelukitun silmukan asiayhteydestä merkitsemällä esijakajan (differentiaalista) tulosignaalia  $F_{in}$  ja esijakajan lähtösignaalia  $F_{out}$ . Etujakajan 401 jakoluvuksi on merkitty  $M$ , joka  
35 voi olla esimerkiksi 1 (ei jakoa) tai 2. Mitä suurempi etujakajan jakoluku, sitä enem-

män esijakajan tulolla on taipumusta kuormittaa komponenttia, jolta signaali  $F_{in}$  tulee (ei esitetty kuvassa 5), joten on yleensä edullista pitää jakoluku  $M$  melko pienenä. Osasignaalin muodostuslohko 402 on järjestetty tuottamaan kahdeksan osasignaalia, joiden keskinäisiä vaiheita kuvaavat vastaavien signaalilinjojen päätepisteiden sijainnit vaihevalitsinlohkon 403 valintaympyrässä. Tarkasti ottaen kuvassa 5 esitetyt kahdeksan osasignaalia sijaitsevat vaihevaruudessa säännöllisin välein, jolloin vierekkäisten osasignaalien vaihe-ero on  $\pi/4$ . Toinen tapa määritellä tämä nimenomainen osasignaalien joukko on sanoa, että se koostuu neljästä differentiaalisesta signaaliparista, missä  $n$ :nnen ja  $n+1$ :nnen differentiaalisen signaaliparin vaihe-ero on  $\pi/4$ , kun  $n$  saa positiiviset kokonaislukuarvot 1-3.

Vaihevalitsinlohko 403 toimii edellä kuvan 4 yhteydessä selostetun määritelmän mukaisesti. Sen lähtösignaali on kytketty jälkijakajaan 404, jonka jakoluvuksi on tässä merkitty  $N$ . Jälkijakajan 404 lähtösignaali  $F_{out}$  on koko esijakajan lähtösignaali. Jälkijakajalta 404 on takaisinkytkentä ohjauslohkolle 405, joka lisäksi vastaanottaa tulonaan yksibittisen aktivointisignaalin MOD sekä nelibittisen digitaalisen ohjaussanan D-ctrl. Nelibittisen koodisanan avulla voidaan valita kuudestatoista mahdollisesta osasignaaliavaihtoehdosta. Ohjauslohkon 405 tehtävänä on tulkita koodisanat varsinaisiksi vaihevalitsimen 403 ymmärtäviksi kytkentäkomennoiksi ja tahdistaa mainitut komennot jälkijakajalta 404 saatuun takaisinkytkentään.

Kuva 6 esittää erästä mahdollista kiikkutason toteutusta osasignaalin muodostuslohkolle 402, kun sillä tuotetaan kahdeksan osasignaalia säännöllisin  $\pi/4$ -vaihe-erovälein. Kytkentä käsittää neljä D-kiikkua 601, 602, 603 ja 604 isäntä-orja-kokoonpanossa, jossa differentiaalisen tulosignaalin  $IN/\overline{IN}$  polariteetti vaihtuu aina vierekkäisten kiikkujen välillä ennen sen kytkemistä kiikkujen differentiaalsiin kellotuloihin. Kunkin kiikun lähdöt on kytketty seuraavan kiikun tuloihin suoraan, paitsi neljännen kiikun lähdöt, jotka on kytketty ensimmäisen kiikun tuloihin käännetyin polariteetin. D-kiikkujen 601, 602, 603 ja 604 lähdöistä saadaan differentiaaliset lähtösignaaliparit. Kellotulosignaalin polariteetin vaihto vierekkäisten kiikkujen välillä ja se, että kiikkuja on neljä, aiheuttavat sen, että vierekkäisten kiikkujen lähtöjen vaihe-ero on  $\pi/4$ .

Kuvassa 6 esitetty rakenne ei ole ainoa mahdollinen ratkaisu edellä kuvattujen kahdeksan osasignaalin muodostamiseksi. D-kiikkujen isäntä-orja-järjestelyä voidaan sinänsä soveltaa vain  $2^p$  osasignaalin muodostamiseen, missä eksponentti  $p$  on positiivinen kokonaisluku, joka on suurempi kuin yksi. Alan ammattimies voi helposti esittää toteutuksia esimerkiksi kuuden osasignaalin muodostamiseksi keskinäisen vaihe-eron ollessa  $\pi/3$ , tai kymmenen osasignaalin muodostamiseksi keskinäisen



vaihe-eron ollessa  $\pi/5$ . Mikäli halutaan muodostaa pariton määrä osasignaaleja, tarvitaan hieman monimutkaisempia järjestelyjä, mutta niidenkin katsotaan kuuluvan alan ammattimiehen osaamiseen.

5 Kuva 7 esittää erästä mahdollista vaihevalitsinlohkon 403 toteutusta, kun sitä käytetään kytkemään neljäksi differentiaaliseksi tulosignaali-pariksi ryhmiteltyä kahdeksaa tulosignaalia. Kuvan 7 vaihevalitsin eli multiplekseri koostuu rinnakkaisista kytkentähaaroista, jotka on kytketty kuormitetun syöttöjänniteliihtinparin ja biasointiliittimen väliin. Kuormituslohkot 701 ja 702 aiheuttavat jänniteheilahduksen kuormitetuille jänniteliittimille, kun valitut kytkimet suljetaan, ja biasointilohko 703 muodostaa 10 piirin toiminnassa tarvittavan virran. Merkintä VDD viittaa positiiviseen käyttöjännitteeseen ja VSS negatiiviseen käyttöjännitteeseen.

Kuvan 7 kussakin kytkentähaarassa on kolme ohjattavaa kytkintä, joista kaksi on rinnakkain ja yksi on sarjassa rinnakkaisen kytkinparin kanssa. Tarkastellaan esimerkiksi kuvan 7 vasemmanpuoleista kytkentähaaraa, jossa tulosignaali IN1 on 15 järjestetty sulkemaan ja avaamaan ensimmäinen 711 rinnakkaisista kytkimistä ja sen komplementaarinen differentiaalipari  $\overline{IN1}$  on järjestetty sulkemaan ja avaamaan toinen 712 rinnakkaisista kytkimistä. Ohjaussignaali C1 on järjestetty sulkemaan ja avaamaan sarjaan kytketty kytkin 713. Muissa kytkentähaaroissa kytkimiä 721, 731 ja 741 ohjaavat vastaavasti tulosignaalit IN2, IN3 ja IN4 ja kytkimiä 722, 732 ja 742 20 ohjaavat niiden komplementaariset differentiaaliparit  $\overline{IN2}$ ,  $\overline{IN3}$  ja  $\overline{IN4}$ . Sarjaan kytkettyjä kytkimiä 723, 733 ja 743 ohjaavat vastaavasti ohjaussignaalit C2, C3 ja C4. Kussakin kytkentähaarassa yksi rinnakkaisista kytkimistä on kytketty ensimmäiseen kuormitettuun jänniteliittimeen ja toinen on kytketty toiseen kuormitettuun jänniteliittimeen. Se pää kunkin kytkentähaaran sarjaan kytketystä kytkimestä, joka ei 25 ole kytketty ko. kytkentähaaran rinnakkaiseen kytkinpariin, on kytketty biasointiliittimeen. Kytkimet ovat tyypillisesti BJT- (Bipolar Junction Transistor), MOSFET- (Metal Oxide Semiconductor Field Effect Transistor), MESFET- (Metal Semiconductor Field Effect Transistor) tai HBT-tekniikkaan (Heterojunction Bipolar Transistor) tai johonkin muuhun tekniikkaan perustuvia puolijohdekytkimiä.

30 Oletetaan ensin, että vain yksi ohjaussignaaleista C1, C2, C3, C4 on aktiivinen kerrallaan ja että aktiivinen ohjaussignaali ei vaihdu. Aktiivinen ohjaussignaali vaikuttaa sulkemalla vastaavan sarjaan kytketyn kytkimen, jolloin vastaavan tulosignaali-parin aiheuttamat vuorottelevat kytkentätoiminnot vastaavassa rinnakkaisessa kytkinparissa aiheuttavat vastaavan differentiaalisen tulosignaali-parin kopioitumisen lähtölinjoille 35 OUT ja  $\overline{OUT}$ . Juuri näin tapahtuu muuttumattomassa vaihevalintatilassa, jossa ohjauslohkon 405 toiminta on estetty. Esijakajan toiminnan kannalta ei ole olennaista

tietää, mikä differentiaalisista tulosignaali-pareista kulkee vaihevalitsinlohkon 403 läpi muuttumattomassa vaihevalintatilassa. Jakoluku, jolla esijakaja jakaa tulotaajuutensa on tällöin  $M \times 4 \times N$ , eli  $F_{out} = F_{in} / (M \times 4 \times N)$ .

Oletetaan sitten, että yhä vain yksi ohjaussignaaleista C1, C2, C3, C4 on aktiivisena kerrallaan, mutta aktiivinen ohjaussignaali vaihtuu säännöllisesti kiertäen niin, että C2:sta tulee aktiivinen C1:n jälkeen jne.; C1:stä tulee taas uudestaan aktiivinen C4:n jälkeen. Jos tulosignaalit on järjestetty edellä kuvatulla tavalla, eli siten että IN1 on  $\pi/4$  radiaania IN2:n edellä, joka puolestaan on  $\pi/4$  radiaania IN3:n edellä, joka taas on  $\pi/4$  radiaania IN4:n edellä, niin kukin aktiivisen ohjaussignaalin vaihto alentaa lähtösignaalin vaihetta  $\pi/4$  radiaania. Jos aktiivisen ohjaussignaalin vaihtosuunta käännetään kiertämään päinvastaiseen suuntaan, niin silloin kukin aktiivisen ohjaussignaalin vaihto edistää lähtösignaalin vaihetta  $\pi/4$  radiaania. Aktiivisen ohjaussignaalin kiertävät vaihdot saavat täten lähtösignaalin taajuuden siirtymään arvosta, joka sillä oli silloin, kun ohjaussignaali ei vaihtunut, mikä yleisesti ottaen on sama kuin että käytetään esijakajassa jotakin muuta jakolukua kuin  $M \times 4 \times N$ .

Ennen kuin tarkastellaan esijakajan jakoluvulle saatavia arvoja tarkemmin, voidaan tutkia tapausta, jossa täsmälleen kaksi ohjaussignaalia on aktiivisena kerrallaan kuvan 7 multiplekserissä. Yksinkertaisuuden vuoksi voidaan olettaa, että tulo- ja lähtösignaalit ovat sinimuotoisia värähtelyjä, eli

$$\begin{aligned} \overline{IN1}(t) &= A \sin(\omega t) \\ \overline{IN1}(t) &= A \sin(\omega t - \pi) \\ 20 \quad \overline{IN2}(t) &= A \sin\left(\omega t - \frac{\pi}{4}\right) \\ \overline{IN2}(t) &= A \sin\left(\omega t - \frac{5\pi}{4}\right) \end{aligned}$$

missä  $t$  kuvaa aikaa,  $A$  on vakiona pysyvä huippukerroin ja  $\omega$  on tulosignaalin taajuuden käänteisarvo. Ohjaussignaalien C1 ja C2 asettaminen aktiivisiksi yhtä aikaa tarkoittaa, että lähtösignaali OUT on tulosignaalien IN1 ja IN2 summa ja komplementaarinen differentiaalinen lähtösignaali  $\overline{OUT}$  on tulosignaalien  $\overline{IN1}$  ja  $\overline{IN2}$  summa. Lähtösignaali OUT pätee

$$\begin{aligned}
 & IN1(t) + IN2(t) \\
 &= A \left( \sin(\omega t) + \sin\left(\omega t - \frac{\pi}{4}\right) \right) \\
 &= 2A \cos\left(\frac{\pi}{8}\right) \sin\left(\omega t - \frac{\pi}{8}\right)
 \end{aligned}$$

- kuten yksinkertainen trigonometrinen laskutoimitus osoittaa. Komplementaariselle differentiaaliselle lähtösignaalille  $\overline{OUT}$  samanlainen laskutoimitus antaa samanlaisen tuloksen, jonka vaihesiirto edelliseen verrattuna on  $\pi$ . Toisin sanoen kahden vierekkäisen ohjaussignaalin pitäminen aktiivisena merkitsee, että lähtösignaalin vaihe on tarkalleen vastaavien tulosignaalin vaiheiden puolivälissä. Yleisesti ottaen tämä tarkoittaa, että kuvan 7 multiplekseri kykenee tuottamaan lähtösignaaleja vaihe-erovälein, joiden suuruus on puolet vierekkäisten tulosignaalin vaihe-erosta: aktivoimalla ensin ohjaussignaali C1 yksinään tuotetaan ensimmäinen lähtösignaali. Aktiivomalla sen jälkeen myös ohjaussignaali C2 ohjaussignaalin C1 pysyessä aktiivisena saadaan lähdön vaihe alenemaan  $\pi/8$  radiaania. Sammuttamalla nyt ohjaussignaali C1 samalla, kun C2 pysyy aktivoituna, saadaan lähdön vaihe alenemaan toiset  $\pi/8$  radiaania samoin kuin sen jälkeen aktivoimalla C3, kun samalla C2 pysyy aktivoituna. Toistamalla tätä yhden aktivoitun ja kahden vierekkäisen aktivoitun ohjaussignaalin kiertävää vuorottelua saadaan lähdön vaihe säännöllisesti alenemaan  $\pi/8$  radiaanin suuruisin askelin. Vaihtojen kiertosuunnan vaihtaminen, so. aktivoimalla ensin C1 yksinään, sitten C1 ja C4 yhdessä, sitten C4 yksin, sitten C4 ja C3 yhdessä ja niin edelleen, saisi lähdön vaiheen säännöllisesti kasvamaan  $\pi/8$  radiaanin suuruisin askelin.
- 20 Tarkastellaan seuraavaksi kuvan 5 esijakajaa saatavien kokonaisjakolukujen kannalta. Edellä esitettiin, että kun vaihevalitsimessa 403 ei tehdä muutoksia, jakoluvun arvo on  $M \times 4 \times N$ .  $\pi/4$  radiaanin suuruisin vaihesiirto on kahdeksasosa vaihekuvion koko kierroksesta. Kun vaihevalitsimen 403 lähdön vaihe järjestetään vaihtumaan  $\pi/4$  radiaanin suuruisin askelin, kukin vaihto joko viivästyttää tai edistää vaihevalitsimen lähtösignaalia (ja kaikkia siitä johdettuja signaaleja) aikamäärällä, joka on yhtä kuin yksi kahdeksasosa vaihevalitsimen lähtösignaalin jaksosta. Koska jälkimmäinen saadaan tulosignaalin  $F_{in}$  jaksosta  $T_0$  kertomalla se  $M \times 4$ :llä, voidaan sanoa, että kukin vaihto joko viivästyttää tai edistää vaihevalitsimen lähtösignaalia (ja kaikkia siitä johdettuja signaaleja) arvolla  $0.5 \times M \times T_0$ . Samanlainen laskutoimitus osoittaa, että
- 30 vaihevalitsimen 403 lähdön vaiheen järjestäminen vaihtumaan  $\pi/8$  radiaanin suuruisin askelin merkitsee puolestaan, että kukin vaihto joko viivästyttää tai edistää vaihevalitsimen lähtösignaalia (ja kaikkia siitä johdettuja signaaleja) arvolla  $0.25 \times M \times T_0$ .

Yksi viivästyttävä  $\pi/4$  radiaanin suuruinen muutos vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti merkitsee, että esijakajassa käytettävä jakoluku on  $Mx4xN+0.5xM = Mx(4xN+0.5)$ . Kahden tällaisen muutoksen tekeminen kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti merkitsee, että käytettävä jakoluku on

5  $Mx(4xN+1)$ , ja yleisesti voidaan sanoa, että kun tehdään  $C$  viivästyttävää  $\pi/4$  radiaanin suuruista muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti, käytettävä jakoluku on  $Mx(4xN+C/2)$ . Saman logiikan mukaisesti, kun tehdään  $D$  edistävää  $\pi/4$  radiaanin suuruista muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti, käytettävä jakoluku on  $Mx(4xN-D/2)$ . Jos jostakin

10 syystä tehdään  $C$  viivästyttävää muutosta ja  $D$  edistävää muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti siten, että kunkin muutoksen itseisarvo on  $\pi/4$  radiaania, niin nettovaikutus on se, että käytettävä jakoluku on  $Mx(4xN+(C-D)/2)$ .

On helppo osoittaa, että  $C$  viivästyttävää  $\pi/8$  radiaanin suuruista muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti merkitsee käytettävän

15 jakoluvun arvoksi  $Mx(4xN+C/4)$ ,  $D$  edistävää  $\pi/8$  radiaanin suuruista muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti merkitsee käytettävän jakoluvun arvoksi  $Mx(4xN-D/4)$  ja  $C$  viivästyttävää ja  $D$  edistävää muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti siten, että kunkin

20 muutoksen itseisarvo on  $\pi/8$  radiaania, merkitsee nettovaikutusta, jossa käytettävä jakoluku on  $Mx(4xN+(C-D)/4)$ . Täydellisyyden vuoksi voidaan lisätä, että jos tehdään  $C1$  viivästyttävää ja  $D1$  edistävää muutosta vaihevalitsimessa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti siten, että kunkin muutoksen itseisarvo on  $\pi/4$  radiaania, ja  $C2$  viivästyttävää ja  $D2$  edistävää muutosta vaihevalitsimessa kutakin esijakajan

25 lähtösignaalin  $F_{out}$  jaksoa kohti siten, että kunkin muutoksen itseisarvo on  $\pi/8$  radiaania, niin nettovaikutus on se, että käytettävä jakoluku on  $Mx(4xN+(C1-D1)/2+(C2-D2)/4)$ .

Kuva 8 esittää esimerkkinä erästä ohjauslohkon 405 toiminnallista lohkoakaaviota. Nelinkertainen ohjauskäskylinja johtaa komentotulkkiin 801, joka on järjestetty

30 hankkimaan nelibittisestä ohjaussanasta tieto siitä, pitääkö vaihevalitsimessa suorittaa vaihesiirto eteenpäin (edistävä) vai taaksepäin (laskeva), pitääkö siirtymän suuruus olla  $\pi/4$  vai  $\pi/8$  radiaania ja kuinka monta kertaa kutakin esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti tällainen vaihto pitää suorittaa. Lisäksi komentotulkki 801 tietää, mikä tai mitkä ohjaussignaaleista  $C1$ ,  $C2$ ,  $C3$ ,  $C4$  on tai ovat aktiivisia. Tahdistuslohko

35 802, joka on periaatteessa ohjattava laskuri, mahdollistaa aktivoitun komentosignaalin (tai -signaalien) oikean tahdistuksen esijakajan lähtösignaaliin  $F_{out}$ . Sille on järjes-

tetty takaisinkytkentä jostakin jälkijakoprosessin vaiheesta. Lisäksi se vastaanottaa komentotulkkilohkolta 801 käskyjä koskien tahdistuspulssien määrää esijakajan lähtösignaalin  $F_{out}$  jaksoa kohti. Komentotulkkilohkolta 801 ja tahdistuslohkolta 802 on signaalilinjat neljälle rinnakkaiselle JA-veräjälle 803, 804, 805 ja 806. Myös akti-  
 5 vointitulolta MOD on signaalilinja kullekin JA-veräjälle.

Kun MOD-tulo on alhaalla, vain ohjaussignaali C tulee vaihevalitsimelle invertterin 807 kautta, ilmaisten että vaihevalitsimen tulo ja lähdön välille tulee tehdä vakio-  
 kytkentä (kuvassa 7 ei ole esitetty tällaisen ohjaussignaalin käyttöä, mutta alan am-  
 mattimies osaa helposti tehdä piiriin vastaavan muutoksen). Kun MOD-tulo on yl-  
 10 häällä, kaikki JA-veräjät 803-806 ovat aktiivisia. Komentotulkkilohko 801 ohjaa  
 tahdistinlohkon 802 antamaan tahdistuspulssin C kertaa kutakin esijakajan lähtösig-  
 naalin  $F_{out}$  jaksoa kohti ja alkaa antaa JA-veräjien kautta aktivoitisisignaaleja vastaan-  
 otetun käskysanan määräämässä kiertojärjestyksessä. Tahdistuspulssit toimivat lii-  
 paisusignaaleina, jotka saavat ohjaussignaalien vaihdot tapahtumaan täsmälleen ajal-  
 15 laan. JA-veräjien ja vaihevalitsinlohkon välillä tarvitaan puskurointia (ei esitetty  
 kuvassa 8) pitämään aktivoitisisignaalit aktiivisina seuraavaan JA-veräjien  
 kautta tulevaan vaihtokomentoon saakka.

Kuva 9 esittää kuvan 5 mukaisen esijakajan käyttöä vaihelukittuun silmukkaan perus-  
 tuvassa sovelluksessa. Ellei jänniteohjatun oskillaattorin 101 lähtö ole jo valmiiksi  
 20 differentiaalisessa muodossa, se voidaan differentioida lohkoissa 901; yksinapaisen  
 signaalin muuntaminen differentiaaliseen muotoon on alan ammattimiehelle tunnet-  
 tua. Tämä signaali syötetään esijakajaan, joka suorittaa jaon tiettyä ohjaustulon D-ctrl  
 määräämää jakolukua käyttäen.

On huomattava, että keksinnön mukaisessa esijakajassa on täysin mahdollista toteut-  
 25 ttaa suurempia vaihesiirtoja kuin  $\pi/4$  tai  $\pi/8$  radiaania millä tahansa vaihevalitsimen  
 ohjaussignaalin muutoksella. Suurempien yksittäisten siirtojen käyttö ei kuitenkaan  
 yleensä ole edullista niihin helposti liittyvän piikkivaikutuksen vuoksi, kuten edellä  
 tekniikan tason selostuksen yhteydessä esitettiin. Keksintöön liittyy luonnostaan se  
 ominaisuus, että se rajoittaa piikkien esiintymistä, koska vaihevalitsimen lähdön  
 30 vaiheen muuttaminen pienin askelin merkitsee luonnostaan loivempaa muutoskäyrää.

Edellä esitettyjä keksinnön suoritusmuotoja ei ole tarkoitettu keksinnön sovelletta-  
 vuutta rajoittaviksi. Esimerkiksi kuvan 7 multiplekserirakenteessa voidaan helposti  
 poistaa kytkentähaaroja tai lisätä kytkentähaaroja kuvassa esitettyjen rinnalle, jolloin  
 saadaan multiplekseri, jolla on vähemmän tai enemmän tulo- ja ohjaussignaaleja.

### Patenttivaatimukset

1. Esijakaja lähtötaajuuden muodostamiseksi tulotaajuudesta murtojaon avulla, joka esijakaja käsittää
  - osasignaalien muodostajan (402), joka on järjestetty muodostamaan joukko rinnakkaisia osasignaaleja, jotka eroavat vaiheeltaan toisistaan, ja
  - ohjattavan vaihevalitsimen (403), joka on järjestetty vastaamaan ohjaussignaaliin joko valitsemalla vakiomäärä muuttumattomia rinnakkaisia osasignaaleja tai vaihtamalla toistuvasti valintaansa rinnakkaisten osasignaalien joukossa,**tunnettu siitä, että osasignaalien muodostaja (402) on järjestetty muodostamaan enemmän kuin neljä rinnakkaista osasignaalia vaihevalitsimen valittavaksi (403).**
2. Patenttivaatimuksen 1 mukainen esijakaja, **tunnettu siitä, että osasignaalien muodostaja (402) on järjestetty muodostamaan rinnakkaiset osasignaalit säännöllisin vaihe-erovälein toisistaan.**
3. Patenttivaatimuksen 1 mukainen esijakaja, **tunnettu siitä, että osasignaalien muodostaja (402) on järjestetty muodostamaan parillinen määrä rinnakkaisia osasignaaleja siten, että rinnakkaiset osasignaalit muodostavat differentiaalisten signaaliparien joukon.**
4. Patenttivaatimuksen 3 mukainen esijakaja, **tunnettu siitä, että rinnakkaisten osasignaalien lukumäärä on kahdeksan.**
5. Patenttivaatimuksen 3 mukainen esijakaja, **tunnettu siitä, että osasignaalien muodostaja (402) käsittää parillisen määrän isäntä-orja-kokoonpanoon kytkettyjä differentiaalisia D-kiikkuja (601, 602, 603, 604) niin, että kunkin differentiaalisen D-kiikun differentiaalinen lähtö käsittää differentiaalisen signaaliparin.**
6. Patenttivaatimuksen 3 mukainen esijakaja, **tunnettu siitä, että ohjattava vaihevalitsin (403) käsittää toiminnallisuuden kahden eri differentiaalisignaaliipareista valitun rinnakkaisen osasignaalin summaamiseksi.**
7. Patenttivaatimuksen 3 mukainen esijakaja, **tunnettu siitä, että ohjattava vaihevalitsin (403) käsittää**
  - ensimmäisen kuormitetun syöttöjänniteliittimen,
  - toisen kuormitetun syöttöjänniteliittimen,
  - biasointiliittimen,
  - ensimmäiset kytkentähaarat, jotka on kytketty mainitun ensimmäisen kuormitetun syöttöjänniteliittimen ja mainitun biasointiliittimen väliin,

- toiset kytkentähaarat, jotka on kytketty mainitun toisen kuormitetun käyttöjänniteliittimen ja mainitun biasointiliittimen väliin,

- kussakin kytkentähaarassa rinnakkaisen kytkinparin (711, 712, 721, 722, 731, 732, 741, 742) ja sarjaan kytketyn kytkimen (713, 723, 733, 743) muodostaman sarjakyt-

5 kennän, missä rinnakkaisen kytkinparin ensimmäinen kytkin (711, 721, 731, 741) on kytketty mainitun ensimmäisen kuormitetun syöttöjänniteliittimen ja mainitun sarjaan kytketyn kytkimen (713, 723, 733, 743) väliin, toinen rinnakkaisen kytkinparin kytkin (712, 722, 732, 742) on kytketty mainitun toisen kuormitetun syöttöjänniteliittimen ja mainitun sarjaan kytketyn kytkimen (713, 723, 733, 743) väliin ja mainittu sarjaan kytketty kytkin (713, 723, 733, 743) on kytketty mainitun rinnakkaisen kytkinparin ja mainitun biasointiliittimen väliin,

- ohjauskytkennän kunkin differentiaalisen signaaliparin ensimmäisen osasignaalin (IN1, IN2, IN3, IN4) ja kyseiseen differentiaaliseen signaalipariin liittyvän rinnakkaisen kytkinparin ensimmäisen kytkimen (711, 721, 731, 741) välillä siten, että mainittu ensimmäinen osasignaali (IN1, IN2, IN3, IN4) on järjestetty avaamaan ja sulke-

15 maan mainittua ensimmäistä kytkintä (711, 721, 731, 741),  
- ohjauskytkennän kunkin differentiaalisen signaaliparin toisen osasignaalin ( $\overline{IN1}, \overline{IN2}, \overline{IN3}, \overline{IN4}$ ) ja kyseiseen differentiaaliseen signaalipariin liittyvän rinnakkaisen kytkinparin toisen kytkimen (712, 722, 732, 742) välillä siten, että mainittu osasignaali ( $\overline{IN1}, \overline{IN2}, \overline{IN3}, \overline{IN4}$ ) on järjestetty avaamaan ja sulkemaan mainittua toista kytkintä (712, 722, 732, 742),

- ohjauskytkennän ohjaussignaalien (C1, C2, C3, C4) joukkoon kuuluvan kunkin yksittäisen ohjaussignaalin ja kyseiseen yksittäiseen ohjaussignaaliin liittyvän rinnakkaisen kytkinparin sarjaan kytketyn kytkimen (713, 723, 733, 743) välillä siten, että mainittu yksittäinen ohjaussignaali (C1, C2, C3, C4) on järjestetty avaamaan ja sulkemaan mainittua sarjaan kytkettyä kytkintä (713, 723, 733, 743),

- lähtöliitännän (OUT,  $\overline{OUT}$ ) kullakin mainituilta ensimmäiseltä ja toiselta kuormitetulta syöttöjänniteliitimeltä.

8. Taajuussyntesoija värähtelevän lähtösignaalin muodostamiseksi valitulla taajuudella, joka taajuussyntesoija käsittää

- sarjaan kytketyt vaiheilmaisimen (103), silmukkasuodattimen (104) ja jänniteohjatun oskillaattorin (101),

- vertailutaajuustulon ( $f_{ref}$ ) vaiheilmaisimelle,

- lähdön jänniteohjatulta oskillaattorilta (101) värähtelevän lähtösignaalin antamiseksi, ja

- takaisinkytkennän lähdöstä esijakajan kautta vaiheilmaisimelle (103),

tunnettu siitä, että esijakaja on patenttivaatimuksen 1 mukainen esijakaja.

9. Menetelmä lähtötaajuuden muodostamiseksi tulotaajuudesta, joka menetelmä käsittää vaiheet, joissa
- muodostetaan (1002) tulotaajuuden perusteella joukko rinnakkaisia osasignaaleja, jotka eroavat toisistaan vaiheeltaan, ja
- 5 - ohjattavasti joko valitaan (1004) vakiomäärä muuttumattomia rinnakkaisia osasignaaleja tai vaihdetaan (1005) toistuvasti valintaa osasignaalien joukossa, **tunnettu** siitä, että vaihe, jossa muodostetaan (1002) joukko rinnakkaisia osasignaaleja, käsittää alavaiheen, jossa muodostetaan enemmän kuin neljä rinnakkaista osasignaalia.
- 10 10. Patenttivaatimuksen 9 mukainen menetelmä, **tunnettu** siitä, että vaihe, jossa muodostetaan (1002) joukko rinnakkaisia osasignaaleja, käsittää alavaiheen, jossa rinnakkaiset osasignaalit muodostetaan säännöllisin vaihe-erovälein toisistaan.
11. Patenttivaatimuksen 9 mukainen menetelmä, **tunnettu** siitä, että vaihe, jossa muodostetaan (1002) joukko rinnakkaisia osasignaaleja, käsittää alavaiheen, jossa
- 15 muodostetaan parillinen määrä rinnakkaisia osasignaaleja siten, että rinnakkaiset osasignaalit muodostavat joukon differentiaalisia signaalipareja.
12. Patenttivaatimuksen 11 mukainen menetelmä, **tunnettu** siitä, että vaihe, jossa muodostetaan (1002) joukko rinnakkaisia osasignaaleja, käsittää alavaiheen, jossa muodostetaan kahdeksan rinnakkaista osasignaalia.
- 20 13. Patenttivaatimuksen 11 mukainen menetelmä, **tunnettu** siitä, että vaihe, jossa ohjattavasti joko valitaan (1004) vakiomäärä muuttumattomia rinnakkaisia osasignaaleja tai vaihdetaan (1005) toistuvasti valintaa osasignaalien joukossa, käsittää alavaiheet, joissa
- valittaessa vakiomäärä muuttumattomia rinnakkaisia osasignaaleja joko valitaan
- 25 yksi differentiaalinen pari tai valitaan kaksi differentiaalista signaaliparia ja summataan ne niin, että ensimmäisen differentiaalisen signaaliparin ensimmäinen osasignaali summataan toisen differentiaalisen signaaliparin ensimmäisen osasignaalin kanssa ja ensimmäisen differentiaalisen signaaliparin toinen osasignaali summataan toisen differentiaalisen signaaliparin toisen osasignaalin kanssa, ja
- 30 - vaihdettaessa toistuvasti valintaa osasignaalien joukossa joko valitaan yksi differentiaalinen signaalipari kerrallaan tai vuorotellen valitaan yksi differentiaalinen signaalipari kerrallaan ja valitaan kaksi differentiaalista signaaliparia ja summataan ne siten, että ensimmäisen differentiaalisen signaaliparin ensimmäinen osasignaali summataan toisen differentiaalisen signaaliparin ensimmäisen osasignaalin kanssa ja ensimmäi-



sen differentiaalisen signaaliparin toinen osasignaali summataan toisen differentiaalisen signaaliparin toisen osasignaalin kanssa.

14. Patenttivaatimuksen 9 mukainen menetelmä, **tunnettu** siitä, että se käsittää vaiheen, jossa osasignaalien valinnan vaihto tahdistetaan (1008) lähtötaajuuden jaksoihin niin, että kutakin lähtötaajuuden täyttä jaksoa kohti tehdään vakiomäärä vaihtoja.

15. Patenttivaatimuksen 9 mukainen menetelmä, **tunnettu** siitä, että se käsittää vaiheen, jossa ohjattavasti jaetaan tulotaajuus arvolla  $Mx(4xN+(C1-D1)/2+(C2-D2)/4)$ , missä M on ensimmäinen positiivinen kokonaisluku, N on toinen positiivinen kokonaisluku, C1 on niiden kertojen määrä kutakin lähtötaajuuden jaksoa kohti, jolloin osasignaalin valintaa vaihdetaan senhetkisestä osasignaalista osasignaaliin, jota on vaiheeltaan viivästetty senhetkisestä osasignaalista  $\pi/4$  radiaania, D1 on niiden kertojen määrä kutakin lähtötaajuuden jaksoa kohti, jolloin osasignaalin valintaa vaihdetaan senhetkisestä osasignaalista osasignaaliin, jota on vaiheeltaan edistetty senhetkisestä osasignaalista  $\pi/4$  radiaania, C2 on niiden kertojen määrä kutakin lähtötaajuuden jaksoa kohti, jolloin osasignaalin valintaa vaihdetaan joko senhetkisestä osasignaalista senhetkisen osasignaalin ja sellaisen osasignaalin, jota on vaiheeltaan viivästetty senhetkisestä osasignaalista  $\pi/4$  radiaania, summaan tai senhetkisestä ensimmäisen osasignaalin ja toisen osasignaalin, jota on vaiheeltaan viivästetty ensimmäisestä osasignaalista  $\pi/4$  radiaania, summasta pelkkään toiseen osasignaaliin ja D2 on niiden kertojen määrä kutakin lähtötaajuuden jaksoa kohti, jolloin osasignaalin valintaa vaihdetaan joko senhetkisestä osasignaalista senhetkisen osasignaalin ja sellaisen osasignaalin, jota on vaiheeltaan edistetty senhetkisestä osasignaalista  $\pi/4$  radiaania, summaan tai senhetkisestä ensimmäisen osasignaalin ja toisen osasignaalin, jota on vaiheeltaan edistetty ensimmäisestä osasignaalista  $\pi/4$  radiaania, summasta pelkkään toiseen osasignaaliin.

**Patentkrav**

1. Förfördelare för att bilda en utgångsfrekvens av en ingångsfrekvens medelst bråkdelening, vilken förfördelare omfattar:
  - en delsignalsbildare (402), vilken har anordnats att bilda en mängd parallella del-
  - 5 signaler, vilka till sin fas avviker från varandra, och
  - en styrbar fasväljare (403), vilken har anordnats att stå i respons på en styrsignal antingen genom att välja en konstant mängd ickeföränderliga parallella delsignaler eller genom att repetitivt byta sitt val bland mängden av parallella delsignaler,
  - 10 **kännetecknad** av att delsignalsbildaren (402) har anordnats att bilda flera än fyra parallella delsignaler att väljas (403) av fasväljaren.
2. Förfördelare enligt patentkrav 1, **kännetecknad** av att delsignalsbildaren (402) har anordnats att bilda de parallella delsignalerna med regelbundna fasskillnadsavstånd från varandra.
3. Förfördelare enligt patentkrav 1, **kännetecknad** av att delsignalsbildaren (402)  
15 har anordnats att bilda ett jämnt antal parallella delsignaler på så sätt att de parallella delsignalerna bildar en mängd differentiella signalpar.
4. Förfördelare enligt patentkrav 3, **kännetecknad** av att antalet parallella delsignaler är åtta.
5. Förfördelare enligt patentkrav 3, **kännetecknad** av att delsignalsbildaren (402)  
20 omfattar ett jämnt antal differentiella D-flipflops (601, 602, 603, 604) som kopplats till en husbonde-slav-sammansättning på så sätt att differentialutgången vid varje differentiell D-flipflop omfattar ett differentiellt signalpar.
6. Förfördelare enligt patentkrav 3, **kännetecknad** av att den styrbara fasväljaren (403) omfattar en funktionalitet för summering av två parallella delsignaler som valts  
25 bland olika differentialsignalpar.
7. Förfördelare enligt patentkrav 3, **kännetecknad** av att den styrbara fasväljaren (403) omfattar
  - en första belastad matningsspänningsanslutning,
  - en andra belastad matningsspänningsanslutning,
  - 30 - en biaseringsanslutning,
  - första kopplingsgrenar vilka har kopplats mellan nämnda första belastade matningsspänningsanslutning och nämnda biaseringsanslutning,

- andra kopplingsgrenar vilka har kopplats mellan nämnda andra belastade driftspänningsanslutning och nämnda biaseringsanslutning,

- i varje kopplingsgren en seriekoppling som bildas av ett parallellt kopplingspar (711, 712, 721, 722, 731, 732, 741, 742) och en seriekopplad koppling (713, 723, 733, 743), där den första kopplingen (711, 721, 731, 741) i det parallella kopplingsparet har kopplats mellan nämnda första belastade matningsspänningsanslutning och nämnda seriekopplade koppling (713, 723, 733, 743), den andra kopplingen (712, 722, 732, 742) i det parallella kopplingsparet har kopplats mellan nämnda andra belastade matningsspänningsanslutning och nämnda seriekopplade koppling (713, 723, 733, 743) och nämnda seriekopplade koppling (713, 723, 733, 743) har kopplats mellan nämnda parallella kopplingspar och nämnda biaseringsanslutning,

- en styrkoppling mellan den första delsignalen ( $IN_1, IN_2, IN_3, IN_4$ ) i varje differentiellt signalpar och den första kopplingen (711, 721, 731, 741) i det parallella kopplingsparet som hör till ifrågavarande differentiella signalpar, på så sätt att nämnda första delsignal ( $IN_1, IN_2, IN_3, IN_4$ ) har anordnats att öppna och stänga nämnda första koppling (711, 721, 731, 741),

- en styrkoppling mellan den andra delsignalen ( $\overline{IN_1}, \overline{IN_2}, \overline{IN_3}, \overline{IN_4}$ ) i varje differentiellt signalpar och den andra kopplingen (712, 722, 732, 742) i det parallella kopplingsparet som hör till ifrågavarande differentiella signalpar, på så sätt att nämnda delsignal ( $\overline{IN_1}, \overline{IN_2}, \overline{IN_3}, \overline{IN_4}$ ) har anordnats att öppna och stänga nämnda andra koppling (712, 722, 732, 742),

- en styrkoppling mellan varje enskild styrsignal som hör till mängden styrsignaler ( $C_1, C_2, C_3, C_4$ ) och den seriekopplade kopplingen (713, 723, 733, 743) i det parallella kopplingsparet som ansluter till ifrågavarande enskilda styrsignal på så sätt att nämnda enskilda styrsignal ( $C_1, C_2, C_3, C_4$ ) har anordnats att öppna och stänga nämnda seriekopplade koppling (713, 723, 733, 743),

- en utgångsanslutning ( $OUT, \overline{OUT}$ ) från varje nämnda första och andra belastade matningsspänningsanslutning.

8. Frekvenssyntetisator för bildandet av en oskillerande utgångssignal med vald frekvens, vilken frekvenssyntetisator omfattar

- en fasdetektor (103), ett slingfilter (104), och en spänningsstyrd oskillator (101), vilka har kopplats i serie,

- en referensfrekvensingång ( $f_{ref}$ ) för fasdetektorn,

- en utgång från den spänningsstyrda oskillatorn (101) för givande av en oskillerande utgångssignal, och

- en återkoppling från utgången via förfördelaren till fasdetektorn (103),

kännetecknad av att förfördelaren är förfördelaren enligt patentkrav 1.

9. Förfarande för att bilda en utgångsfrekvens av en ingångsfrekvens, vilket förfarande omfattar skeden i vilka  
- på basen av ingångsfrekvensen bildas (1002) en mängd parallella delsignaler vilka till sin fas avviker från varandra, och  
5 - styrbart antingen väljes (1004) en konstant mängd oföränderliga parallella delsignaler eller bytes (1005) repetitivt valet bland mängden delsignaler, **kännetecknat** av att skedet i vilket en mängd parallella delsignaler bildas (1002) omfattar ett underskede i vilket flera än fyra parallella delsignaler bildas.
10. Förfarande enligt patentkrav 9, **kännetecknat** av att skedet i vilket en mängd parallella delsignaler bildas (1002) omfattar ett underskede i vilket de parallella delsignalerna bildas med regelbundna fasskillnadsavstånd från varandra.
11. Förfarande enligt patentkrav 9, **kännetecknat** av att skedet i vilket en mängd parallella delsignaler bildas (1002) omfattar ett underskede i vilket ett jämnt antal parallella delsignaler bildas på så sätt att de parallella delsignalerna bildar en mängd  
15 **differentiella signalpar**.
12. Förfarande enligt patentkrav 11, **kännetecknat** av att skedet i vilket en mängd parallella delsignaler bildas (1002) omfattar ett underskede i vilket åtta parallella delsignaler bildas.
13. Förfarande enligt patentkrav 11, **kännetecknat** av att skedet i vilket styrbart  
20 antingen väljes (1004) en konstant mängd oföränderliga parallella delsignaler eller bytes (1005) repetitivt valet bland mängden delsignaler omfattar underskeden i vilka  
- vid val av ett konstant antal oföränderliga parallella delsignaler antingen väljes ett differentiellt par eller väljes två differentiella signalpar och dessa summeras på så sätt att den första delsignalen i det första differentiella signalparet summeras till den  
25 första delsignalen i det andra differentiella signalparet, och den andra delsignalen i det första differentiella signalparet summeras till den andra delsignalen i det andra differentiella signalparet, och  
- vid repetitivt byte av val bland mängden delsignaler väljes antingen ett differentiellt signalpar åt gången eller turvis väljes ett differentiellt signalpar åt gången och väljes  
30 två differentiella signalpar och dessa summeras på så sätt att den första delsignalen i det första differentiella signalparet summeras till den första delsignalen i det andra differentiella signalparet, och den andra delsignalen i det första differentiella signalparet summeras till den andra delsignalen i det andra differentiella signalparet.

14. Förfarande enligt patentkrav 9, kännetecknat av att det omfattar ett skede i vilket bytet av delsignalsval synkroniseras (1008) till utgångsfrekvensens perioder på så sätt att för varje full period för utgångsfrekvensen utförs en konstant mängd byten.

5 15. Förfarande enligt patentkrav 9, kännetecknat av att det omfattar ett skede i vilket styrbart ingångsfrekvensen delas med värdet  $Mx(4xN+(C1-D1)/2+(C2-D2)/4)$ , där M är ett första positivt heltal, N är ett andra positivt heltal, C1 är antalet sådana tillfällen för varje period av utgångsfrekvensen då valet av delsignal bytes från delsignalen vid denna tidpunkt till en delsignal som till sin fas har fördröjts från delsignalen vid denna tidpunkt med  $\pi/4$  radianer, D1 är antalet sådana tillfällen för varje  
10 period av utgångsfrekvensen då valet av delsignal bytes från delsignalen vid denna tidpunkt till en delsignal som till sin fas har tidigarelagts från delsignalen vid denna tidpunkt med  $\pi/4$  radianer, C2 är antalet sådana tillfällen för varje period av utgångsfrekvensen då valet av delsignal bytes från antingen delsignalen vid denna tidpunkt till summan av delsignalen vid denna tidpunkt och en sådan delsignal som till sin fas har fördröjts från delsignalen vid denna tidpunkt med  $\pi/4$  radianer, eller från summan  
15 av den första delsignalen vid denna tidpunkt och en andra delsignal som till sin fas har fördröjts från den första delsignalen med  $\pi/4$  radianer, till blott den andra delsignalen, och D2 är antalet sådana tillfällen för varje period av utgångsfrekvensen då valet av delsignal bytes från antingen delsignalen vid denna tidpunkt till summan av  
20 delsignalen vid denna tidpunkt och en sådan delsignal som till sin fas har tidigarelagts från delsignalen vid denna tidpunkt med  $\pi/4$  radianer, eller från summan av den första delsignalen vid denna tidpunkt och den andra delsignalen som till sin fas har tidigarelagts från den första delsignalen med  $\pi/4$  radianer, till blott den andra delsignalen.

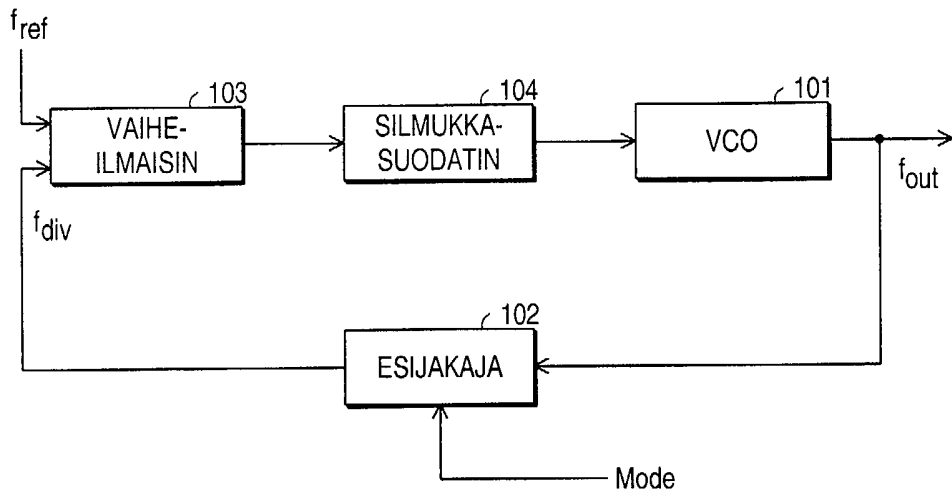


Fig. 1  
PRIOR ART

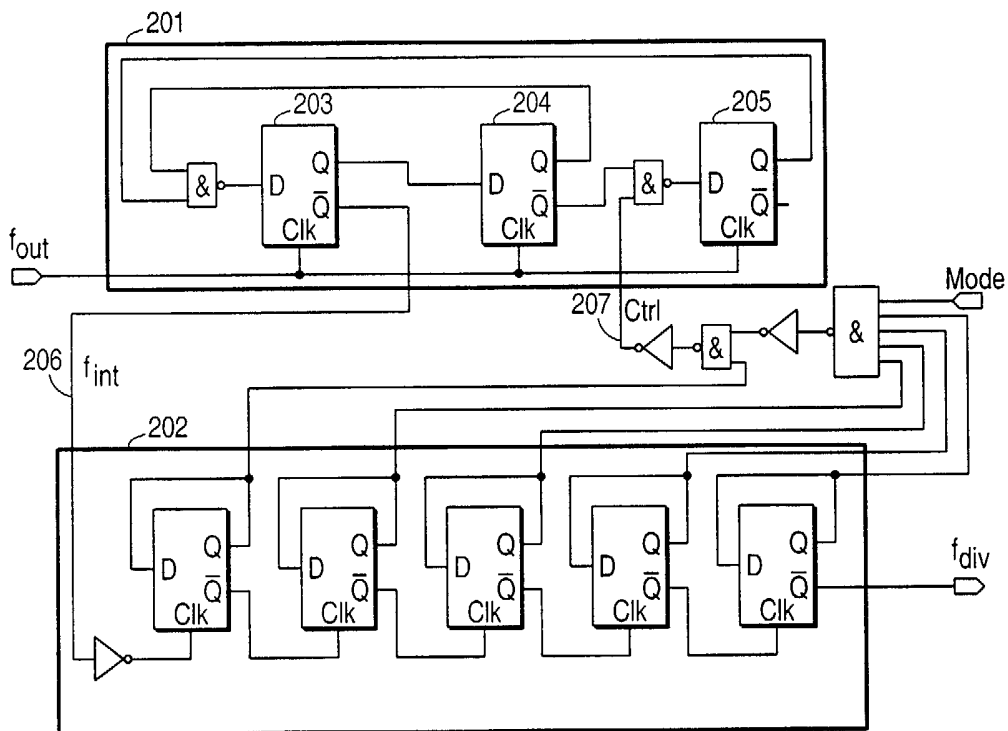


Fig. 2  
PRIOR ART

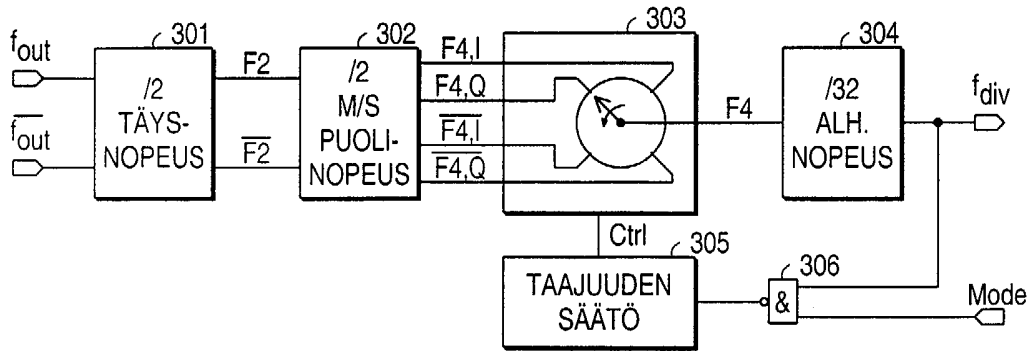


Fig. 3  
PRIOR ART

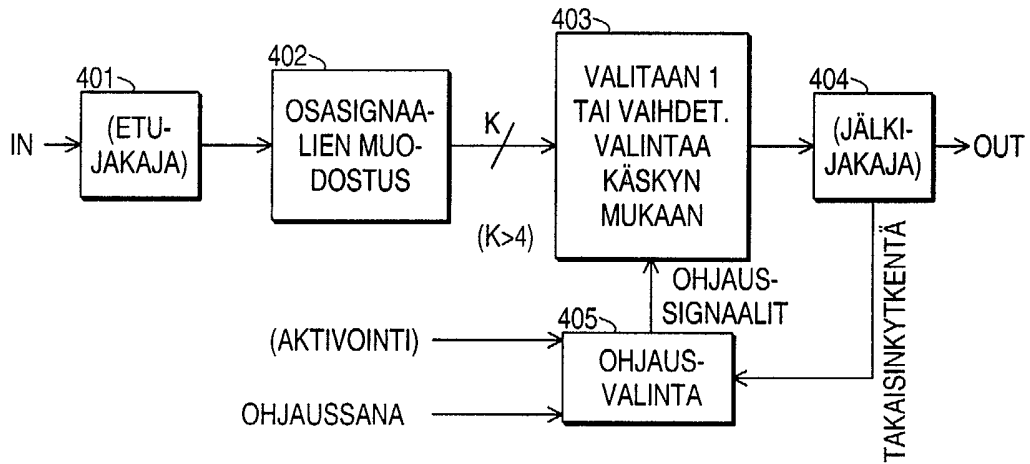


Fig. 4

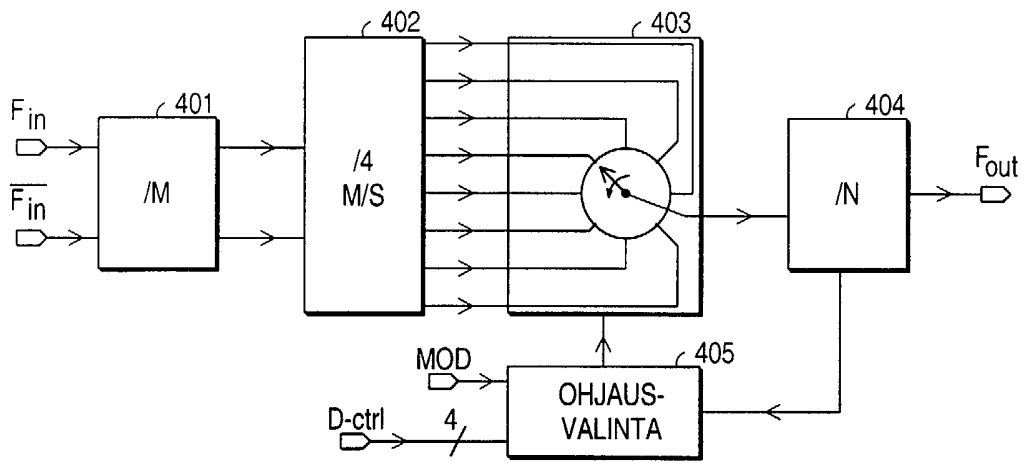


Fig. 5

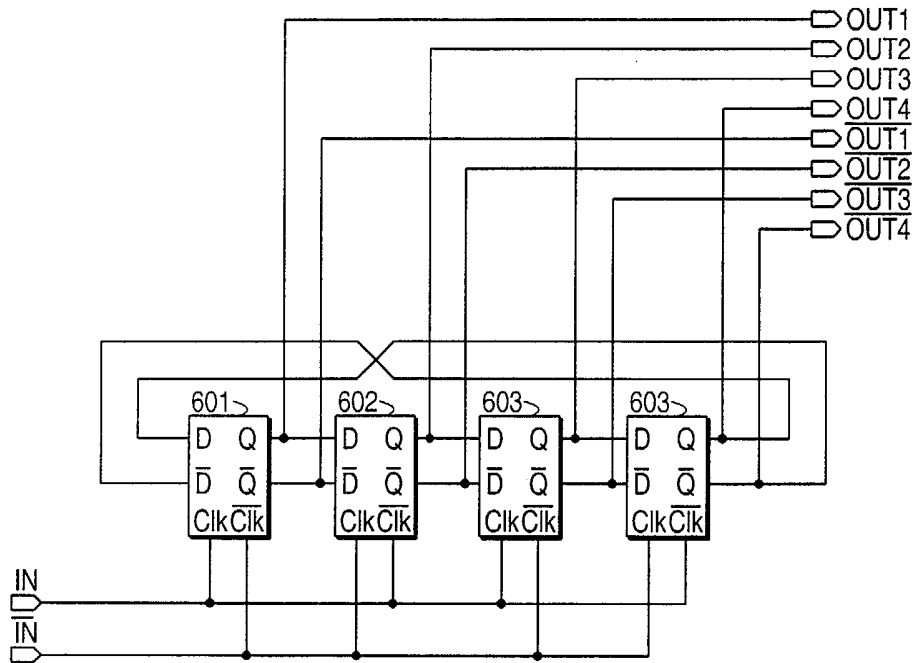


Fig. 6

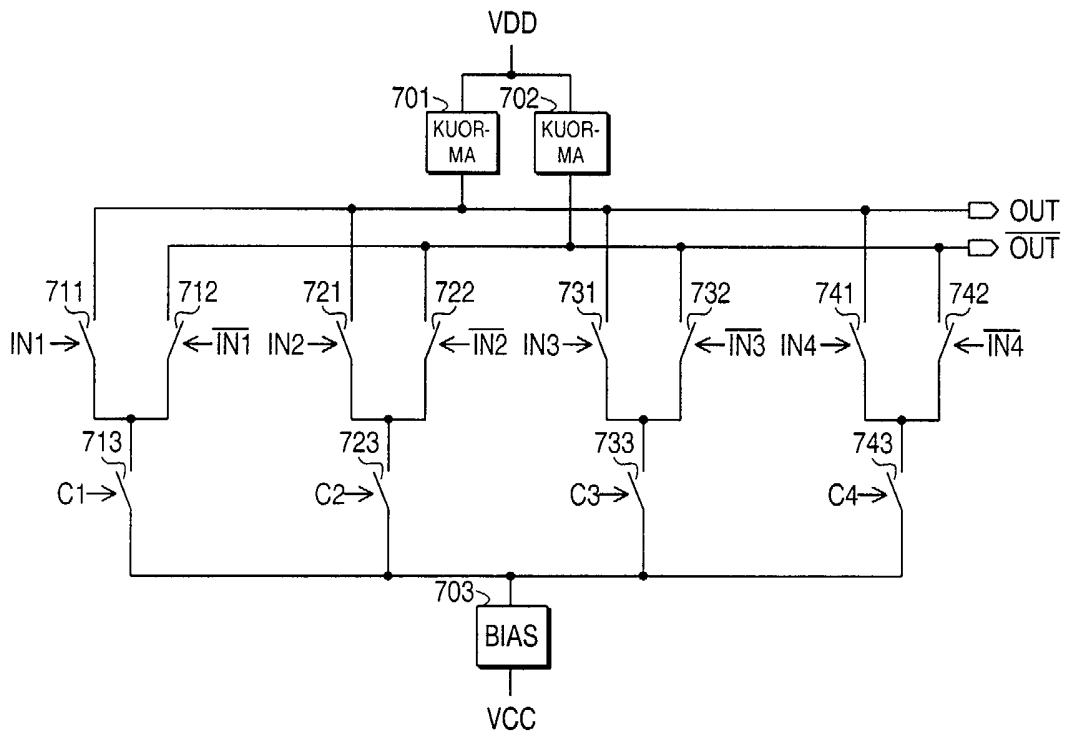


Fig. 7



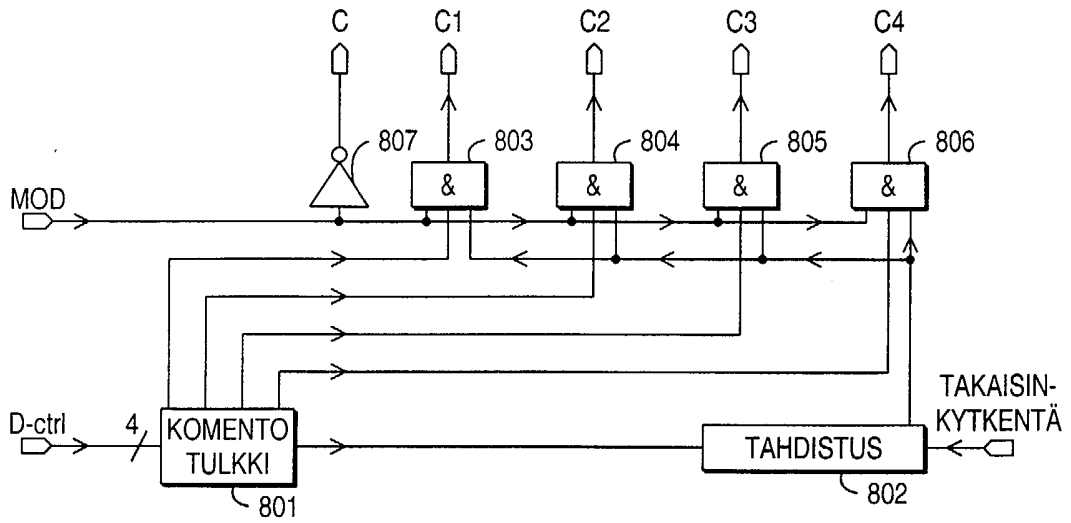


Fig. 8

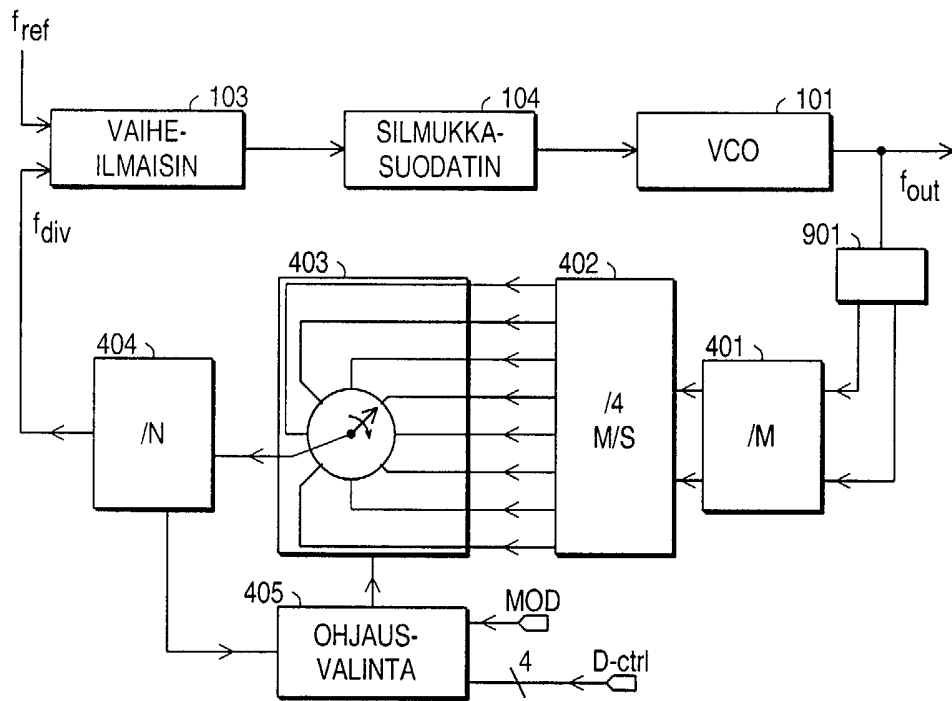


Fig. 9

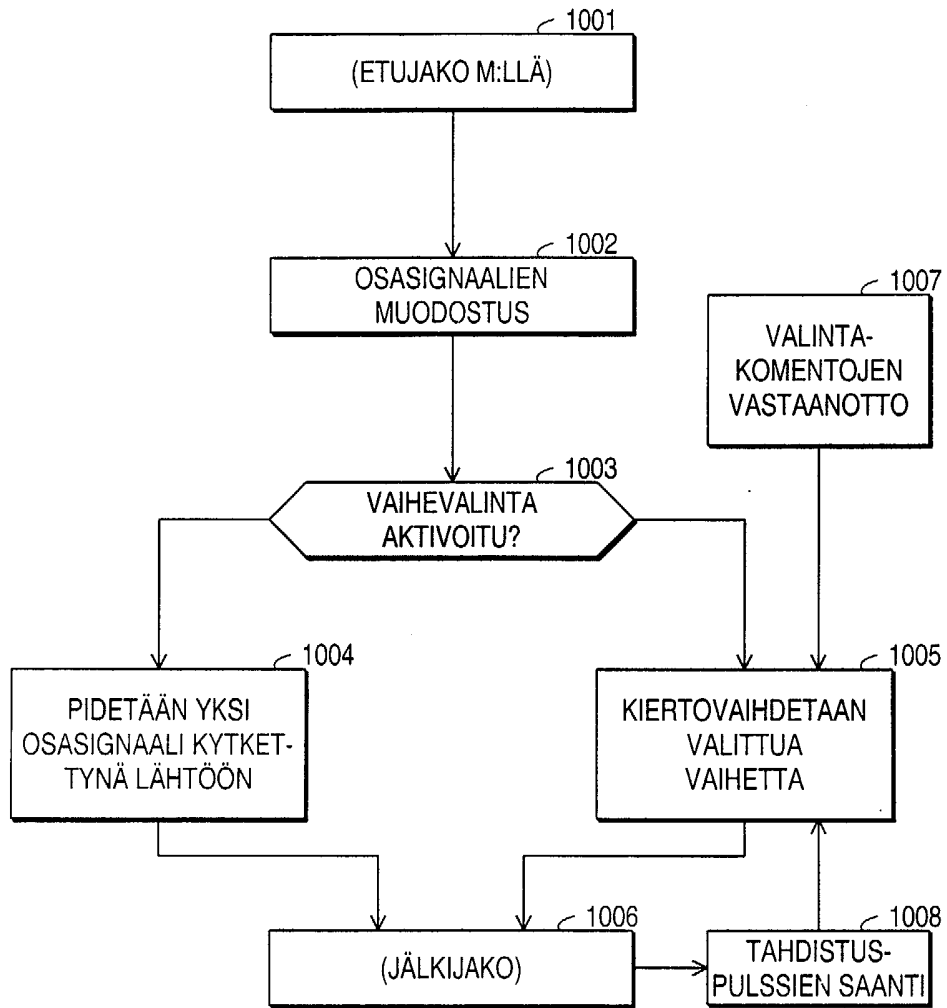


Fig. 10