

19 RÉPUBLIQUE FRANÇAISE  
INSTITUT NATIONAL  
DE LA PROPRIÉTÉ INDUSTRIELLE  
COURBEVOIE

11 N° de publication :  
(à n'utiliser que pour les  
commandes de reproduction)

3 068 153

21 N° d'enregistrement national : 17 55687

51 Int Cl<sup>8</sup> : G 06 F 21/14 (2013.01), G 06 F 21/60, H 01 L 21/02,  
H 04 W 12/02

12

DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 22.06.17.

30 Priorité :

43 Date de mise à la disposition du public de la  
demande : 28.12.18 Bulletin 18/52.

56 Liste des documents cités dans le rapport de  
recherche préliminaire : *Se reporter à la fin du  
présent fascicule*

60 Références à d'autres documents nationaux  
apparentés :

Demande(s) d'extension :

71 Demandeur(s) : STMICROELECTRONICS (ROUS-  
SET) SAS — FR.

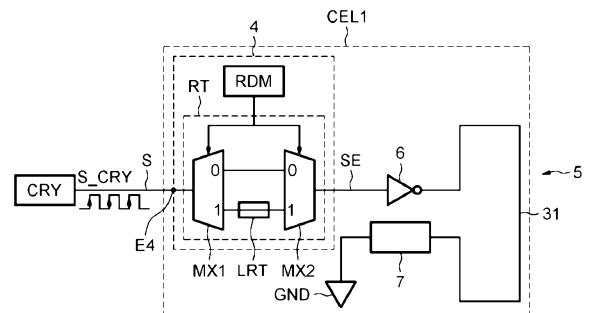
72 Inventeur(s) : ORDAS THOMAS et SARAFIANOS  
ALEXANDRE.

73 Titulaire(s) : STMICROELECTRONICS (ROUSSET)  
SAS.

74 Mandataire(s) : CASALONGA.

54 PROCÉDE POUR CREER UN LEURRE D'UN FONCTIONNEMENT D'UN CIRCUIT INTEGRE ET CIRCUIT  
INTEGRE CORRESPONDANT.

57 Circuit intégré, comprenant au moins un module  
(CRY) situé dans au moins une première zone (Z1) d'un  
substrat semi-conducteur (1) du circuit intégré (CI), et au  
moins une cellule de leurre (CEL1) comportant au moins  
une antenne (5) au-dessus d'au moins une deuxi-  
ème zone (Z2) du circuit intégré, différente de ladite au  
moins une première zone (Z1), des moyens de génération  
(4) configurés pour générer au moins un signal électrique  
de leurre (SE) à partir d'au moins un premier signal électrique  
(S) caractéristique d'un fonctionnement dudit au moins un  
module (CRY) et d'au moins un paramètre pseudo-aléa-  
toire, et pour faire circuler ledit au moins un signal électrique  
de leurre dans ladite au moins une première antenne de fa-  
çon à générer au moins un rayonnement électromagnétique  
de leurre.



FR 3 068 153 - A1



## **Procédé pour créer un leurre d'un fonctionnement d'un circuit intégré et circuit intégré correspondant**

5

Des modes de mise en œuvre et de réalisation de l'invention concernent les circuits intégrés, notamment mais non exclusivement ceux comportant des modules sécurisés, et en particulier la protection de ce type de circuit contre les analyses par canaux auxiliaires, connues par l'homme du métier sous la dénomination anglo-saxonne «Side channel analysis», et tout particulièrement contre les analyses des signaux électromagnétiques produits par le circuit intégré lors de son fonctionnement.

En fonctionnement, un circuit intégré produit des signaux électromagnétiques par l'intermédiaire des pistes métalliques du circuit intégré, par exemple lors des commutations de ses composants logiques. En analysant ces signaux électromagnétiques, à l'aide par exemple d'une antenne et d'algorithmes mathématiques dédiés, il est possible d'obtenir des informations sur les opérations effectuées ainsi que sur les données manipulées et/ou sur leurs occurrences.

Il existe par conséquent un besoin de protéger un circuit intégré contre de telles analyses de signaux électromagnétiques.

A cet égard, il est proposé selon un mode de mise en œuvre et de réalisation, de créer un leurre simulant le fonctionnement d'un module du circuit intégré à protéger et situé spatialement à un autre endroit du substrat que celui du module.

Ainsi, selon un mode de mise en œuvre et de réalisation, il est proposé un procédé et un dispositif permettant de simuler les émissions électromagnétiques d'un module de manière à rendre encore plus difficile une éventuelle déduction des opérations effectuées par le module.

Selon un aspect, il est proposé un procédé pour créer un leurre d'un fonctionnement d'au moins un module situé dans au moins une première zone d'un substrat semi-conducteur d'un circuit électronique

intégré, comprenant une disposition d'au moins une première antenne au-dessus d'au moins une deuxième zone du circuit intégré, différente de ladite au moins une première zone, une génération d'au moins un signal électrique de leurre à partir d'au moins un premier signal électrique caractéristique d'un fonctionnement dudit au moins un module et d'au moins un paramètre pseudo-aléatoire, et une circulation dudit au moins un signal électrique de leurre dans ladite au moins une première antenne de façon à générer au moins un rayonnement électromagnétique de leurre.

5  
10 En d'autres termes, on émet des signaux électromagnétiques reproduisant le fonctionnement d'un module réalisé dans une zone de substrat semi-conducteur, la source des signaux étant à un endroit différent du substrat que celui où se trouve ledit module.

15 La circulation du signal électrique peut comprendre la génération d'un signal électrique de leurre comprenant la génération du premier signal par ledit module, et une application pseudo-aléatoire d'un retard sur certains au moins des fronts dudit premier signal.

20 On obtient ainsi un signal électrique de leurre ayant ici un facteur de forme (ladite au moins une caractéristique) pseudo-aléatoire.

Selon un mode de mise en œuvre, lorsque ledit module est en fonctionnement, la génération dudit au moins un premier signal électrique comprend une délivrance d'au moins un signal électrique par ledit module lors de son fonctionnement.

25 Selon un autre mode de mise en œuvre, la génération dudit au moins un premier signal électrique comprend un stockage d'au moins un signal électrique délivré par ledit module lors de son fonctionnement, et une restitution du signal électrique stocké lorsque ledit module n'est pas en fonctionnement.

30 Lorsque le module fonctionne ou ne fonctionne pas, il délivre un signal électrique.

Selon un mode de mise en œuvre, on dispose la première antenne et au moins une deuxième antenne au-dessus de ladite au moins d'une troisième zone du circuit intégré différente de ladite au

moins première zone et ladite au moins deuxième zone, le procédé comprenant en outre une sélection d'au moins une desdites antennes, et une circulation dudit signal électrique de leurre dans ladite au moins une antenne sélectionnée.

5            Selon un autre aspect, il est proposé un circuit intégré, comprenant au moins un module situé dans au moins une première zone d'un substrat semi-conducteur du circuit intégré, et au moins une cellule de leurre comportant au moins une première antenne au-dessus  
10 d'au moins une deuxième zone du circuit intégré, différente de ladite au moins une première zone, des moyens de génération configurés pour générer au moins un signal électrique de leurre à partir d'au moins un premier signal électrique caractéristique d'un fonctionnement dudit au moins un module et d'au moins un paramètre pseudo-aléatoire, et pour faire circuler ledit au moins un signal électrique de leurre dans ladite  
15 au moins une première antenne de façon à générer au moins un rayonnement électromagnétique de leurre.

Les moyens de génération peuvent comprendre des moyens de retard pour appliquer de façon pseudo-aléatoire un retard sur certains au moins des fronts dudit premier signal.

20            Les moyens de retard peuvent être configurés pour appliquer de façon pseudo-aléatoire un retard fixe ou variable sur certains au moins des fronts dudit premier signal.

            Selon un mode de réalisation, le circuit intégré comprend en outre une région d'interconnexion (connu par l'homme du métier sous  
25 l'acronyme BEOL : « Back End Of Lines ») comprenant plusieurs niveaux de métallisation dont au moins un niveau de métallisation comprend au moins une piste métallique formant au moins une partie de ladite au moins une première antenne.

30            Selon un autre mode de réalisation, le circuit intégré comprend la première antenne et au moins une deuxième antenne recouvrant une troisième zone différente de ladite au moins une première zone et de ladite au moins une deuxième zone, la cellule de leurre comprenant des moyens de sélection configurés pour sélectionner au moins l'une

desdites première et deuxième antennes de façon à délivrer ledit signal électrique de leurre à ladite au moins une antenne sélectionnée.

5 La première antenne et ladite au moins une deuxième antenne peuvent être situées dans un même niveau de métallisation de la région d'interconnexion du circuit.

Selon un autre mode de réalisation, la première antenne et ladite au moins une deuxième antenne, sont situées dans des niveaux de métallisation distincts de la région d'interconnexion du circuit.

10 Les moyens de sélection peuvent comprendre un registre de contrôle et des portes logiques couplées entre lesdites antennes et ledit registre de contrôle.

15 D'autres avantages et caractéristiques de l'invention apparaîtront à l'examen de la description détaillée de modes de mise en œuvre et de réalisation de l'invention, nullement limitatifs, et des dessins annexés sur lesquels :

- les figures 1 à 7 illustrent des modes de mise en œuvre et de réalisation de l'invention.

20 Les figures 1 et 2 illustrent un circuit intégré CI, et la figure 3 est une vue partielle en coupe selon la ligne de coupe III-III de la figure 2.

Le circuit intégré CI comporte un module cryptographique CRY relié à une cellule de leurre CEL1. La cellule de leurre CEL1 comprend des moyens de génération 4 reliés à une antenne émettrice 5.

25 Le circuit intégré CI comporte un substrat semi-conducteur 1, dans lequel une pluralité de composants 2 a été réalisée dans une zone Z1 du circuit intégré.

Les composants comportent ici notamment des portes logiques, formant par exemple le module cryptographique CRY destiné notamment à réaliser des opérations de manière sécurisée.

30 Le substrat 1 est surmonté par une région d'interconnexion INT (connue par l'homme du métier sous l'acronyme anglo-saxon BEOL : « Back End Of Line »), comportant plusieurs niveaux de métal comportant chacun une ou plusieurs pistes métalliques 3 enrobées dans

un matériau isolant (« Intermetal dielectric » selon une dénomination anglo-saxonne bien connue de l'homme du métier).

5 Certaines des pistes métalliques 3 des niveaux de métal sont des pistes d'interconnexion reliant certains au moins des composants 2 de la zone Z1 du circuit intégré entre eux par l'intermédiaire de vias (non représentées à des fins de simplification).

D'autres pistes métalliques peuvent être par exemple des pistes de redistribution de l'alimentation ou être reliées à la masse.

10 Le niveau six N6 de métallisation, qui ici est le niveau le plus haut, comporte une unique piste métallique 31 qui n'est pas directement couplée à des composants du module cryptographique CRY, mais comme il sera vu ci-après, forme l'antenne émettrice 5 couplée par l'intermédiaire de vias aux moyens de génération 4 de la cellule de leurre CEL1. Les moyens de génération 4 sont réalisés dans  
15 et sur le substrat 1 et configurés pour générer un signal électrique de leurre SE qui comporte une caractéristique pseudo-aléatoire.

Les moyens de génération 4 sont reliés au module cryptographique CRY et situés à un endroit quelconque du substrat 1, par exemple comme représenté ici, en-dehors du module  
20 cryptographique CRY.

La piste métallique 31 est située dans un niveau de métallisation et au-dessus d'une deuxième zone Z2 du circuit CI différente de la première zone Z1.

25 Dans cet exemple, le niveau six de métallisation N6 n'est donc pas un niveau d'interconnexion car il ne comporte pas de piste métallique 3 reliant certains au moins des composants 2 de la zone Z1 du circuit entre eux, mais il est toutefois réalisé selon le même procédé que celui utilisé pour réaliser les différents niveaux de métal.

30 Cela étant, il serait tout à fait possible d'envisager que le niveau six de métallisation N6 comporte des pistes métalliques d'interconnexion s'étendant par exemple à l'intérieur du périmètre délimité par la piste métallique 31.

Il convient de noter que l'antenne émettrice 5 pourrait comprendre plusieurs boucles métalliques situées à des niveaux de

métallisations différents qui ne recouvrent pas le module cryptographique CRY et reliées par des vias.

5 La figure 4 est une représentation schématique d'un exemple de réalisation des moyens de génération 4 reliés au module cryptographique CRY, et configurés pour générer le signal électrique de leurre SE.

10 L'antenne émettrice 5 comporte la piste métallique 31 dont une première extrémité est couplée à un élément tampon 6 (« Buffer » selon la dénomination anglo-saxonne) servant classiquement à amplifier et mettre en forme le signal de leurre SE généré par les moyens de génération 4.

Un élément capacitif 7 est couplé entre une seconde extrémité de la piste métallique 31 et la masse GND. L'élément capacitif est ici utilisé pour tirer un courant vers la masse GND.

15 L'élément tampon 6 et l'élément capacitif 7 sont des composants réalisés dans et/ou sur le substrat semi-conducteur 1, et sont électriquement connectés à la première piste métallique 31 par des vias.

20 Les moyens de génération 4 du signal électrique SE comprennent une entrée E4 reliée à une sortie S\_CRY du module cryptographique CRY et couplée à un circuit de retard RT, et un générateur de valeurs pseudo-aléatoires RDM dont la sortie est également couplée au circuit de retard RT.

25 Le module cryptographique CRY émet un premier signal électrique S sur sa sortie S\_CRY qui est représentatif d'un fonctionnement du module, par exemple tout ou partie d'une activité cryptographique ou d'une autre activité.

30 Le circuit de retard RT comporte par exemple une ligne à retard LRT configurée pour appliquer un retard aux fronts montants du premier signal électrique S émis par le module cryptographique CRY.

Cette ligne à retard LRT est connectée par l'intermédiaire d'un premier multiplexeur MX1 à la sortie S\_CRY du module CRY et connectée par l'intermédiaire d'un deuxième multiplexeur MX2 à l'entrée de l'élément tampon 6.

Un chemin direct, c'est-à-dire sans retard, est également connecté entre les autres entrées des deux multiplexeurs.

Ces multiplexeurs MX1 et MX2 sont commandés par la valeur binaire 0 ou 1 délivrée par le générateur de valeurs pseudo-aléatoires RDM.

En fonction de la valeur générée par le générateur RDM, le circuit de retard RT peut ou non sélectionner la ligne à retard LRT, de manière à ce que certains au moins des fronts montants du premier signal électrique S émis par le module cryptographique CRY soient retardés ou non retardés de façon pseudo-aléatoire.

Alors que dans ce mode de réalisation le retard de la ligne à retard LRT est fixe (constant), il serait possible, en variante, de prévoir une ligne à retard configurée pour avoir un retard variable, par exemple de façon pseudo-aléatoire, en fonction de la valeur logique délivrée par un autre générateur de nombres pseudo-aléatoires.

Lorsque le module cryptographique CRY traite des opérations de cryptage, la sortie S\_CRY émet un signal électrique S carré qui reproduit tout ou partie de l'activité du module CRY.

Ainsi, de la même manière que les pistes métalliques d'interconnexion 3 génèrent des signaux électromagnétiques en fonction des opérations effectuées par le module cryptographique CRY, la piste métallique 31 de l'antenne 5 génère lorsqu'elle est parcourue par le signal de leurre SE, des signaux électromagnétiques additionnels de leurre correspondant au premier signal électrique S retardé d'un retard pseudo-aléatoire qui, en s'ajoutant aux signaux électromagnétiques émis par les pistes métalliques 3, rendent plus difficile l'analyse de la signature électromagnétique globale du circuit électronique intégré CI.

Ces signaux de leurre reproduisent le fonctionnement d'un deuxième module cryptographique fonctionnant en même temps que le module cryptographique CRY.

Lorsque le module cryptographique CRY ne traite pas d'opérations de cryptage, la sortie S\_CRY restitue un signal électrique S stocké dans une mémoire et qui a été délivré par le module CRY lors



de son fonctionnement, c'est-à-dire lorsqu'il traite des opérations de cryptage.

La figure 5 illustre l'évolution temporelle de signaux S et SE.

5 On note ici que le premier front montant à l'instant  $T_{SE1}$  du signal SE émis par les moyens de génération 4 est retardé d'une durée D1 par rapport au premier front montant à l'instant  $T_{S1}$  du signal S émis par le module cryptographique CRY.

10 On note également que le deuxième front montant à l'instant  $T_{SE2}$  du signal SE émis par les moyens de génération 4 est retardé d'une durée D2 par rapport au premier front montant à l'instant  $T_{S2}$  du signal S émis par le module cryptographique CRY, les durées D1 et D2 étant différentes et choisies de manière pseudo-aléatoire par le générateur de valeurs pseudo-aléatoires RDM.

15 Ainsi, la piste métallique 31 de l'antenne 5 génère des signaux électromagnétiques correspondant au fonctionnement du module cryptographique CRY retardée d'un retard pseudo-aléatoire.

20 De plus, comme la piste métallique 31 de l'antenne 5 est déportée du module cryptographique CRY, il est plus difficile de localiser le module cryptographique CRY dans le circuit électronique intégré CI.

En effet, si le module cryptographique CRY est actif, l'analyse des signaux électromagnétiques révèle deux signaux retardés l'un par rapport à l'autre d'une durée pseudo-aléatoire provenant de deux endroits différents du circuit intégré CI.

25 Ce retard entre les deux signaux empêche la resynchronisation des deux signaux.

30 Si le module cryptographique CRY n'est pas actif, la piste métallique 31 de l'antenne 5 émet un signal reproduisant le fonctionnement d'un module cryptographique fictif provenant d'un autre endroit du circuit électronique intégré CI de celui où se trouve le module cryptographique CRY.

Selon un autre mode de réalisation illustré sur les figures 6 et 7, le circuit électronique intégré CI comporte une deuxième antenne 8 comportant une deuxième piste métallique 32 située dans le niveau

cinq de métal N5 et recouvrant une troisième zone Z3 du substrat semi-conducteur 1 différente des zones Z1 et Z2.

5 Selon un autre mode de réalisation non représenté, l'antenne 8 est superposée à l'antenne 5, en d'autres termes l'antenne 8 recouvre la zone Z2.

Comme l'illustre la figure 7, le circuit intégré comporte une cellule de leurre CEL 2 comportant des moyens de sélection 15 couplés aux moyens de génération 4 et aux première et deuxième antennes 5 et 8.

10 Les moyens de sélection 15 comprennent dans cet exemple de réalisation un registre de contrôle CR, une première porte logique 11 de type « ET » et une deuxième porte logique 12 de type « ET », et sont configurés pour sélectionner la ou les antennes qui recevront le signal électrique SE.

15 Les deux portes logiques 11 et 12 comportent chacune deux entrées, dont une première entrée est couplée au registre de contrôle CR, et une deuxième entrée est couplée à la sortie des moyens de génération 4.

20 La première porte logique 11 comporte une sortie couplée à la première antenne 5 et la deuxième porte logique 12 comporte une sortie couplée à la deuxième antenne 8.

25 Ainsi, lors du fonctionnement du circuit, le registre de contrôle CR met à un les premières entrées des portes logiques couplées aux antennes qu'il sélectionne, de manière à ce que lors de la génération d'un front montant du signal électrique SE, seules les portes logiques sélectionnées par le registre de contrôle CR transmettent le signal électrique SE à l'antenne qui leur est associée.

30 La sélection des antennes par le registre de contrôle CR peut dépendre des opérations effectuées par le module cryptographique CRY, ou en variante, se faire de manière pseudo-aléatoire.

Il convient de noter que les modes de mise en œuvre et de réalisation présentés ici ne sont nullement limitatifs. Notamment, bien qu'il ait été présenté ici des circuits intégrés comportant une ou deux antennes, il est tout à fait possible d'envisager un circuit intégré

comportant un nombre plus important d'antennes, dont les pistes métalliques sont situées dans un ou plusieurs niveaux de métal, au-dessus d'une ou plusieurs zones du circuit intégré ne recouvrant pas le module cryptographique CRY.

- 5 Par ailleurs alors que la caractéristique pseudo-aléatoire du signal électrique SE décrite ci-avant était le facteur de forme du signal, il serait possible d'envisager d'autres caractéristiques du signal qui pourraient être modifiées de façon pseudo-aléatoire, comme par exemple son amplitude et/ou sa phase.

## REVENDICATIONS

1. Procédé pour créer un leurre d'un fonctionnement d'au moins un module (CRY) situé dans au moins une première zone (Z1) d'un substrat semi-conducteur (1) d'un circuit électronique intégré (CI), comprenant une disposition d'au moins une première antenne (5) au-dessus d'au moins une deuxième zone (Z2) du circuit intégré, différente de ladite au moins une première zone, une génération d'au moins un signal électrique de leurre (SE) à partir d'au moins un premier signal électrique (S) caractéristique d'un fonctionnement dudit au moins un module et d'au moins un paramètre pseudo-aléatoire, et une circulation dudit au moins un signal électrique de leurre (SE) dans ladite au moins une première antenne (5) de façon à générer au moins un rayonnement électromagnétique de leurre.

2. Procédé selon la revendication 1, dans lequel la génération du signal électrique de leurre comprend la génération du premier signal (S) par ledit module (CRY), et une application pseudo-aléatoire d'un retard sur certains au moins des fronts dudit premier signal (S).

3. Procédé selon l'une quelconque des revendications 1 et 2, dans lequel le retard est fixe ou variable.

4. Procédé selon l'une des revendications précédentes, dans lequel, lorsque ledit module (CRY) est en fonctionnement, la génération dudit au moins un premier signal électrique (S) comprend une délivrance d'au moins un signal électrique par ledit module lors de son fonctionnement.

5. Procédé selon l'une des revendications 1 à 3, dans lequel la génération dudit au moins un premier signal électrique (S) comprend un stockage d'au moins un signal électrique délivré par ledit module lors de son fonctionnement, et une restitution du signal électrique stocké lorsque ledit module n'est pas en fonctionnement.

6. Procédé selon l'une quelconque des revendications 1 à 3, dans lequel on dispose la première antenne (5) et au moins une deuxième antenne (8) au-dessus d'une troisième zone (Z3) du circuit intégré (CI) différente de ladite au moins une première zone (Z1) et

ladite au moins deuxième zone (Z2), le procédé comprenant en outre une sélection d'au moins une desdites antennes (5, 8), et une circulation dudit signal électrique de leurre (SE) dans ladite au moins une antenne sélectionnée (5, 8).

5           7. Circuit intégré, comprenant au moins un module (CRY) situé dans au moins une première zone (Z1) d'un substrat semi-conducteur (1) du circuit intégré (CI), et au moins une cellule de leurre (CEL1, CEL2) comportant au moins une première antenne (5) au-dessus d'au moins une deuxième zone (Z2) du circuit intégré,  
10           différente de ladite au moins une première zone (Z1), des moyens de génération (4) configurés pour générer au moins un signal électrique de leurre (SE) à partir d'au moins un premier signal électrique (S) caractéristique d'un fonctionnement dudit au moins un module (CRY) et d'au moins un paramètre pseudo-aléatoire, et pour faire circuler  
15           ledit au moins un signal électrique de leurre dans ladite au moins une première antenne de façon à générer au moins un rayonnement électromagnétique de leurre.

          8. Circuit intégré selon la revendication 7, dans lequel les moyens de génération (4) comprennent des moyens de retard (RT, RDM) pour appliquer de façon pseudo-aléatoire un retard sur certains  
20           au moins des fronts dudit premier signal (S).

          9. Circuit intégré selon la revendication 8, dans lequel les moyens de retard (RT, RDM) sont configurés pour appliquer de façon pseudo-aléatoire un retard fixe ou variable sur certains au moins des  
25           fronts dudit premier signal (S).

          10. Circuit intégré selon l'une quelconque des revendications 7 à 9, comprenant en outre une région d'interconnexion (INT) comprenant plusieurs niveaux de métallisation dont au moins un niveau de métallisation (N6) comprend au moins une piste métallique  
30           (31) formant au moins une partie de ladite au moins une première antenne (5).

          11. Circuit intégré selon l'une quelconque des revendications 7 à 10, comprenant la première antenne (5) et au moins une deuxième antenne (8) recouvrant une troisième zone (Z3) différente de ladite au

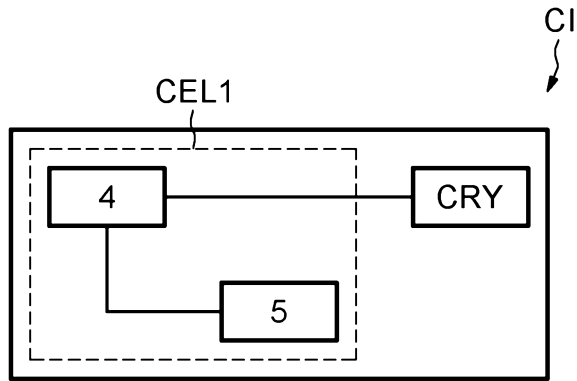
moins une première zone (Z1) et ladite au moins deuxième zone (Z2), la cellule de leurre (CEL2) comprenant des moyens de sélection (15) configurés pour sélectionner au moins l'une desdites première et deuxième antennes (5, 8) de façon à délivrer ledit signal électrique de leurre (SE) à ladite au moins une antenne sélectionnée.

12. Circuit intégré selon la revendication 11, dans lequel la première antenne (5) et ladite au moins une deuxième antenne (8) sont situées dans un même niveau de métallisation de la région d'interconnexion (INT) du circuit.

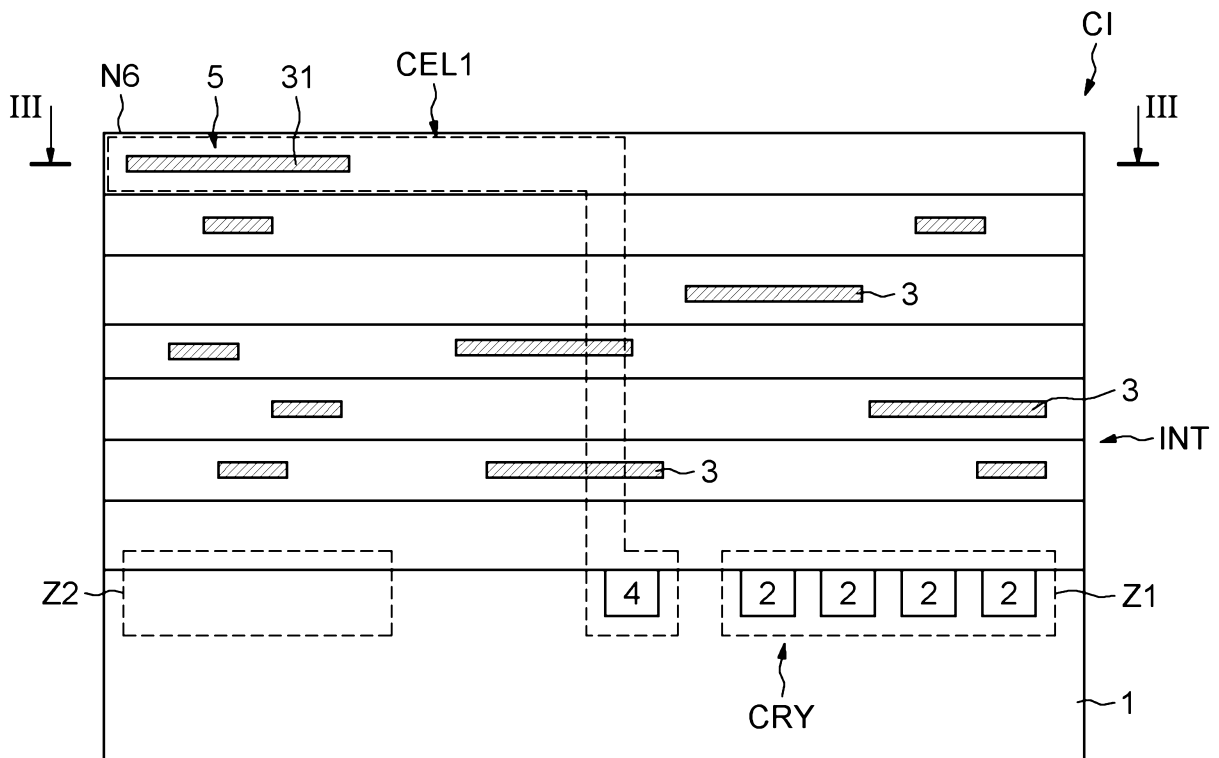
10 13. Circuit intégré selon la revendication 11, dans lequel la première antenne (5) et ladite au moins une deuxième antenne (8), sont situées dans des niveaux de métallisation (N6, N5) distincts de la région d'interconnexion (INT) du circuit.

15 14. Circuit intégré selon l'une quelconque des revendications 11 à 13, dans lequel les moyens de sélection (15) comprennent un registre de contrôle (CR) et des portes logiques (11, 12) couplées entre lesdites antennes (5, 8) et ledit registre de contrôle (CR).

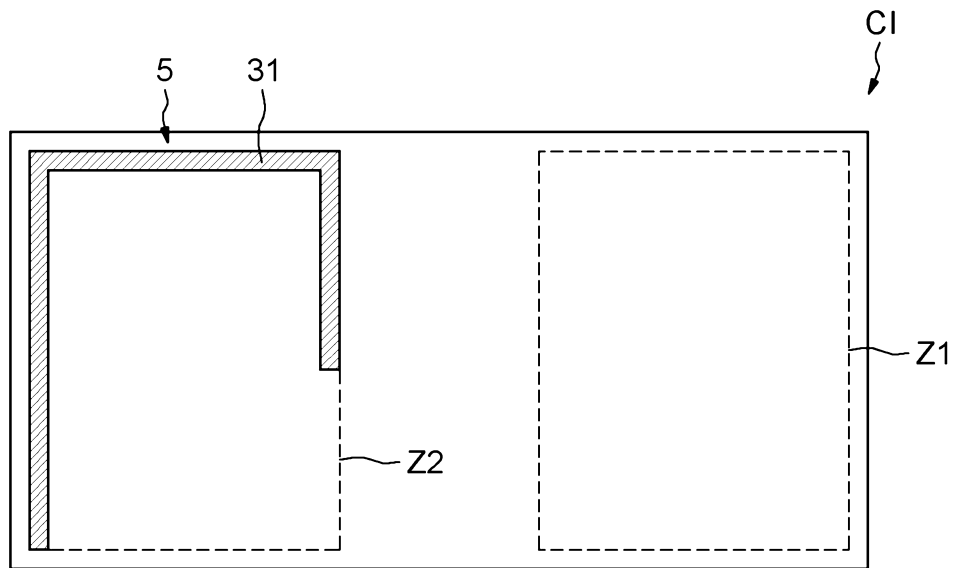
1/4  
**FIG. 1**



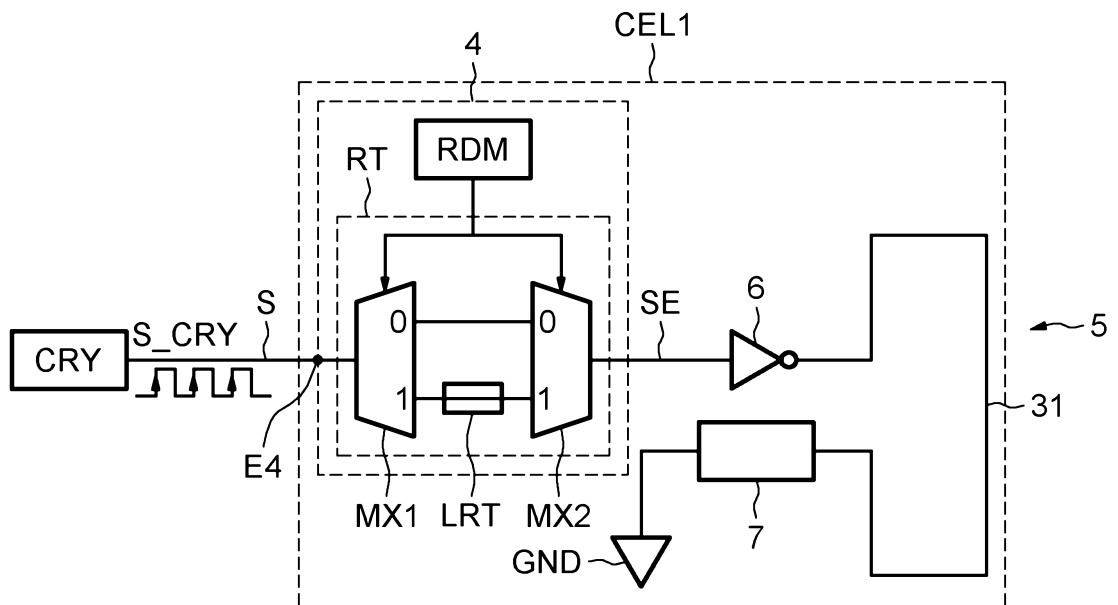
**FIG. 2**



2/4  
**FIG.3**

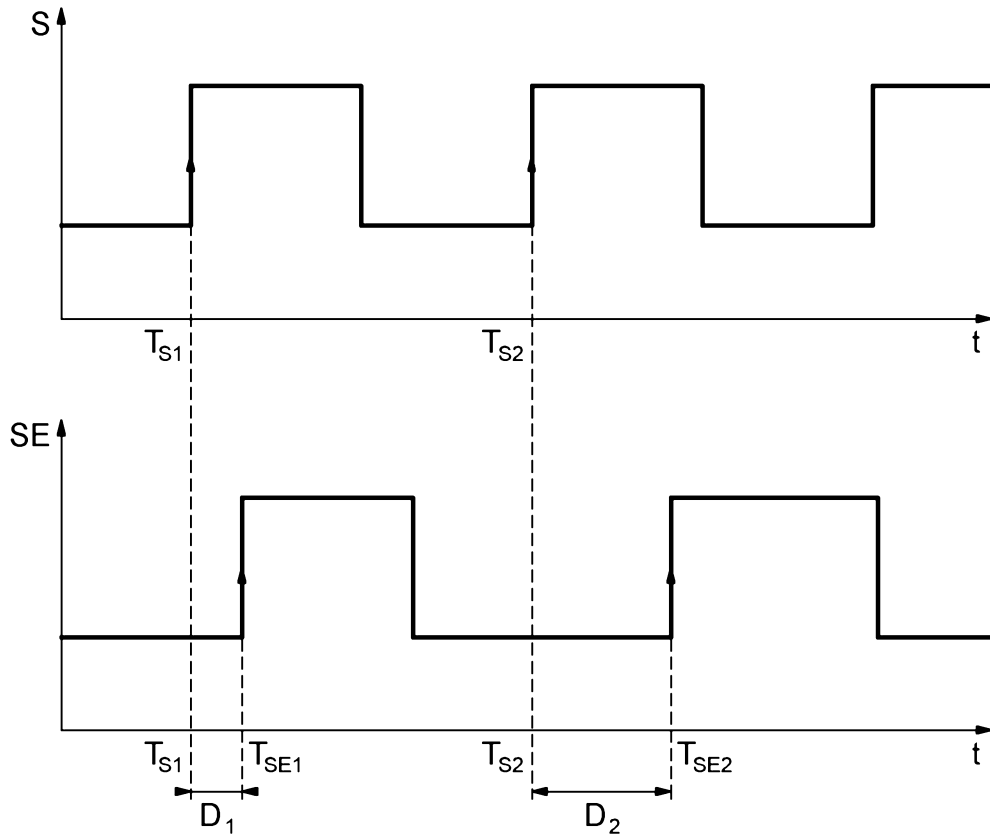


**FIG.4**

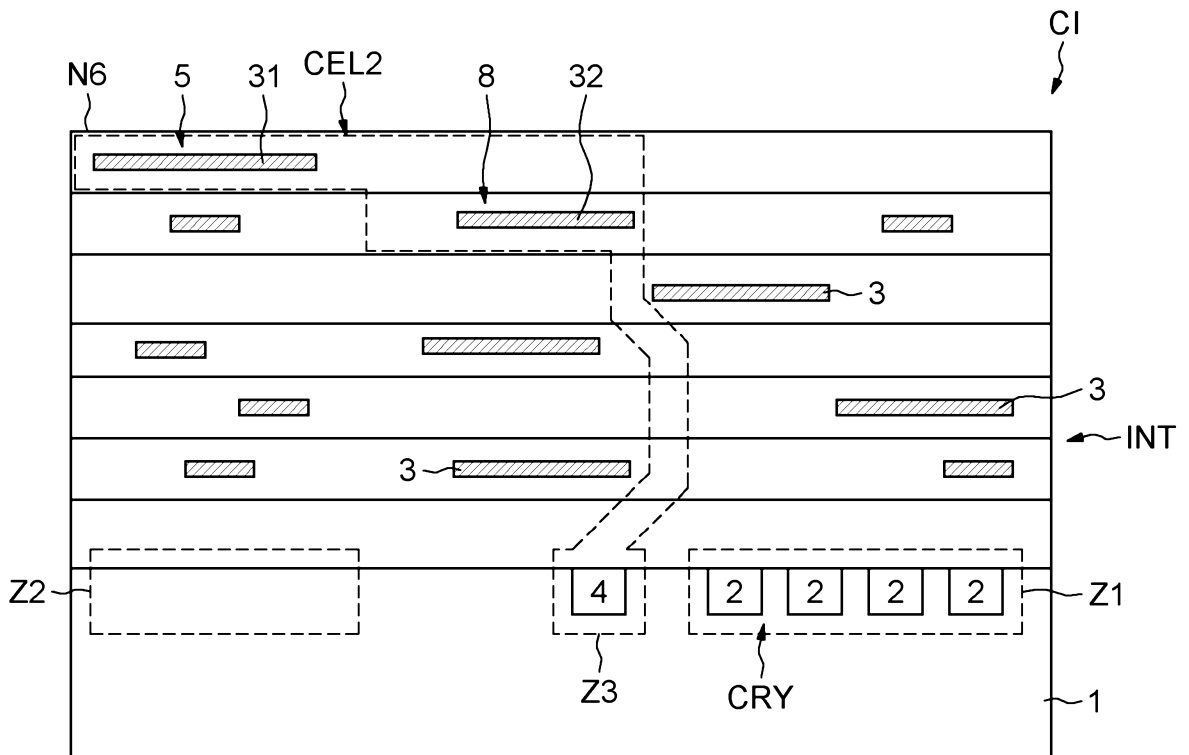




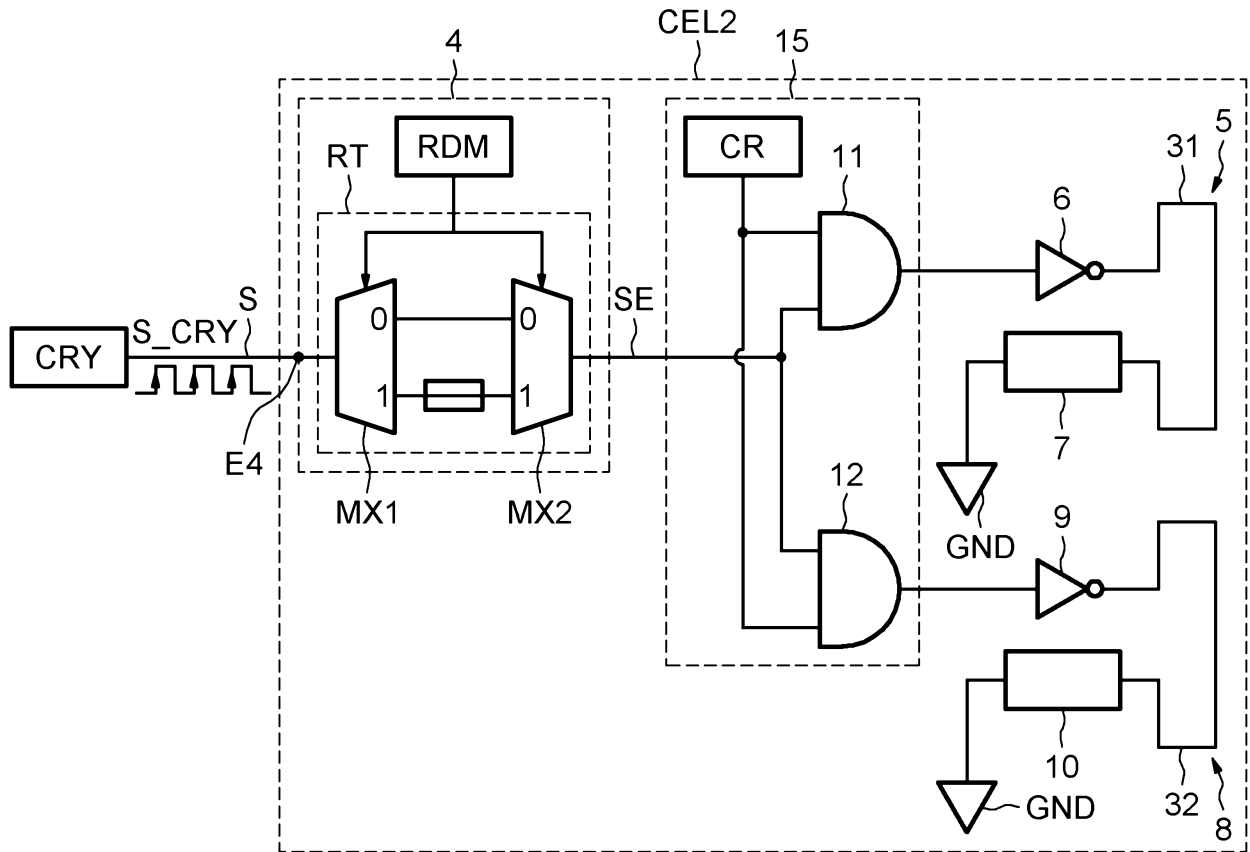
3/4  
**FIG.5**



**FIG.6**



4/4  
FIG.7



**RAPPORT DE RECHERCHE  
PRÉLIMINAIRE**

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

N° d'enregistrement  
national

FA 844444  
FR 1755687

DOCUMENTS CONSIDÉRÉS COMME PERTINENTS		Revendication(s) concernée(s)	Classement attribué à l'invention par l'INPI
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes		
X	CN 206 116 394 U (STMICROELECTRONICS SAS) 19 avril 2017 (2017-04-19) * le document en entier * -----	1-14	G06F21/14 H01L21/02 G06F21/60 H04W12/02
E	EP 3 211 626 A1 (STMICROELECTRONICS SAS [FR]) 30 août 2017 (2017-08-30) * alinéa [0023] - alinéa [0052] * -----	1-14	
			DOMAINES TECHNIQUES RECHERCHÉS (IPC)
			G06F
Date d'achèvement de la recherche		Examineur	
14 mars 2018		Chabot, Pedro	
CATÉGORIE DES DOCUMENTS CITÉS		T : théorie ou principe à la base de l'invention	
X : particulièrement pertinent à lui seul		E : document de brevet bénéficiant d'une date antérieure	
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie		à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure.	
A : arrière-plan technologique		D : cité dans la demande	
O : divulgation non-écrite		L : cité pour d'autres raisons	
P : document intercalaire		.....	
		& : membre de la même famille, document correspondant	

**ANNEXE AU RAPPORT DE RECHERCHE PRÉLIMINAIRE  
RELATIF A LA DEMANDE DE BREVET FRANÇAIS NO. FR 1755687 FA 844444**

La présente annexe indique les membres de la famille de brevets relatifs aux documents brevets cités dans le rapport de recherche préliminaire visé ci-dessus.

Les dits membres sont contenus au fichier informatique de l'Office européen des brevets à la date du **14-03-2018**

Les renseignements fournis sont donnés à titre indicatif et n'engagent pas la responsabilité de l'Office européen des brevets, ni de l'Administration française

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
CN 206116394 U	19-04-2017	CN 107123638 A	01-09-2017
		CN 206116394 U	19-04-2017
		EP 3211626 A1	30-08-2017
		FR 3048296 A1	01-09-2017
		US 2017250795 A1	31-08-2017
-----			
EP 3211626 A1	30-08-2017	CN 107123638 A	01-09-2017
		CN 206116394 U	19-04-2017
		EP 3211626 A1	30-08-2017
		FR 3048296 A1	01-09-2017
		US 2017250795 A1	31-08-2017
-----			