



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/20 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년07월13일 10-0739469 2007년07월09일
--	-------------------------------------	--

(21) 출원번호	10-2005-0044552(분할)	(65) 공개번호	10-2005-0059030
(22) 출원일자	2005년05월26일	(43) 공개일자	2005년06월17일
심사청구일자	2006년07월06일		
(62) 원출원	특허10-2001-0046560	심사청구일자	2001년12월24일
	원출원일자 : 2001년08월01일		

(30) 우선권주장	JP-P-2000-00331694	2000년10월31일	일본(JP)
	JP-P-2000-00384840	2000년12월19일	일본(JP)
	JP-P-2001-00013179	2001년01월22일	일본(JP)
	JP-P-2001-00013187	2001년01월22일	일본(JP)
	JP-P-2001-00060057	2001년03월05일	일본(JP)
	JP-P-2001-00165535	2001년05월31일	일본(JP)

(73) 특허권자      도시바 마쯔시타 디스플레이 테크놀로지 컴퍼니, 리미티드  
일본 도쿄도 미나토구 4쵸메 고난 1-8

(72) 발명자      센다 코우지  
일본국 교토후 나가오카쿄시 시모카이인지카와무카이 12-13

난노 유타카  
일본국 효고켄 타카라즈카시 사카세다이 1-7-1-714

타케하시 신이츠  
일본국 오사카후 시조나와테시 미나미노 2-17-12-205

(74) 대리인      특허법인 원전

(56) 선행기술조사문헌  
JP10068931

심사관 : 박부식

전체 청구항 수 : 총 5 항

(54) 표시장치

(57) 요약

본 발명에 따른 표시장치는 복수개의 단위화소가 매트릭스상으로 배열된 구조를 갖는 액티브매트릭스형 표시장치로서, 각 단위화소는 각각 복수의 부화소로 분할되어 있다. 각 부화소는 각각 개별적으로 부화소전극, 부화소전극에 접속되는 화소 트랜지스터 및 부화소전극에 접속되는 전압제어용량을 갖는다. 더욱이, 보상전압신호를 공급하는 전압제어용량배선이 전

압제어용량에 접속되어 있고, 부화소에의 기입종료후에 보상전압신호의 전위를 변화시켜, 전압제어용량을 통하여 부화소 전극의 전위를 소정 전위로 변조시킨다. 이와 같이, 화소분할에 의한 면적계조방식과 용량결합구동방식을 사용하므로써 디지털/아날로그 변환회로를 설치하지 않고 디지털 화상신호에 의거하여 계조표시를 할 수 있음과 동시에, 소비전력의 저감화를 도모할 수 있다.

**대표도**

도 1

**특허청구의 범위**

**청구항 1.**

주사선에 주사신호를 공급하는 주사측 구동회로와, 신호선에 디지털화상신호를 공급하는 신호측 구동회로를 갖추고, 복수 개의 단위화소가 매트릭스상으로 배열된 구조를 갖는 표시장치에 있어서,

상기 각 단위화소는 복수의 부(副)화소로 분할되고, 각 부화소는 각각 개별적으로 부화소전극과, 그의 제어단자가 상기 주사선에 접속되고, 또한, 그의 주단자의 한쪽이 상기 부화소전극에 접속되고, 더욱이 그의 주(主)단자의 다른 쪽이 상기 신호선에 접속되는 스위칭소자를 가지며,

상기 단위화소를 구성하는 복수의 상기 부화소전극의 각각의 중심이, 같은 위치에 있고,

상기 부(副)화소전극은, 적어도, 제 1의 부화소전극과, 2개로 분할된 제 2의 부화소전극을 포함하며,

적어도 상기 제 1의 부화소전극을 사이에 끼우도록 상하에, 상기 2개로 분할된 제 2의 부화소전극의 각각이 배치되어 있는 것을 특징으로 하는 표시장치.

**청구항 2.**

삭제

**청구항 3.**

제 1항에 있어서, 상기 2개로 분할된 제 2의 부화소전극의 각각은, 전기적으로 접속되어 있는 것을 특징으로 하는 표시장치.

**청구항 4.**

제 1항에 있어서, 상기 부화소전극은, 적어도 제 3의 부화소전극과, 제 1의 부화소전극 및/또는 제 2의 부화소전극을 포함하고,

상기 제 3의 부화소전극은, 적어도 상기 제 1의 부화소전극 및/또는 제 2의 부화소전극을 둘러싸도록 설치되어 있는 것을 특징으로 하는 표시장치.

**청구항 5.**

제 1항에 있어서, 상기 부화소전극은, 적어도 제 1의 부화소전극과, 2개로 분할된 제 2의 부화소전극과, 제 3의 부화소전극을 포함하고,

상기 제 1 내지 제 3의 부화소전극중에서, 상기 제 3의 부화소전극의 전극면적이 가장 크게 되어 있으며,

상기 제 1의 부화소전극을 사이에 끼우도록 상하에, 상기 2개로 분할된 제 2의 부화소전극의 각각이 배치되어 있으며, 상기 제 3의 부화소전극은, 상기 제 1의 부화소전극 및 상기 제 2의 부화소전극을 둘러싸도록 설치되어 있는 것을 특징으로 하는 표시장치.

## 청구항 6.

제 1항에 따른 표시장치를 갖춘 것을 특징으로 하는 정보단말기기.

### 명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 소위 휴대기기 등에 적용되는 표시장치 및 그 구동방법에 관한 것으로서, 상세하게는 면적계조법에 의해 중간조 표시를 행하는 표시장치 및 그 구동방법 및 부화소의 표시패턴 평가방법에 관한 것이다.

도 39는 액티브 매트릭스 방식의 표시패널(이하, 제 1의 종래예라 한다)의 화소의 회로구성도이다. 도 39에 있어서 SL은 신호선, GL은 주사선, Tr은 화소트랜지스터, C는 축적용량, 155는 화소전극, 156은 축적용량라인이다. 이와 같은 구성이면, 화상을 표시하는 입력화상표시신호의 계조표시방식이 아날로그신호인 경우에는 충분하게 표시할 수 있다. 그러나, 최근의 휴대단말기에서의 화상데이터는 디지털신호이고, 그 때문에 상기 제 1의 종래예를 휴대단말기기의 구동회로에 적용하는 경우는, 디지털화상입력신호를 아날로그신호로 변환하는 디지털/아날로그 변환회로가 필요하게 된다. 따라서, 제조코스트 및 소비전력의 증가를 초래한다.

이와 같은 제 1의 종래예의 과제를 해결하기 위하여, 특개평 제 10-68931호 공보에 단위화소를 복수 분할하여 단위화소를 복수의 부화소로 구성하고, 면적계조로써 디지털화상신호를 표시하는 기술(이하, 제 2의 종래예라 한다)이 개시되어 있다. 도 40을 참조하여 설명하면, SL...은 신호선, GL...은 게이트선, Tr1·Tr2·Tr3·Tr4는 화소트랜지스터, 155a·155b·155c·155d는 화소전극이다. 상기 화소전극(155a·155b·155c·155d)의 면적비는 디지털신호화상데이터의 오버랩에 대응한 크기로 형성되어 있다. 이와 같은 구성에 의해, 디지털화상입력신호를 아날로그신호로 변환시키지 않고, 디지털신호 그대로 계조표시를 행할 수 있다. 따라서, 디지털/아날로그 변환회로를 구비하는 것에 따른 제조코스트의 증가 및 소비전력의 증가를 방지할 수 있다.

그러나, 상기 제 2의 종래예에서는 이하의 문제가 발생한다.

(1) 제 2의 종래예에서는 주사측 구동회로 및 신호측 구동회로가 모두 다결정실리콘으로 형성되어 있다. 그 때문에, 화소수가 증가한 경우에는 화소수가 증가함에 따라 수평주사시간이 짧아지게 되어, 단결정실리콘보다도 특성이 열세한 다결정실리콘으로 형성되는 신호측 구동으로서 필요한 속도로 동작시킬 수 없다.

(2) 또한, 제 2의 종래예에서는 단위화소를 분할하여 복수의 부화소를 구성하는 경우에, 신호선과 주사선의 배선구조로서, 신호선이 개별적으로 배선되고, 주사선이 공통으로 배선된 구조로 되어 있다. 이와 같은 구성에서는 특히 컬러표시를 행하기 위하여 단위화소를 R(적색), G(녹색), B(청색)마다로 더 분할한 경우, 구동회로에서의 접속핀수가 비약적으로 증대한다. 이 때문에 접속불량의 발생율이 증대하고, 표시결함 등의 화질의 저하를 초래한다.

(3) 상기 제 2의 종래예에서는 디지털신호 그대로 계조표시를 행하므로써, 소비전력의 증가를 방지할 수 있다. 그러나, 제 2의 종래예를 정보단말기기, 특히 휴대전화의 표시부에 적용하는 경우에는 새로운 소비전력의 저감이 요청된다.

(4) 또한, 제 2의 종래예에서는 화소트랜지스터 Tr1 · Tr2 · Tr3 · Tr4에 의해 화소전극 155a · 155b · 155c · 155d의 각각을 구동하여 계조표시를 행하는 것인데, 어느 단위화소의 계조표시와 서로 이웃하는 단위화소의 계조표시의 균형에 의해서는 표시화면에 농담이 띠 모양으로 표시되어, 고정모양(고정패턴)이 나타나는 경우가 있어, 패널의 영상품위가 저하되고 마는 것이었다.

**발명이 이루고자 하는 기술적 과제**

본 발명은 상기 과제를 해결하여, 디지털/아날로그 변환회로를 설치하지 않고 디지털화상신호에 의거하여 계조표시를 할 수 있고, 더구나 주변구동회로의 점유면적의 저감화와 소비전력의 저감화를 도모할 수 있으며, 또한 화질이 양호한 계조표시가 가능한 표시장치 및 그 구동방법을 제공하는 것을 목적으로 한다.

또한, 본 발명의 다른 목적은 고정모양의 발생을 억제하여 표시화상의 품위의 저하를 억제하는 표시장치 및 그 구동방법을 제공하는 것이다.

본 발명의 또 다른 목적은 최적의 부화소의 표시패턴을 용이하게 선정하는 것이 가능한 부화소의 표시패턴 평가방법을 제공하는 것이다.

**발명의 구성**

상기 목적을 달성하기 위하여 본 발명중 제 1항의 발명은 주사선에 주사신호를 공급하는 주사측 구동회로와, 신호선에 디지털화상신호를 공급하는 신호측 구동회로를 갖추고, 복수개의 단위화소가 매트릭스상으로 배열된 구조를 갖는 표시장치로서, 상기 각 단위화소는 복수의 부화소로 분할되고, 각 부화소는 각각 개별적으로 부화소전극 및 상기 부화소전극에 접속되는 스위칭소자를 가지며, 상기 단위화소를 구성하는 복수의 상기 부화소전극의 면적중심이 대략 동위치에 있는 것을 특징으로 한다.

제 2항의 발명은 제 1항의 표시장치에 있어서, 적어도 1개 이상의 상기 부화소전극이 대략 2자 형상으로 분할되어 있고, 이 2자 형상의 부화소전극이 잔여의 화소전극중 적어도 1개 이상의 화소전극을 끼우도록 배치되어 있는 것을 특징으로 한다.

제 3항의 발명은 제 2항의 표시장치에 있어서, 상기 2자 형상으로 분할된 각 분할전극은 전기적으로 접속되어 있는 것을 특징으로 한다.

제 4항의 발명은 제 1항의 표시장치에 있어서, 적어도 1개 이상의 상기 부화소전극의 형상이 대략 ㄱ자 형상이고, 이 ㄱ자 형상의 부화소전극은 잔여의 화소전극중 적어도 1개 이상의 화소전극을 둘러싸도록 배치되어 있는 것을 특징으로 한다.

제 5항의 발명은 제 1항의 표시장치에 있어서, 상기 복수의 부화소전극중 전극면적이 최대인 부화소전극의 형상이 대략 ㄱ자 형상이고, 더욱이 그 내측에 대략 2자 형상인 부화소전극이 배치되어 있는 것을 특징으로 한다.

제 6항의 발명은 제 1항의 표시장치를 갖춘 것을 특징으로 하는 정보단말기기이다.

**바람직한 실시형태**

(실시의 형태 1)

도 1은 본 발명의 실시의 형태 1에 따른 표시장치의 회로도이고, 도 2는 단위화소의 구성을 나타내는 회로도이다. 이 표시장치는 디지털화상신호에 의해 계조표시를 행하는 디지털구동방식이고, 디지털화상신호는 4비트데이터 구성으로 되며, 16계조를 표시할 수 있는 액티브매트릭스형의 표시장치를 나타내고 있다. 도 1 및 도 2를 참조하여, 구체적인 구성에 관해서 설명한다. 도 1에 있어서, 10은 단위화소(15)가 매트릭스상으로 배치된 액정표시부이고, 11은 주사측 구동회로이고, 12는 신호측 구동회로이고, 13은 콘트롤러이고, 31은 전압제어용량배선(32)에 보상전압신호를 공급하는 보상전압인가용 구동회로이다.

액정표시부(10)에는 복수의 신호선(SL, ...)과, 복수의 주사선(GL, ...)이 매트릭스상으로 배치되어 있다. 상기 콘트롤러(13)는 주사측 구동회로(11), 신호측 구동회로(12) 및 보상전압인가용 구동회로(31)에 클럭신호나 래치펄스 등의 제어신호를 출력하여 주사측 구동회로(11), 신호측 구동회로(12) 및 보상전압인가용 구동회로(31)를 통하여 표시제어를 행하고 있다.

또한, 본 실시의 형태 1에 있어서 표시장치는 면적계조표시방식을 채용하기 때문에, 단위화소(15)는 복수개(본 실시의 형태 1에서는 4개)의 부화소(P1, P2, P3, P4)로 구성되어 있다. 부화소 P1은 부화소전극 M1과, 박막트랜지스터(TFT; Thin Film Transister)로 구성되는 화소트랜지스터 Tr1과, 후술하는 용량결합구동을 행하기 위한 전압제어용량 C1을 갖고 있다, 그 밖의 부화소 P2~P4도, 부화소 P1과 동일하게 부화소전극 M2~M4와 화소트랜지스터 Tr2~Tr4와 전압제어용량 C2~C4으로 구성되어 있다.

본 실시의 형태 1에서는 상기 부화소 M1~M4의 전극면적비가 디지털화상데이터의 오버랩에 대응한 크기로 형성되어 있다. 즉, 부화소전극 M1의 면적 : 부화소전극 M2의 면적 : 부화소전극 M3의 면적 : 부화소전극 M4의 면적 = 1 : 2 : 4 : 8로 되어 있다. 그리고, 4비트 화상데이터의 제 1번째의 비트데이터가 부화소 P1에 대응하고, 제 2번째의 비트데이터가 부화소 P2에 대응하고, 제 3번째의 비트데이터가 부화소 P3에 대응하고, 제 4번째의 비트데이터가 부화소 P4에 대응한다. 이와 같은 화소전극이 디지털신호의 오버랩에 대응한 크기로 되어 있으므로, 디지털화상데이터에 따라서 16계조의 표시가 가능하게 된다. 또, 화소전극의 전극면적이란, 실효적으로 광의 변조에 기여하는 부분의 면적으로, 예컨대, 투과형의 경우에는 전극면적으로부터 차광체로 덮여진 부분의 면적을 제외한 실효면적을 의미한다.

또한, 각 단위화소(15)는 주사선(GL)이 부화소마다 개별적으로 배선됨과 동시에, 신호선(SL)이 부화소 전체에 공통으로 배선된 배선구조로 되어 있다. 이와 같은 부화소를 구성하기 위한 배선구조에 의해 종래예(특개평 제 10-68931호 공보)가 갖는 문제를 해결할 수 있다. 특히, 본 실시의 형태 1에서는 신호측 구동회로(12)가 단결정실리콘으로 형성되어 있으므로, 신호선(SL)을 접속하기 위한 피치를 크게 할 수 없고, 배선의 접속 가닥수에 제약이 있다. 한편, 주사측 구동회로(11)는 다결정실리콘으로 형성되어 있으므로, 그와 같은 제약이 없고, 이 때문에 주사선(GL)의 개수가 많더라도 지장이 없다. 따라서, 본 실시의 형태 1에 있어서는 특히 주사선(GL)을 개별적으로 하고, 신호선(SL)을 공통으로 하는 배선구조에 적합한 것으로 되어 있다.

또한, 본 실시의 형태 1에 있어서의 표시장치에서는 특개평 제 2-157815호 공보나 특개평 제 10-39277호 공보에 기재되어 있는 용량결합구동방식(대향전극전위 일정)이 사용된다. 구체적인 구성에 관해서 설명하면, 저압제어용량배선(32)은 단위화소(15)마다 배선되어 있고, 이 전압제어용량배선(32)에 접속되는 공통접속선(33)을 통하여 상기 각 전압제어용량(C1~C4)의 한쪽의 전극이 각각 전압제어용량배선(32)에 접속된 구조로 되어 있다. 이것에 의해 펀치스투(punch-through) 전압(기생용량에 기인한 화소전극의 전압강하)에 기인한 표시품위의 저하를 방지할 수 있다. 또한, 이와 같은 독립한 전압제어용량배선(32)을 설치함으로써 주사선에 주사신호와 보상전압을 중첩하는 구성(예컨대, 특개평 제 2-157815호 공보)에 비하여 주사측 구동회로(11)의 저전압화가 가능하게 된다.

또, 후술하는 바와 같이, 보상전압인가용 구동회로(31)는 도 6에 나타난 바와 같이, 단위화소를 구성하는 전체의 부화소의 기입종료후에 보상전압신호를 변화시켜, 각 부화소의 화소전극전위를 일괄하여 변조시키도록 구성되어 있다. 이것에 의해, 예컨대 부화소마다 전압제어용량배선(32)을 배선하고, 또한 전압제어용량(C1~C4)을 각각 전압제어용량배선(32)에 개별적으로 접속한 구조에 비하여, 전압제어용량배선(32)의 배선수가 적어도 되고, 이 때문에, 개구율의 향상 및 구동제어의 간소화를 도모할 수 있다. 또한, 1수평주사 주파수(여기에서, 1수평주사는 본 발명과 같은 용량결합구동방식에 있어서는, 부화소의 기입종료후에 보상전압을 변화시켜 부화소의 전극전위를 변조시키는 것을 의미한다.)가 작게 되어, 소비전력의 저감을 도모할 수 있다. 또한, 본 실시의 형태와 같은 용량결합방식을 사용하는 구동방법에 있어서는, 각 부화소마다 반전구동하면(1개의 부화소를 통상의 1개의 화소로 간주하면 1H반전구동에 상당한다), 용량결합에 기인하여 계조특성( $\gamma$ 특성)이 직선적으로 되지 않고, 요철상의 비선형의 것으로 된다. 따라서, 표시품위의 열화를 초래한다. 이 점에 관하여 본 실시의 형태와 같이, 단위화소마다 반전구동(1개의 부화소를 통상의 1개의 화소로 간주하면, 4H반전구동에 상당한다)하는 것에 의해,  $\gamma$ 특성의 직선성을 높일 수 있어, 표시품위의 향상을 도모할 수 있다.

또, 보상전압인가용 구동회로(31) 대신에 주사측 구동회로(11)에 보상전압인가기능을 갖게함과 동시에, 주사측 구동회로(11)에 전압제어용량배선(32)을 접속하도록 하여도 좋고, 이와 같이 하면 보상전압인가용 구동회로(31)의 분만큼 회로면적을 작게 할 수 있다.

여기에서, 부화소전극의 면적비가 1 : 2 : 4 : 8로 되어 있으므로, 전압제어용량도 그것에 대응하는 용량치로 되도록 구성되어 있다. 즉, 전압제어용량 C1의 값 : 전압제어용량 C2의 값 : 전압제어용량 C3의 값 : 전압제어용량 C4의 값 = 1 : 2 : 4 : 8로 되어 있다. 이것에 의해 화소전극전위의 변동을 작게 억제할 수 있어, 양호한 화질을 얻는 것이 가능하게 된다.

더욱이, 각 화소트랜지스터(Tr1~Tr4)는 ON전류의 능력이 디지털화상신호의 오버랩에 대응한 크기로 설정되어 있다. 구체적으로는, 본 실시의 형태에서는 각 화소트랜지스터(Tr1~Tr4)의 채널폭이 부화소의 전극의 크기에 대응한 크기 즉, 1 : 2 : 4 : 8의 채널폭비로 되어 있다. 이와 같은 구성에 의해, 적절하게 기입하는 것이 가능하게 된다. 또, 각 화소트랜지스터(Tr1~Tr4)의 채널폭을 다르게 하는 대신에, 채널길이를 디지털화상신호의 오버랩에 대응한 크기로 되도록 설정하여도 좋다. 또한, 채널폭과 채널길이의 양자를 다르게 하여, ON전류의 능력을 디지털화상신호의 오버랩에 대응한 크기로 되도록 설정하여도 좋다.

또, 본 실시의 형태 1에 있어서는 주사측 구동회로(11)는 다결정실리콘으로 형성되고, 액정표시부(10)의 제조프로세스에 동시에 만들어 넣은 내장구동회로이다. 한편, 신호측 구동회로(12)는 단결정실리콘으로 형성되고, 단결정실리콘의 IC칩이 예컨대, COG(칩 온 글래스)방법으로 액티브매트릭스기판에 실장되어 구성되어 있다. IC칩의 실장방법은 COG에 한정되지 않고, TAB 등에 의한 실장방법을 사용하여도 좋다. 이와 같이 신호측 구동회로(12)를 단결정실리콘으로 형성하는 것에 의해, 소비전력을 대폭적으로 저감하는 것이 가능하게 된다.

\*이하에, 그 이유에 관해서 설명한다. 최근, 주변구동회로의 표시패널에 있어서, 점유면적을 작게 한 협액연화(狹額緣化)의 표시패널의 요청이 강하다. 그 때문에, 주변구동회로를 다결정실리콘으로 형성하여 내장구동회로로 하는 것이 제안되어 있다. 그러나, 전체의 구동회로를 다결정실리콘으로 형성한 경우는 다결정실리콘으로 형성되는 트랜지스터의 이동속도가 단결정실리콘으로 형성되는 트랜지스터의 이동속도보다도 현격히 느리므로, 구동회로를 다결정실리콘으로 형성하면, 소비전력이 크게 된다. 한편, 전체의 구동회로를 단결정실리콘으로 형성하면, 협액연화의 요청에 반하는 것으로 된다. 따라서, 협액연화의 요청에는 약간 반하는 것으로 되더라도 소비전력의 저감을 도모하기 위해서는 주사측 구동회로와 신호측 구동회로의 어느 한쪽을 단결정실리콘으로 형성하는 것을 생각할 수 있다. 여기에서, 신호측 구동회로(12)의 쪽을 단결정실리콘으로 형성하도록 한 것은 신호측 구동회로(12)는 시프트레지스터 이외에 래치회로 등을 가져서 회로구성이 주사측 구동회로(11)에 비하여 복잡하기 때문에 소비전력이 크다. 그 때문에, 신호측 구동회로(12)에서의 전력소비는 표시패널 전체에 있어서 전력소비의 상당한 비율을 차지한다. 따라서, 소비전력을 효과적으로 저감하는 관점에서는 신호측 구동회로(12)의 쪽을 단결정실리콘으로 형성하는 것이 바람직하다. 따라서, 본 실시의 형태 1에서는 신호측 구동회로(12)의 쪽을 단결정실리콘으로 형성하여, 소비전력의 저감을 도모함과 동시에, 주사측 구동회로(11)는 다결정실리콘으로 형성함으로써 협액연화의 요청을 만족시키고 있다.

도 3은 신호측 구동회로(12)의 구체적인 구성을 나타내는 블록회로도이다. 신호측 구동회로(12)는 시프트레지스터(40)와, 디지털화상신호를 래치하는 제 1 래치회로(41)와, 제 1 래치회로의 출력을 래치하는 제 2 래치회로(42)와 예컨대, EX-OR에 의해 실현되는 극성반전회로(43)로 구성되어 있다.

도 4는 화상데이터의 데이터열을 나타내는 도면이고, 도 5는 부화소의 배치상태를 모식적으로 나타내는 도면이고, 도 6은 화소전극전위의 변위의 타이밍차트이다. 도 5에 있어서, (i, j)는 i번째의 신호선(SLi)과 j번째의 주사선(GLj)에 관한 부화소를 나타내고 있다. 또, 일례로서 VGA대응(640×480화소)의 패널구성을 나타낸다. 물론, 부화소는 그 면적이 디지털신호의 오버랩에 대응한 크기로 되어 있어, 부화소가 동일한 크기로 표현된 도 5의 배치상태는 실제의 배치상태와는 다르다. 그러나, 표시동작의 설명으로서, 전체의 부화소중의 어느 부화소인가를 신호선(SL)과 주사선(GL)에 의해 특정할 수 있으면 충분하므로, 도 5의 모식도를 사용하는 것으로 한다. 또한, 도 6(a)는 제 n번째의 화소에 관한 타이밍, 도 6(b)는 제 n+1번째의 화소에 관한 타이밍을 나타내고 있다.

우선, 화상신호는 외부의 데이터변환회로(도시하지 않음)에 의해, 미리 도 4(1)에 나타낸 본래의 화상데이터가 도 4(2)에 나타낸 화상데이터열로 변환되어 있다. 즉, 제 1 래치회로(41)의 입력데이터선에는 도 4(2)에 나타낸 화상데이터가 공급된다. 도 4(2)에 있어서, 비트데이터 d(i,j)는 i번째의 신호선(SLi)과 j번째의 주사선(GLj)에 관한 부화소에 관한 데이터를 나타낸다. 도 4(1), (2)로부터 명확한 바와 같이, 1화소는 4비트데이터이고, 이 4비트데이터가 연속하는 4행마다의 1라인 데이터로 할당되어 있다. 예컨대, 부화소(1,1), 부화소(1,2), 부화소(1,3), 부화소(1,4)로 구성되는 화소[1,1]을 예로서 설명하면, 부화소(1,1)에 관한 비트데이터 d(1,1)은 제 1 라인데이터열에, 부화소(1,2)에 관한 비트데이터 d(1,2)는 제 2 라인데이터열에, 부화소(1,3)에 관한 비트데이터 d(1,3)은 제 3 라인데이터열에, 부화소(1,4)에 관한 비트데이터 d(1,4)는 제 4 라인데이터열에 할당되어, 각 제 1~제 4라인데이터열의 제 1번째의 비트데이터로 되어 있다. 이와 같은 단위화소에 관한 4비트화상데이터의 할당은 다른 단위화소에 관해서도 행해지고 있다.

우선, 입력데이터선에 도 4(2)에 나타내는 화상데이터가 공급되면, 이것과 동기하여 래치펄스가 시프트레지스터(40)로부터 순차 출력된다. 이것에 의해, 제 1 라인데이터의 각 비트데이터가 순차 제 1 래치회로(41)에 래치된다. 이로써, 1라인데이터가 제 1 래치회로(41)에 래치된 후, 래치펄스가 전체의 제 2 래치회로(42)에 공통으로 공급된다. 이것에 의해, 제 1 래치회로(41)로부터 라인데이터가 제 2 래치회로(42)에 래치됨과 동시에, 신호선(SL...)을 통하여 액정표시부(10)로 출력된다. 이것과 동기하여, 제 1 주사선(GL1)이 선택된다. 이것에 의해 제 1 라인데이터가 제 1 주사선(GL1)에 접속되는 각 부화소전극에 기입된다. 이어서, 동일한 동작에 의해, 제 2 라인데이터, 제 3 라인데이터, 제 4 라인데이터가 기입된다. 그리고, 제 4 라인데이터의 기입완료후(즉, 제 1열에 속하는 단위화소의 기입완료후), 도 6(a)에 나타난 바와 같이, 전압제어용량배선(32)을 통하여 보상전압이 고전위측으로 시프트한다. 이것에 의해, 제 1열에 속하는 단위화소의 화소전극전위가 소정전위로 변조된다. 이 결과, 제 1열에 속하는 단위화소는 대향전극전위(Vcom)에 대해서 양극성으로 인가되게 된다.

또한, 이때 화소[1,1]에 착안하면, 제 1 라인의 기입에 의해, 부화소(1,1)에 비트데이터 d(1,1)이 기입된다. 동일하게 하여, 제 2라인~제 4라인의 기입에 의해 부화소(1,2)에 비트데이터 d(1,2)가 기입되고, 부화소(1,3)에 비트데이터 d(1,3)이 기입되고, 부화소(1,4)에 비트데이터 d(1,4)가 기입된다. 이어서, 보상전압의 고전위측의 시프트에 의해 비트데이터 d(1,1)~비트데이터 d(1,4)에 대응한 부화소전극전위로 변조되어 표시되고, 화소[1,1]은 소정의 계조로써 표시되게 된다.

예컨대, 비트데이터 d(1,1)=「1」, 비트데이터 d(1,2)=「0」, 비트데이터 d(1,3)=「0」, 비트데이터 d(1,4)=「0」의 경우는 부화소(1,1)만이 ON이고, 부화소(1,2), 부화소(1,3) 및 부화소(1,4)는 OFF로 된다. 따라서, 화소[1,1]은 16계조중 레벨 1의 밝기로 표시되는 것으로 된다. 또한, 예컨대 비트데이터 d(1,1)=「1」, 비트데이터 d(1,2)=「1」, 비트데이터 d(1,3)=「0」, 비트데이터 d(1,4)=「0」의 경우는 부화소(1,1) 및 부화소(1,2)가 ON이고, 부화소(1,3) 및 부화소(1,4)는 OFF로 된다. 따라서, 화소[1,1]은 16계조중 레벨 3의 밝기로 표시되게 된다.

상기 예는 화소 [1,1]에 관해서 설명한 것이지만, 다른 화소에 관해서도 동일한 표시동작이 행해져서, 소정의 계조레벨의 밝기로 표시된다. 이와 같이 하여, 영상신호에 따른 계조표시가 행해진다.

이어서, 제 5~제 8 라인데이터의 기입, 즉 제 2열에 속하는 단위화소의 기입이 행해진다. 이 제 5~제 8 라인데이터의 기입은 기본적으로는 상기 제 1~제 4 라인데이터의 기입동작과 동일하다. 단, 제 5~제 8 라인데이터의 기입완료후(즉, 제 2열에 속하는 단위화소의 기입완료후), 도 6(b)에 나타난 바와 같이, 전압제어용량배선(32)을 통하여 보상전압이 저전위측으로 시프트한다. 이것에 의해, 제 2열에 속하는 단위화소의 화소전극전위가 소정전위로 변조된다. 이 결과, 제 2열에 속하는 단위화소는 대향전극전위(Vcom)에 대해서 음극성으로 인가되게 된다.

이하, 동일한 동작이 행해져서, 4라인마다 극성이 변화하는 4H반전구동이 행해진다(단위화소에 관해서 살펴보면, 단위화소마다 극성반전구동하게 된다).

따라서, 플리커의 발생을 방지할 수 있다. 물론, 후술하는 실시의 형태 3과 같이, 부화소마다 축적용량배선을 개별적으로 설치하여 1라인마다(1부화소마다) 반전구동하도록 하여도 무방하지만, 용량결합구동방식을 사용하는 경우에는 용량결합에 의한 변조를 수반하기 때문에,  $\gamma$ 특성의 직선성이 떨어지게 된다. 이 점에 관해서, 본 실시의 형태와 같이 4라인마다(1단위화소마다) 반전구동하도록 구성하면,  $\gamma$ 특성의 직선성이 높아져서, 표시품위의 향상을 도모할 수 있다.

또, 상기의 예에서는 4비트(16계조)의 예에 관해서 설명하였지만, 본 발명은 이것에 한정되는 것은 아니고, 단위화소를 5개, 6개 또는 그 이상의 개수의 부화소로 구성하여, 5비트(32계조), 6비트(64계조) 또는 그 밖의 다계조표시를 행하도록 하여도 좋다.

또한, 상기의 예에서는 흑백표시의 표시장치에 관해서 설명하였지만, R(적색), G(녹색), B(청색)의 부화소를 갖는 풀컬러표시의 표시장치에 관해서도 본 발명은 적용될 수 있다. 풀컬러표시의 표시장치에 적용하는 경우는 단위화소(15·15·15)를 RGB의 부화소로 하고, 단위화소(15·15·15) 3개에 의해 1화소를 구성하도록 하여, 수평방향으로 배열한 단위화소를 각각 RGB의 부화소에 할당하도록 구성하면 좋다. 이와 같은 구성의 풀컬러표시의 표시장치는 배선의 접속 가닥수가 제 2의 종래예에 비하여 그다지 증대하지 않는다. 따라서, 제 2의 종래예가 갖는 접속핀 수의 비약적인 증대에 기인한 접속 불량률의 증대, 나아가서는 표시결합 등의 화질의 저하의 발생이라는 문제를 해소할 수 있다.

이하에, VGA대응(640×480×RGB 화소)의 패널을 예로서 구체적으로 설명한다. 우선, 제 2의 종래예와 면적계조법이 아닌 통상의 풀컬러표시의 표시장치의 경우를 비교하면, 제 2의 종래예의 경우는 신호선이 부화소마다 배선되고, 또한 주사선이 부화소 전체에 공통으로 배선된 배선구조이므로, 상기 통상의 풀컬러표시의 표시장치에 비하여 접속핀 수가  $640 \times \text{RGB} \times 3 = 5760(\text{개})$  증가한다. 한편, 본 발명의 경우는 주사선이 부화소마다 배선되고, 또한 신호선이 부화소 전체에 공

통으로 배선된 배선구조이므로, 상기 통상의 풀컬러표시의 표시장치에 비하여, 접속핀 수가  $480 \times 3 = 1440$ (개) 증가한다. 따라서, 본 발명에 의하면, 접속핀 수의 증가를 제 2의 종래예에 비하여 상당한 정도 억제할 수 있고, 그 때문에 제 2의 종래예가 갖는 접속핀 수의 비약적인 증대에 기인한 접속불량의 증대, 나아가서는 표시결합 등의 화질의 저하의 발생이라는 문제를 해소할 수 있게 된다.

(실시의 형태 2)

본 실시의 형태 2는 실시의 형태 1에 따른 표시장치에 있어서, 전압제어용량의 값을 최적값으로 하고, 또한 주사신호의 전압진폭을 액정을 구동시킬 수 있는 범위내에서 최소의 전압진폭으로 하여, 소비전력의 한층 저감을 도모할 수 있는 것을 특징으로 한 것이다. 이하, 구체적으로 설명한다.

(1) 전압제어용량의 최적화

본 실시의 형태 2에 따른 표시장치에 있어서는, 전압제어용량(Cc)은 이하의 제 1 식에 의해 결정되어 있다.

$$C_c = \{(V_{bias}/V_{epp} - V_{bias})\} \cdot (C_{lc} + C_{gd}) \dots(1)$$

여기에서,  $V_{epp}$ 는 보상전압의 진폭,  $V_{bias}$ 는 보상전압의 변화에 따른 화소전압의 변화량,  $C_{lc}$ 는 각 부화소전극마다의 액정용량,  $C_{gd}$ 는 트랜지스터의 기생용량이다.

\*이하에, 상기 제 1식의 도입에 관해서 설명한다. 액정을 구동할 때에,  $V_{bias}$ 는 액정의 최소전압진폭( $V_{spp}$ )을 고려하면, 도 7에 나타내는 범위로 된다. 그리고, 본 발명과 같은 용량결합구동방식에서는 보상전압( $V_{epp}$ )을 전압제어용량의 한쪽의 전극으로부터 인가하는 것에 의해, 신호선에 필요한 진폭을 액정의 진폭전압( $V_{spp}$ )과 동일하게 설정할 수 있는 것이다. 따라서,  $V_{bias}$ 는  $V_{bias} = \{C_c/(C_{lc} + C_{gd})\} \cdot V_{epp}$ 로 된다. 이 식을 변형하여, 상기 제 1식이 유도된다. 따라서, 전압제어용량은 기본적으로는 제 1식의  $C_c$ 로 설정하면, 액정을 최적으로 구동시킬 수 있게 된다. 단, 현실의 제조의 마진을 고려하면, 축적용량은  $C_c$ 의 0.6배로부터 1.4배의 사이의 값으로 설정하여 두면, 충분한 효과를 얻게 된다.

여기에서, 만일 전압제어용량을 임의의 값으로 설정한 것으로 하면, 이하와 같은 문제가 생긴다. 즉,  $C_c$ 를 임의의 값으로 하면,  $V_{bias}$ 가 좌우로 시프트하여, 예컨대 우측으로 시프트하면, 도 8과 같이 A, B 사이에서 진폭하게 되고, 백이 표시되지 않게 된다. 반대로, 좌측으로 시프트하면, 흑이 충분히 채색하지 않는다. 즉, 최적의 콘트라스트가 얻어지지 않는다. 물론, 도 8은 노말화이트모드의 경우이고, 노말블랙모드의 경우는  $V_{bias}$ 의 좌우의 시프트에 따라서 상기와는 반대의 현상이 발생한다. 한편, 진폭을 크게 하면, 관련된 문제는 해소할 수 있지만, 소비전력이 크게 된다. 따라서, 상기 제 1 식을 만족하도록 전압제어용량의 값을 설정하여 두면, 가장 적은 소비전력으로, 또한 작은 진폭으로, 충분한 콘트라스트를 얻을 수 있게 된다.

또한, 이와 같이 전압제어용량을 최적값으로 설정하는 것에 의해, 이하의 효과도 얻게 된다. 즉,  $C_c$ 가 지나치게 작으면, 리크전류가 증대한다. 한편,  $C_c$ 가 지나치게 크면, 전압제어용량의 진폭면적의 증대에 의해 개구율이 작게 된다. 따라서, 상기와 같이 최적치의 0.6배로부터 1.4배의 사이의 값으로 설정하여 두면, 리크전류의 증대를 억제하고, 또한 고개구율의 표시장치를 실현할 수 있다.

(2) 주사신호의 전압진폭( $V_{gpp}$ )의 최적화

본 실시의 형태 2에 따른 표시장치에 있어서는, 주사신호의 전압진폭 ( $V_{gpp}$ )은 이하의 제 2식에 따라서 결정되고 있다.

$$V_{gpp} = V_{on} + V_{th} + V_{spp}/2 + V_{offset} + V_{lc} + V_{off} \dots(2)$$

여기에서, 온마진을  $V_{on}$ , 오프마진을  $V_{off}$ , TFT의 문턱치를  $V_{th}$ , 액정의 최소진폭을  $V_{spp}$ , 오프세트전압을  $V_{offset}$ (영상신호센터와 대향전압의 차이), 액정의 ON전압을  $V_{lc}$ 로 한다. 또, 제조시의 마진을 고려하여 상기 주사신호의 전압진폭은 제 2식에서 산출되는  $V_{gpp}$ 의 0.6배로부터 1.4배의 사이의 값으로 설정되어 있다. 이것에 의해, 기입가능한 전압범위내에서 최소의 전압진폭의 주사신호로 주사하는 것이 가능하게 되어, 소비전력의 저감을 도모할 수 있다.

이하에 도 9를 참조하여, 제 2 식의 도입에 관해서 설명한다. 또, 도 9에 있어서,  $V_{sc}$ 는 신호센터를 나타낸다.



우선, 액정구동에 필요한 게이트진폭을 구한다. 이해를 용이하게 하기 위해서 영상신호센터값( $V_{sc}$ )보다 전위가 높은 부분을  $V_{gon}$ , 전위가 낮은 부분을  $V_{goff}$ 로 하면, 이하의 제 3 식이 성립한다.

$$V_{gpp} = V_{gon} + V_{goff} \dots(3)$$

여기에서,  $V_{gon}$ 은 이하의 제 4식을 만족하고,  $V_{goff}$ 은 이하의 제 5식을 만족한다.

$$V_{gon} = V_{spp}/2 + V_{th} + V_{on} \dots(4)$$

$$V_{goff} = V_{offset} + V_{lc} + V_{off} \dots(5)$$

제 3식과 제 4식과 제 5식으로부터 제 2식이 유도된다. 그리고, 주사신호의 전압진폭을 예컨대, 상기 제 2식으로부터 산출되는  $V_{gpp}$  이하의 값으로 설정한 경우는, 문턱치 전압( $V_{th}$ ) 이하로 되어, 액정을 ON할 수 없다. 한편,  $V_{gpp}$  이상의 값으로 설정한 경우는 액정을 ON하는 것은 가능하지만, 소비전력의 관점에서는 적절하지 않다. 따라서, 용량결합구동방식을 채용하는 본 발명에서는 상기 제 2식에 의해 산출된 전압진폭으로 설정하면, 최소의 전압진폭에서 또한 액정을 구동할 수 있다는 것이 이해된다.

이와 같이 하여 주사신호진폭( $V_{gpp}$ )을 최소진폭으로 구동할 수 있기 때문에, 소비전력의 저감을 도모할 수 있다.

이와 같이 하여, 본 실시의 형태 2에 있어서는, 면적계조와 용량결합구동을 조합시킨 구동방식을 사용하는 표시장치에 있어서, 전압제어용량을 최적화하고, 또한 보상전압의 전압진폭( $V_{epp}$ ) 및 게이트신호진폭( $V_{gpp}$ )의 최적화를 도모하므로써, 액정의 표시품위를 유지하면서, 최소의 전압진폭으로 액정을 구동하는 것이 가능하게 되어, 대폭적인 소비전력의 저감을 도모할 수 있다.

(실시의 형태 1, 2의 보충사항)

(1) 상기 실시의 형태에 따른 표시장치는 투과형·반사형의 어느 표시장치에 있어서도 적용하는 것이 가능하다. 특히, 반사형 표시장치의 경우는 반사화소전극의 아래에, 신호선(S), 주사선(G), 화소트랜지스터(Tr), 축적용량(C)을 형성하는 것에 의해, 부화소영역을 크게 하는 것이 가능하게 된다.

(2) 상기 실시의 형태에서는 주사측 구동회로(11)는 다결정실리콘으로 형성되고, 신호측 구동회로(12)는 단결정실리콘으로 형성되지만, 본 발명은 이것에 한정되는 것은 아니고, 주사측 구동회로(11) 및 신호측 구동회로(12) 모두 다결정실리콘으로 형성하도록 하여도 무방하다.

(3) 또한, 본 발명에 따른 표시장치는 휴대전화 등의 정보단말기기의 표시장치에 적합하게 실시하는 것이 가능하다.

(실시의 형태 3)

도 10은 실시의 형태 3에 따른 표시장치의 회로도이고, 도 11은 단위화소의 구성을 나타내는 회로도이다. 실시의 형태 3은 실시의 형태 1과 유사하여, 대응하는 부분에는 동일한 참조부호를 부여한다. 실시의 형태 1에서는 전압제어용량배선(32)은 단위화소마다 배선하였지만(정확하게는 열방향의 복수의 단위화소에 관해서는 전압제어용량배선(32)은 단위화소마다 배선되어 있고, 그 각 전압제어용량배선(32)은 행방향의 복수의 단위화소에 관해서는 공통으로 배선되어 있다), 본 실시의 형태 3에서는 전압제어용량배선(32)은 부화소마다 배선되어 있다(정확하게는 열방향의 복수의 단위화소에 관해서는 전압제어용량배선(32)은 단위화소를 구성하는 부화소마다 배선되어 있고, 각 전압제어용량배선(32)은 행방향의 복수의 단위화소의 각각의 단위화소를 구성하는 부화소에 관해서는 공통으로 배선되어 있다). 그리고, 이와 같은 전압제어용량배선의 배선구조의 상위에 의해, 본 실시의 형태 3에서는 각 부화소로의 기입종료후에 전압제어용량배선(32)의 전위를 변화시켜, 부화소전극의 전위의 변조를 행하고 있다. 따라서, 본 실시의 형태 3에서는 1H반전구동이 가능하게 되어, 실시의 형태 1에 비하면, 플리커의 발생을 보다 효과적으로 방지할 수 있다.

또, 부화소전극의 형상은 사각형 형상이어도, L자상으로 굴곡한 형상이어도 좋고, 특별히 형상이 한정되는 것은 아니다.

(실시의 형태 4)

도 12는 실시의 형태 4에 따른 표시장치의 단위화소의 구성도이다. 본 실시의 형태 4가 실시의 형태 3과 다른 것은 전압제어용량배선(32)이 생략되고, 전압제어용량(C1~C4)의 한쪽의 전극이 각각의 전단 주사선(GL)에 접속되어 있는 것이다. 따라서, 본 실시의 형태 4에서는 주사측 구동회로가 보상전압인가기능을 갖고 있어, 그 단의 부화소의 기입종료후에 전단 주사선(GL)의 전위를 변화시켜서, 부화소전극전위를 소정전위로 변조시키도록 구성되어 있다.

이와 같은 구성에 의해 전압제어용량배선(32)이 불필요하게 되므로, 배선의 간략 및 배선코스트의 저감을 도모할 수 있다. 또, 도 12에서는 화소트랜지스터(Tr1~Tr4)가 상하 주사선(GL)중 하측 주사선(GL)에 접속되어 있지만, 상측 주사선(GL)에 접속하고, 또한 후단 주사선(GL)에 전압제어용량의 한쪽의 전극을 접속하도록 한 구성이어도 무방하다.

(실시의 형태 5)

도 13은 실시의 형태 5에 따른 표시장치의 단위화소의 구성을 나타내는 도면이다. 본 실시의 형태 5에서는 단위화소는 주사선(GL)과 전압제어용량배선(30)을 각각 2개씩 갖고, 또한 신호선(SL)을 2개 갖는 구성으로 하는 것이다. 이와 같은 구성에 의해, 실시의 형태 3 등에 비하여 신호선(SL)은 2배 필요하게 되지만, 종래에 비하면 신호선은 1/2로 할 수 있다. 따라서, 종래에 비하면, 접속핀의 피치를 크게 할 수 있으므로, 신호선의 접속공정이 용이하게 되고, 반도체의 코스트도 저감된다.

(실시의 형태 6)

본 실시의 형태 6은 상기 실시의 형태와 동일한 면적계조 표시방식과, 1프레임을 기입기간과 유지기간으로 이루어지는 복수의 서브프레임으로 구성하여 상기 유지기간의 누적효과로 계조표시를 행하는 PWM(Pulse Width Modulation) 구동방식(예컨대 특개평 제 5-107561호 공보 참조)을 조합하여 계조표시를 행하는 것이다. 이와 같은 면적계조표시방식과 PWM구동방식을 조합하여 계조표시를 행하는 것은 이하의 이유에 의한다. 예컨대, 6비트데이터로 64계조를 표시하고자 하는 경우에, 전체를 면적계조로 행하면, 전극면적이 면적비로 최소 1, 최대 32로 되어, 전극의 레이아웃이 곤란하게 된다. 따라서, 본 실시의 형태 6의 표시방식은 6비트중 4비트(16계조)를 면적계조법으로 행하고, 2비트(4계조)를 PWM구동방식으로 표시를 행하는 것이다. 이와 같이, 면적계조표시방식과 PWM구동방식을 조합시키는 것에 의해, 화소전극의 레이아웃이 용이하고, 더구나 64계조 또는 그 이상의 다계조 표시를 행하는 것이 가능하게 된다.

(실시의 형태 7)

또한, 계조표시를 위한 다른 구동방법으로서 면적계조법과 오차확산법(특개평 제 8-286634호 공보 참조)을 조합시켜 표시구동을 행하도록 하여도 좋다. 이와 같은 구동방법에 의해, 면적계조법에 특유한 고정모양의 발생이나 플리커의 발생을 오차확산방법에 의해 해소하는 것이 가능하게 되어, 화질의 향상을 도모할 수 있다.

이하에, 오차확산법의 적용예를 구체적으로 설명한다.

도 14는 본 발명의 실시의 형태 7에 따른 표시장치에 있어서 적용하는 오차확산법에 관해서 설명하기 위한 개념도이다. 더욱이, 본 형태에서는 16계조로 표시를 행하는 경우에 관해서 설명한다.

오차확산법은 표시패널 자체로 표현할 수 있는 값과 표시해야 하는 값과의 차이(오차)를 주변화소의 데이터에 가감하는 것에 의해 다계조화를 행하는 방법으로서, 실시의 형태 1에서 설명한 신호측 구동회로(12)내에 오차확산처리부를 설치하고, 상기 오차확산처리부 내에서 오차확산을 행하도록 구성되어 있다.

여기에서, 화상입력데이터가 예컨대, 256계조의 레벨데이터인 경우를 상정한다. 우선, 256계조의 화상입력데이터를 16계조의 표시데이터로 변환할 필요가 있다. 이 변환처리를 행할 때에, 오차확산처리를 행한다. 256계조 데이터를 16계조 데이터로 변환할 때의 레벨범위는 이하와 같다. 즉, 256계조 데이터에서의 레벨 「0」~레벨 「15」의 범위의 레벨데이터를, 16계조 데이터로서는 레벨 「0」으로 한다. 또한, 256계조 데이터에서의 레벨 「16」~레벨 「32」의 범위의 레벨데이터를, 16계조 데이터로서는 레벨 「1」로 한다. 이하 동일하게 하여, 도 14(a)에 나타난 바와 같은 레벨의 범위를 설정하여 둔다.

이어서, 256계조의 화상입력 데이터를 16계조의 표시데이터로 변환하기에 앞서 오차확산처리를 행한다. 도 14(b)에 나타난 바와 같이, 사각형의 4화소(E1~E4)를 예로서 오차확산처리를 구체적으로 설명한다. 우선, 화소 E1에 관해서 오차확산처리를 행한다. 즉, 화소 E1의 화상입력데이터의 레벨을 그 입력데이터 레벨이 포함되는 변환레벨범위의 최소값으로 변

환한다. 이어서, 원래의 화상입력 데이터레벨과 변환후의 레벨과의 차이분을 취하고, 이 차이분 값을 오차로 하여 인접하는 화소(E2, E3, E4)로 분산시켜 새로운 입력데이터로 한다. 예컨대, 4화소(E1~E4)의 256계조의 화상입력데이터가 각각 레벨 「136」, 레벨 「25」, 레벨 「160」, 레벨 「80」인 경우를 예로서 설명하면, 도 14(b)에 나타낸 바와 같이, 레벨 「136」과, 레벨 「136」이 포함되는 변환레벨범위의 최소값인 레벨 「128」과의 차이분 8을 구하고, 이어서 도 14(d)에 나타낸 바와 같이, 화소 E2에서는 레벨 「25」에  $8 \times (3/8)$ 을 곱하여 레벨 「28」로 하고, 화소 E3에서는 레벨 「160」에  $8 \times (3/8)$ 을 곱하여 레벨 「163」으로 하고, 화소 E4에서는 레벨 「80」에  $8 \times (3/8)$ 을 곱하여 레벨 「82」로 한다. 이와 같은 처리를 표시부 전체에 행한다. 그리고, 오차확산처리에 의해 얻어진 새로운 화상입력데이터는 16계조 표시데이터로 변환되고, 이 변환된 16계조 표시데이터에 의거하여 표시구동이 행해진다. 이와 같이 하여, 16계조 표시데이터로 변환하기에 앞서, 화상입력데이터를 오차확산처리하는 것에 의해 화상의 영상품위의 저하가 없는 계조표시가 가능하게 된다.

(그 밖의 사항)

(1) 본 발명에 따른 표시장치는 투과형·반사형의 어느 표시장치에 있어서도 적용할 수 있다. 특히, 반사형 표시장치의 경우는 반사화소전극의 아래에 신호선(SL), 주사선(GL), 화소트랜지스터(Tr1~Tr4), 전압제어용량(C1~C4)을 형성하는 것에 의해, 부화소영역을 크게 하는 것이 가능하게 된다.

(2) 상기의 실시의 형태에서는 주사측 구동회로(11)는 다결정실리콘으로 형성되고, 신호측 구동회로(12)는 단결정실리콘으로 형성되지만, 본 발명은 이것에 한정되는 것은 아니고, 주사측 구동회로(11) 및 신호측 구동회로(12) 모두 다결정실리콘으로 형성되도록 하여도 무방하다.

(실시의 형태 8)

본 실시의 형태 8에서는 각 부화소마다 전압제어용량에 더하여 축적용량이 형성되어 있는 것을 특징으로 하는 것이다. 이와 같은 구성에 의해, 부하용량을 크게 할 수 있고, 화소전극전위의 양호한 유지특성을 향상시킬 수 있다. 또한, 이것에 의해 화질의 향상을 도모하는 것이 가능하게 된다.

이하, 도 15 및 도 16을 참조하여 본 실시의 형태를 구체적으로 설명한다.

도 15는 실시의 형태 8의 표시장치에 있어서의 단위화소의 구성을 나타내는 도면이고, 도 16은 1개의 부화소의 등가회로도이다. 또, 실시의 형태 1에 대응하는 부분에는 동일한 참조부호를 붙여서 상세한 설명은 생략한다. 본 실시의 형태에 따른 표시장치에 있어서의 부화소 P1에는, 전압제어용량 C1 이외에, 부화소전극과 전단주사선(GL)과의 사이에 축적용량(60)이 형성되어 있다. 그 밖의 부화소(P2~P4)도, 부화소 P1과 동일한 구성을 갖고 있다. 또, 축적용량(60)의 용량치를 Cs로 표시하기로 한다. 또한, 액정용량(51)의 용량치를 Clc로 하고, 전압제어용량(C1~C4)의 용량치를 Cc로 한다.

종래의 부가용량의 구성은 전압제어용량배선에 설치되거나(도 17(b)), 또는 전단의 주사선간에 설치되었다(도 17(a)). 이에 반해, 본 실시의 형태는 부가용량을 전압제어용량배선 및 전단주사선의 양쪽에 설치하는(도 17(c)) 구성으로 되어 있다. 이것에 의해, 액정에 부가되는 용량의 값을 크게 할 수 있어, 양호한 유지특성을 얻는 것이 가능하게 된다.

특히, 단위화소를 분할하여 복수의 부화소를 갖는 구성으로 하는 본 실시의 형태에 따른 표시장치에서는 각 부화소 내에 형성된 전압제어용량만으로는 충분한 용량치를 확보하는 것이 곤란하고, 따라서 이와 같은 전압제어용량에 더하여 축적용량을 별도 형성하도록 한 구성에 의해, 필요충분한 용량치를 확보하는 것이 가능하게 된다.

다음에 본 실시의 형태에 있어서 최적의 구동조건을 구한다.

표 1은 본 실시의 형태에 있어서의 최적구동조건을 구하는 방법을 나타낸 것이다.

**[표 1]**

	설정치(필요조건)	이유
보상전압 : Vepp	3.6V	기준전압(=1.8V)의 정수배
바이어스전압 : Vb	1.5V	액정의 T-V특성에 의해 결정되는 최적 바이어스치
축적용량 : Cs	0.13pF	게이트전극선의 폭(=6μm)

액정부하용량 : $C_{tot}$ ( $=C_{lc}+C_s+C_c$ )	$\geq 0.25pF$	액정셀의 유지특성을 확보
---	---------------	---------------

우선 패널을 구동하기 위해서 바람직한 조건을 결정한다. 본 실시의 형태에 있어서는 전압제어용량배선에 부여되는 보상 신호의 진폭( $V_{epp}$ )을 3.6V로 하였다. 이것은 패널의 콘트롤러가 1.8V의 전압에서 구동되는 경우가 많고, 이로 인해 다른 신호전압은 1.8V의 정수배로 설계한 쪽이 전원의 설계효율이 유리하게 되기 때문이다. 요컨대,  $V_{epp}$ 가 콘트롤러 제어용 전압으로 대표되는 외부에서 부여되는 기준전압의 정수배로 하므로써 전원회로로서 차지뎀프로 대표되는 고효율의 DC/DC컨버터가 사용될 수 있다. 따라서, 시스템으로서의 소비전력을 낮게 하는 것이 가능하게 된다.

다음에 보상전압( $V_{epp}$ )에 의해 액정에 인가되는 바이어스전압의 값을 구한다. 이것은 액정의 전압·투과율특성에 의해 결정되고, 그 값은 도 18에 나타난 바와 같이 정확히 투과율이 변화하는 중심점에 설정하면, 필요한 신호전압의 진폭치가 최소로 된다. 본 실시의 형태에서는 이 값을 1.5V로 설정하였다.

다음에 전단의 주사선 사이에 형성하는 축적용량의 값을 결정한다. 이 값은 주사전극의 신호선폭에 의해 결정된다. 본 실시의 형태에서는 주사전극의 폭을  $6\mu m$ 로 설정하였기 때문에, 축적용량의 값은 0.13pF로 설계하였다.

다음에 제어용량  $C_c$ 의 값을 이하의 식(6)에 따라서 결정한다.

$$C_c = \{(V_{bias}/V_{epp} - V_{bias})\} \cdot (C_{lc} + C_s) \dots(3)$$

단,  $V_{bias}$ 는 보상전압의 변화에 의한 화소전압의 변화량,  $V_{epp}$ 는 보상전압신호의 전압진폭,  $C_{lc}$ 는 액정용량,  $C_s$ 는 축적용량이다.

이 식(6)에 상기 값과 화소전극의 크기에 의해 결정되는 액정용량  $C_{lc}$ 를 대입하는 것에 의해 구한다. 최종적으로  $C_{lc}$ ,  $C_s$  및  $C_c$ 의 총합을 구하여, 이것이 액정의 유지특성을 만족하는 용량을 만족하도록 설계를 행하였다. 본 실시의 형태에서는 TFT의 오프저항을 고려하여, 총합이 0.25pF 이하로 되도록 설계하였다.

이 조합을 표 2에 나타낸다.

**[표 2]**

부화소	$C_{lc}$ 액정용량	$C_s$ 축적용량	$C_c$ 전압제어용량	$C_{tot}$ 부하용량
M1	0.024	0.13	0.11	0.26
M2	0.048	0.13	0.13	0.31
M3	0.096	0.13	0.16	0.39
M4	0.192	0.13	0.23	0.55

본 실시의 형태에 있어서는 액정용량( $C_{lc}$ ), 축적용량( $C_s$ ), 전압제어용량( $C_c$ ), 전용량의 총합( $C_{tot}$ )을 표 2에 나타난 조합으로 되도록 표시장치를 제조하였다. 이것에 의해, 전체의 부화소에서 동일한 바이어스전압으로 구동하는 것이 가능하게 됨과 동시에, 전체의 부화소내에서의 필요충분한 유지특성을 확보하는 것이 가능하게 된다.

또, 액티브매트릭스기관의 주사측 구동회로부 및 신호측 구동회로부의 기능소자 및 화상표시부의 스위칭소자로서 다결정 실리콘 박막트랜지스터를 사용하는 것이 바람직하다. 이것에 의해, 부화소내의 트랜지스터의 소형화가 가능하게 되고, 설계가 용이하게 된다. 아울러 액티브매트릭스 기관상에 구동회로를 내장하는 것이 용이하게 되고, 코스트저감 및 소형화에 기여할 수 있다.

또, 상기의 예에서는 1화소를 복수의 부화소로 분할하여 각각의 부화소가 상기 표 2에 나타난 조건을 만족하도록 구성하였지만, 상기의 전압제어용량의 값의 최적화의 방법은 부화소구성이 아닌 통상의 단위화소에 관해서도 적용할 수 있다.

또한 본 구조는 반사형 패널에 적용한 경우, 축적용량 및 제어용량을 개구율을 의식하지 않고 설계할 수 있으므로, 이 구조에 적합하다. 이들의 특별한 구성은 각각을 독립적으로 실시하여도 또는 조합시켜도 좋다.

(실시의 형태 9)

본 실시의 형태는 각 부화소전극의 면적중심이 일치하도록 한 전극형상으로 형성한 것을 특징으로 하는 것이다. 이와 같은 구성에 의해 면적계조표시에서 생기는 고정모양의 발생을 가급적으로 저감하는 것이 가능하게 된다.

본 발명자들은 종래예에 있어서의 고정모양의 발생을 해결하기 위해서 예의 검토를 행하였다. 그 결과, 상기 고정모양의 발생원인은 도 40에 나타난 화소전극(155a · 155b · 155c · 155d)의 각각의 면적중심(155ag · 155bg · 155cg · 155dg)의 위치가 이산되어 있어, 어느 계조를 나타내고자 하는 경우에 계조의 균형이 무너지기 때문이라고 생각하였다(구체적으로는, 후술하는 도 21(a)에 나타난 바와 같이, 계조레벨 7과 계조레벨 8에서는 화소가 다른 위치에 존재하고 있는 것 같이 화면상에서는 나타나 버려서, 인접 단위화소와의 관계에 따라서는 상기와 같은 고정모양을 나타내게 되어 버린다).

따라서, 단위화소를 구성하는 복수의 부화소의 각각의 화소전극의 면적중심의 위치를 가깝게 하는 것에 의해 표시화면에 고정모양의 발생을 억제할 수 있다는 것을 발견하여 표시화상의 품위의 저하가 억제된 화상표시장치를 완성할 수 있었다.

이하에, 구체적인 구성을 나타내어 설명한다.

도 19는 본 발명의 실시의 형태 9에 따른 표시장치의 회로구성도이고, 도 20은 동일하게 단위화소의 구성을 나타내는 회로구성도이다. 본 실시의 형태 9는 실시의 형태 1과 유사하여, 대응하는 부분에는 동일한 참조부호를 부여하고, 상세한 설명은 생략한다. 이 표시장치는 디지털화상신호에 의해 계조표시를 행하는 디지털구동방식으로서, 디지털화상신호는 4비트데이터 구성으로 되고, 16계조를 표시할 수 있는 액티브 매트릭스형의 표시장치를 나타내고 있다.

본 실시의 형태 9는 부화소전극(M1~M4)의 형상 및 배치에 특징을 갖는다. 도 19 및 도 20을 참조하여, 구체적인 구성에 관해서 설명한다. 부화소전극 M1은 부화소전극(M1~M4) 중에서 최소면적이, 단위화소(15)의 대략 중앙(상하 방향)에 배치되고, 상기 부화소전극 M1의 주위에는 대략 ㄱ자상으로 형성된 부화소전극 M2가 배치되어 있다.

보다 상세하게 설명하면, 상기 부화소전극 M2는 전극면적이 대략 같은 분할화소전극 M2a · M2a와, 분할화소전극 M2a와 분할화소전극 M2a를 전기적으로 접속하기 위한 접속전극 M2c로 이루어지고, 상기 분할화소전극 M2a · M2a는 화소전극 M1을 끼우도록 화소전극 M1의 상하(지면상)에 배치(ㄷ자 형상으로 배치)되고, 상기 접속전극 M2c는 상기 부화소전극 M1의 좌측(지면상)을 따라서 배치되어 있다.

또한, 상기 부화소전극 M2의 주위에는 대략 ㄱ자상으로 형성된 부화소전극 M3이 배치되어 있다. 상기 부화소전극 M3은 전극면적이 대략 같은 분할화소전극 M3a · M3a와, 상기 분할화소전극 M3a · M3a를 전기적으로 접속하기 위한 접속전극 M3c로 이루어지고, 분할화소전극 M3a · M3a는 상기 부화소전극 M2를 끼우도록 부화소전극 M2의 상하(지면상)에 배치되고, 상기 접속전극 M3c는 상기 접속전극 M2c의 좌측(지면상)을 따라서 배치되어 있다.

더욱이, 상기 화소전극 M3의 주위에는 대략 ㄱ자상으로 형성된 부화소전극 M4가 배치되어 있다. 상기 부화소전극 M4는 전극면적이 대략 같은 분할화소전극 M4a · M4a와, 분할화소전극 M4a와 분할화소전극 M4a를 전기적으로 접속하기 위한 접속전극 M4c로 이루어지고, 분할화소전극 M4a · M4a는 상기 부화소전극 M3을 끼우도록 부화소전극 M3의 상하(지면상)에 배치되고, 상기 접속전극 M4c는 상기 접속전극 M3c의 좌측(지면상)을 따라서 배치되어 있다. 또한, M1g, M2g, M3g, M4g는 부화소전극 M1~M4의 각각의 면적중심이다.

도 21은 본 발명의 면적계조의 개념에 관해서 설명하기 위한 개념도이다. 도 21(a)에 나타난 바와 같이, 종래의 단위화소를 분할한 구성에서는 어느 단위화소가 계조레벨 7을 나타내고, 상기 단위화소의 가까이에 위치하는 단위화소가 계조레벨 8을 나타내는 경우, 계조레벨 7에서의 면적중심과 계조레벨 8에서의 면적중심의 위치가 크게 다르기 때문에, 표시화면에 고정모양이 발생하여, 원활한 계조표시를 나타낼 수 없는 경우가 있다. 그러나, 도 21(b)에 나타난 바와 같이, 본 발명과 같은 구성에서는 어느 단위화소가 계조레벨 7을 나타내고, 상기 단위화소의 가까이에 위치하는 단위화소가 계조레벨 8을 나타내는 경우이어도, 계조레벨 7에서의 면적중심과 계조레벨 8에서의 면적중심의 위치를 근접한 구성으로 할 수 있으므로, 계조의 균형이 향상되고, 고정모양의 발생을 억제할 수 있게 된다.

이와 같이 하여, 부화소전극(M1·M2·M3·M4)(도 20 참조)의 각각의 면적중심(M1g·M2g·M3g·M4g)의 위치를 근접한 구성으로 하는 것에 의해, 화상표시장치에 의해 표시되는 화상의 계조가 원활하게 되어, 영상의 품위가 향상된다.

더욱이, 본 실시의 형태 9에서는 부화소전극 M1의 주위에 부화소전극 M2를 상기 부화소전극 M2의 주위에 부화소전극 M3을, 그리고 상기 부화소전극 M3의 주위에 부화소전극 M4를 연속적으로 배치한 구성으로 하고 있지만, 상기 부화소전극 M2·M3·M4중의 적어도 1개의 부화소전극이 복수의 분할화소전극으로 이루어지고, 상기 분할화소전극중의 2개의 분할화소전극에 의해, 상기 분할화소전극을 갖춘 부화소전극 이외의 부화소전극중의 적어도 1개의 부화소전극을 끼우도록 배치된 구성으로 하므로써 고정모양의 발생을 억제할 수 있게 된다.

또한, 상기 부화소전극 M2·M3·M4중의 적어도 1개의 부화소전극이 다른 부화소전극 M1~M4중의 적어도 1개의 부화소전극을 둘러싸도록 배치구성으로 하는 것에 의해서도, 고정모양의 발생을 억제할 수 있다. 더욱이, 이와 같은 구성의 구체예에 관해서는 후술하는 실시의 형태 11에서 상세하게 설명한다.

상기의 예에서는 용량결합구동방법을 사용하는 구성이었지만, 통상의 구동방법을 사용하는 구성이어도 무방하며, 그 경우는 보상 전압인가용 구동회로(31) 및 전압제어용량(C1~C4)은 불필요하다.

또, 참고로 기술하면, 실개소 제 61-42591호 공보에는 각각의 면적이 2<sup>n</sup>의 비율로 변화되는 표시부가 대략 동심원상으로 형성된 액정표시셀이 개시되어 있다. 따라서, 이 실개소 제 61-42591호 공보의 액정셀에서는 표시부의 면적중심이 일치하고 있기 때문에, 부화소전극의 면적중심을 일치시키는 것을 특징으로 하는 본 발명과 유사하다고도 생각할 수 있다. 그러나, 이 공지기술은 액정표시셀만, 즉 전극만을 배치한 셀구조이고, 본 발명과 같은 TFT어레이의 배선 등은 형성되어 있지 않다. 당해 공지기술에 본 발명과 같은 TFT어레이의 배선을 형성하려고 하면, 배선의 레이아웃이 복잡하게 되고, 초미세가공을 필요로 하게 되어 실현성이 없다. 따라서, 본 발명과 공지기술과는 전제로 되는 부화소의 구성요소가 다른 것이어서, 기술적 사상으로서 전혀 다른 것이다.

(실시의 형태 10)

도 22는 본 발명의 실시의 형태 10에 따른 표시장치에 있어서 단위화소의 구성을 나타내는 개략도이다. 본 실시의 형태 10에 따른 표시장치의 구성이 상기 실시의 형태 9의 구성과 다른 점은, 상기 실시의 형태 9보다도 부화소전극의 각각의 면적중심의 위치를 더욱 근접시켜 대략 일치시킨 점이다. 상기 구성에 의해, 고정모양의 발생을 더 억제하고, 표시되는 화상의 계조를 원활하게 하였다. 구체적인 구성에 관해서 이하에 설명한다. 더욱이, 부화소전극(M1~M4) 이외의 구성, 예컨대 화소트랜지스터나 전압제어용량 등의 구성에 관해서는 상기 실시의 형태 9와 동일하므로 설명을 생략한다.

\*부화소전극 M1은 단위화소(도시하지 않음)의 대략 중앙에 배치되며, 부화소전극 M1~M4중에서 최소면적이다. 또한, 상기 부화소전극 M1의 주위 3방향을 둘러싸도록, 대략 ㄷ자 형상의 부화소전극 M2가 배치되어 있다. 상기 부화소전극 M2는 전극면적이 대략 같은 분할화소전극 M2a·M2a와, 상기 분할화소전극 M2a·M2a를 전기적으로 접속하기 위한 접속전극 M2c를 갖추고, 상기 분할화소전극 M2a·M2a에 의해, 상기 부화소전극 M1을 끼우도록 부화소전극 M1의 상하(지면상)에 배치되어 있으며, 상기 접속전극 M2c는 상기 부화소전극 M1의 좌측(지면상)을 따라서 배치되어 있다.

또한, 상기 부화소전극 M2의 주위에는 대략 ㄷ자 형상의 부화소전극 M3이 배치되어 있다. 상기 부화소전극 M3은 전극면적이 대략 같은 분할화소전극 M3a·M3a와, 상기 분할화소전극 M3a·M3a를 전기적으로 접속하기 위한 접속전극 M3c를 갖추고, 분할화소전극 M3a·M3a는 상기 부화소전극 M2를 끼우도록 부화소전극 M2의 상하(지면상)에 배치되어 있다. 더욱이, 상기 접속전극 M3c의 위치는 상기 접속전극 M2c와는 후술하는 면적중심 Mg(M1g·M2g·M3g·M4g)에 대해서 반대측에 배치되어 있다.

더욱이, 상기 부화소전극 M3의 주위에도, 대략 ㄷ자 형상의 부화소전극 M4가 배치되어 있다. 상기 부화소전극 M4는 전극면적이 대략 같은 분할화소전극 M4a·M4a와, 상기 분할화소전극 M4a·M4a를 전기적으로 접속하기 위한 접속전극 M4c를 갖추고, 분할화소전극 M4a·M4a는 상기 부화소전극 M3을 끼우도록 부화소전극 M3의 상하(지면상)에 배치되어 있다. 더욱이, 상기 접속전극 M4c의 위치는 상기 접속전극 M3c와는 면적중심 Mg에 대해서 반대측(상기 접속전극 M2c와는 면적중심 Mg에 대해서 동일한 측)에 배치되어 있다.

그리고, 부화소전극의 면적비는 디지털신호 화상데이터의 오버랩에 대응한 크기로 형성되어 있다. 즉, 상기 실시의 형태 1과 동일하게, 부화소전극 M1의 면적 : 부화소전극 M2의 면적 : 부화소전극 M3의 면적 : 부화소전극 M4의 면적 = 1 : 2 : 4 : 8로 되어 있다.

이와 같은 구성으로 하는 것에 의해, 부화소전극(M1 · M2 · M3 · M4)의 각각의 면적중심(M1g · M2g · M3g · M4g)의 위치를 대략 일치시킨(Mg로 한다) 구성으로 할 수 있게 되어, 고정모양의 발생을 상기 실시의 형태 1의 구성과 비교하여 더욱 억제할 수 있도록 되고, 표시장치에 의해 표시되는 화상의 계조가 보다 원활하게 되어, 영상의 품위가 향상된다.

(실시의 형태 11)

도 23은 본 발명의 실시의 형태 11에 따른 표시장치에 있어서 단위화소의 구성을 나타내는 개략도이다. 더욱이, 부화소전극(M1~M4) 이외의 구성, 예컨대 화소트랜지스터나 축적용량 등의 구성에 관해서는, 상기 실시의 형태 9와 동일하므로 설명을 생략하기로 한다.

부화소전극 M1은 부화소전극(M1~M4)중에서 최소면적을 나타내고, 단위화소의 대략 중앙에 배치되어 있다. 또한, 상기 부화소전극 M1의 상하위에는 부화소전극 M2가 대략 ㄷ자 형상으로 배치되어 있고, 상기 부화소전극 M2는 전극면적이 같은 분할화소전극 M2a · M2a로 이루어진다. 더욱이, 상기 분할화소전극 M2a · M2a는 접속전극(도시하지 않음)에 의해 전기적으로 접속되어 있다.

또한, 상기 부화소전극 M1 및 M2의 주위에는 대략 ㄱ자상의 형상의 부화소전극 M3가 배치되고 또한, 상기 부화소전극 M3의 주위에는 대략 ㄱ자상의 형상의 부화소전극 M4가 부화소전극 M1, M2, M3을 둘러싸도록 배치되어 있다. 그리고, 부화소전극의 면적비가 디지털신호화상데이터의 오버랩에 대응한 크기로 형성되어 있다. 즉, 부화소전극 M1의 면적 : 부화소전극 M2의 면적 : 부화소전극 M3의 면적 : 부화소전극 M4의 면적 = 1 : 2 : 4 : 8로 되어 있다.

이와 같은 구성으로 하는 것에 의해, 부화소전극(M1 · M2 · M3 · M4)의 각각의 면적중심(M1g · M2g · M3g · M4g)의 위치를 대략 일치(Mg)시킨 구성으로 할 수 있게 되고, 고정모양의 발생을 상기 실시의 형태 1의 구성과 비교하여 더욱 억제하는 것이 가능하게 되고, 화상표시장치에 의해 표시되는 화상의 계조가 원활하게 되어, 영상의 품위가 향상된다.

더욱이, 본 실시의 형태 11에서는 부화소전극 M2의 형상을 대략 ㄷ자 형상으로 배치하고 있지만, 이것에 한정되는 것은 아니고, 예컨대 부화소전극 M3 · M4와 동일하게 대략 ㄱ자 형상으로 하고, 부화소전극 M2내에 부화소전극 M1을 배치하도록 한 구성으로 할 수 있다.

(실시의 형태 12)

도 24는 본 발명의 실시의 형태 12에 따른 표시장치에 있어서 컬러표시를 행하는 경우의 회로도이다. 더욱이, 도 24에서는 상기 실시의 형태 9에서 설명한 진압제어용량 등의 구성에 관해서는 생략하고 설명하는 것으로 한다.

상기 실시의 형태 9~11에서는 흑백표시의 표시장치에 관해서 설명하였지만, 본 실시의 형태 12와 같이, 단위화소(15...)의 각각을 R(적색), G(녹색), B(청색)에 대응시켜 풀컬러표시를 행하는 것이 가능한 표시장치로 하는 것도 가능하다. 풀컬러표시의 표시장치에 적용하는 경우는 단위화소(15 · 15 · 15)를 RGB의 부화소로 하고, 단위화소(15 · 15 · 15) 3개에 의해 1화소를 구성하도록 하여, 수평방향으로 늘어난 단위화소를 각각 RGB의 부화소로 할당하도록 구성하면 좋다.

이와 같은 구성의 풀컬러표시의 표시장치는 고정모양의 발생을 억제할 수 있게 되고, 화상표시장치에 의해 표시되는 화상의 계조가 원활하게 되어, 영상의 품위가 향상된다.

(실시의 형태 13)

도 25는 본 발명의 실시의 형태 13에 따른 표시장치에 있어서, 컬러표시를 행하는 경우의 화소의 구성을 나타내는 개략도이다. 상기 실시의 형태 12에서는 컬러표시의 표시장치에 관해서 설명하였는데, 본 실시의 형태 13에서는 G(녹색)에 상당하는 단위화소를 구성하는 화소전극의 면적을 R(적색), B(청색)에 상당하는 단위화소를 구성하는 화소전극의 면적에 비교하여 큰 구성으로 하고 있다. 이와 같은 구성에 의해, 시상특성을 향상할 수 있다. 그 이유는 R, G, B중 G가 사람의 시각(視覺)에 미치는 영향이 가장 크다고 알려져 있다. 따라서, R, G, B의 영역을 동일하게 하는 것 보다도, G의 영역만을 R, G의 영역에 비하여 크게 하면 시상특성이 향상되게 된다.

또한, G(녹색)에 대응하는 단위화소를 구성하는 부화소수를 R(적색) 및 B(청색)에 대응하는 단위화소를 구성하는 부화소수에 비하여 많게 하고 있다. 구체적으로는 R(적색), B(청색)에 대응하는 단위화소는 4비트데이터의 디지털신호에 의해 구동되고, G(녹색)에 대응하는 단위화소는 5비트데이터의 디지털신호에 의해 구동되도록 구성되어 있다.

이와 같은 구성으로 하는 것에 의해, 표시화면의 시각특성이 향상되고, 화상의 계조가 원활하여 영상의 품위가 더욱 향상된 풀컬러표시가 가능한 화상표시장치를 실현하는 것이 가능하다.

(실시의 형태 14)

도 26은 본 발명의 실시의 형태 14에 따른 표시장치의 개략단면도이다.

본 실시의 형태 14에 따른 표시장치는 반사전극에 개구창을 설치하고, 상기 개구창 내에 투명전극을 설치한 반투과형 표시장치로, 패널기관(70)과, 유리 등의 대향기관(도시하지 않음)과, 상기 패널기관(70)과 상기 대향기관과의 사이에 협지된 액정층(도시하지 않음)을 갖는다.

도 26에 나타난 바와 같이, 상기 패널기관(70)은 절연성 기관인 유리기관(71)과, 상기 유리기관(71) 상에 매트릭스상으로 형성된 박막트랜지스터(Tr)와, 상기 박막트랜지스터(Tr)를 덮도록 유리기관(71)상에 형성된 수지막(72)과, 상기 수지막(72) 위에 형성된 투명화소전극(73a) 및 반사전극(73b)을 갖추고 있다.

상기 박막트랜지스터(Tr)는 탑게이트형 박막트랜지스터로서, 유리기관(71) 위에 버퍼층(74)과, 다결정 실리콘 반도체층(75)과, 게이트절연막(76)과, 게이트전극(77)과, 층간절연막(78)과, 보호막(79)이 차례로 적층되어 구성되어 있다.

상기 다결정실리콘 반도체층(75)은 채널영역(75a)과 소스영역(75b)과 드레인영역(75c)을 구비하며, 상기 소스영역(75b) 및 드레인영역(75c)은 채널영역(75a)의 양측에 위치하고, 붕소 등의 불순물 이온이 도핑되어 P형 반도체층으로 되어 있다. 한편, 상기 채널영역(75a)은 게이트전극(77)의 아래쪽에 위치하도록 형성되어 있다.

상기 게이트절연막(76) 및 상기 층간절연막(78)에는 콘택트홀이 형성되고, 상기 콘택트홀을 통하여 소사전극(80) 및 드레인전극(81)이 소스영역(75b) 및 드레인영역(75c)에 접속되어 있다.

또한, 본 실시의 형태 14에 따른 표시장치는 상기 실시의 형태 9와 동일하게, 면적계조표시방식을 채용하고 있고, 화소전극의 구성은 상기 실시의 형태 9와 동일한 구성 즉, 화소전극의 면적비가 디지털신호화상데이터의 오버랩에 대응한 크기(부화소전극 M1의 면적 : 부화소전극 M2의 면적 : 부화소전극 M3의 면적 : 부화소전극 M4의 면적 = 1 : 2 : 4 : 8)로 형성되고, 16계조의 표시가 가능하게 되어 있다. 또한, 화소전극(M1~M4)의 형상에 관해서도 실시의 형태 9와 동일하다. 그러나, 본 실시의 형태에서는 화소전극(M1~M4)의 각각이 투과전극(73a)과 반사전극(73b)으로 이루어지고, 투과전극(73a)과 반사전극(73b)의 각각이 디지털신호 화상데이터의 오버랩에 대응한 크기로 형성되어 있다.

이와 같이 구성하는 것에 의해, 투과형, 반사형의 어느 표시장치로도 할 수 있다. 특히, 반사형의 경우는 반사화소전극(73b)의 아래에 신호선(SL), 주사선(GL), 화소트랜지스터(Tr1~Tr4), 전압제어용량(C1~C4)을 형성하는 것에 의해, 반사화소전극을 크게 만드는 것이 가능하게 된다. 또한, 고정모양의 발생을 억제할 수 있고, 표시되는 화상의 계조를 원활하게 한 표시장치를 얻을 수 있다.

또, 표시장치의 구동방법으로서 오차확산법을 사용하여 구동하도록 하여도 좋다. 이와 같은 방법을 행하는 것에 의해, 각 화소전극의 면적중심을 근접(또는 일치)시키도록 한 형상에 각 화소전극을 형성하는 것에 더하여, 또한 화상의 영상품위의 저하가 없는 계조표현을 할 수 있다.

(실시의 형태 15)

실시의 형태 15는 부화소의 표시패턴(예컨대, 상기의 二자 패턴, 口자 패턴 등)이 표시특성에 미치는 영향을 평가하는 방법에 관한 것이다. 보다 상세하게 설명하면, 부화소의 표시패턴을 시뮬레이터 등의 평가장치에 입력하고, 소정의 원활화상 상기 부화소의 표시패턴에 의거하여 계조표시한 화상을 평가장치로부터 출력하여, 이 출력화상을 목시하여 계조반전이나 고정모양(고정패턴) 등의 화상결함의 발생을 평가하는 방법에 관한 것이다. 이와 같은 평가방법을 사용하는 것에 의해, 최적의 부화소의 표시패턴을 설정하는 것이 가능하게 된다. 이하에, 도 27~도 29를 참조하여 구체적으로 설명한다.



도 27은 본 실시의 형태에 사용하는 평가장치의 전기적 구성을 나타내는 블록도이고, 도 28은 평가장치에 있어서의 화상 처리를 설명하기 위한 도면이고, 도 29는 시뮬레이션의 결과를 나타내는 출력화상을 나타내는 도면이다.

본 실시의 형태에 사용되는 평가장치(100)는 원화를 판독(읽어들이기)하는 판독수단(102)과, 계조레벨에 따른 부화소의 표시패턴(예컨대, 도 21에 나타내는 2자 패턴)을 입력하는 입력수단(106)과, 입력수단(106)에 의해 입력된 부화소의 표시패턴을 도트맵상으로 저장하는 기억수단으로서의 테이블(101)과, 판독수단(102)에 의해 판독된 원화를 테이블(101)에 저장되어 있는 부화소의 표시패턴에 의거한 소정의 화상처리를 행하는 처리회로(104)와, 화상처리된 계조표시화상을 표시/인자를 행하여 출력하는 표시/인자수단(105)과, 소정의 시스템프로그램 등이 미리 저장되어 있는 ROM(103)으로 구성되어 있다.

이어서, 도 28을 참조하여, 평가장치(100)를 사용한 평가방법을 구체적으로 설명한다.

우선, 입력수단(106)에 의해 평가대상으로서의 부화소의 표시패턴을 입력한다. 이것에 의해, 부화소의 표시패턴이 테이블(101)에 기억된다. 다음에서, 도 28(a)에 나타나는 원화를 판독수단(102)에 의해 판독(읽어들이기)시킨다. 이 판독원화는 우선, 매트릭스상으로 분할세분화 예컨대, 162×132의 영역으로 분할되고, 이어서 분할영역의 계조레벨을 판정하여 디지털화시킨다(도 28(b) 참조). 또, 도 28은 16계조표시의 경우를 나타내고 있고, 도 28(b)의 「1」, 「7」 등은 계조레벨을 나타내고 있다.

이어서, 세분화 영역마다 그 계조레벨에 따른 부화소의 표시패턴이 테이블(101)로부터 판독(읽어내기)되어져, 원화를 부화소의 표시패턴에 의거한 계조표시화상으로 변환한다. 이어서, 이 변환된 계조표시화상을 표시/인자수단(105)에 의해 출력한다. 그리고, 표시/인자수단(105)으로부터의 출력화상을 목시하여, 계조반전의 발생, 계조반전의 위치나 크기 등을 평가한다. 또한, 출력화상을 목시하여, 고정모양의 발생, 고정모양의 위치나 크기 등을 평가한다. 이것에 의해, 부화소의 표시패턴의 표시특성에 미치는 영향을 평가할 수 있고, 계조수의 대소나 원화의 특성(예컨대, 백의 부분의 점유면적이 많은 원화 등) 등을 고려한 최적의 부화소의 표시패턴을 선정하는 것이 가능하게 된다. 또, 원화는 흑백화상에 한정되지 않고, 컬러화상이어도 무방하며, 그 경우는 도 28에 나타난 바와 같이 R, G, B마다 상기와 동일하게 분할하고, 동일한 화상처리를 행하면 된다.

이어서, 본원 발명자에 의해, 3종류의 부화소의 표시패턴을 사용하여 시뮬레이션한 결과를 도 29에 나타낸다. 또, 원화는 흑백농담의 순차 계조가 아래로부터 위로 향하여 증가하는 화상을 사용하였다. 도 29(A)는 부화소의 표시패턴이 종래 패턴인 경우의 출력화상을 나타내고, 도 29(B)는 부화소의 표시패턴이 그자 패턴인 경우의 출력화상을 나타내고, 도 29(C)는 부화소의 표시패턴이 동심원패턴인 경우의 출력화상을 나타낸다. 도 29(A)에서는 계조반전과 고정패턴의 양자가 발생하고 있는 것이 확인된다. 도 29(B)에서는 고정패턴의 발생은 없지만, 여전히 계조반전은 발생하고 있는 것이 확인된다. 도 29(C)에서는 계조반전과 고정패턴의 양자가 발생하고 있지 않은 것이 확인된다.

이와 같은 결과가 생긴 것은 이하의 이유에 의한 것이라고 여겨진다.

도 29(B), (C)에서 고정패턴이 발생하지 않은 것은 부화소의 표시패턴이 그자 패턴이나 동심원 패턴으로 하는 것에 의해, 면적중심이 거의 일치한 것에 기인한다. 또한, 도 29(B)에서는 계조반전이 발생하고 있지만, 도 29(C)에서는 계조반전이 발생하고 있지 않은 이유는 그자 패턴에서는 1차원 방향(원화의 상하방향)에서의 면적계조밖에 행해지지 않지만, 동심원 패턴에서는 2차원 방향(원화의 상하방향 및 좌우방향)에서의 면적계조가 행해지는 것에 기인한다. 따라서, 최적의 부화소의 표시패턴은 동심원 패턴이라고 평가하는 것이 가능하게 된다.

상기의 시뮬레이션에서는 그자 패턴과 동심원 패턴에 관해서 평가하지만, 또 다른 종류의 부화소의 표시패턴에 관해서도 상기 방법에 의해 평가하는 것이 가능하다.

이와 같이 하여, 본 실시의 형태에 따른 평가방법을 사용하는 것에 의해, 부화소의 표시패턴이 표시특성에 미치는 영향을 평가할 수 있고, 종류의 조건하에서 최적의 표시특성을 갖는 출력화상이 얻어지도록 한 부화소의 표시패턴을 미리 결정하는 것이 가능하게 되어, 부화소의 표시패턴의 선정을 용이하게 행할 수 있다.

(그 밖의 사항)

(1) 단위화소를 구성하는 화소전극의 형상은 상기 실시의 형태에서 설명한 형상에 한정되는 것은 아니고, 각 화소전극의 면적중심을 근접(일치)시키도록 한 형상이면 충분하다. 예컨대, 원형패턴이나 삼각형상의 패턴 등으로 하는 것도 가능하다.

(2) 또한, 본 발명의 구성은 상기 실시의 형태에서 설명한 표시장치 이외에도 예컨대, 유기발광소자, 플라즈마디스플레이 등의 화상표시장치에도 적용할 수 있다. 또는, 상기와 같은 화상표시장치를 예컨대, 휴대전화나 노트 퍼스널 컴퓨터 등의 정보 단말기에 적용할 수 있다.

(3) 또한, 단위화소를 구성하는 화소전극의 면적비에 관해서도 1 : 2 : 4 : 8의 비율로 하는 것도 가능하다.

(4) 또한, 본 발명과 같이, 단위화소를 분할하여 부화소를 구성하면, 화소가 작게 되기 때문에, 가장 작은 화소의 제어용량이 작게 된다. 그 때문에, 리크전류 등에 기인한 화소전극전위의 변동이 크게 되므로, 그 변동을 보상하기 위해서 별도 축적용량을 설치하도록 한 구성으로 하여도 좋다.

(실시의 형태 16)

도 30은 본 발명의 실시의 형태 16에 따른 표시장치의 회로도이고, 도 31은 단위화소의 구성을 나타내는 회로도이다. 실시의 형태 1에 대응하는 부분에는 동일한 참조부호를 부여하여 상세한 설명은 생략한다. 본 실시의 형태 16에서는 인터레이스구동에 의해 표시를 행하는 것을 특징으로 하는 것이다.

또, 단위화소를 구성하는 부화소(P1~P4)의 배치가, 상기 실시의 형태 1에서는 위의 행으로부터 아래의 행으로 향하여 P1, P2, P3, P4의 순서로 배치되어 있지만, 본 실시의 형태 16에서는 P1, P3, P2, P4의 순서로 배치되어 있다. 따라서, 화소전극의 면적비는 부화소전극 M1의 면적 : 부화소전극 M3의 면적 : 부화소전극 M2의 면적 : 부화소전극 M4의 면적 = 1 : 2 : 4 : 8로 되어 있다. 그리고, 4비트 화상데이터의 제 1번째의 비트데이터가 부화소 P1에 대응하고, 제 2번째의 비트데이터가 부화소 P3에 대응하고, 제 3번째의 비트데이터가 부화소 P2에 대응하고, 제 4번째의 비트데이터가 부화소 P4에 대응하고 있다. 또한, 전압제어용량도 그것에 따른 용량치로 되도록, 전압제어용량 C1의 값 : 전압제어용량 C3의 값 : 전압제어용량 C2의 값 : 전압제어용량 C4의 값 = 1 : 2 : 4 : 8로 되어 있다.

여기에서, 본 실시의 형태 16에 있어서의 표시장치에서는 단위화소(15)에는 2개의 전압제어용량배선 32a, 32b가 배선되어 있다. 전압제어용량배선 32a는 홀수행에 위치하는 부화소 P1, P2 내의 전압제어용량 C1, C2에 공통접속선 33a를 통하여 접속되어 있다. 한편, 전압제어용량배선 32b는 짝수행에 위치하는 부화소 P3, P4 내의 전압제어용량 C3, C4에 공통접속선 33b를 통하여 접속되어 있다. 이와 같은 배선구조에 의해, 공통접속선 33a를 통하여 전압제어용량 C1, C2에 보상전압신호를 공급하고, 공통접속선 33b를 통하여 전압제어용량 C3, C4에 보상전압신호를 공급할 수 있다. 이 때문에, 편치스루전압에 기인한 표시품위의 저하를 방지할 수 있고, 또한 이와 같은 독립한 전압제어용량배선 33a, 33b를 설치하는 것에 의해, 주사선에 주사신호와 보상전압을 중첩하는 구성(예컨대, 특개평 제 2-157815호 공보)에 비하여, 주사측 구동회로(11)의 저전압화가 가능하게 된다.

이어서, 본 실시의 형태에 따른 표시장치의 표시 동작에 관해서 설명한다. 본 실시의 형태에서는 인터레이스구동에 의한 표시를 행하는 것을 특징으로 하는 것이다. 즉, 1프레임을 필드 A와 필드 B로 이루어지는 2개의 필드로 구성하고, 필드 A에서는 홀수행의 화상데이터를 표시하고, 필드 B에서는 짝수행의 화상데이터를 표시하도록 표시구동이 행해진다.

또, 홀수행의 화상데이터의 표시 및 짝수행의 화상데이터의 표시에 있어서는, 도 32에 나타난 바와 같이 프레임메모리(60)에 저장되어 있는 화상데이터를 판독(읽어내기)하는 것에 의해 행한다. 즉, 프레임메모리(60)에는 표시해야 할 1프레임분의 화상데이터가 저장되어 있고, 콘트롤러(13)는 필드 A의 기간에는 홀수행의 화상데이터 판독(읽어내기)용의 제어신호(X)를 프레임메모리(60)에 부여하고, 필드 B의 기간에는 짝수행의 화상데이터 판독(읽어내기)용의 제어신호(Y)를 프레임메모리(60)에 부여하도록 구성되어 있다. 이것에 의해, 필드 A의 기간에는 홀수행의 화상데이터가 신호선으로 출력됨과 동시에, 주사측 구동회로(11)는 콘트롤러(13)로부터의 어드레스신호에 의해 홀수행의 주사선을 순차 선택하고, 필드 B의 기간에는 짝수행의 화상데이터가 신호선으로 출력됨과 동시에, 주사측 구동회로는 콘트롤러로부터의 어드레스신호에 의해 짝수행의 주사선을 순차 선택하여, 인터레이스구동에 의한 표시가 가능하도록 구성되어 있다.

도 33을 참조하여, 인터레이스구동에 의한 표시 동작을 구체적으로 설명한다. 또, 도 33은 1화소에 착안할 때의 타이밍차트이다. 필드 A의 기간에는 우선, 도 33(a)에 나타난 바와 같이 제 1 주사선이 선택되어, 화상신호의 제 1 주사선에 접속되는 부화소(제 1행째의 부화소 P1에 상당한다)에의 기입이 행해진다. 그리고, 제 1행째의 부화소에의 기입이 종료하면, 도

33(c)에 나타난 바와 같이 제 3 주사선이 선택된다. 이것에 의해, 제 3 주사선에 접속되는 부화소(제 3행째의 부화소 P2에 상당한다)에의 기입이 행해진다. 그리고, 이 제 3행째의 부화소에의 기입종료의 후, 도 33(e)에 나타난 바와 같이, 보상전압신호가 고전위측으로 시프트한다. 이것에 의해, 제 1 제어용량선 32a를 통하여 부화소전극 M1, M2가 소정전위로 변조되게 된다. 이 결과, 제 1행째 및 제 3행째의 부화소 P1, P2는 양극성으로 전압인가되게 된다.

또, 고전위측으로 시프트한 보상전압신호는 다음의 필드 A에서 저전위측으로 시프트할 때까지 고전위를 유지한 상태이다.

또한, 이 도 31에 있어서는 1개의 단위화소에 관한 타이밍차트로 표현되어 있지 않지만, 제 5행째~제 8행째로 구성되는 단위화소, 제 9행째~제 12행째로 구성되는 단위화소, ..., 최하단에 위치하는 단위화소에 이를 때까지, 상기 제 1행째~제 4행째로 구성되는 단위화소와 동일한 동작이 행해진다. 그 결과, 필드 A의 기간에 있어서는 홀수행의 화상데이터가 표시되게 된다.

이어서, 필드 B의 기간에는 우선, 도 33(b)에 나타난 바와 같이 제 2 주사선이 선택되어, 화상신호의 제 2 주사선에 접속되는 부화소(제 2행째의 부화소 P3에 상당한다)에의 기입이 행해진다. 그리고, 제 2행째의 부화소에의 기입이 종료하면, 도 33(d)에 나타난 바와 같이 제 4 주사선이 선택된다. 이것에 의해, 제 4 주사선에 접속되는 부화소(제 4행째의 부화소 P4에 상당한다)에의 기입이 행해진다. 그리고, 이 제 4행째의 부화소로의 기입종료의 후, 도 33(f)에 나타난 바와 같이, 보상전압신호가 저전위측으로 시프트한다. 이것에 의해, 제 2 제어용량선 32b를 통하여 부화소전극 M3, M4가 소정전위로 변조되게 된다. 이 결과, 제 2행째 및 제 4행째의 부화소 P3, P4는 음극성으로 전압인가되게 된다. 또, 저전위측으로 시프트한 보상전압신호는 다음의 필드 B에서 고전위측으로 시프트할 때까지 저전위를 유지한 그대로이다.

이어서, 제 5행째~제 8행째로 구성되는 단위화소, 제 9행째~제 12행째로 구성되는 단위화소, ..., 최하단에 위치하는 단위화소에 이를 때까지, 상기 제 1행째~제 4행째로 구성되는 단위화소와 동일한 동작이 행해진다. 그 결과, 필드 B의 기간에 있어서는 짝수행의 화상데이터가 표시되게 된다.

이와 같이 하여, 인터레이스구동에 의한 표시가 행해지는 것에 의해, 1회당의 기입데이터가 1프레임데이터의 1/2로 적기 때문에, 소비전력의 저감을 도모할 수 있다.

또한, 상기 구동방법에 의해 1행마다(부화소마다에 상당한다) 극성이 반전하는 1H반전구동이 달성되게 된다. 따라서, 플리커가 없는 화상을 표시할 수 있다.

(실시의 형태 17)

본 실시의 형태 17은 부화소전극을 소정의 배열상태로 하는 것을 특징으로 하는 것이다. 구체적으로는 흑백표시의 표시장치의 경우, (1) 도 34(b)에 나타난 바와 같이 홀수행의 부화소의 전극면적의 합계와, 짝수행의 부화소의 전극면적의 합계가 대략 같게 되도록 배열한다. 또는, (2) 도 34(a)에 나타난 바와 같이 부화소의 행마다의 전극면적의 합계가 전체의 행에서 대략 같게 되도록 배열한다. 또, 도 34의 「1」, 「2」, 「4」, 「8」은 전극면적비를 나타내고 있다. 또한, 도 34에서는 6개의 단위화소(15)(4행 6열에 관한 부화소)에 관해서만 나타내고 있지만, 이와 같은 배열이 전체 표시면을 따라서 배치되어 있다.

이와 같은 배열상태로 하는 것에 의해, 플리커의 발생을 가급적 저감할 수 있다.

또, 도 35에 나타내는 풀컬러표시의 표시장치의 경우에는 상기 (1)의 배열로서는 도 36(b)에 나타내는 배열로 하면 좋고, 또한, 상기 (2)의 배열로서는 도 36(a)에 나타내는 배열로 하면 좋다. 또, 도 36의 「1」, 「2」, 「4」, 「8」은 전극면적비를 나타내고 있다.

(실시의 형태 18)

본 실시의 형태 18에 따른 표시장치는 인터레이스구동 이외에 프로그레시브구동을 행하는 것이 가능하도록 구성되어 있어, 정지화표시를 할 때에는 인터레이스구동을 행하고, 동화표시를 할 때에는 프로그레시브구동을 행하는 것을 특징으로 하는 것이다. 이하, 본 실시의 형태 18을 구체적으로 설명한다.

우선, 프로그레시브구동의 표시동작에 관해서 도 37을 참조하여 설명한다. 프로그레시브구동의 경우에는 컨트롤러는 프레임메모리(60)에 1화상분 전체의 데이터를 판독(읽어내기)하는 제어신호(Z)를 부여하고, 이것에 의해 프레임메모리

(60)로부터 제 1행째의 데이터, 제 2행째의 데이터, ..., 최종행째의 데이터에 이르는 전체의 화상데이터가 순차적으로 판독(읽어내기)되어, 신호선으로 출력된다. 이때, 주사축 구동회로는 제 1주사선으로부터 최종 주사선으로 이를 때까지 순차 선택한다. 이 결과, 프로그래시브 구동에 의한 표시가 가능하게 된다.

도 38을 참조하여, 프로그래시브 구동에 의한 표시동작을 구체적으로 설명한다. 또, 도 38은 1화소에 착안한 때의 타이밍 차트이다. 도 38(a)~(d)에 나타난 바와 같이, 제 1 주사선으로부터 제 4 주사선까지 순차 선택되어, 화상신호의 기입이 제 1행째의 부화소로부터 제 4행째의 부화소까지 순차 행해진다. 그리고, 이 제 4행째의 부화소로의 기입종료후, 도 38(e)에 나타난 바와 같이, 제 1 용량선(32a)에 관한 보상전압신호가 고전위측으로 시프트하고, 도 38(f)에 나타난 바와 같이, 제 2 용량선(32b)에 관한 보상전압신호가 저전위측으로 시프트한다. 이것에 의해, 제 1 용량선(32a)을 통하여 홀수행의 부화소 전극 M1, M2가 소정전위로 변조되고, 제 2 용량선(32b)을 통하여 짝수행의 부화소전극 M3, M4가 소정전위로 변조된다. 이 결과, 제 1행째의 부화소(P1) 및 제 3행째의 부화소(P2)는 양극성으로 전압인가되고, 제 2행째의 부화소(P3) 및 제 4행째의 부화소(P4)는 음극성으로 전압인가되게 된다.

또, 이 도 38에 있어서는 1개의 단위화소에 관한 타이밍차트밖에 나타내지 않고 있지만, 제 5행째 이하도 동일한 동작이 행해진다.

이와 같이 하여, 프로그래시브구동에 의한 표시가 행해짐과 동시에, 1행마다(부화소마다에 상당한다) 극성이 반전하는 1H 반전구동이 달성되게 된다.

이어서, 프로그래시브구동과 전환구동의 전환동작에 관해서 설명한다. 정지화표시인지 동화표시인지를 식별하기 위한 식별신호(S)가 콘트롤러(13)에 부여되면, 콘트롤러(13)는 그 식별신호(S)에 따른 제어동작을 행한다. 즉, 상기 식별신호(S)가 정지화표시를 나타내는 경우는, 콘트롤러(13)는 인터레이스구동이 행해지도록, 프레임메모리(60)로의 판독(읽어내기), 주사축 구동회로(11)의 선택순서의 제어 및 보상전압인가용 구동회로(31)의 보상전압의 변화타이밍 등의 제어를 행한다. 이것에 의해, 인터레이스구동에 의한 표시가 달성된다.

또한, 상기 식별신호(S)가 동화표시를 나타내는 경우는 콘트롤러(13)는 프로그래시브구동이 행해지도록, 프레임메모리(60)로의 판독(읽어내기), 주사축 구동회로(11)의 선택순서의 제어 및 보상전압인가용 구동회로(31)의 보상전압의 변화타이밍 등의 제어를 행한다. 이것에 의해, 프로그래시브구동에 의한 표시가 달성된다. 또, 프로그래시브구동으로 표시를 행하면, 1회당의 기입데이터는 1화상 전체의 데이터이기 때문에, 소비전력은 인터레이스구동의 경우에 비하여 상승하게 되지만, 인터레이스구동에 비하여 1회당의 기입데이터양이 많기 때문에, 해상도가 상승하고, 선명한 화상을 얻을 수 있게 된다.

이와 같이 하여, 본 실시의 형태에서는 정지화표시시에는 인터레이스구동을 행하는 것에 의해, 소비전력의 저감을 도모하고, 동화표시시에는 프로그래시브구동을 행하는 것에 의해, 해상도가 상승한 선명한 화상을 얻을 수 있게 된다.

(그 밖의 사항)

(1) 상기 실시의 형태에서는 4비트(16계조)의 예에 관해서 설명하였지만, 본 발명은 이것에 한정되는 것은 아니고, 단위화소를 5, 6 또는 그 이상의 복수의 부화소로 구성하여, 5비트(32계조), 6비트(64계조) 또는 그 밖의 다계조표시를 행하도록 하여도 무방하다.

(2) 본 발명에 따른 표시장치는 투과형·반사형의 어느 표시장치에 있어서도 적용할 수 있다. 특히, 반사형 표시장치의 경우는 반사화소전극의 아래에, 신호선(S), 주사선(G), 화소트랜지스터(Tr), 전압제어용량(C)을 형성하는 것에 의해, 부화소영역을 크게 하는 것이 가능하게 된다.

(3) 상기의 실시의 형태에서는 주사축 구동회로(11)는 다결정실리콘으로 형성되고, 신호축 구동회로(12)는 단결정실리콘으로 형성되었지만, 본 발명은 이것에 한정되는 것은 아니고, 주사축 구동회로(11) 및 신호축 구동회로(12) 모두 다결정실리콘으로 형성하도록 하여도 무방하다.

(4) 또한, 본 발명에 따른 표시장치는 휴대전화 등의 정보단말기기의 표시장치에 적절하게 실시할 수 있다.

### 발명의 효과

이상에 서술한 본 발명에 따라서, 그 효과를 요약하면 이하와 같다.

- (1) 디지털/아날로그 변환회로를 설치하지 않고 디지털화상신호에 의거하여 직접 계조표시를 할 수 있다. 따라서, 종래와 같은 디지털/아날로그 변환회로가 불필요하게 되고, 소비전력을 저감할 수 있다.
- (2) 주변구동회로의 점유면적의 저감화와 소비전력의 저감화를 도모할 수 있음과 동시에 화질이 양호한 계조표시가 가능하게 된다.
- (3) 전압제어용량을 각각 전압제어용량배선에 개별적으로 접속한 구조에 비하여 전압제어용량배선의 배선수가 적어도 되고, 이 때문에 개구율의 향상 및 구동제어의 간소화를 도모할 수 있다. 또한, 1수평주사 주파수가 작게 되어, 소비전력의 저감을 도모할 수 있다. 또한, 부화소마다 축적용량배선을 개별적으로 설치하고, 1부화소마다 반전구동하도록 하여도 무방하지만, 본 발명과 같이 용량결합구동방식을 사용하는 경우에는 용량결합에 의한 변조를 수반하기 때문에  $\gamma$ 특성의 직선성이 열세하게 된다. 이 점에 관해서, 본 발명과 같이 1단위화소마다 반전구동하도록 구성하면,  $\gamma$ 특성의 직선성이 높아져서, 표시품위의 향상을 도모할 수 있다.
- (4) 전단주사선과의 사이에 축적용량을 형성하는 것에 의해, 신뢰성 및 화질의 향상을 도모할 수 있다.
- (5) 1프레임을 필드 A와 필드 B로 이루어지는 2개의 필드로 구성하고, 필드 A에서는 홀수행의 화상데이터를 표시하고, 필드 B에서는 짝수행의 화상데이터를 표시하도록 인터레이스구동을 행하므로써, 1회당 기입데이터가 1화상 전체의 데이터의 1/2로 되므로, 프로그레시브구동에 비하여 소비전력의 저감을 도모할 수 있다.
- (6) 부화소를 구성하는 화소전극의 면적중심의 위치가 당해 부화소 이외의 다른 부화소를 구성하는 화소전극의 면적중심의 위치에 접근하는 구성으로 할 수 있으므로, 고정모양의 발생을 억제할 수 있도록 되어, 화상표시장치에 의해 표시되는 화상의 계조가 원활하게 되어 영상의 품위가 향상된다.

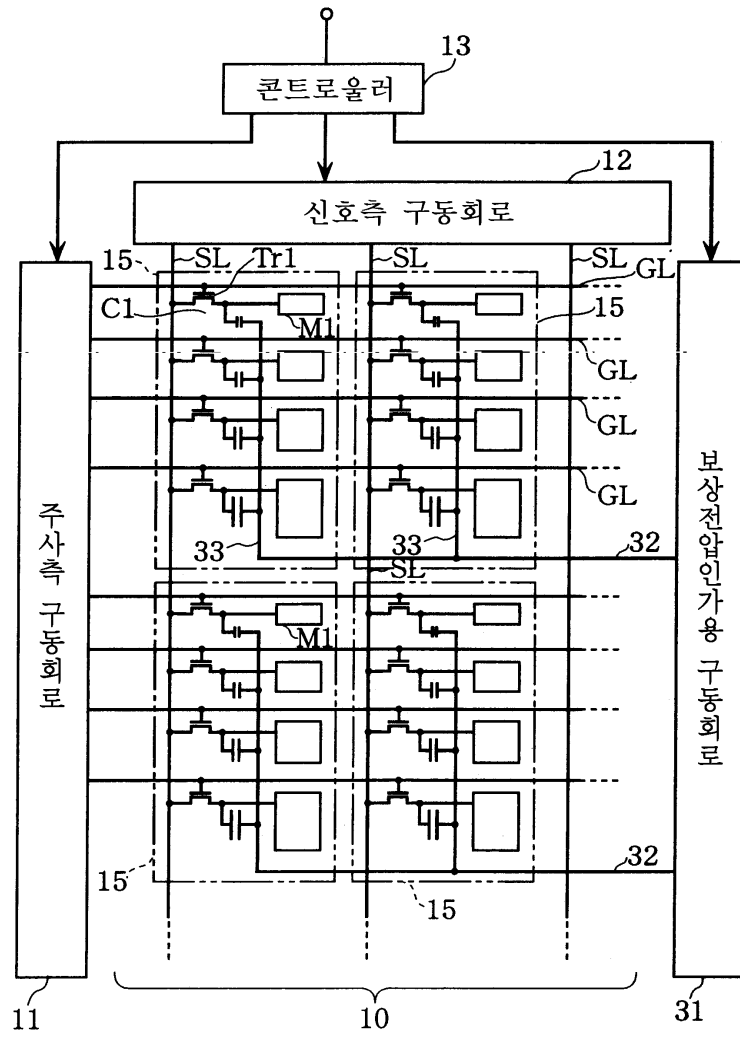
### 도면의 간단한 설명

- 도 1은 본 발명의 실시의 형태 1에 따른 표시장치의 회로도이다.
- 도 2는 본 발명의 실시의 형태 2에 따른 표시장치에 있어서 단위화소의 구성을 나타내는 회로도이다.
- 도 3은 신호측 구동회로(12)의 구체적인 구성을 나타내는 블록회로도이다.
- 도 4는 화상데이터의 데이터열을 나타내는 도면이다.
- 도 5는 부화소의 배치상태를 모식적으로 나타내는 도면이다.
- 도 6은 화소전극전위의 변위상태를 나타내는 타이밍차트이다.
- 도 7은 Vbias의 범위를 나타내는 그래프이다.
- 도 8은 Vbias가 우측으로 시프트한 상태를 나타내는 그래프이다.
- 도 9는 주사신호의 전압진폭 Vgpp의 범위를 나타내는 도면이다.
- 도 10은 실시의 형태 3에 따른 표시장치의 회로도이다.
- 도 11은 실시의 형태 3에 따른 표시장치의 단위화소의 구성을 나타내는 회로도이다.
- 도 12는 실시의 형태 4에 따른 표시장치의 단위화소의 구성도이다.
- 도 13은 실시의 형태 5에 따른 표시장치의 단위화소의 구성을 나타내는 도면이다.
- 도 14는 실시의 형태 7에 따른 표시장치에 있어서 적용하는 오차확산법에 관해서 설명하기 위한 개념도이다.

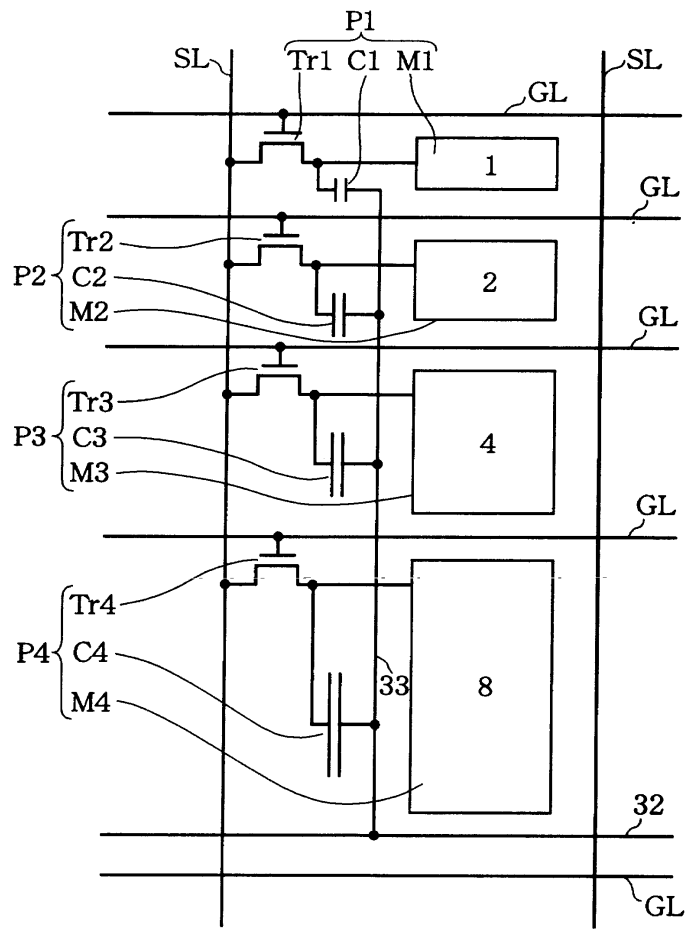
- 도 15는 실시의 형태 8의 표시장치에 있어서 단위화소의 구성을 나타내는 도면이다.
- 도 16은 실시의 형태 8의 표시장치에 있어서 1개의 부화소의 등가회로도이다.
- 도 17은 본 발명과 종래예에 있어서의 각각의 용량구성도이다.
- 도 18은 실시형태 8에 따른 표시장치의 구동방법에 있어서의 구동파형도이다.
- 도 19는 실시의 형태 9에 따른 표시장치의 회로구성도이다.
- 도 20은 실시의 형태 9에 따른 표시장치의 단위화소의 구성을 나타내는 회로구성도이다.
- 도 21은 실시의 형태 9에 따른 표시장치에 있어서의 면적계조의 개념에 관해서 설명하기 위한 개념도이다.
- 도 22는 실시의 형태 10에 따른 표시장치에 있어서의 단위화소의 구성을 나타내는 개략도이다.
- 도 23은 실시의 형태 11에 따른 표시장치에 있어서의 단위화소의 구성을 나타내는 개략도이다.
- 도 24는 본 발명의 실시의 형태 12에 따른 표시장치에 있어서 컬러표시를 행하는 경우의 회로도이다.
- 도 25는 실시의 형태 13에 따른 표시장치에 있어서 컬러표시를 행하는 경우의 화소의 구성을 나타내는 개략도이다.
- 도 26은 실시의 형태 14에 따른 표시장치의 개략단면도이다.
- 도 27은 실시의 형태 15에 사용되는 평가장치의 전기적 구성을 나타내는 블록도이다.
- 도 28은 실시의 형태 15에 사용되는 평가장치에 있어서 화상처리를 설명하기 위한 도면이다.
- 도 29는 실시의 형태 15에 사용되는 평가장치를 사용한 시뮬레이션의 결과를 나타내는 출력화상을 나타내는 도면이다.
- 도 30은 실시의 형태 16에 따른 표시장치의 회로도이다.
- 도 31은 실시의 형태 16에 따른 표시장치의 단위화소의 구성을 나타내는 회로도이다.
- 도 32는 실시의 형태 16에 따른 표시장치의 프레임메모리(60)에 관련된 회로도이다.
- 도 33은 실시의 형태 16에 따른 표시장치의 인터레이스구동의 동작을 설명하기 위한 타이밍차트이다.
- 도 34는 실시의 형태 17의 흑백표시의 표시장치에 있어서 부화소전극의 배열상태를 나타내는 도면이다.
- 도 35는 컬러표시의 표시장치에 있어서 단위화소의 구성도이다.
- 도 36은 실시의 형태 17의 컬러표시의 표시장치에 있어서의 부화소전극의 배열상태를 나타내는 도면이다.
- 도 37은 실시의 형태 18에 따른 표시장치의 프레임메모리(60)에 관련된 회로도이다.
- 도 38은 실시의 형태 18에 따른 표시장치의 프로그레시브구동의 동작을 설명하기 위한 타이밍차트이다.
- 도 39는 종래의 액티브매트릭스형의 표시패널의 화소의 회로구성도이다.
- 도 40은 종래의 면적계조로써 디지털화상신호를 표시시키는 액티브매트릭스형의 표시패널의 화소의 회로구성도이다.

**도면**

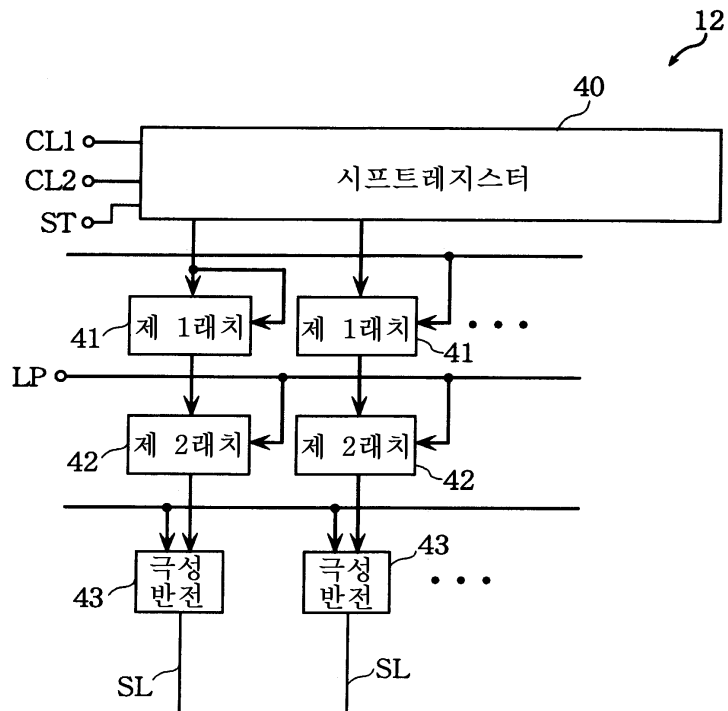
도면1



도면2

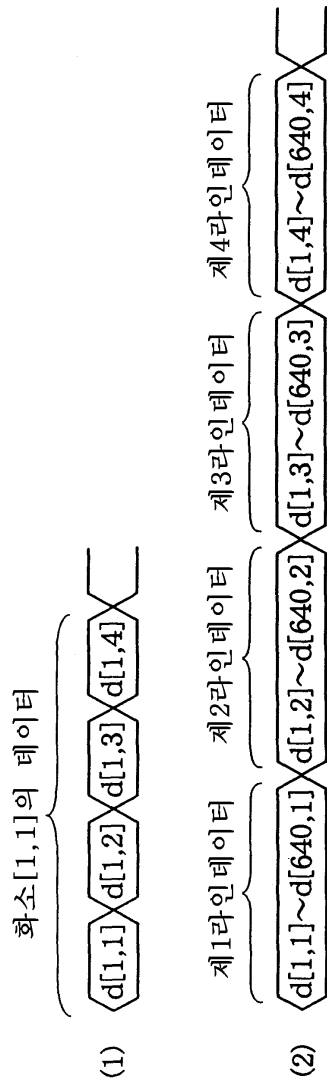


도면3

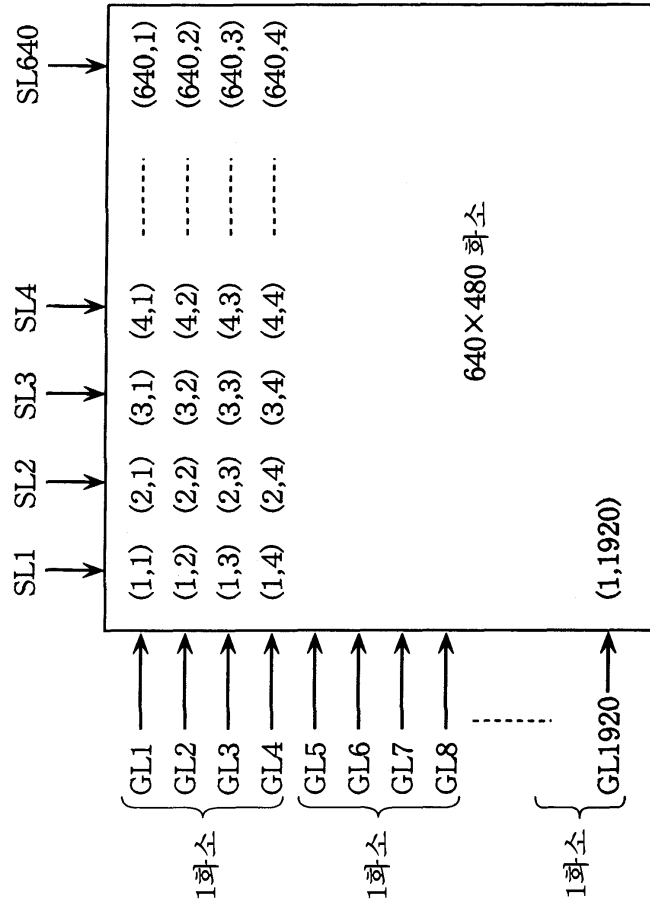




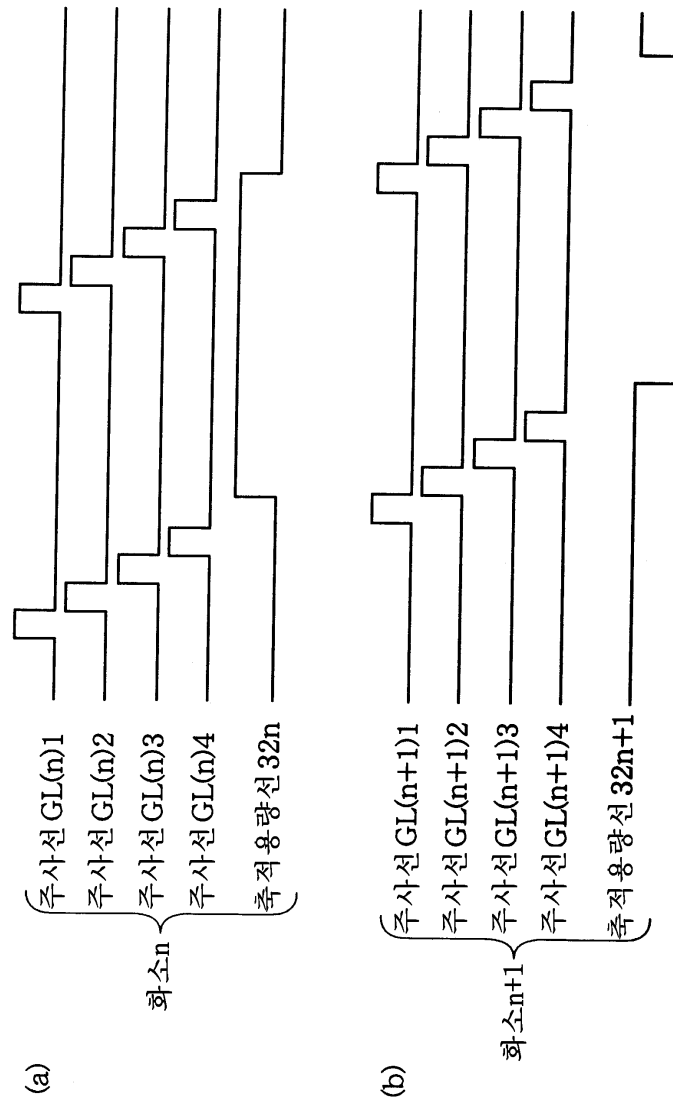
도면4



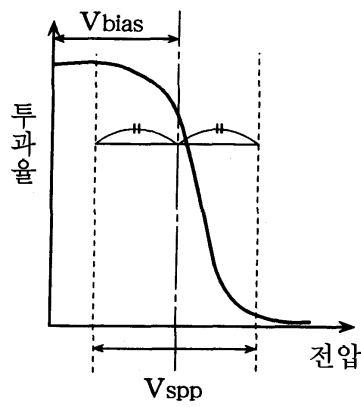
도면5



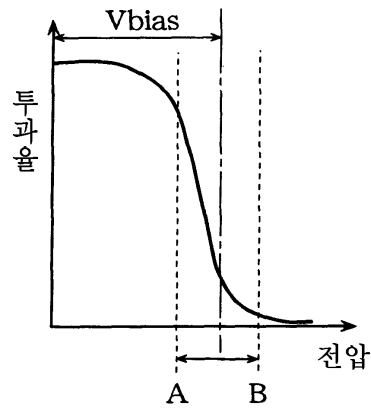
도면6



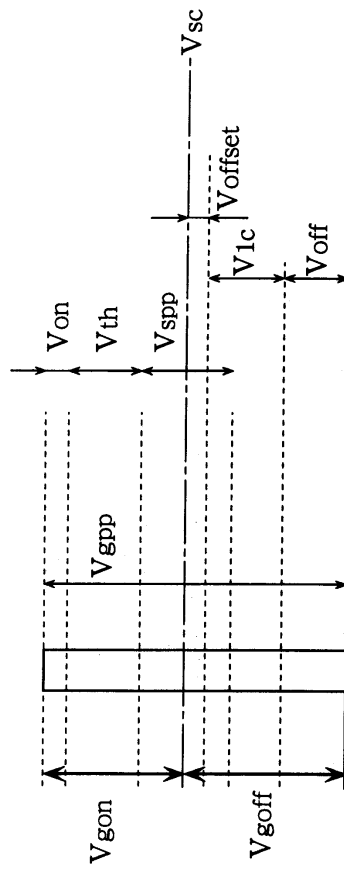
도면7



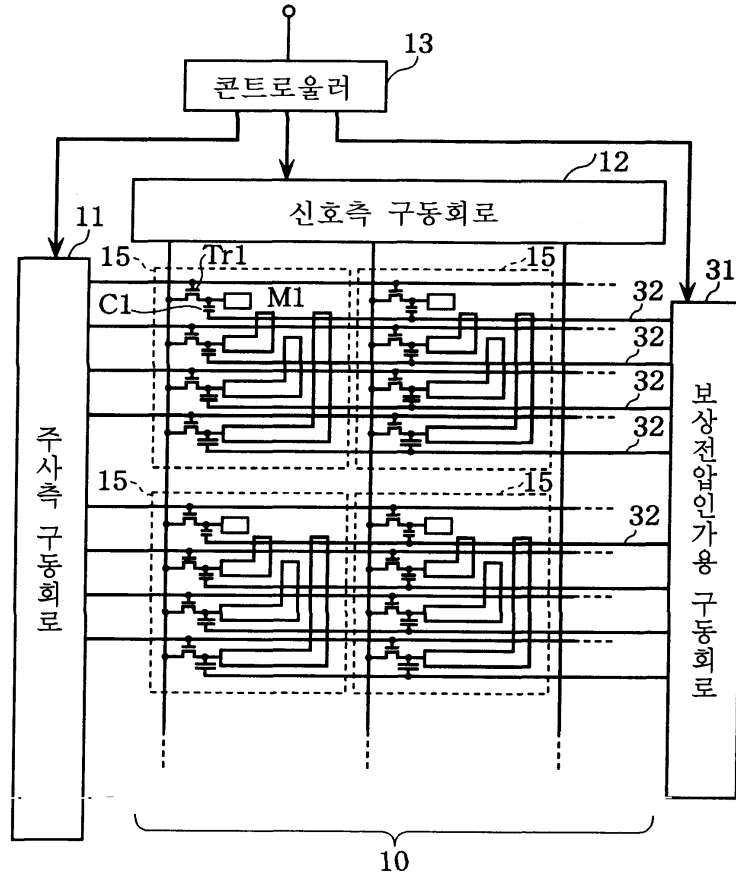
도면8



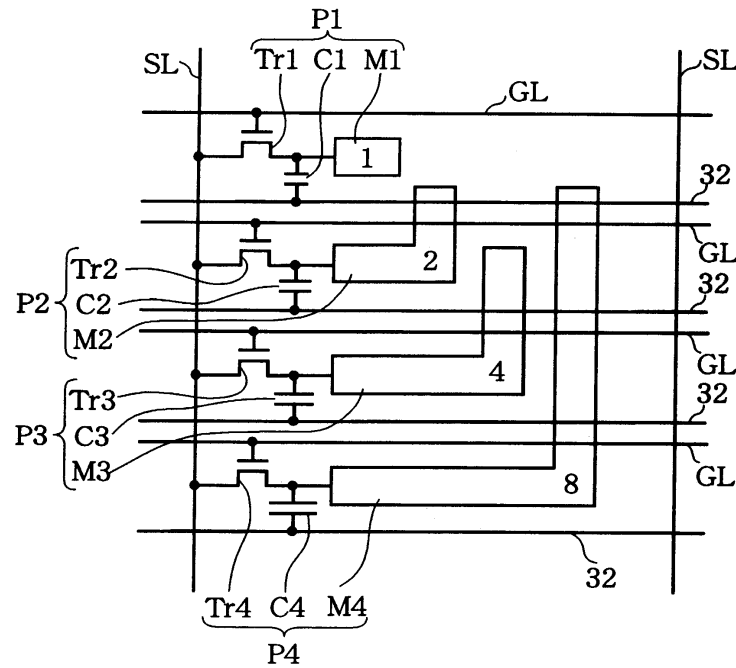
도면9



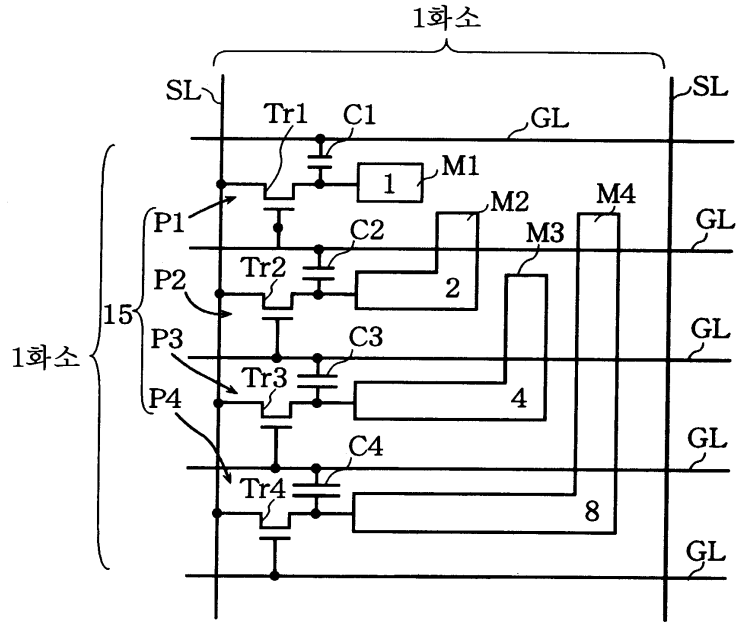
도면10



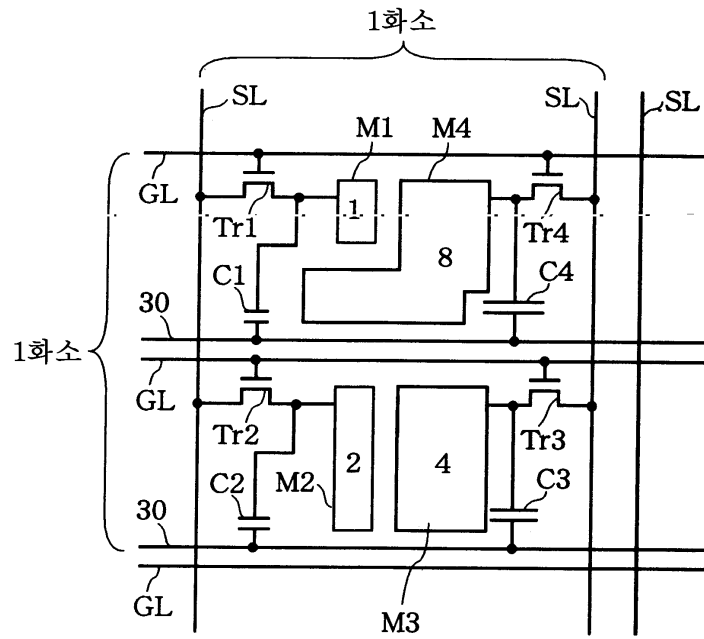
도면11



도면12

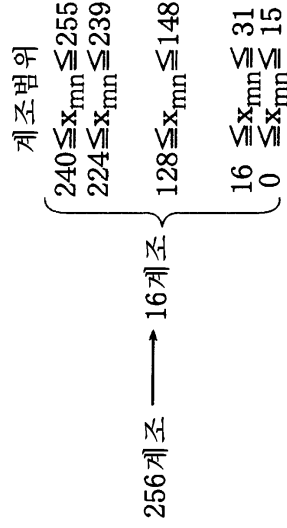


도면13



도면14

(a) 256계조를 16계조데이터로 변환한다

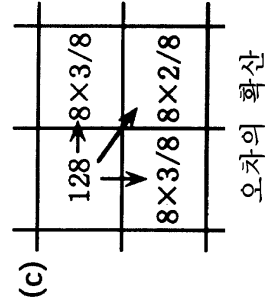


(b)

136	25		
160	80		

입력계조

136-128=8을 주위에 확산한다

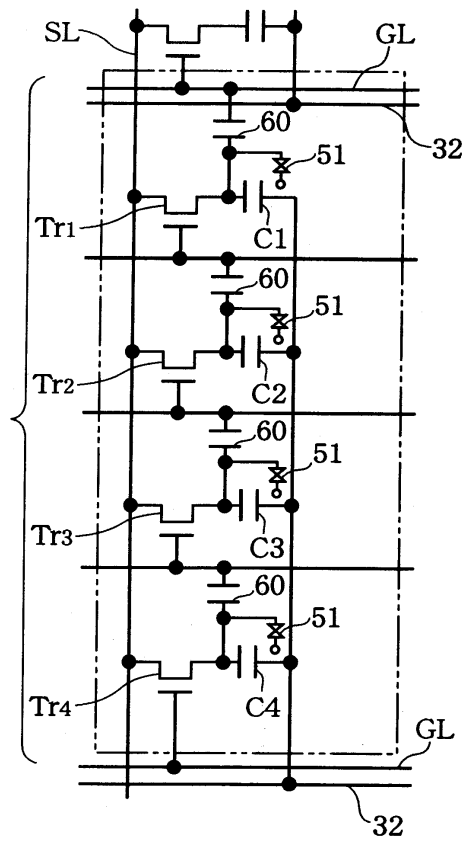


(d)

	128	28	
	163	82	

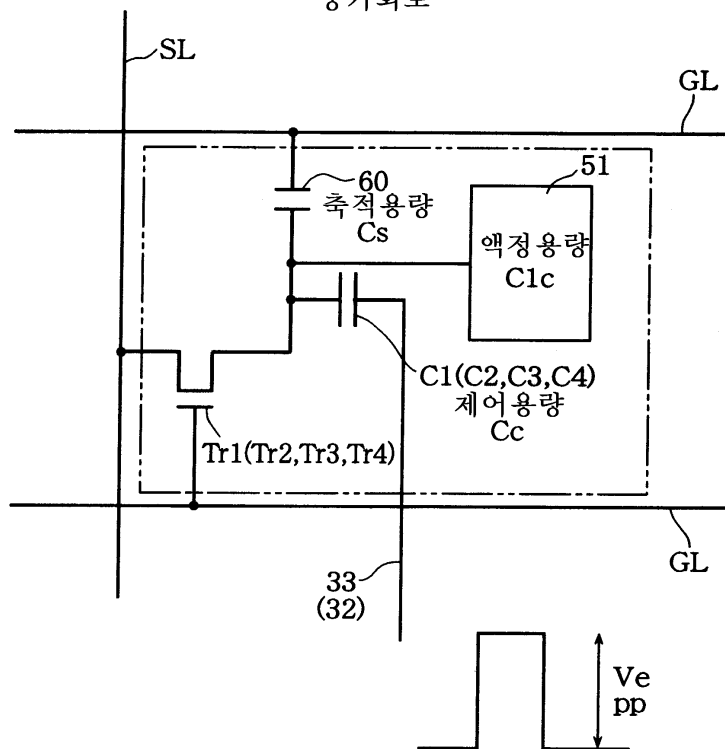
새로운 입력계조

도면15



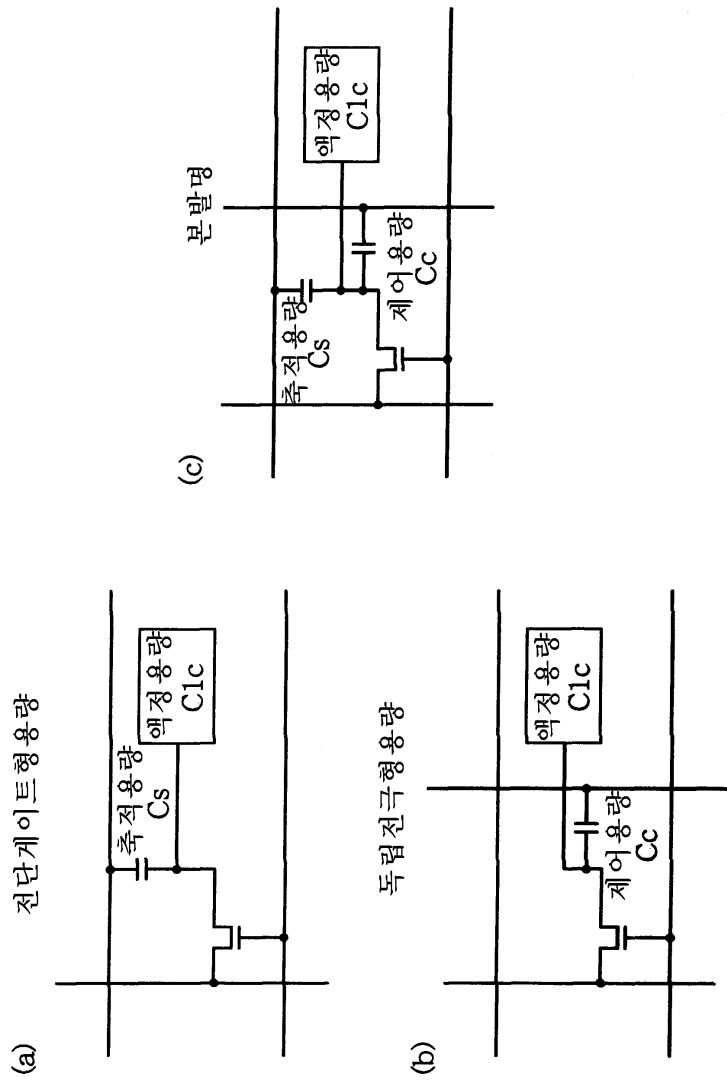
도면16

등가회로

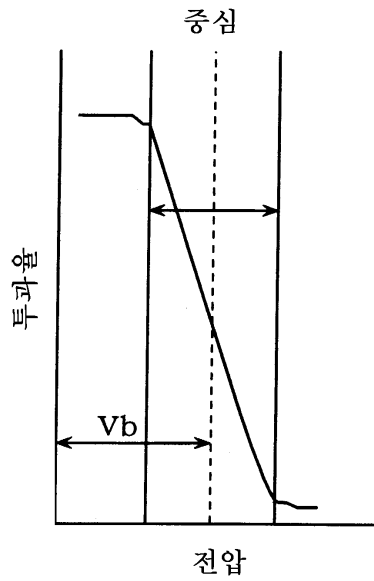




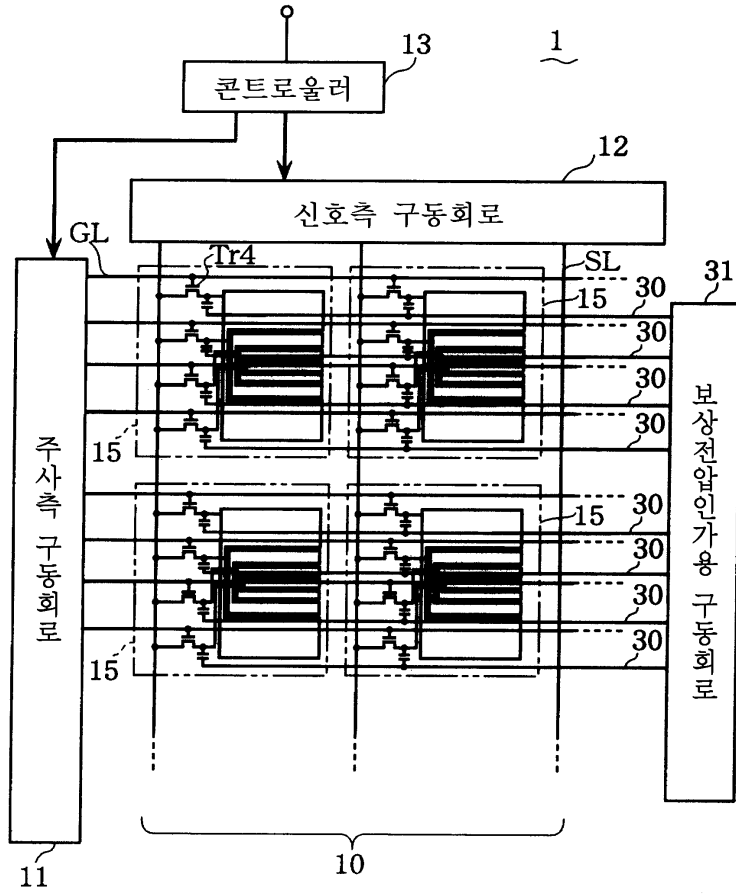
도면17



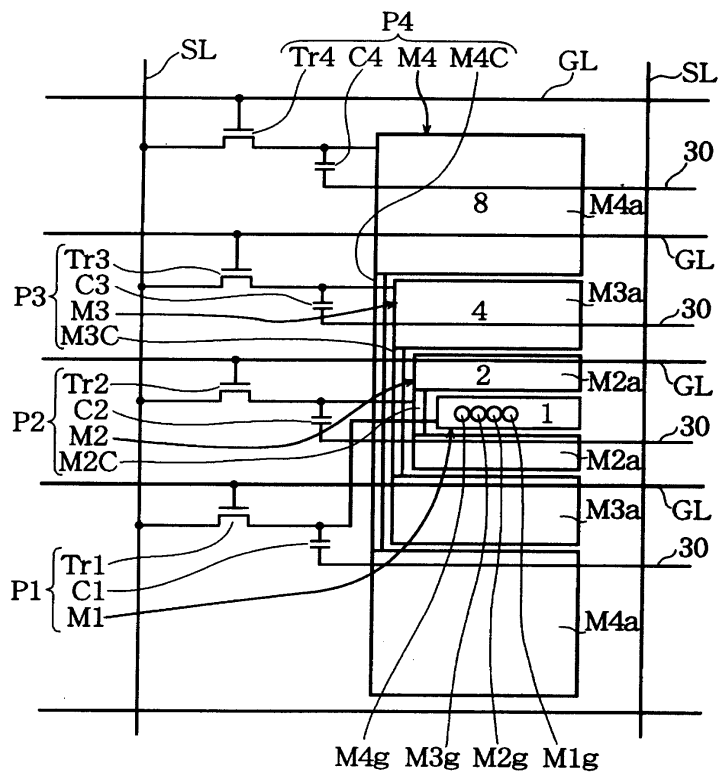
도면18



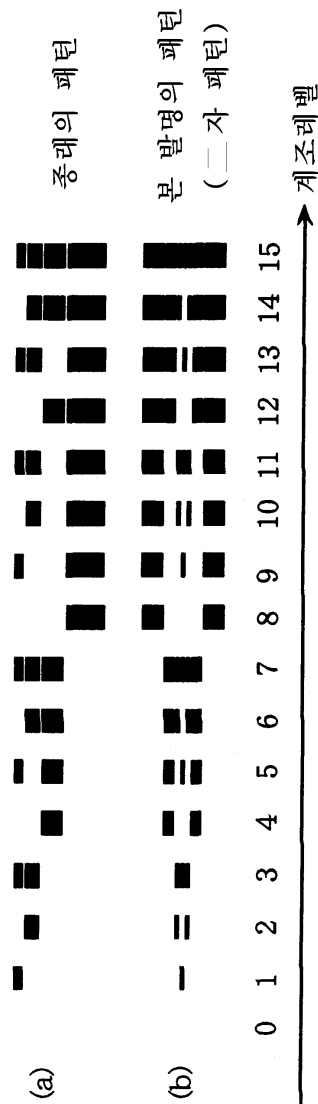
도면19



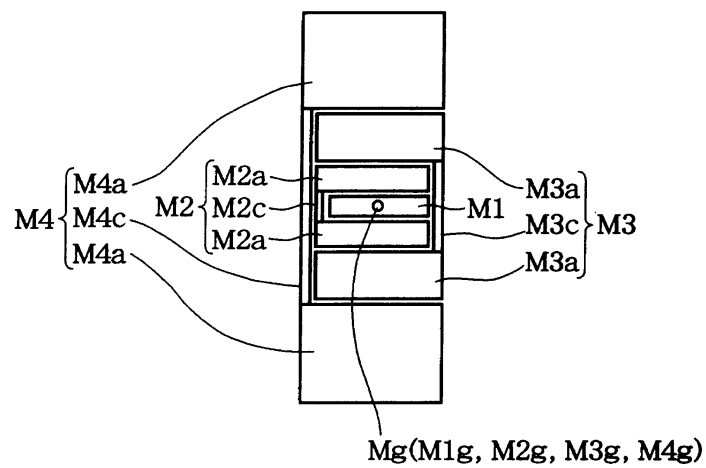
도면20



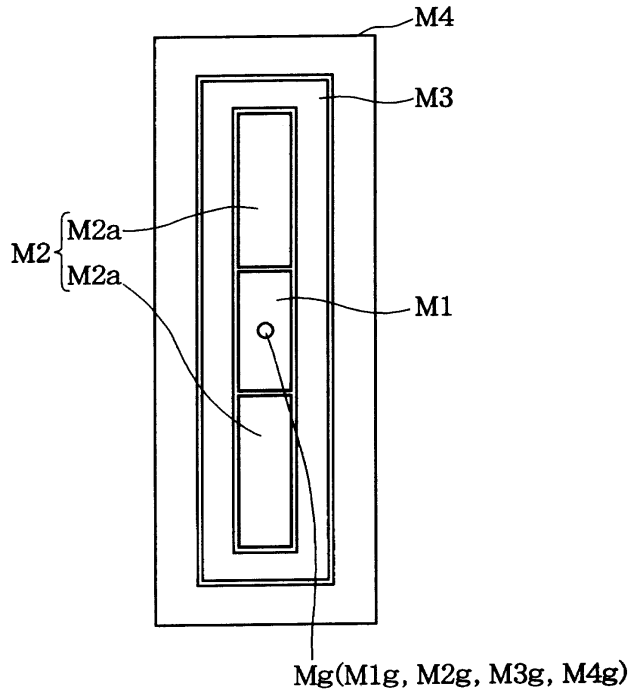
도면21



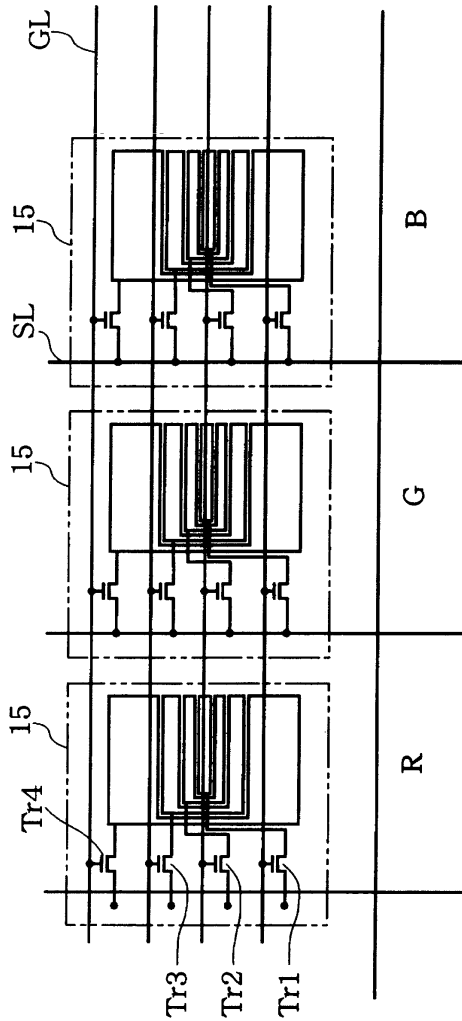
도면22



도면23



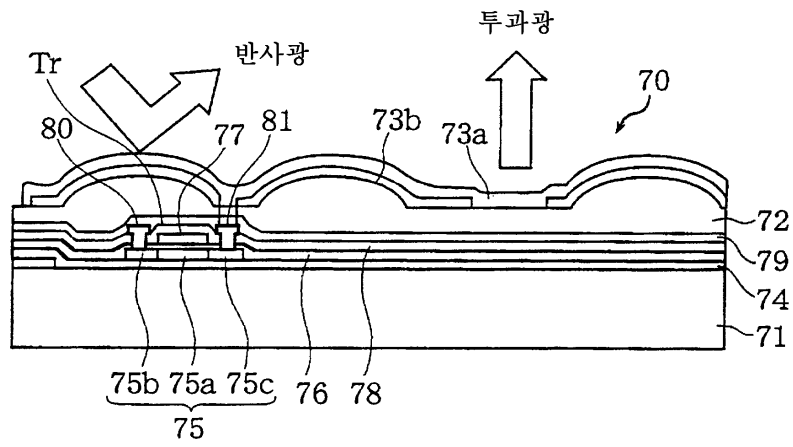
도면24



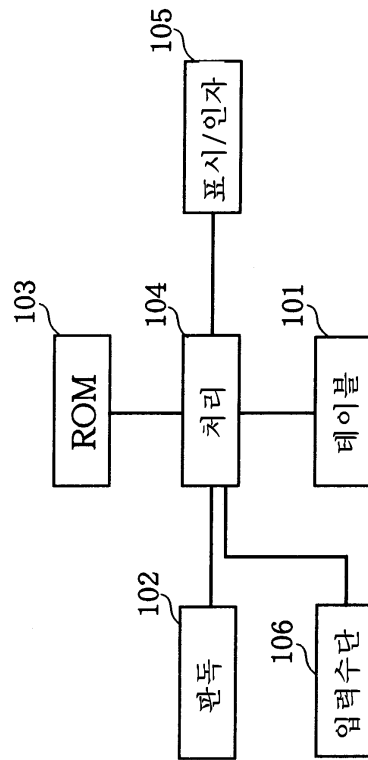
도면25

R영역	G 영역			B영역
R8	G16			B8
R4	G8			B4
R2	G4			B2
R1	G2	G1	G2	B1
R2	G4			B2
R4	G8			B4
R8	G16			B8

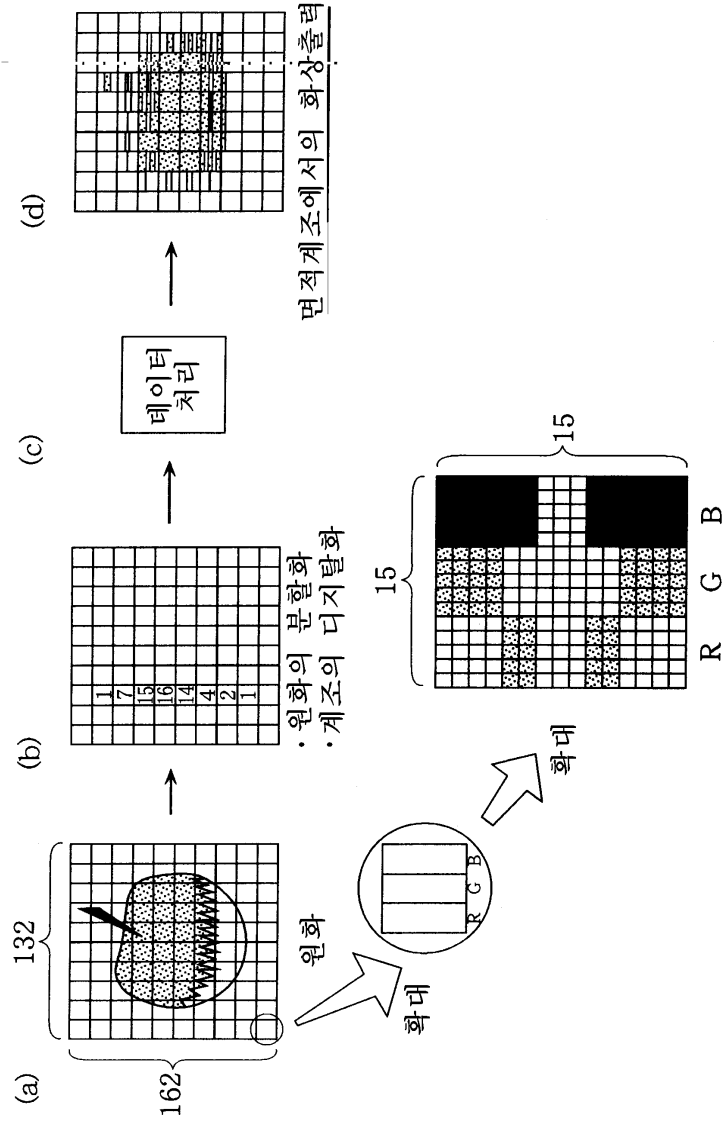
도면26



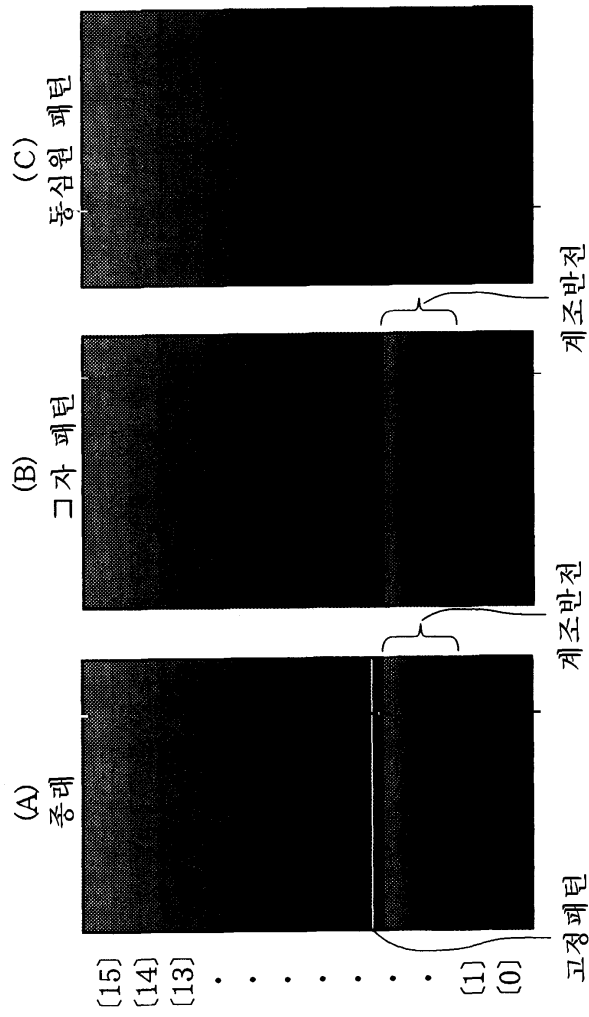
도면27



도면28

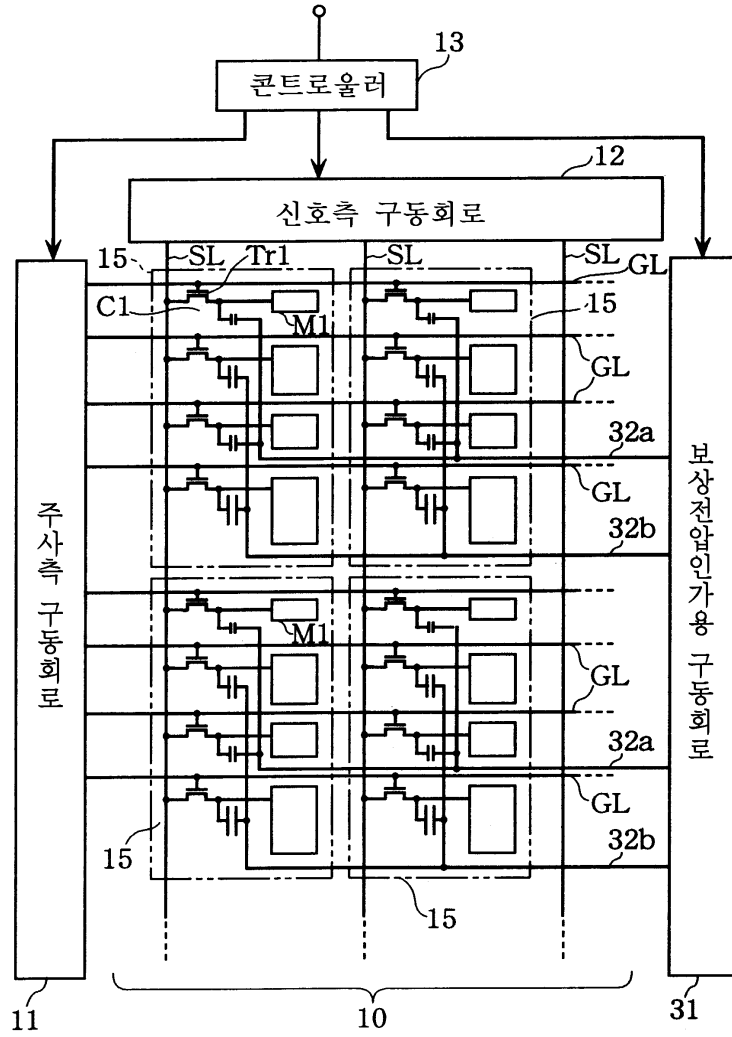


도면29

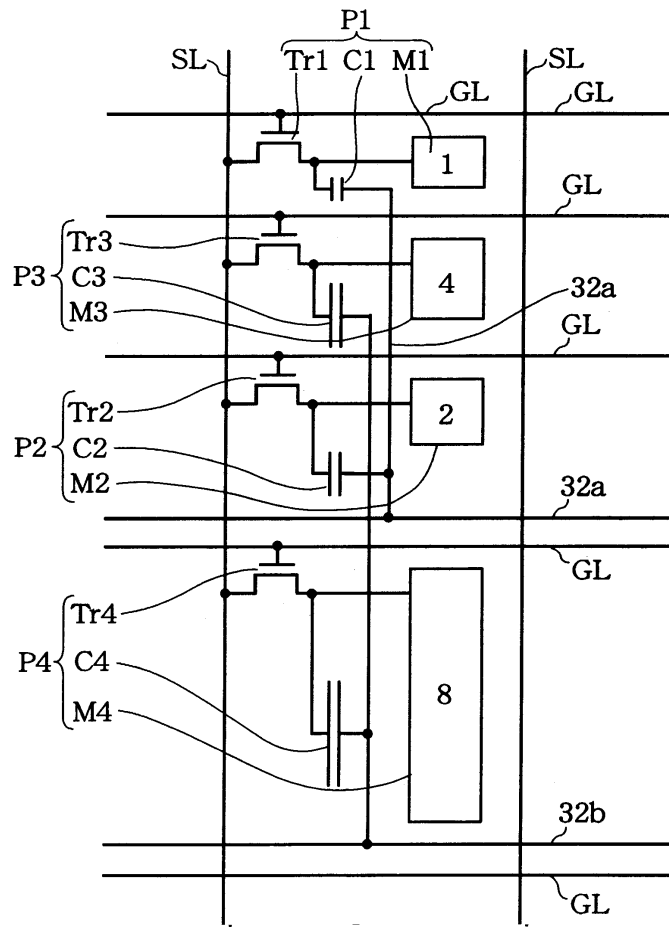




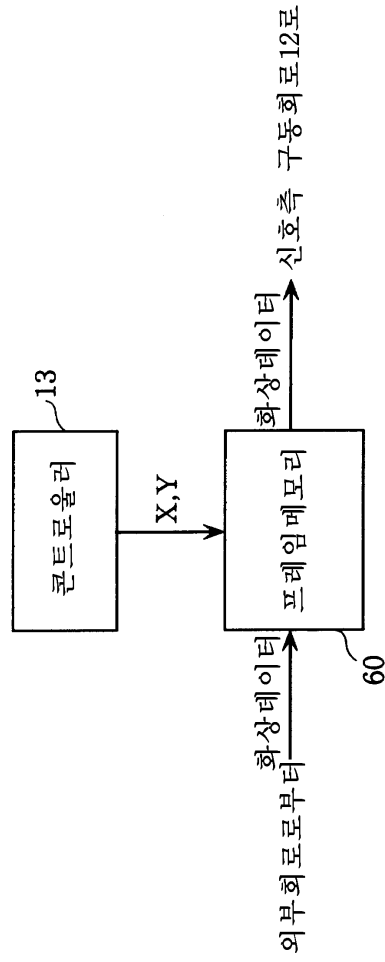
도면30



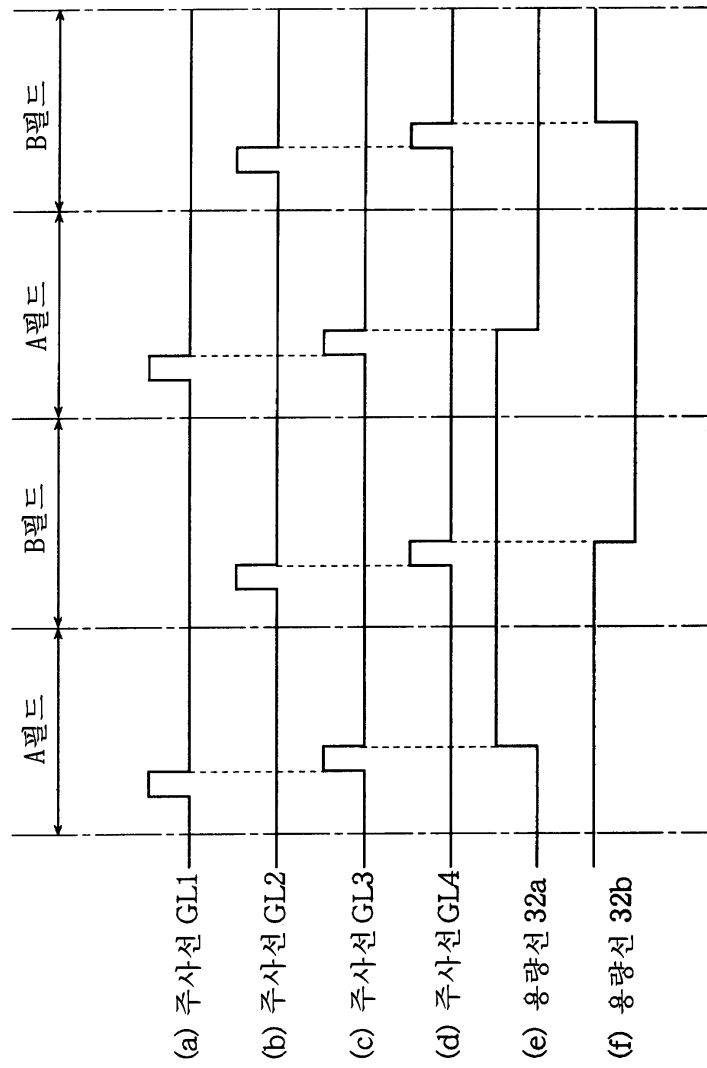
도면31



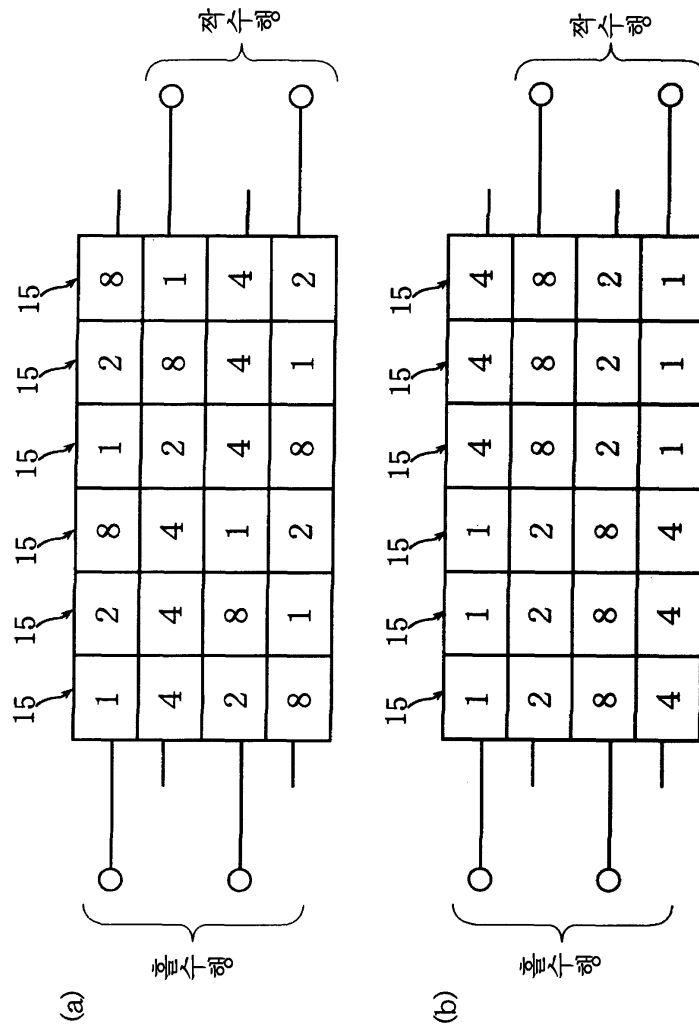
도면32



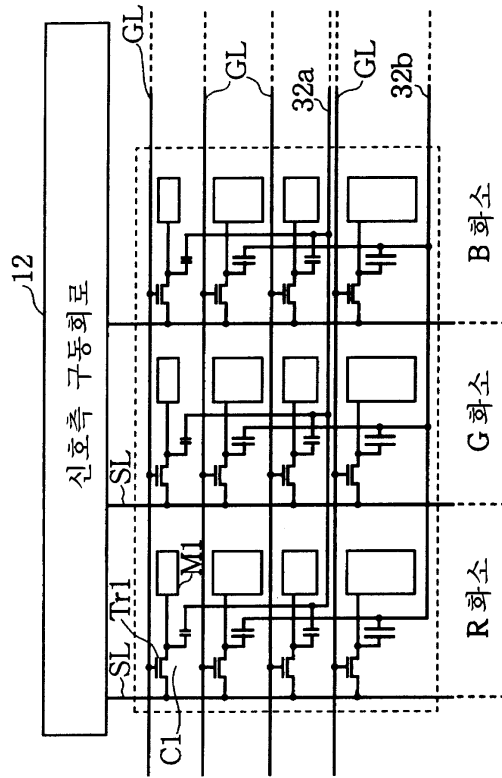
도면33



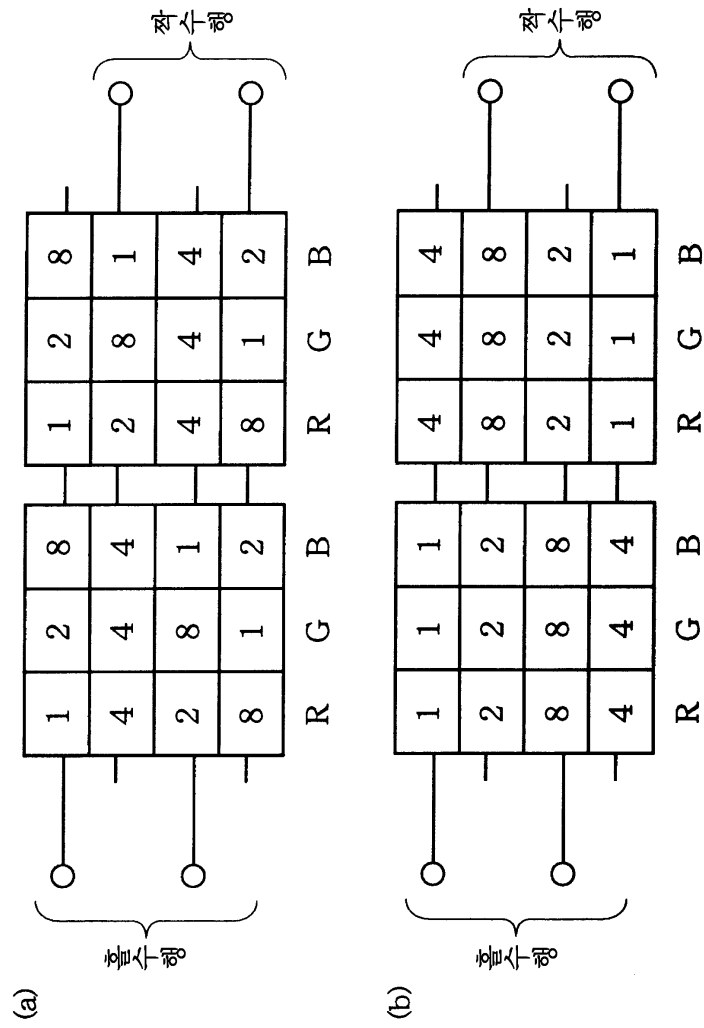
도면34



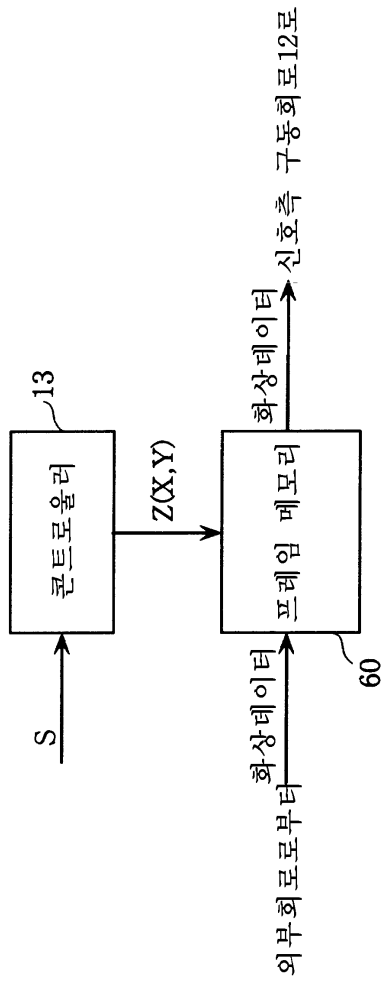
도면35



도면36

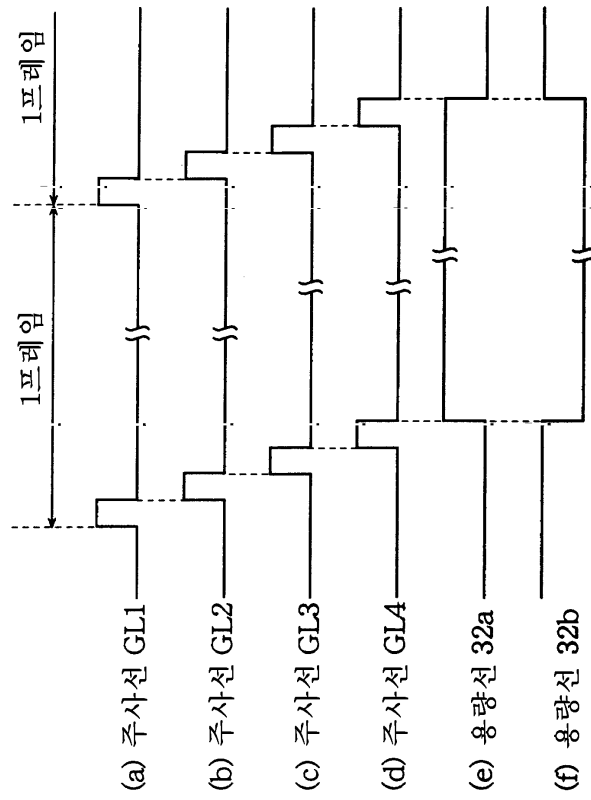


도면37

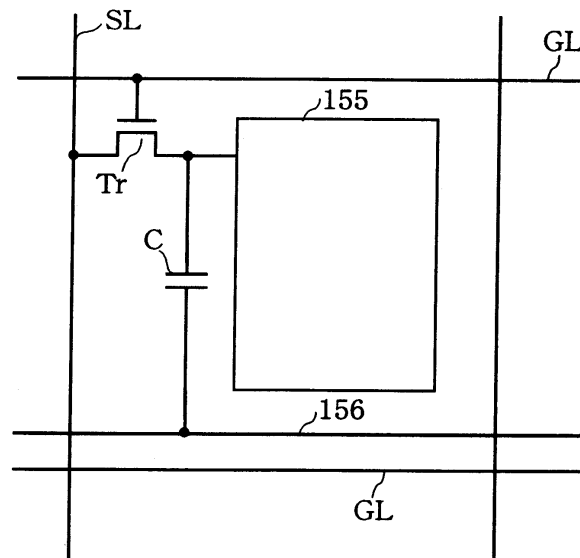




도면38



도면39



도면40

