

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5409312号
(P5409312)

(45) 発行日 平成26年2月5日(2014.2.5)

(24) 登録日 平成25年11月15日(2013.11.15)

(51) Int.Cl.			F I		
H05K	3/46	(2006.01)	H05K	3/46	Z
H05K	1/02	(2006.01)	H05K	1/02	N
H05K	9/00	(2006.01)	H05K	9/00	K

請求項の数 6 (全 14 頁)

(21) 出願番号	特願2009-279911 (P2009-279911)	(73) 特許権者	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成21年12月9日(2009.12.9)	(74) 代理人	100126240 弁理士 阿部 琢磨
(65) 公開番号	特開2010-199553 (P2010-199553A)	(74) 代理人	100124442 弁理士 黒岩 創吾
(43) 公開日	平成22年9月9日(2010.9.9)	(72) 発明者	小山 兼司 東京都大田区下丸子3丁目30番2号キヤ ノン株式会社内
審査請求日	平成24年12月10日(2012.12.10)	審査官	川内野 真介
(31) 優先権主張番号	特願2009-19297 (P2009-19297)		
(32) 優先日	平成21年1月30日(2009.1.30)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 多層プリント回路板

(57) 【特許請求の範囲】

【請求項1】

誘電体層を介して配置された第1及び第2の導体層と、
前記第1の導体層に配置された第1のシグナルグラウンドパターン及び第1のフレーム
グラウンドパターンと、

前記第1のシグナルグラウンドパターンと前記第1のフレームグラウンドパターンとを
分離する第1のスリット部と、

前記第2の導体層に配置された第2のシグナルグラウンドパターン及び第2のフレーム
グラウンドパターンと、

前記第2のシグナルグラウンドパターンと前記第2のフレームグラウンドパターンとを
分離する第2のスリット部とを有し、

前記第1の導体層には、前記第1のスリット部を跨ぐように信号配線が設けられており

前記第2の導体層には、前記第2のシグナルグラウンドパターンと前記第2のフレーム
グラウンドパターンとを接続する第1及び第2の接続部材が設けられており、

前記信号配線の配線方向に垂直な断面において、前記信号配線は前記第1及び前記第2
の接続部材に挟まれた領域に対向して配置されていることを特徴とする多層プリント回路
板。

【請求項2】

前記第1の接続部材の配線幅と第2の接続部材の配線幅は等しく、前記信号配線に対し

10

20

て対称となる位置に配置されていることを特徴とする請求項 1 に記載の多層プリント回路板。

【請求項 3】

前記信号配線の配線方向に垂直な断面において、前記信号配線のうち前記誘電体層に接している辺の midpoint と、前記第 1 の接続部材の前記第 2 の接続部材に最も近接した位置となる端部との距離、および前記第 2 の接続部材の前記第 1 の接続部材に最も近接した位置となる端部との距離が、前記誘電体層の厚さよりも大きく前記厚さの 7 . 5 倍以下であることを特徴とする請求項 1 又は 2 に記載の多層プリント回路板。

【請求項 4】

前記信号配線の配線方向に垂直な断面において、前記信号配線のうち前記誘電体層に接している辺の midpoint と、前記第 1 の接続部材の前記第 2 の接続部材に最も近接した位置となる端部との距離、および前記第 2 の接続部材の前記第 1 の接続部材に最も近接した位置となる端部との距離が、前記誘電体層の厚さの 1 . 1 倍以上、5 . 0 倍以下であることを特徴とする請求項 1 又は 2 に記載の多層プリント回路板。

【請求項 5】

前記第 1 の導体層において、前記第 1 のシグナルグラウンドパターンと前記第 1 のフレームグラウンドパターンを前記信号配線に沿って接続するための第 3 及び第 4 の接続部材を有し、

前記第 3 及び前記第 4 の接続部材は、前記第 1 のスリット部を跨ぐように前記信号配線を挟んで配置されていることを特徴とする請求項 1 ないし 4 のいずれか 1 つに記載の多層プリント回路板。

【請求項 6】

前記第 3 の接続部材の配線幅と第 4 の接続部材の配線幅は等しく、前記信号配線に対して対称となる位置に配置されていることを特徴とする請求項 5 に記載の多層プリント回路板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子機器に搭載される多層プリント回路板に関するものである。

【背景技術】

【0002】

近年、プリンタ等の電子機器の小型化、高モールド率化が進み、機器を電磁氣的にシールドする金属筐体の面積が縮小してきている。また、プリント回路板においても、高密度実装化に伴い、LSI 等の実装部品の微細化や低電圧化が進んできている。こういった金属筐体面積の縮小、LSI 微細化及び低電圧化により、静電気ノイズ等の外来ノイズによる機器回路の誤動作を招く確率は高くなっている。

【0003】

図 9 は、従来の多層プリント回路板 101 において、静電気ノイズによる誤動作を防止するための構成を示すものである。図 9 (a) は平面図、図 9 (b) は斜視図である。多層プリント回路板 101 は、金属筐体 117 に配置され、第 1 の導体層 121 と第 2 の導体層 122 からなる。また、第 1 の導体層 121 と第 2 の導体層 122 との間には、不図示の誘電体層が備えられている。

【0004】

第 1 の導体層 121 には、第 1 のフレームグラウンドパターン（以下第 1 の FG パターン）102 と、第 1 のシグナルグラウンドパターン（以下第 1 の SG パターン）103 が形成されている。第 1 の FG パターン 102 と第 1 の SG パターン 103 とは、スリット部 104 により分離されている。第 1 の FG パターン 102 には、コネクタやスイッチ等の外部インターフェース部品 106 が実装されている。第 1 の SG パターン 103 には、第 1 の半導体素子 107、第 2 の半導体素子 109、第 3 の半導体素子 110 が実装されている。外部インターフェース部品 106 と第 1 の半導体素子 107 とは、信号配線 10

10

20

30

40

50

5により第1のスリット部104を跨いで接続されている。また、第2の半導体素子109と第3の半導体素子110とは、信号配線108により接続されている。なお、図9において、信号配線105、108と第1のFGパターン102及び第1のSGパターン103との間に形成されるクリアランスは省略してある。

【0005】

また、第2の導体層122には、第1のFGパターン2および第1のSGパターン103と重なるように、第2のフレームグラウンドパターン(以下第2のFGパターン)118および第2のシグナルグラウンドパターン(第2のSGパターン)119が形成されている。第2のFGパターン118と第2のSGパターン119とは、第2のスリット部134により分離されている。

10

【0006】

第1のFGパターン102と第2のFGパターン118とは、導電部材111、112により短絡されている。また、第1のSGパターン103と第2のSGパターン119とは、導電部材113、114、115、116により短絡されている。導電部材111、112、113、114、115、116は、スルーホールや非貫通のビアで形成することができる。

【0007】

図9に示した多層プリント回路板において、外部インターフェース部品106の近傍に静電気ノイズが印加されたとする。静電気ノイズは第1のFGパターン102および、第1のFGパターン102から第2のFGパターン118に流れ込む。しかしながら、第1、第2のFGパターン102、118は、第1、第2のスリット部104、134により分離されているため、静電気ノイズは第1、第2のSGパターン103、119には、ほとんど流れ込まない。従って、多層プリント回路板101はスリットを跨がない信号配線108で信号のやりとりをしている半導体素子109、110は、静電気ノイズによる影響をほとんど受けないため、静電気ノイズに対する耐性は非常に高い。

20

【0008】

しかしながら、スリット部104を跨いで外部インターフェース部品106に接続された信号配線105に高速信号が流れた場合、高速信号のリターン電流経路が第1、第2のスリット部104、134によって阻害されるため、放射ノイズが増大するという問題があった。

30

【0009】

このような問題を解決するために、非特許文献1(Mark I. Montrose 著「プリント回路のEMC設計」)に開示された構成が知られている。図10は、非特許文献1の構成を示した多層プリント回路板を示しており、図10(a)は平面図、図10(b)は斜視図である。なお、図9と同じ部材には同じ符号を付しその説明は省略する。

【0010】

非特許文献1では、第1のスリット部104を跨ぐ信号配線105の直下において、第2の導体層122の第2のFGパターン118と第2のSGパターン119とを、導電性を有する接続部材120により接続している。接続部材120により、第1のスリット部104を跨ぐ信号配線105に信号が流れた際のリターン電流経路を確保でき、放射ノイズが抑制される。

40

【先行技術文献】

【非特許文献】

【0011】

【非特許文献1】Mark I. Montrose 著「プリント回路のEMC設計」オーム社、1997年11月、p134 - 136

【発明の概要】

【発明が解決しようとする課題】

【0012】

しかしながら、非特許文献1に開示された構成では、印加された静電気ノイズが第2の

50

FGパターン118から第2のSGパターン119に流れ込む際に、接続部材120に集中してしまう。そして、接続部材120で発生した磁界が、第1のスリット部104を跨ぐ信号配線105と強く結合することで、信号配線105への静電気ノイズの伝播量が増加する。その結果、静電気ノイズに対する耐性が低くなってしまふという問題がある。

【0013】

本発明は、静電気ノイズ等の外来ノイズに対する耐性が高く、かつ放射ノイズも抑制できるプリント回路板を提供することを目的とするものである。

【課題を解決するための手段】

【0014】

上記目的を達成するため、誘電体層を介して配置された第1及び第2の導体層と、前記第1の導体層に配置された第1のシグナルグラウンドパターン及び第1のフレームグラウンドパターンと、前記第1のシグナルグラウンドパターンと前記第1のフレームグラウンドパターンとを分離する第1のスリット部と、前記第2の導体層に配置された第2のシグナルグラウンドパターン及び第2のフレームグラウンドパターンと、前記第2のシグナルグラウンドパターンと前記第2のフレームグラウンドパターンとを分離する第2のスリット部とを有し、前記第1の導体層には、前記第1のスリット部を跨ぐように信号配線が設けられており、前記第2の導体層には、前記第2のシグナルグラウンドパターンと前記第2のフレームグラウンドパターンとを接続する第1及び第2の接続部材が設けられており、前記信号配線の配線方向に垂直な断面において、前記信号配線は前記第1及び前記第2の接続部材に挟まれた領域に対向して配置されている多層プリント回路板を提供している。

【発明の効果】

【0015】

上記構成によれば、導電性を持った接続部材を信号配線の両側に配置することにより、磁束を低減する効果を大きくすることができ、静電気ノイズ等の外来ノイズに対する耐性をより高めることができる。また、導電性を持った2つの接続部材を対称位置に配置することにより、磁束の打ち消し効果が得られるため、静電気ノイズ等の外来ノイズに対する耐性をより一層高めることができる。

【図面の簡単な説明】

【0016】

【図1】第1の実施の形態における多層プリント回路板を示す平面図。

【図2】第1の実施の形態における多層プリント回路板を示す斜視図と断面図。

【図3】第1の実施の形態における静電気ノイズ電流の伝搬原理を説明する断面図。

【図4】実験例1におけるシミュレーションモデルを示す斜視図。

【図5】静電気ノイズ電流の値および低減効果を示すグラフ。

【図6】第2の実施の形態における多層プリント回路板を示す平面図。

【図7】第2の実施の形態における多層プリント回路板を示す斜視図と断面図。

【図8】実験例2における静電気ノイズ電流の値を示すグラフ。

【図9】従来技術における多層プリント回路板を示す平面図と斜視図。

【図10】従来技術における多層プリント回路板を示す平面図と斜視図。

【図11】従来技術における静電気ノイズ電流の伝搬原理を説明する断面図。

【発明を実施するための形態】

【0017】

まず、図10に示した従来の多層プリント配線板における、静電気ノイズの信号配線105への伝搬の原理について、図11を用いて説明する。図11において、130は第1の導体層121と第2の導体層122の間に設けられている誘電体層である。また、132は導電部材120の中心部を示しており、第2のFGパターン118から第2のSGパターン119へ流れ込む静電気ノイズ電流の向きは、紙面に対して垂直奥方向である。また、矢印131は中心部132を流れた静電気電流により、信号配線105のうち誘電体層130に接している辺の midpoint に発生する磁束Bの向きを表している。なお図9と同じ部

材には同じ符号を付しその説明は省略する。

【 0 0 1 8 】

このとき、導電部材 1 2 0 に流れる静電気ノイズ電流は、導電部材 1 2 0 と信号配線 1 0 5 との近接効果により導電部材 1 2 0 の中央部 1 3 2 に集中する。接続部材 1 2 0 を流れる電流を中心部 1 3 2 に流れる電流として計算すると、信号配線 1 0 5 の位置には

【 0 0 1 9 】

【 数 1 】

$$|\vec{B}| = \frac{\mu_0}{4\pi} \frac{I}{h^2}$$

10

・・・式 (1)

【 0 0 2 0 】

の大きさの磁束が、1 3 1 に示す向きに発生する。ここで、 μ_0 は真空中の透磁率、 I は接続部材に流れる静電気ノイズ電流である。 h は誘電体層 1 3 0 の厚さである。この磁束が鎖交することにより、信号配線 1 0 5 に誘導起電力が生じ、静電気ノイズ電流が伝搬する。

【 0 0 2 1 】

(第 1 の実施の形態)

次に本発明の実施形態について、図面に基ついて具体的に説明する。図 1 及び図 2 は、本発明によるプリント回路板の一実施例を示すもので、図 1 は平面図、図 2 (a) は 2 つの導体層を分離して示す斜視図、(b) は信号配線の近傍のみを示す部分断面図である。図 2 に示すように多層プリント回路板 1 は、第 1 の導体層 2 1 と第 2 の導体層 2 2 からなる。また、第 1 の導体層 2 1 と第 2 の導体層 2 2 との間には、不図示の誘電体層が備えられている。

20

【 0 0 2 2 】

第 1 の導体層 2 1 には、第 1 のフレームグラウンドパターン (以下第 1 の F G パターン) 2 と、第 1 のシグナルグラウンドパターン (第 1 の S G パターン) 3 が形成されている。第 1 の F G パターン 2 と第 1 の S G パターン 3 とは、スリット部 4 により分離されている。第 1 の F G パターン 2 には、コネクタやスイッチ等の外部インターフェース部品 6 が実装されている。第 1 の S G パターン 3 には、第 1 の半導体素子 7、第 2 の半導体素子 9、第 3 の半導体素子 1 0 が実装されている。外部インターフェース部品 6 と第 1 の半導体素子 7 とは、信号配線 5 により第 1 のスリット部 4 を跨いで接続されている。また、第 2 の半導体素子 8 と第 3 の半導体素子 9 とは、信号配線 8 により接続されている。

30

【 0 0 2 3 】

また、第 2 の導体層 2 2 には、第 1 の F G パターン 2 および第 1 の S G パターン 3 と重なるように、第 2 のフレームグラウンドパターン (以下第 2 の F G パターン) 1 8 および第 2 のシグナルグラウンドパターン (第 2 の S G パターン) 1 9 が形成されている。第 2 の F G パターン 1 8 と第 2 の S G パターン 1 9 とは、第 2 のスリット部 3 4 により分離されている。第 2 のスリット部 3 4 の第 1 のスリット部 4 を跨ぐ信号配線 5 の下部には、第 2 の F G パターン 1 1 8 と第 2 の S G パターン 1 1 9 とを接続する接続部材 2 3、2 4 が設けられている。

40

【 0 0 2 4 】

また、第 1 の F G パターン 2 と第 2 の F G パターン 1 8 とは、導電部材 1 1、1 2 により短絡されている。また、第 1 の S G パターン 3 と第 2 の S G パターン 1 9 とは、導電部材 1 3、1 4、1 5、1 6 により短絡されている。導電部材 1 1、1 2、1 3、1 4、1 5、1 6 は、スルーホールや非貫通のビアで形成することができる。また、金属筐体 1 7 に多層プリント回路板 1 を固定するネジ等を流用することもできる。

【 0 0 2 5 】

金属筐体 1 7 において、外部インターフェース部品 6 の近傍に静電気ノイズが印加され

50

たとする。前述のように、静電気ノイズは第 1、2 の F G パターン 2、18 に流れ込み、大半は導電部材 11、12 を介して金属筐体 17 に流れる。しかしながら、一部は接続部材 23、24 を通って第 2 の S G パターン 19 へと流れる。このとき、導電性を有する接続部材が 2 つ配置されていることによって、静電気ノイズは 2 つに分散され、接続部材 1 つあたりから発生する磁束が減少する。

【0026】

また、第 1 及び第 2 の接続部材 23、24 から発生する磁束は、信号配線 5 に鎖交する位置において逆向きの成分を持つため、磁界の打ち消しが発生し、信号配線 5 に鎖交する磁束は減少する。全体として、信号配線 5 に鎖交する磁束が減少するために、信号配線 5 に誘導されて半導体素子 7 に流れ込む静電気ノイズは減少し、静電気に対する耐性が向上する。

10

【0027】

次に、図 1 に示した多層プリント配線板における、静電気ノイズの信号配線 5 への伝搬の原理の詳細について、図 3 を用いて説明する。図 3 において、接続部材 23、24 は同じ幅であり、信号配線 5 に対して対称に配置されている。図 3 において 32 は、接続部材 23 の最も接続部材 24 に近接した位置を示した端部であり、端部 32 を流れる静電気ノイズ電流の向きは、紙面に対して垂直奥方向である。矢印 34 は端部 32 を流れる静電気ノイズ電流により、信号配線 5 のうち誘電体層 20 に接している辺の中心点に発生する磁束 B1 の向きを示している。33 は、接続部材 24 の最も接続部材 23 に近接した位置を示した端部であり、端部 33 を流れる静電気ノイズ電流の向きは、紙面に対して垂直奥方向である。矢印 35 は端部 33 を流れる静電気ノイズ電流により、信号配線 5 のうち誘電体層 20 に接している辺の中心点に発生する磁束 B2 の向きを示している。矢印 31 は磁束 B1 と磁束 B2 の合成磁束 B' の向きを表している。

20

【0028】

このとき、接続部材 23 及び 24 に流れる静電気ノイズ電流は、接続部材 23 と 24 との近接効果により、接続部材 23 では最も接続部材 24 に近接した端部 32、接続部材 24 では最も接続部材 23 に近接した端部 33 に集中する。従って本原理説明においては、接続部材 23 及び 24 の端部 32 及び 33 を流れる電流について説明を行う。

【0029】

第 1 の F G パターン 18 に印加された静電気ノイズ電流 (I) は、第 1 及び第 2 の接続部材 23、24 によって 2 つに分配され、接続部材 23、24 の形状が同一であれば、それぞれに流れる静電気ノイズ電流の大きさは I/2 となる。このとき信号配線 5 に鎖交する磁束 B1 および B2 の大きさは等しく、その大きさは、

30

【0030】

【数 2】

$$|\vec{B}_1| = \frac{\mu_0}{4\pi} \frac{I/2}{\left\{ h^2 + \left(\frac{g}{2} \right)^2 \right\}}$$

40

・・・式 (2)

【0031】

で表される。なお、h は誘電体層 130 の厚さであり、g は接続部材 23 と 24 の隙間の幅である。は、接続部材 23 の端部 32 と信号配線 5 の中心点とを結んだ直線と、接続部材 23 の端部 32 と接続部材 24 は端部 33 とを結んだ直線とのなす角度である。接続部材 23、24 は信号配線 5 に対して対称に配置されているため、接続部材 24 の端部 33 と信号配線 5 の中心点とを結んだ直線と、接続部材 24 の端部 33 と接続部材 23 は端部 32 とを結んだ直線とのなす角度も同様にである。

【0032】

磁束 B1 と磁束 B2 の合成磁束 B' は、

50

【 0 0 3 3 】

【 数 3 】

$$\vec{B}' = \vec{B}_1 + \vec{B}_2 = \left| \vec{B}_1 \right| \sin(90^\circ - \theta) + \left| \vec{B}_1 \right| \cos(90^\circ - \theta) - \left| \vec{B}_2 \right| \sin(90^\circ - \theta) + \left| \vec{B}_2 \right| \cos(90^\circ - \theta)$$

・・・式 (3)

【 0 0 3 4 】

となる。式 (3) を変形すると、 \cos の成分は打ち消されるため、

【 0 0 3 5 】

【 数 4 】

$$\vec{B}' = \left| \vec{B}_1 \right| \sin \theta + \left| \vec{B}_1 \right| \cos \theta + \left| \vec{B}_2 \right| \sin \theta - \left| \vec{B}_2 \right| \cos \theta = 2 \left| \vec{B}_1 \right| \sin \theta$$

10

・・・式 (4)

【 0 0 3 6 】

となる。

【 0 0 3 7 】

式 (1) ~ (4) から、合成磁束 B' の大きさ、は

【 0 0 3 8 】

【 数 5 】

$$\left| \vec{B}' \right| = 2 \left| \vec{B}_1 \right| \sin \theta = \frac{\sin \theta}{\left\{ 1 + \frac{g^2}{4h^2} \right\}} \times \left| \vec{B} \right|$$

20

・・・式 (5)

【 0 0 3 9 】

で表される。なお、式 (5) の右辺の係数部分は、 $0 < \theta < 90^\circ$ の範囲において、

【 0 0 4 0 】

【 数 6 】

$$0 < \frac{\sin \theta}{\left\{ 1 + \frac{g^2}{4h^2} \right\}} < 1$$

30

・・・式 (6)

【 0 0 4 1 】

であり、

$$\left| \vec{B}' \right| < \left| \vec{B} \right| \quad \text{・・・式 (7)}$$

となる。

40

【 0 0 4 2 】

すなわち、図 3 で示した形態における合成磁束 B' の大きさは、図 1 1 で示した形態における磁束 B と比較して小さい値となることが分かる。つまり信号配線に伝搬する静電気ノイズを低減することができるため、結果としてプリント回路板の静電気ノイズへの耐性を高めることができる。

【 0 0 4 3 】

(実験例 1)

次に本実施形態による効果を説明するために、図 1 に示すプリント回路板の電磁界シミュレーションを実施した。図 4 に電磁界シミュレーションに使用したモデルを示している。図 4 において図 1 と同じ部材には同じ符号を付している。プリント回路板 1 は長辺 1 0

50

0 mm、短辺 80 mm の長方形で、厚さ 50 μ m の第 1 及び第 2 の導体層とその間に厚さ 200 μ m、誘電率 4.3 の誘電体層を有した構造となっている。2 つの接続部材の幅は 2 mm であり、0.5 mm の間隙を空けて信号配線 5 に対称な位置に配置されている。第 1 の FG パターン 2 と第 1、の SG パターン 3 は幅 2 mm の第 1 のスリット部 4 により分割されている。また、第 2 FG パターンと第 2 の SG パターンも幅 2 mm の第 2 のスリット部により分割されている。波源として、第 1 の FG パターン 2 に静電気ノイズを模擬した周波数 0 ~ 3 GHz で強度 1 W のガウシアンパルス印加した。信号配線 5、8 は幅 0.3 mm、長さ 30 mm のマイクロストリップライン構造を有しており、それぞれが第 1 の導体層 2 1 に 50 の抵抗で終端されている。

【0044】

以上のような条件でシミュレーションを行い、その結果得られた信号配線 5 に伝搬する静電気ノイズ電流を図 5 (a) に示している。図 5 (a) において、横軸は時間、縦軸は静電気ノイズ電流の値を示している。

【0045】

(比較実験例 1)

比較のために図 10 に示した従来のプリント回路板において、信号配線 105 に伝搬する静電気ノイズ電流を実験例 1 と同様にシミュレーションを行った。比較実験例 1 における実験例 1 との違いは第 2 の導体層 122 に設けられた接続部材の数が 1 つであり、信号配線 105 の直下に配置されていることである。接続部材 120 の幅は 2 mm である。上記の構成で実験例 1 と同様に電磁界シミュレーションを実施し、その結果得られた信号配線 105 に伝搬する静電気ノイズ電流を図 5 (b) に示している。図 5 (a) と図 5 (b) を比較すると、図 5 (a) における信号配線 5 に伝搬する静電気ノイズ電流の量の方が、図 5 (b) に比べて小さいことが分かる。すなわち実験例 1 は比較実験例 1 に比べて、静電気ノイズに対する耐性が高いと言える。

【0046】

さらに、第 1 及び第 2 の接続部材 23、24 の配置を変化させた時の、信号配線に流れる静電気ノイズ電流の変化をシミュレーションし、接続部材の配置と静電気ノイズ電流の低減効果との関係を調べた。シミュレーションモデルは実験例 1 に用いたものと同じものを使用した。信号配線 5 と第 1 の接続部材 23 の端部 32 との間隙 (r_1)、および信号配線 5 と第 2 の接続部材 24 の端部 33 との間隙 (r_2) を変化させて、スリット部 4 をまたぐ信号配線 5 に流れる静電気ノイズ電流を算出した。なお本実施例では、接続部材 23、24 は、等しい配線幅とし、信号配線 5 に対して対称に配置しているため、共通の値 r として示している。

【0047】

その結果を図 5 (c) に示す。図 5 (c) において、横軸は信号配線 5 の配線方向に垂直な断面から見たときに、前述の共通の値である距離 r と、誘電体層の厚さ h との比である。また縦軸は、従来技術における静電気ノイズ電流を 100 とした時の、本発明による静電気ノイズ電流の低減率である。図 5 (c) より、距離 r が誘電体層の厚さ h よりも大きく、7.5 倍以下であれば静電ノイズ低減効果があることがわかる。また好ましくは、距離 r が誘電体層の厚さ h よりも 1.1 倍以上、5.0 倍以下であれば、10% 以上の静電ノイズ低減効果があることがわかる。

【0048】

また本実施の形態では、同じ導体層 22 の 2 つの接続部材 23、24 は、等しい配線幅とし、信号配線 5 に対して対称に配置した場合について説明した。この場合、信号配線 5 と第 1 の接続部材 23 との間隙 (r_1) と信号配線 5 と第 2 の接続部材 24 との間隙 (r_2) が等しくなるため、前述の式 (3) の \cos の成分を完全に打ち消すことができる。すなわち、図 3 における磁束の垂直方向の成分を完全に打ち消すことができ、最も効果的に静電ノイズ電流を抑制することができる。

【0049】

しかしながら本発明は、2 つの接続部材 23、24 は、等しい配線幅とし、信号配線 5

10

20

30

40

50

に対して対称に配置した場合のみに限らず、前述の距離 r_1 および r_2 が、誘電体層の厚さ h よりも大きく、7.5 倍以下であればよい。

【0050】

さらに、第2の導体層22に接続部材23、24が配置されていることで、スリット部4を跨ぐ信号配線5に流れる信号のリターン電流経路は確保されるため、放射ノイズの抑制効果は維持することができる。

【0051】

(第2の実施の形態)

図6及び図7は、本発明の第2の実施の形態によるプリント回路板を示すもので、図6はその平面図、図7(a)は2つの導体層を分離して示す斜視図、(b)は信号配線の近傍のみを示す部分断面図である。

10

【0052】

本実施例は、第1の導体層21において、第1のFGパターン2と第1のSGパターン3とが、導電性を有する第3及び第4の接続部材25、26を介して接続されている点のみが、図1に示した第1の実施の形態と異なる。第3及び第4の接続部材25、26は、信号配線5の配線方向に延在し、信号配線5を挟んで対称位置に配置されている。

【0053】

導電性を有する接続部材23、24、25、26が4つ配置されていることによって、静電気ノイズはさらに分散され、第1の実施の形態に比べて、接続部材1つあたりから発生する磁束がさらに減少する。また、導体層21に配置された第3及び第4の接続部材25、26から発生する磁束は、信号配線5に鎖交する位置において逆向きの成分を持つため、磁界の打ち消しが発生し、信号配線5に鎖交する磁束は減少する。全体として、信号配線5に鎖交する磁束の量をさらに低減することができるため、信号配線5に誘導されて半導体素子7に流れ込む静電気ノイズは減少し、静電気に対する耐性がより一層向上する。

20

【0054】

(実験例2)

第2の実施形態における効果を説明するために、実験例1と同様に、多層プリント回路板の電磁界シミュレーションを実施した。

【0055】

実験例2においては、実験例1の構成に加え、第1の導体層21に第3、第4の接続部材25、26が配置された構成となっている。第3、第4の接続部材25、26の幅は2mmであり、第1の導体層21に0.9mmの間隙を空けて信号配線5に対称な位置に配置されている。上記の構成で実験例1と同様に電磁界シミュレーションを実施し、その結果得られた信号配線5に伝搬する静電気ノイズ電流を図8に示している。

30

【0056】

図5(a)と図8を比較すると、実験例2の構成は、実験例1に比べ信号配線5に伝搬する静電気ノイズ電流の量がさらに小さくなっているということが分かる。すなわち、実験例2の構成はさらに静電気ノイズへの耐性が向上していると言える。

【0057】

このとき、同じ導体層21に配置された2つの接続部材25、26は、なるべく信号配線5に近接していることが望ましい。また、第3及び第4の接続部材25、26を等しい配線幅にすると、発生する磁束の対称性が向上するため、より一層磁界の打ち消し効果が高まる。

40

【符号の説明】

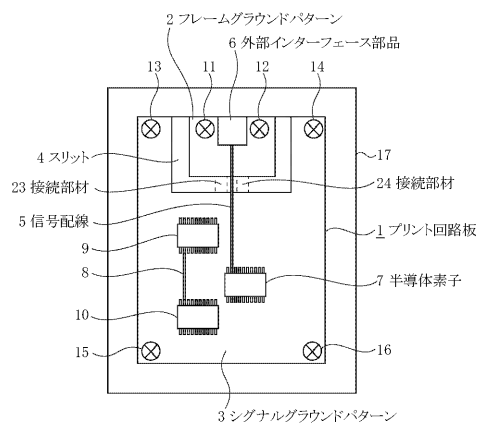
【0058】

- 1、101 多層プリント回路板
- 2 第1のフレームグラウンドパターン
- 3 第1のシグナルグラウンドパターン
- 4 第1のスリット部

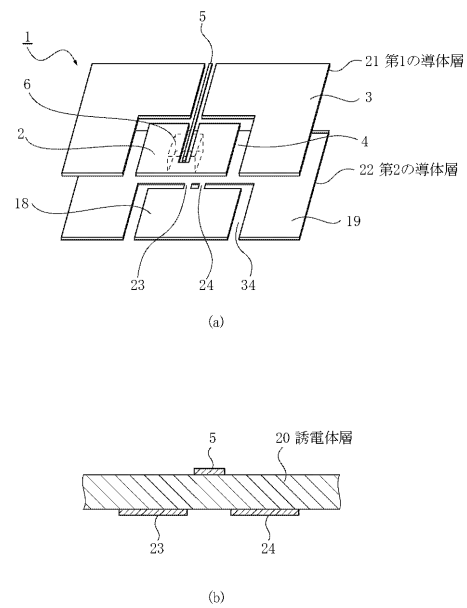
50

- 5、8 信号配線
- 6 外部インターフェース部品
- 7、9、10 半導体素子
- 11、12、13、14、15、16 導電部材
- 17、117 金属筐体
- 18 第2のフレームグラウンドパターン
- 19 第2のシグナルグラウンドパターン
- 20、130 誘電体層
- 21、121 第1の導体層
- 22、122 第2の導体層
- 23、24、25、26 接続部材
- 32、33 端部
- 34 第2のスリット部

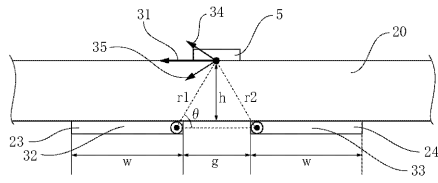
【図1】



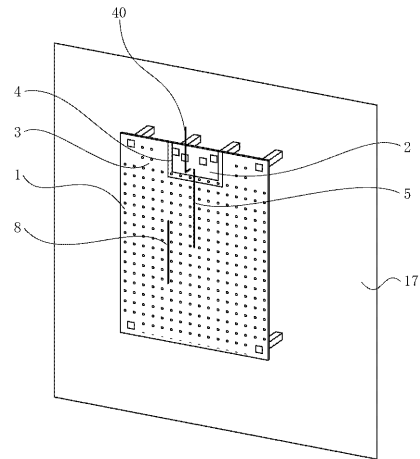
【図2】



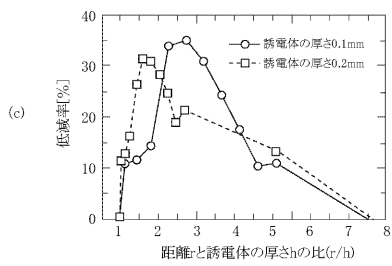
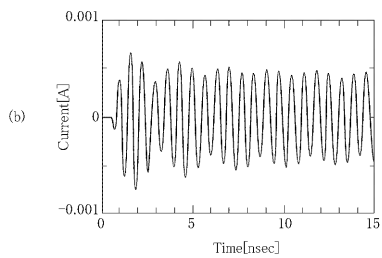
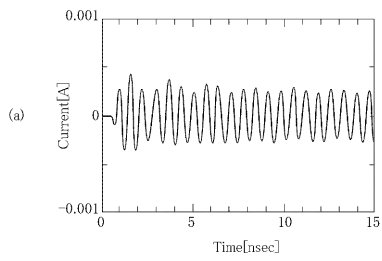
【図3】



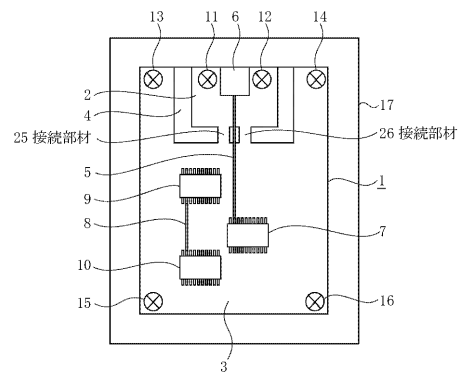
【図4】



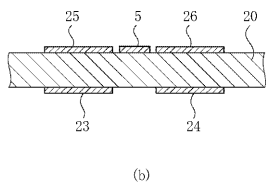
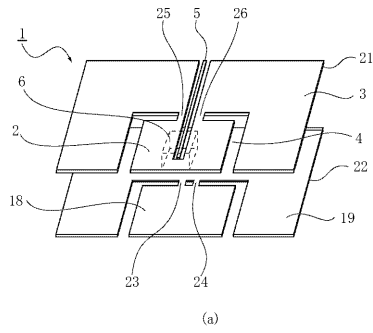
【図5】



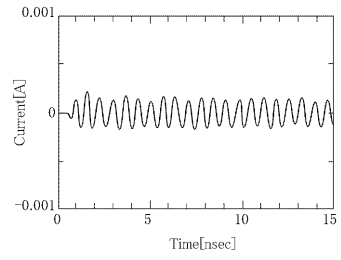
【図6】



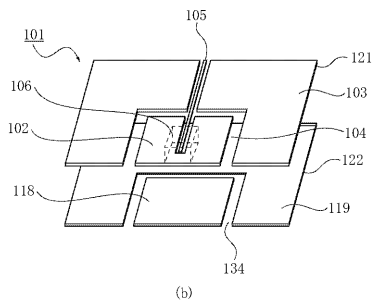
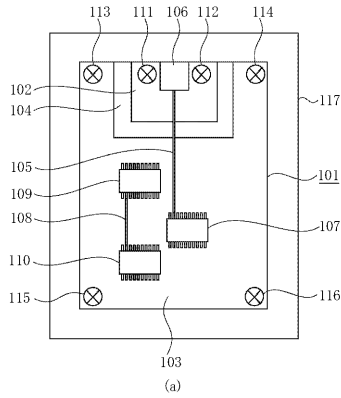
【図7】



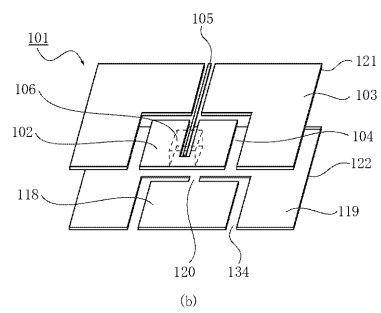
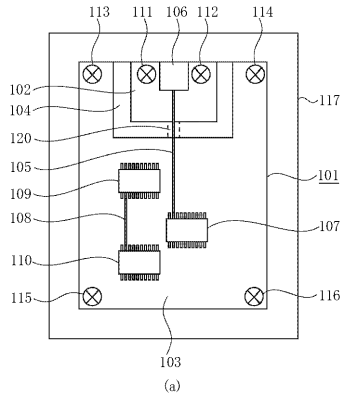
【図8】



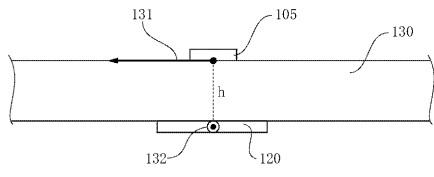
【図9】



【図10】



【 図 1 1 】



フロントページの続き

- (56)参考文献 特開平10-208791(JP,A)
特開2003-163467(JP,A)
特開2001-255970(JP,A)
特開2008-099249(JP,A)
米国特許第6507495(US,B1)
特開平11-177274(JP,A)

(58)調査した分野(Int.Cl., DB名)

H05K 3/46
H05K 1/02
H05K 9/00