



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I835575 B

(45)公告日：中華民國 113 (2024) 年 03 月 11 日

(21)申請案號：112107680

(22)申請日：中華民國 112 (2023) 年 03 月 02 日

(51)Int. Cl. : H01L21/302 (2006.01)

H01L21/20 (2006.01)

H01L21/334 (2006.01)

(71)申請人：佳霖科技股份有限公司 (中華民國) CHALLENGE INTERNATIONAL CORPORATION (TW)

新竹縣竹北市泰和路 21 號 1 樓

(72)發明人：楊銘和 YANG, MING-HO (TW)

(74)代理人：呂長霖

(56)參考文獻：

TW 200518203A

TW 201732869A

CN 112585305A

審查人員：林士淵

申請專利範圍項數：9 項 圖式數：1 共 15 頁

(54)名稱

半導體晶圓的製造方法

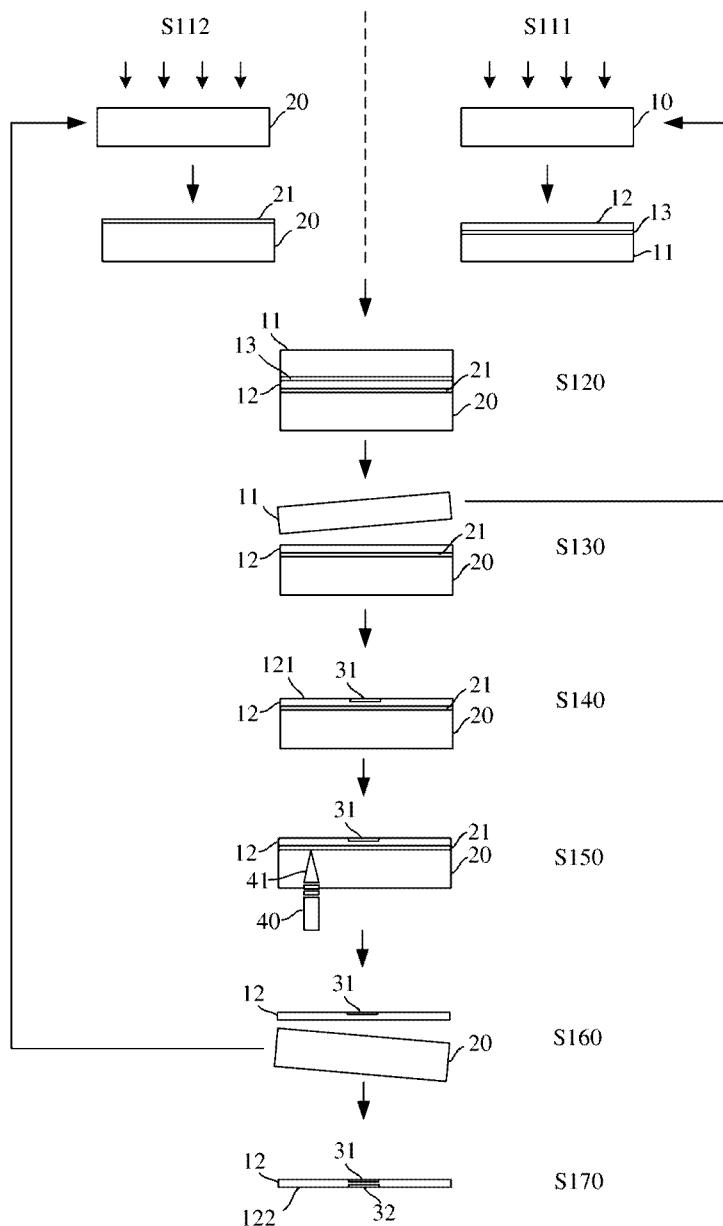
(57)摘要

本申請提供一種半導體晶圓的製造方法，包括：提供一晶圓和一支撑基板，其中該晶圓包含第一部分和一第二部分；在該支撑基板的表面形成一分離層；鍵合該支撑基板與該晶圓，其中該分離層形成在該支撑基板與該晶圓之間；對鍵合的該支撑基板與該晶圓進行一智能切割處理以去除該晶圓的該第一部分；以及藉由該分離層將該支撑基板與該晶圓的該第二部分分離。

The present application provides a manufacturing method of a semiconductor wafer, including: providing a wafer and a supporting substrate, where the wafer includes a first portion and a second portion; forming a separation layer on a surface of the supporting substrate; bonding the supporting substrate and the wafer, where the separation layer is formed between the supporting substrate and the wafer; performing a smart-cut process on the bonded supporting substrate and the wafer to remove the first portion of the wafer; and separating the supporting substrate from the second portion of the wafer by the separation layer.

指定代表圖：

符號簡單說明：



【圖1】



I835575

## 【發明摘要】

【中文發明名稱】 半導體晶圓的製造方法

【英文發明名稱】 MANUFACTURING METHOD OF SEMICONDUCTOR

WAFER

## 【中文】

本申請提供一種半導體晶圓的製造方法，包括：提供一晶圓和一支撑基板，其中該晶圓包含一第一部分和一第二部分；在該支撑基板的表面形成一分離層；鍵合該支撑基板與該晶圓，其中該分離層形成在該支撑基板與該晶圓之間；對鍵合的該支撑基板與該晶圓進行一智能切割處理以去除該晶圓的該第一部分；以及藉由該分離層將該支撑基板與該晶圓的該第二部分分離。

## 【英文】

The present application provides a manufacturing method of a semiconductor wafer, including: providing a wafer and a supporting substrate, where the wafer includes a first portion and a second portion; forming a separation layer on a surface of the supporting substrate; bonding the supporting substrate and the wafer, where the separation layer is formed between the supporting substrate and the wafer; performing a smart-cut process on the bonded supporting substrate and the wafer to remove the first portion of the wafer; and separating the supporting substrate from the second portion of the wafer by the separation layer.

【指定代表圖】 圖1

【代表圖之符號簡單說明】

10...晶圓

11...第一部分

12...第二部分

121...第一表面

122...第二表面

13...氣體離子層

20...支撐基板

21...分離層

31...源極

32...汲極

40...雷射

41...雷射光

S111、S112、S120~S170...步驟

# 【發明說明書】

【中文發明名稱】 半導體晶圓的製造方法

【英文發明名稱】 MANUFACTURING METHOD OF SEMICONDUCTOR

WAFER

【技術領域】

【0001】本申請是涉及一種半導體領域，特別是關於一種半導體晶圓的製造方法。

【先前技術】

【0002】智能切割（Smart-cut®）技術是一種植入氣體離子然後進行剝離的技術，其可用來將晶圓材料（例如矽）所生成的超薄單晶體層移植到另一個基板的表面。具體來說，在一片晶圓中植入氣體離子，然後將該片晶圓與另一基板鍵合。接著，將鍵合的晶圓和基板進行大約500°C的熱處理，此時在氣體離子植入處會形成連續的空腔，使得晶圓的一部分自動剝離，進而形成絕緣層上覆矽（Silicon on Insulator，SOI）結構。

【0003】然而，在習知的智能切割技術中，晶圓與基板之間是採用永久性鍵合（Permanent Wafer Bonding），導致智能切割後的SOI結構存在一定的厚度，難以進一步薄型化。此外，由於智能切割後保留的晶圓厚度為微米等級，且其尺寸至少為6吋以上，即使藉由研磨等技術對該SOI結構進行機械加工以去除基板，現今的加工技術也難以達到目標的精確度，進而衍生了各種製程風險。再者，不論是否經由機械加工，該基板都無法被重複利用，進而導致生產成本高昂。

**【0004】** 有鑑於此，有必要提供一種半導體晶圓的製造方法，以解決上述技術問題。

### 【發明內容】

**【0005】** 為解決上述習知技術之問題，本申請之目的在於提供一種半導體晶圓的製造方法，其能實現將進行智能切割後的晶圓與基板分離。

**【0006】** 在一方面，本申請提供一種半導體晶圓的製造方法，包括：提供一晶圓和一支撐基板，其中該晶圓包含一第一部分和一第二部分；在該支撐基板的表面形成一分離層；鍵合該支撐基板與該晶圓，其中該分離層形成在該支撐基板與該晶圓之間；對鍵合的該支撐基板與該晶圓進行一智能切割處理以去除該晶圓的該第一部分；以及藉由該分離層將該支撐基板與該晶圓的該第二部分分離。

**【0007】** 在一些實施例中，在形成該分離層的步驟中，該製造方法還包括：在該支撐基板的該表面沉積一材料層，其中該材料層與該支撐基板的材料不同，並且該材料層作為該分離層。

**【0008】** 在一些實施例中，在形成該分離層的步驟中，該製造方法還包括：對該支撐基板的該表面進行表面處理以形成一晶格缺陷層，其中該晶格缺陷層作為該分離層。

**【0009】** 在一些實施例中，該分離層的能帶小於該支撐基板的能帶。

**【0010】** 在一些實施例中，在藉由該分離層將該支撐基板與該晶圓的該第二部分分離的步驟中，該製造方法包括：藉由一雷射照射該分離層以將該支撐基板與該晶圓分離。

【0011】在一些實施例中，該分離層的該能帶對應第一波長，該支撐基板的該能帶對應第二波長，以及該雷射發出的波長介於該第一波長和該第二波長之間。

【0012】在一些實施例中，在藉由該分離層將該支撐基板與該晶圓的該第二部分分離的步驟中，該製造方法還包括：藉由一蝕刻製程去除該分離層以將該支撐基板與該晶圓分離。

【0013】在一些實施例中，在進行該智能切割處理以去除該晶圓的該第一部之後，該製造方法還包括：暴露出該晶圓的該第二部分的第一表面；在該第一表面形成一源極。在藉由該分離層將該支撐基板與該晶圓的該第二部分分離之後，該製造方法還包括：暴露出該晶圓的該第二部分的第二表面，其中該第二表面相對於該第一表面；在該第二表面形成一汲極。

【0014】在一些實施例中，在提供該晶圓的步驟中，該製造方法還包括：將該晶圓進行氣體離子布植以在該晶圓內部形成一氣體離子層，其中該氣體離子層形成在該第一部份和該第二部分之間。在進行該智能切割處理時，該製造方法還包括：將鍵合的該支撐基板與該晶圓進行熱處理以使得該氣體離子層形成氣泡，進而使得該晶圓的該第一部份與該第二部分分離。

【0015】相較於先前技術，本申請提供了一種半導體晶圓的製造方法，其藉由預先設置的分離層將進行智能切割後的支撐基板與晶圓分離，故可在晶圓的相對兩表面進行對應的製程，使得半導體晶圓的應用領域更為廣泛。其次，最終形成的半導體晶圓其厚度更薄，有利於製造薄型化的電子器件。再者，分離後的支撐基板可回收並重覆利用，進而可有效地降低生產成本。

## 【圖式簡單說明】

【0016】 圖1顯示一系列的示意圖，用以說明本申請之實施例之半導體晶圓的製造方法。

## 【實施方式】

【0017】 為了讓本申請之上述及其他目的、特徵、優點能更明顯易懂，下文將特舉本申請較佳實施例，並配合所附圖式，作詳細說明如下。

【0018】 請參照圖1，其顯示一系列的示意圖，用以說明本申請之實施例之半導體晶圓的製造方法。首先，提供待處理的晶圓10和支撐基板20。可選地，晶圓10的材料包括，但不限於，矽、藍寶石、氮化鎵（GaN）、碳化矽（SiC）等。支撐基板20的材料包括，但不限於，碳化矽（SiC）、氮化鎵、氮化鋁（AlN）等。

【0019】 如圖1所示，在步驟S111中，提供待處理的晶圓10，並且先對晶圓10進行預處理。預處理具體為以氣體離子（例如氰、鈍氣等）對晶圓10進行離子布植以在晶圓10內部形成氣體離子層13。也就是說，提供的晶圓10包括層疊的第一部分11、第二部分12和氣體離子層13，其中氣體離子層13位於第一部分11和第二部分12之間。應當理解的是，上述對晶圓10進行預處理的步驟可以藉由例如離子布植機等裝置來實現。

【0020】 如圖1所示，在步驟S112中，提供待處理的支撐基板20，並且先對支撐基板20進行預處理。預處理具體為在支撐基板20的表面形成一層分離層21。在一些實施例中，分離層21是藉由在支撐基板20的表面沉積一層材料層而形成。該材料層與支撐基板20的材料不同，例如該材料層為矽層，以及支撐基板20包含矽以外的材料，如碳化矽、氮化鎵、氮化鋁等，不侷限於此。也就是說，將該材

料層（例如矽層）作為分離層21。應當理解的是，上述分離層21的形成可以藉由例如化學氣相沉積法及相關裝置來實現。

【0021】可選地，在一些實施例中，分離層21是藉由對支撐基板20的表面進行表面處理而形成。舉例來說，表面處理可藉由離子布植、離子轟擊、化學處理等方法執行。支撐基板20經由表面處理後會在其表面形成一層晶格缺陷層，並且該晶格缺陷層作為分離層21。應當注意的是，藉由表面處理所形成的分離層21其材料與支撐基板20的材料相同，故分離層21與支撐基板20的材料特性（如熔點等）大致相同。此外，兩者主要差別在於，由於分離層21的晶格具有較多的缺陷，故分離層21的能帶（bandgap）小於支撐基板20的能帶。應當理解的是，上述分離層21的形成可以藉由例如離子布植機、離子轟擊裝置、濕蝕刻或乾蝕刻方法及其相關裝置來實現。

【0022】應當注意的是，在本申請中，分離層21的形成方法與後續製程的條件（例如溫度）相關，具體採用的形成方法將詳述於後。此外，晶圓10、支撐基板20和分離層21的材料選用亦與後續製程的條件相關，具體內容將詳述於後。

【0023】如圖1所示，在對晶圓10和支撐基板20進行預處理之後，進行步驟S120，採用晶圓鍵合技術將支撐基板20與晶圓10鍵合。此時，分離層21設置在支撐基板20與晶圓10之間。晶圓鍵合技術意旨將兩基板互相結合，可不使用任何黏著劑，使得鍵合介面保持潔淨，進而滿足微電子及光電材料對介面屬性嚴苛的要求。晶圓鍵合技術可採用多種方法來執行，例如室溫鍵合法（Room-Temperature Bonding）、陽極鍵合法（Anodic Bonding）、直接鍵合法（Direct Bonding）、真空鍵合法（Vacuum Bonding）、黏接鍵合法（Adhesive Bonding）、離子加強鍵

合法（Ion Enhanced Bonding）、電漿活化鍵合法（Plasma Activation Bonding）、共晶低溫鍵合法（Eutectic Low Temperature Bonding）等。

**【0024】** 如圖1所示，在鍵合支撐基板20與晶圓10之後，進行步驟S130，對鍵合的支撐基板20與晶圓10進行智能切割處理以去除晶圓10的第一部分11。具體來說，將鍵合的支撐基板20與晶圓10進行大約500°C的熱處理，此時氣體離子層13會形成氣泡。這些氣泡會形成連續的空腔，進而使得晶圓10的第一部分11與第二部分12分離。晶圓10的第二部分12與支撐基板20保持鍵合狀態。另一方面，分離後的晶圓10的第一部分11可回收並且作為另一道半導體製程的待處理晶圓（如步驟S111中提供的晶圓10）。

**【0025】** 如圖1所示，在去除晶圓10的第一部分11之後，暴露出晶圓10的第二部分12的第一表面121。接著，進行步驟S140，在第一表面121形成各種功能元件層，如源極31等。功能元件層的形成可藉由參雜等製程來實現。

**【0026】** 如圖1所示，在完成第一表面121的功能元件層的設置之後，進行步驟S150，使用例如雷射剝離技術（Laser Lift-Off），藉由分離層21將支撐基板20與晶圓10分離。具體地，當採用雷射剝離技術時，雷射40發出雷射光41，並將雷射光41照射分離層21。

**【0027】** 可選地，在一些實施例中，在步驟S150中，也可以採用蝕刻技術去除分離層21。當採用蝕刻技術時，根據分離層21的材料或晶格結構選擇適合的蝕刻液體及其蝕刻液配比，接著將支撐基板20與晶圓10浸泡在所選擇的蝕刻液體中。藉由上述蝕刻製程可去除支撐基板20和晶圓10之間的分離層21。

**【0028】** 如圖1所示，以雷射或蝕刻技術弱化或去除分離層21之後，進行步驟S160，將支撐基板20與晶圓10的第二部分12分離。具體地，若照射雷射光41之

後，分離層21吸收雷射光41並將其轉換成熱能，進而產生熱分解現象。應當理解的是，雷射光41的波長與分離層21和支撐基板20的能帶相關。進一步來說，為了使分離層21有效地吸收雷射40所發出的能量，分離層21的能帶可小於支撐基板20的能帶，並且雷射光41的波長介於兩者的能帶對應的波長之間。也就是說，分離層21的能帶對應第一波長，支撐基板20的能帶對應第二波長，以及雷射光41的波長介於第一波長和第二波長之間。

【0029】另一方面，如圖1所示，在本申請中，分離後的支撐基板20可回收並重覆利用。也就是說，支撐基板20可作為另一道半導體製程的待處理支撐基板20（如步驟S112中提供的支撐基板20）。藉由將支撐基板20回收再利用可有效地降低生產成本。

【0030】如圖1所示，在將支撐基板20與晶圓10的第二部分12分離之後，進行步驟S170，暴露出晶圓10的第二部分12的第二表面122。第二表面122相對於第一表面121。接著，可在第二表面122形成各種功能元件層，如汲極32等。功能元件層的形成可藉由參雜等製程來實現。

【0031】應當理解的是，在本申請中，由於藉由分離層21將支撐基板20與晶圓10分離，故晶圓10的第二部分12的相對兩表面皆曝露出來，進而可在晶圓10的第二部分12的相對兩表面進行對應的製程（如形成功能元件層）。也就是說，最終形成的半導體晶圓10（第二部分12）其厚度更薄，並且可適用於製造電流為垂直傳遞（例如電流從晶圓的第二表面122的汲極32往第一表面121的源極31傳遞）的電子元件，例如功率器件（power device）。反觀，在習知技術中，經由智能切割後形成的SOI結構，其晶圓的其中一表面與基板鍵合在一起，使得該SOI結構只能用於製造電流為水平傳遞（電流沿著平行表面的方向傳遞）的電子元件。相較之下，本申請所製造出的半導體晶圓的應用領域更為廣泛。

【0032】請參照表一，其顯示各種材料的特性比較。

【0033】表一：

特性	Si	3C-SiC	4H-SiC	GaAs	GaN	鑽石
能帶(eV)	1.1	2.2	3.26	1.43	3.45	5.45
熔點(°C)	1420	2830	2830	1240	2500	4000

【0034】第一實施例：

【0035】在本申請的第一實施例中，支撐基板20的材料可包含，但不限於，為高能帶的材料，如碳化矽、氮化鎵、氮化鋁（能帶約6.2 eV）。又，分離層21的材料可包含，但不限於，低能帶的材料，如矽。舉例來說，分離層21的形成方法是藉由沉積製程在支撐基板20的表面形成矽層，並且形成的矽層作為分離層21。如表一所示，以支撐基板20的材料為4H-SiC為例，支撐基板20的能帶為3.26 eV，以及分離層21的能帶為1.1 eV。雷射發出的波長應當介於支撐基板20和分離層21的能帶對應的波長之間，即雷射發出的波長大於380nm且小於1100nm。在本實施例中，晶圓10的材料包括矽、藍寶石、氮化鎵等，不侷限於此。

【0036】第二實施例：

【0037】在本申請的第二實施例中，晶圓10的材料為高熔點的材料，如氮化鎵或碳化矽等。又，支撐基板20的材料亦為碳化矽等高熔點的材料，以及分離層21的材料與支撐基板20的材料相同，如碳化矽。舉例來說，分離層21的形成方法是藉由將支撐基板20進行表面處理，以在其表面形成一層晶格缺陷層，並且該晶格缺陷層作為分離層21。應當注意的是，藉由表面處理所形成的分離層21其材料與支撐基板20的材料相同，故分離層21與支撐基板20的熔點相同。此外，由於分離層21的晶格具有較多的缺陷，故分離層21的能帶小於支撐基板20的能帶。應

當理解的是，雷射的波長選擇與分離層21和支撐基板20的能帶相關，在此不加以贅述。

**【0038】**再者，在本申請的第二實施例中，由於晶圓10、支撐基板20和分離層21皆為高熔點的材料，故適用於高溫製程。舉例來說，在步驟S140中，可藉由高溫（例如1700°C）參雜製程來形成所需的功能元件層。此時，由於分離層21的熔點高達例如2830°C，故可避免分離層21提前分解。

**【0039】**應當理解的是，在本申請中，分離層21的材料優選為無機物，並且避免採用有機化合物（如黏著劑）。採用有機化合物作為分離層容易導致分離層提前分解（如在高溫環境下分解），進而影響後續的製程。其次，有機化合物容易釋放出或殘留非預期的物質而導致晶圓汙染。

**【0040】**相較於現有技術，本申請提供了一種半導體晶圓的製造方法，其藉由預先設置的分離層將進行智能切割後的支撐基板與晶圓分離，故可在晶圓的相對兩表面進行對應的製程，使得半導體晶圓的應用領域更為廣泛。其次，最終形成的半導體晶圓其厚度更薄，有利於製造薄型化的電子器件。再者，分離後的支撐基板可回收並重覆利用，進而可有效地降低生產成本。

**【0041】**以上僅是本揭示的較佳實施方式，應當指出，對於所屬領域具有通常知識者，在不脫離本揭示原理的前提下，還可以做出若干改進和潤飾，這些改進和潤飾也應視為本揭示的保護範圍。

### 【符號說明】

**【0042】**

10...晶圓

11...第一部分

12...第二部分

121...第一表面

122...第二表面

13...氣體離子層

20...支撐基板

21...分離層

31...源極

32...汲極

40...雷射

41...雷射光

S111、S112、S120~S170...步驟

## 【發明申請專利範圍】

**【請求項1】** 一種半導體晶圓的製造方法，包括：

提供一晶圓和一支撐基板，其中該晶圓包含一第一部分和一第二部分；

在該支撐基板的表面形成一分離層；

鍵合該支撐基板與該晶圓，其中該分離層形成在該支撐基板與該晶圓之間；

對鍵合的該支撐基板與該晶圓進行一智能切割處理以去除該晶圓的該第一部分；以及

藉由該分離層將該支撐基板與該晶圓的該第二部分分離，以暴露出該第二部分的相對兩表面。

**【請求項2】** 如請求項1的半導體晶圓的製造方法，其中在形成該分離層的步驟中，該製造方法還包括：

在該支撐基板的該表面沉積一材料層，其中該材料層與該支撐基板的材料不同，並且該材料層作為該分離層。

**【請求項3】** 如請求項1的半導體晶圓的製造方法，其中在形成該分離層的步驟中，該製造方法還包括：

對該支撐基板的該表面進行表面處理以形成一晶格缺陷層，其中該晶格缺陷層作為該分離層。

**【請求項4】** 如請求項1的半導體晶圓的製造方法，其中該分離層的能帶小於該支撐基板的能帶。

**【請求項5】** 如請求項4的半導體晶圓的製造方法，其中在藉由該分離層將該支撐基板與該晶圓的該第二部分分離的步驟中，該製造方法還包括：

藉由一雷射照射該分離層以將該支撐基板與該晶圓分離。

**【請求項6】** 如請求項5的半導體晶圓的製造方法，其中該分離層的該能帶對應第一波長，該支撐基板的該能帶對應第二波長，以及該雷射發出的波長介於該第一波長和該第二波長之間。

**【請求項7】** 如請求項4的半導體晶圓的製造方法，其中在藉由該分離層將該支撐基板與該晶圓的該第二部分分離的步驟中，該製造方法還包括：

藉由一蝕刻製程去除該分離層以將該支撐基板與該晶圓分離。

**【請求項8】** 如請求項1的半導體晶圓的製造方法，其中在進行該智能切割處理以去除該晶圓的該第一部分之後，該製造方法還包括：

暴露出該晶圓的該第二部分的第一表面；

在該第一表面形成一源極；以及

在藉由該分離層將該支撐基板與該晶圓的該第二部分分離之後，該製造方法還包括：

暴露出該晶圓的該第二部分的第二表面，其中該第二表面相對於該第一表面；

在該第二表面形成一汲極。

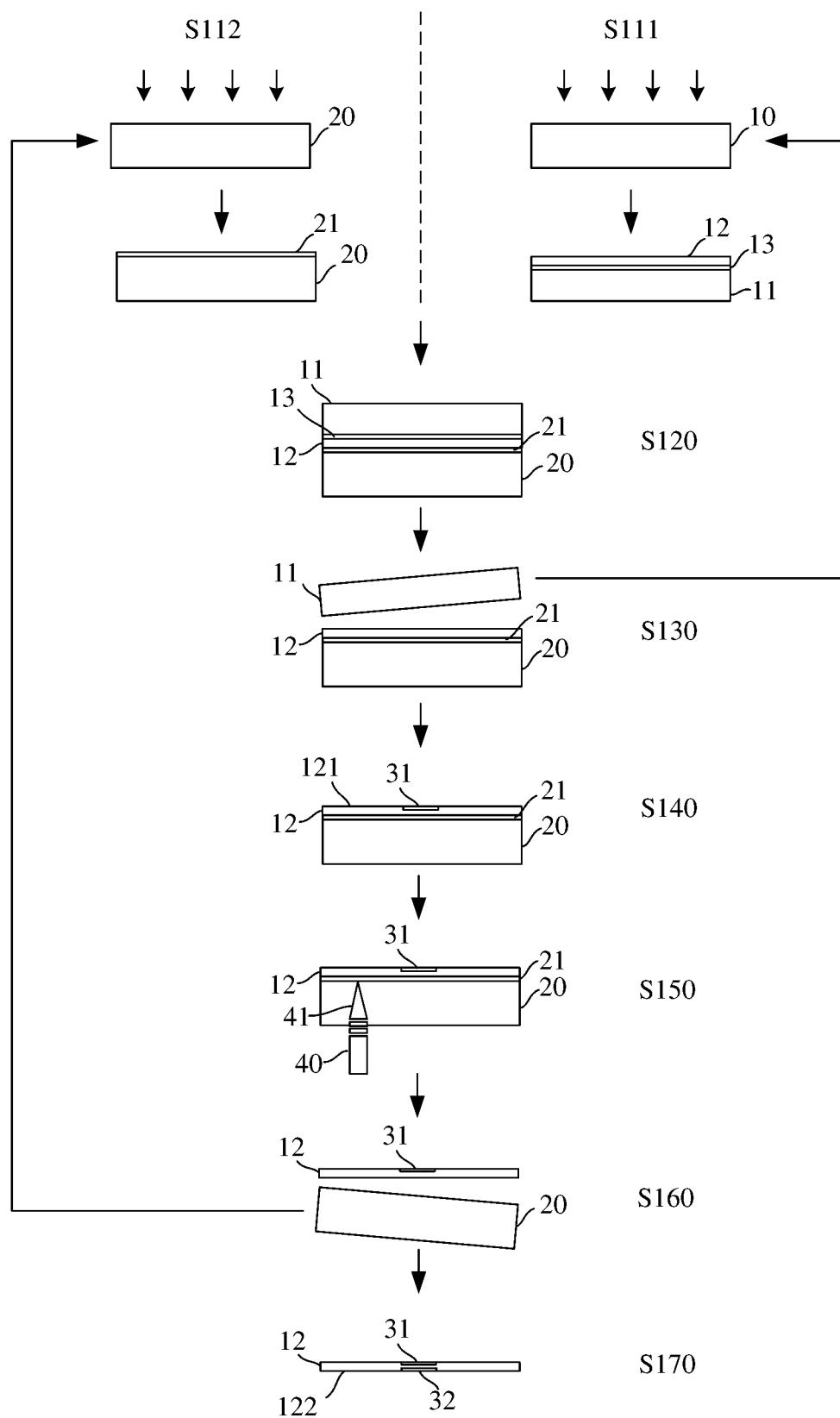
**【請求項9】** 如請求項1的半導體晶圓的製造方法，其中在提供該晶圓的步驟中，該製造方法還包括：

將該晶圓進行氣體離子布植以在該晶圓內部形成一氣體離子層，其中該氣體離子層形成在該第一部份和該第二部分之間；以及

在進行該智能切割處理時，該製造方法還包括：

將鍵合的該支撐基板與該晶圓進行熱處理以使得該氣體離子層形成氣泡，進而使得該晶圓的該第一部分與該第二部分分離。

## 【發明圖式】



【圖1】

第1頁，共 1 頁(發明圖式)