

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3971500号  
(P3971500)

(45) 発行日 平成19年9月5日(2007.9.5)

(24) 登録日 平成19年6月15日(2007.6.15)

(51) Int. Cl. F I  
 HO 1 L 21/60 (2006.01) HO 1 L 21/60 3 1 1 W  
 HO 1 L 23/50 (2006.01) HO 1 L 23/50 A

請求項の数 2 (全 13 頁)

<p>(21) 出願番号 特願平10-38316                  (22) 出願日 平成10年2月20日(1998.2.20)                  (65) 公開番号 特開平11-238763                  (43) 公開日 平成11年8月31日(1999.8.31)                  審査請求日 平成17年1月19日(2005.1.19)</p>	<p>(73) 特許権者 000002185                  ソニー株式会社                  東京都港区港南1丁目7番1号                  (74) 代理人 100114627                  弁理士 有吉 修一朗                  (73) 特許権者 598023090                  株式会社ノース                  東京都豊島区南大塚三丁目32番1号                  (74) 代理人 100114627                  弁理士 有吉 修一朗                  (72) 発明者 大沢 健治                  東京都品川区北品川6丁目7番35号 ソ                  ニー株式会社内</p>
---	--

最終頁に続く

(54) 【発明の名称】 半導体素子実装用配線基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

金属ベースの表面にエッチングストップ膜を形成する工程と、  
 該エッチングストップ膜上に形成すべき配線膜に対してネガのパターンを有する第1のレジスト膜を形成する工程と、

上記第1のレジスト膜が形成された上記金属ベースの表面上に上記第1のレジスト膜上を含め、上記配線膜の所定部分上に形成すべきバンプ乃至パッドに対してネガのパターンを有する第2のレジスト膜を形成する工程と、

上記第2のレジスト膜をマスクとしてバンプ乃至パッド材料である金またはパラジウムを上記金属ベース表面に電解メッキすることによりバンプ乃至パッドを形成する工程と、

第2のレジスト膜を除去でき第1のレジスト膜を除去できない除去手段により第2のレジスト膜のみ除去する工程と、

上記第1のレジスト膜をマスクとして上記金属ベース表面に配線膜材料となる銅を上記金属ベース表面に電解メッキすることにより配線膜を形成する工程と、

を有することを特徴とする半導体素子実装用配線基板の製造方法。

【請求項2】

上記第2のレジスト膜は上記配線膜先端にのみ金またはパラジウムをメッキするパターンである

ことを特徴とする請求項1に記載の半導体素子実装用配線基板の製造方法。

【発明の詳細な説明】

10

20

## 【0001】

## 【発明の属する技術分野】

本発明は、半導体素子実装用配線基板の製造方法に関する。

## 【0002】

## 【従来の技術】

半導体素子を実装する技術の一つとしてTAB (Tape Automated Bonding) 技術があり、図10(A)乃至(D)はその一つの従来例である配線基板の形成方法の概略を工程順に示すものである。例えば所定のパターンにパターンニングされたポリイミド樹脂層(厚さ例えば75 $\mu$ m) aに接着剤bを介して銅層(厚さ例えば数~数十 $\mu$ m) cを接着することにより積層し、該銅層cをパターンニングすることにより配線膜を形成したフィルム回路を用意する。図10(A)はそのフィルム回路を示す。

10

## 【0003】

次に、図10(B)に示すように、電解メッキにより先ずニッケル膜(厚さ例えば2 $\mu$ m)を形成し、その後、電解メッキにより金メッキ膜(厚さ例えば1 $\mu$ m)を形成し、しかる後、図10(C)に示すように外形カット処理をして個々の半導体装置分毎に分離独立させる。dはメッキ膜である。

## 【0004】

上記外形カット処理後、図10(D)に示すように、各配線膜cの内端を半導体素子eの各電極にボンディングする。このボンディングはAu/Alボンディングとなる。

## 【0005】

図11(A)乃至(C)は別の従来例である配線基板の形成方法の概略を工程順に示すものである。本従来例は、ワイヤボンダタイプのBGA/CSP用配線基板を対象とし、無電解メッキによりバンプの形成を行う。先ず、図11(A)に示すように、パターンニングされた接着剤b付きポリイミド樹脂層(厚さ例えば50 $\mu$ m) aを銅層(厚さ例えば18 $\mu$ m) cに接着することにより積層し、その後、図11(B)に示すように該銅層cを選択的にエッチングし、その後、図11(C)に示すように、全面的にニッケル膜(膜厚2 $\mu$ m)を無電解メッキし、更に金膜(0.5 $\mu$ m)を無電解メッキにより形成し、その後、半導体素子をダイボンディングし、更にワイヤボンディングし、しかる後、樹脂封止する。図11(C)はその樹脂封止後の状態を示す。dはニッケル/金メッキ膜、eは半導体素子、gは接着剤、hはワイヤ、iは封止樹脂である。

20

30

## 【0006】

## 【発明が解決しようとする課題】

ところで、図10に示した従来方法には、電解メッキにより各配線毎に金膜を形成するので、先ず第1に電解メッキ用の引き回し配線を必要とし、設計が面倒であるという問題がある。第2に、引き回し配線領域が必要であるので、小型化が難しいという問題がある。第3に、電解メッキは部分的メッキが困難であるが故に配線の露出している面全面に金が付いてしまい、金の使用量が多くなりがちなので、その傾向を抑制するためには金膜を余り厚くすることができないという問題がある。これはボンディング性の向上を制約する要因になる。第4に、配線膜を成す銅膜の表面に直接金膜を形成することによりバンプを構成した場合、ボンディングをするとき印加される超音波が拡散しないようにするために金バンプの下地として例えばニッケル膜を超音波振動拡散防止用として必要であるが、これは半導体素子側にダメージを生じやすいという問題がある。

40

## 【0007】

また、図11に示した従来方法には、無電界メッキ法により金膜を形成するので、第1にメッキ速度が遅く、メッキに要する時間が非常に長くなり、また、TAB用の基板を形成する場合には、テープ状のメッキ設備が必要となり、設備費が高くなるという問題がある。第2に、無電解メッキ法によれば、小径の開口部に対する金メッキが難しく、接着剤にじみ、メッキ気泡の発生が生じやすいという問題がある。第3に、無電解メッキ法には、メッキの安定性が悪く、膜質が不安定で、金膜に異状が生じやすいという問題がある。第4に、無電解メッキ法によれば、メッキ液の交換頻度が高く、3~4日で1回という頻度の交

50

換が必要であるという問題がある。

【 0 0 0 8 】

本発明はこのような問題点を解決すべく為されたものであり、半導体素子実装用配線基板の製造方法において、パンプ乃至ボンディングパッドの形成に電界メッキ法を採用することにより上記無電解メッキ法の持つ欠点を回避しつつ各配線毎に引き回し配線を形成する必要性を無くすことにより従来の電界メッキ法の持っていた欠点を回避することを目的とする。

【 0 0 0 9 】

【課題を解決するための手段】

請求項 1 の半導体素子実装用配線基板の製造方法は、金属ベースの表面に、配線膜形成用のネガパターンのレジスト膜（第 1 のレジスト膜）と、パンプ乃至パッド形成用のネガパターンのレジスト膜（第 2 のレジスト膜）を形成してこれらをマスクとしてパンプ乃至パッド材料膜を電解メッキすることによりパンプ乃至パッドを形成し、次に第 2 のレジスト膜のみ除去したうえで第 1 のレジスト膜をマスクとして電解メッキにより配線膜を形成するものである。

10

【 0 0 1 0 】

従って、請求項 1 の半導体素子実装用配線基板の製造方法によれば、配線膜形成前の段階において、配線膜に対してネガのパターンを有するレジスト膜とパンプ乃至パッドに対してネガのパターンを有するレジスト膜をマスクとしてメッキすることによりパンプ乃至パッドを形成するので、そのメッキに際して金属ベースを電位伝達手段として用いることができる。従って、パンプ乃至パッドを電解メッキ用引出回路を設けなくても電解メッキにより形成することができる。従って、パンプ乃至パッド形成を無電解メッキにより形成する方法が持つ欠点は一切回避することができるのみならず、電界メッキ法が持つところの配線膜毎に電位を付与するために電解メッキ用引出回路を形成する必要もない。依って、電界メッキ法が従来持っていた欠点を回避することができる。

20

【 0 0 1 1 】

請求項 2 の半導体素子実装用配線基板の製造方法は、金属ベースの表面に、形成すべき配線膜に対してネガのパターンを有するレジスト膜をマスクとしてパンプ乃至パッド材料を上記金属ベース表面に電解メッキすることによりパンプ乃至パッドを形成し、更に、該レジスト膜をマスクとして上記金属ベース表面のパッド上に配線膜材料を電解メッキすることにより配線膜を形成することを特徴とする。

30

【 0 0 1 2 】

従って、請求項 2 の半導体素子実装用配線基板の製造方法によれば、配線膜選択的的形成用マスクとして形成したレジスト膜を、パンプ乃至パッド選択的的形成用マスクとしても用い、パンプ乃至パッドの形成も配線膜の形成も金属ベースが完全に存在した状態で行われるので、そのメッキに際して金属ベースを電位伝達手段として用いることができる。従って、パンプ乃至パッドを電解メッキ用引出回路を設けなくても電解メッキにより形成することができる。従って、パンプ乃至パッド形成を無電解メッキにより形成する方法が持つ欠点は一切回避することができるのみならず、電界メッキ法が持つところの配線膜毎に電位を付与するために電解メッキ用引出回路を形成する必要もない。依って、電界メッキ法が従来持っていた欠点を回避することができる。

40

【 0 0 1 3 】

しかも、ボンディングパッドを選択的に形成するためのマスクとなるレジスト膜と配線膜を選択的に形成するためのマスクとなるレジスト膜は共通なので、レジスト膜を選択的に形成する一連の工程が 1 回分少なく済むという利点もある。

【 0 0 1 4 】

【発明の実施の形態】

本発明は、通常の BGA、CSP タイプの半導体素子実装用配線基板は勿論のこと、ワイヤボンディング型の BGA、CSP タイプの半導体素子実装用配線基板にも適用することができる。第 1 のレジスト膜として例えば液状レジスト THB - 30 (JSR) を用いる

50

ことができ(その場合、現像液としてはT H B - D I ( J S R ) 0 . 5 %テトラメチルアンモニウムヒドロキシドが好適)、第2のレジスト膜として例えばドライフィルムH N ・ 2 4 0 (日立化成製)を用いることができ[その場合、現像液としては炭酸ナトリウム1%水溶液[温度40]が好適]、パンプ乃至パッドの形成後における第1のレジスト膜の除去は、レジスト膜として上記液状レジストT H B - 3 0 ( J S R )を用いた場合、剥離剤として例えばT H B - S I ( J S R )ジメチルスルホキシド+テトラメチルアンモニウムヒドロキシドを用いることにより行うことができ、配線膜の形成後における第2のレジスト膜の除去は、レジスト膜として例えばドライフィルムH N ・ 2 4 0 (日立化成製)を用いた場合、剥離剤として例えば水酸化ナトリウム5%水溶液(40)を用いることにより行うことができる。パンプ乃至パッドは金膜で形成する場合が多いが、他の金属、例えばパラジウムを用いることもできるものであり、材料は金に限定されない。

10

**【0015】****【実施例】**

以下、本発明を図示実施例に従って詳細に説明する。図1(A)~(F)及び図2(G)~(J)は本発明半導体素子実装用配線基板の製造方法の第1の実施例を工程順(A)~(J)に示す断面図である。本実施例は本発明をT-BGA用の配線基板(リードフレーム)に適用したものである。

**【0016】**

(A)図1(A)に示すように、銅合金からなる板状の金属ベース(厚さ例えば150 $\mu$ m)1の表面にエッチングストップとなるニッケル膜(厚さ例えば2 $\mu$ m)2を形成し、更にメッキ下地膜となる銅膜(厚さ例えば0.1 $\mu$ m)3を形成したものを用意する。

20

**【0017】**

(B)次に、図1(B)に示すように、例えば液状レジストT H B - 3 0 ( J S R )からなる第1のレジスト膜4を選択的に形成する。具体的には、後で形成する配線膜(7)に対してネガのパターンを有するように選択的に形成する。この選択的形成はレジスト膜4の全面的形成の後、露光、現像処理を為すことにより行うが、レジスト膜4の材料として上記液状レジストT H B - 3 0 ( J S R )を用いた場合、その現像の際に現像液として例えばT H B - D 1 ( J S R ) 0 . 5 %テトラメチルアンモニウムヒドロキシドを用いると良い。

30

**【0018】**

(C)次に、図1(C)に示すように、例えばドライフィルムH N ・ 2 4 0 (日立化成製)からなる第2のレジスト膜5を、形成すべきパンプ(6)に対してネガのパターンを有するように形成し、該第2のレジスト膜5をマスクとして例えば金を電解メッキすることによりパンプ(厚さ例えば2~10 $\mu$ m)6を形成する。尚、第2のレジスト膜5の選択的形成も、レジスト膜5の全面的形成の後、露光、現像処理を為すことにより行うが、レジスト膜5の材料として上記ドライフィルムH N ・ 2 4 0 (日立化成製)を用いた場合、その現像の際に現像液として炭酸ナトリウム1%水溶液(温度40)を用いると良い。

**【0019】**

(D)次に、水酸化ナトリウム約5%水溶液(40)を剥離液として用いることにより図1(D)に示すように、第2のレジスト膜5のみを除去する。尚、上記第1のレジスト膜4は、この剥離液には殆ど侵されず、殆どそのまま残存する。

40

**【0020】**

(E)次に、図1(E)に示すように、第1のレジスト膜4をマスクとして例えば銅を電解メッキすることにより配線膜(厚さ例えば25~30 $\mu$ m)7を形成する。

**【0021】**

(F)次に、T H B - S 1 ( J S R )ジメチルスルホキシド+テトラメチルアンモニウムヒドロキシドを剥離液として用いることにより、図1(F)に示すように、第1のレジスト膜4を除去する。

**【0022】**

50

(G)次に、例えばポリイミド等から樹脂膜(厚さ例えば $25\mu\text{m}$ )8を、図2(G)に示すように選択的に形成する。この樹脂膜8が配線膜7を保持する絶縁ベースとなる。

【0023】

(H)次に、図2(H)に示すように、半田ボール電極9を形成する。この形成は、ニッケルメッキ、金又はニッケル及び半田を順次電解メッキすることにより行う。

【0024】

(I)次に、図2(I)に示すように、銅からなる金属ベース1をその裏面側から選択的にエッチングする。エッチングするのは多数の配線膜7が形成された領域と対応する場所であり、外周リング1aとすべき部分のみ残存させる。このエッチングに際し上記ニッケル膜2がエッチングストッパになり、折角形成した配線膜7がエッチングされることを阻む。

10

【0025】

(J)次に、図2(J)に示すように、上記エッチングストッパとしての役割を果たしたニッケル膜2及び銅膜3をエッチングにより除去する。これにより各配線膜7が他の配線膜7と電氣的に導通した状態でなくなり、電氣的に独立する。これでリードフレームが完成した状態になる。

【0026】

図3(A)~(C)は上記配線基板(リードフレーム)を半導体素子に実装する方法を工程順に示す断面図である。先ず、図3(A)に示すように、各配線膜7のインナーリード先端部の金からなるバンプ7を、半導体素子10の各電極パッド10aにボンディングする。

20

【0027】

次に、図3(B)に示すように、半導体素子10表面部を樹脂11により封止し、その後、図3(C)に示すように、スティフナー12を接着剤13を介して半導体素子10及びリードフレームの裏面に接着する。

【0028】

本実施例によれば、配線膜7形成前の段階において、配線膜7に対してネガのパターンを有する第1のレジスト膜4とバンプ6に対してネガのパターンを有する第2のレジスト膜5をマスクとしてメッキすることによりバンプ6を形成するので、そのメッキに際して金属ベース1を電位伝達手段として用いることができる。従って、バンプ6を電解メッキ用引出回路を設けなくても電解メッキにより形成することができる。従って、バンプ6形成を無電解メッキにより形成する方法が持つ欠点は一切回避することができるのみならず、電界メッキ法が持つところの配線膜7毎に電位を付与するために電解メッキ用引出回路を形成する必要もない。依って、電界メッキ法が従来持っていた欠点を回避することができる。

30

【0029】

図4(A)~(F)及び図5(G)~(J)は本発明半導体素子実装用配線基板の製造方法の第2の実施例を工程順(A)~(J)に示す断面図である。本実施例は本発明をワイヤボンディングタイプT-BGA用配線基板に適用したものである。

【0030】

40

(A)図4(A)に示すように、銅合金からなる板状の金属ベース(厚さ例えば $150\mu\text{m}$ )1の表面にエッチングストッパとなるニッケル膜(厚さ例えば $2\mu\text{m}$ )2を形成し、更にメッキ下地膜となる銅膜(厚さ例えば $0.1\mu\text{m}$ )3を形成したものを用意する。

【0031】

(B)次に、図4(B)に示すように、例えば液状レジストTHB-30(JSR)からなる第1のレジスト膜4を選択的に形成する。具体的には、後で形成する配線膜(7)に対してネガのパターンを有するように選択的に形成する。現像は現像液として例えばTHB-DI(JSR)0.5%テトラメチルアンモニウムハイドロオキサイドを用いて行う。

【0032】

50

(C)次に、図4(C)に示すように、例えばドライフィルムHN・240(日立化成製)からなる第2のレジスト膜5を、形成すべきボンディングパッド(6)に対してネガのパターンを有するように形成し、該第2のレジスト膜5をマスクとして先ず例えば金を電解メッキすることによりボンディングパッド(厚さ例えば2~10 $\mu\text{m}$ )6を形成し、更に例えばニッケルを電解メッキすることにより超音波振動拡散防止膜(膜厚例えば5 $\mu\text{m}$ )14を形成する。この超音波振動拡散防止膜14は後で半導体素子(10)の電極と配線膜7のパッド6とをワイヤ(16)にて超音波ボンディングによりボンディングするとき印加する超音波振動が拡散してしまいワイヤボンディングに寄与しないことを阻む役割を果たす。尚、第2のレジスト膜5のパターニングのための現像には現像液として例えば炭酸ナトリウム1%水溶液(温度40)を用いる

10

(D)次に、例えば水酸化ナトリウム約5%水溶液(40)を剥離液として用いることにより図4(D)に示すように、第2のレジスト膜5のみを除去する。尚、上記第1のレジスト膜4はこの剥離液には殆ど侵されず、殆どそのまま残存する。

**【0033】**

(E)次に、図4(E)に示すように、第1のレジスト膜4をマスクとして例えば銅を電解メッキすることにより配線膜(厚さ例えば25~30 $\mu\text{m}$ )7を形成する。尚、7aは配線膜7のうちの半導体素子(10)をボンディングするチップボンディング領域である。

**【0034】**

(F)次に、例えばTHB-SI(JSR)ジメチルスルホキシド+テトラメチルアンモニウムハイドロオキシドを剥離液として用いることにより、図4(F)に示すように、第1のレジスト膜4を除去する。

20

**【0035】**

(G)次に、例えばポリイミド等から樹脂膜(厚さ例えば25 $\mu\text{m}$ )8を図5(G)に示すように選択的に形成する。この樹脂膜8が配線膜7を保持する絶縁ベースとなる。

**【0036】**

(H)次に、図5(H)に示すように、半田ボール電極9を形成する。この形成は、例えば、ニッケルメッキ、金又はニッケル及び半田を順次電解メッキすることにより行う。

**【0037】**

(I)次に、図5(I)に示すように、銅からなる金属ベース1をその裏面側から選択的にエッチングする。エッチングするのは多数の配線膜7が形成された領域と対応する場所であり、外周リング1aとすべき部分のみ残存させる。このエッチングに際し上記ニッケル膜2がエッチングストッパになり、折角形成した配線膜7がエッチングされることを阻む。

30

**【0038】**

(J)次に、図5(J)に示すように、上記エッチングストッパとしての役割を果たしたニッケル膜2及び銅膜3をエッチングにより除去する。これにより各配線膜7が他の配線膜7と電氣的に導通した状態でなくなり、電氣的に独立する。これでリードフレームが完成した状態になる。リードフレームの各配線膜7(7aも含む)の露出した面が半導体素子搭載側の面となる。

40

**【0039】**

図6(A)乃至(D)は図4、図5に示した方法で製造されたリードフレームを用いての半導体素子の実装方法の一例を工程順に示す断面図である。図6に従ってその方法を説明すると、先ず、図6(A)に示すように、半導体素子10を配線膜7のチップボンディング領域7aにチップボンディングする。15は接着剤である。次いで、図6(B)に示すように、半導体素子10の電極と配線膜7のボンディングパッド6との間をワイヤボンディングにより接続する。16はそのワイヤである。このワイヤボンディングは超音波ボンディングにより行い、その際に、上記超音波振動拡散防止膜14が超音波振動の拡散を阻んで良好なワイヤボンディングに寄与することは前述の通りである。

**【0040】**

40

その後、図6(C)に示すように、上記半導体素子10及びワイヤ16を樹脂11により封止する。その後、図6(D)に示すようにスティフナー兼ヒートスプレッド17を接着剤18を介して封止樹脂11及びリードフレームに接着する。

【0041】

本実施例においても上述した第1の実施例で享受した効果と同じ効果を享受することができる。

【0042】

図7(A)~(D)及び図8(E)~(G)は本発明半導体素子実装用配線基板の製造方法の第3の実施例を工程順(A)~(G)に示す。本実施例は本発明をワイヤボンディングタイプT-CSP用配線基板(リードフレーム)に適用したものである。

10

【0043】

(A)図7(A)に示すように、銅合金からなる板状の金属ベース(厚さ例えば150 $\mu$ m)1を用意し、その表面に、レジスト膜4を選択的に形成する。具体的には、後で形成する配線膜(7)に対してネガのパターンを有するように選択的に形成する。尚、金属ベース1として表面にエッチングストッパを成す例えばニッケル膜(厚さ2 $\mu$ m)を全面的に形成したものをを用いても良い。

【0044】

(B)次に、図7(B)に示すように、上記レジスト膜4をマスクとして金属ベース1表面にメッキ膜20を電解メッキにより形成する。このメッキ膜20は図7(B)右下部に示すように、エッチングストッパを成すニッケル膜21と、ボンディングパッドを成す金膜(但し、本実施例における金膜6は配線膜全域の表面に形成され、この点が第2の実施例とは異なる。)6と、超音波振動拡散防止膜を成すニッケル膜14からなる三層構造を有している。従って、このメッキ膜20はレジスト膜4をマスクとする電解メッキをニッケル、金、ニッケルの順で3回行えばよいことになる。尚、金属ベース1としてその表面に全面的にエッチングストッパを成すニッケル膜を形成したものをを用いることとした場合には、ニッケル膜21は形成する必要がない。

20

【0045】

(C)次に、図7(C)に示すように、上記レジスト膜4をマスクとして例えば銅を電解メッキすることにより配線膜(厚さ例えば25~30 $\mu$ m)7を形成する。尚、7aは配線膜7のうちの半導体素子(10)をボンディングするチップボンディング領域である。

30

【0046】

(D)次に、図7(D)に示すように、レジスト膜4を除去する。

【0047】

(E)次に、例えばポリイミド等から樹脂膜(厚さ例えば25 $\mu$ m)8を図8(E)に示すように選択的に形成する。この樹脂膜8が配線膜7を保持する絶縁ベースとなる。

【0048】

(F)次に、図8(F)に示すように、半田ボール電極9を形成する。この形成は、例えば、ニッケルメッキ、金又はニッケル及び半田を順次電解メッキすることにより行う。

【0049】

(G)次に、銅からなる金属ベース1をその裏面側から選択的にエッチングする。エッチングするのは多数の配線膜7が形成された領域と対応する場所であり、外周リング1aとすべき部分のみ残存させる。このエッチングに際し上記ニッケル膜2がエッチングストッパになり、折角形成した配線膜7がエッチングされることを阻む。

40

【0050】

次に、図8(G)に示すように、上記エッチングストッパとしての役割を果たしたニッケル膜2をエッチングにより除去する。これにより各配線膜7表面の金膜6が露出し、ボンディングパッドとしての役割を果たし得る。また、金属ベース1としてその表面にエッチングストッパを成すニッケル膜を全面的に形成したものをを用いた場合には、そのニッケル膜を除去することは単に金膜6を露出させるのみならず、各配線膜7を他の配線膜7から電氣的に分離し独立させる役割も果たしたことになる。これでリードフレームが完成した

50

状態になる。リードフレームの各配線膜 7 ( 7 a ) の露出した面が半導体素子搭載側の面となる。

#### 【 0 0 5 1 】

本実施例は、ボンディングパッドを成す金膜 6 の選択的形成を、配線膜 7 の選択的形成に際してマスクとして用いたレジスト膜 4 をそのまま用いて行う点で、第 1、第 2 の実施例と異なるが、メッキに際して金属ベース 1 を電位伝達手段として用いることができるという点では全く共通しており、パッド 6 を電解メッキ用引出回路を設けなくても電解メッキにより形成することができ、従って、バンプ 6 形成を無電解メッキにより形成する方法が持つ欠点は一切回避することができるのみならず、電界メッキ法が持つところの配線膜 7 毎に電位を付与するために電解メッキ用引出回路を形成する必要もないという効果を享有 10  
できるという点では第 1、第 2 の実施例と共通している。依って、電界メッキ法が従来持っていた欠点を回避することができる。しかも、ボンディングパッド 6 を選択的に形成するためのマスクとなるレジスト膜と配線膜を選択的に形成するためのマスクとなるレジスト膜は共通なので、レジスト膜を選択的に形成する一連の工程が 1 回分少なく済むという利点もある。

#### 【 0 0 5 2 】

図 9 ( A ) 乃至 ( C ) は図 7、図 8 に示した方法で製造された配線基板 ( リードフレーム ) を用いての半導体素子の実装方法の一例を工程順に示す断面図である。図 9 に従ってその方法を説明すると、先ず、図 9 ( A ) に示すように、半導体素子 1 0 をチップボンディングする。1 5 は接着剤である。次いで、図 9 ( B ) に示すように、半導体素子 1 0 の電 20  
極と配線膜 7 のボンディングパッド 6 との間をワイヤボンディングにより接続する。1 6 はそのワイヤである。このワイヤボンディングは超音波ボンディングにより行う。ニッケル膜 1 4 が超音波振動拡散防止の役割を果たすことは前述の通りである。

#### 【 0 0 5 3 】

その後、図 9 ( C ) に示すように、上記半導体素子 1 0 及びワイヤ 1 6 を樹脂 1 1 により封止する。

#### 【 0 0 5 4 】

##### 【 発明の効果 】

請求項 1 の半導体素子実装用配線基板の製造方法によれば、配線膜形成前の段階において、配線膜に対してネガのパターンを有するレジスト膜とバンプ乃至パッドに対してネガの 30  
パターンを有するレジスト膜をマスクとしてメッキすることによりバンプ乃至パッドを形成するので、そのメッキに際して金属ベースを電位伝達手段として用いることができる。従って、バンプ乃至パッドを電解メッキ用引出回路を設けなくても電解メッキにより形成することができる。従って、バンプ乃至パッドを無電解メッキにより形成する方法が持つ欠点は一切回避することができるのみならず、電界メッキ法が持つところの配線膜毎に電位を付与するために電解メッキ用引出回路を形成する必要もない。依って、電界メッキ法が従来持っていた欠点を回避することができる。

#### 【 0 0 5 5 】

請求項 2 の半導体素子実装用配線基板の製造方法によれば、配線膜選択的形成用マスクとして形成したレジスト膜を、バンプ乃至パッド選択的形成用マスクとしても使い、バンプ 40  
乃至パッドの形成も配線膜の形成も金属ベースが完全に存在した状態で行われるので、そのメッキに際して金属ベースを電位伝達手段として用いることができる。従って、バンプ乃至パッドを電解メッキ用引出回路を設けなくても電解メッキにより形成することができる。従って、バンプ乃至パッドを無電解メッキにより形成する方法が持つ欠点は一切回避することができるのみならず、電界メッキ法が持つところの配線膜毎に電位を付与するために電解メッキ用引出回路を形成する必要もない。依って、電界メッキ法が従来持っていた欠点を回避することができる。

#### 【 0 0 5 6 】

しかも、ボンディングパッド 6 を選択的に形成するためのマスクとなるレジスト膜と配線膜を選択的に形成するためのマスクとなるレジスト膜は共通なので、レジスト膜を選択的 50



に形成する一連の工程が1回分少なくて済むという利点もある。

【0057】

請求項3の半導体素子実装用配線基板の製造方法によれば、金属ベースとしてエッチングストップ膜を表面に有するものを用いるので、配線膜及びパンプ乃至パッドの形成後、金属ベースを裏面からエッチングして金属ベースの不要部分を除去するエッチングの際にエッチングストップ膜により配線膜が侵食されるのを防止することができる。そして、そのエッチング後にそのエッチングストップ膜を除去することによりエッチングストップ膜により全配線膜が互いに電氣的に接続された状態をなくし、つまり、各配線膜を電氣的に独立した状態し、更に、パッド或いはパンプが露出する状態にすることができる。

【図面の簡単な説明】

【図1】(A)乃至(F)は本発明半導体素子実装用配線基板の製造方法の第1の実施例の工程(A)~(F)を順に示す断面図である。

【図2】(G)乃至(J)は本発明半導体素子実装用配線基板の製造方法の第1の実施例の工程(G)~(J)を順に示す断面図である。

【図3】(A)~(C)は図1、図2に示した方法で製造した配線基板(リードフレーム)を用いて実装する方法の一例を工程順に示す断面図である。

【図4】(A)乃至(F)は本発明半導体素子実装用配線基板の製造方法の第2の実施例の工程(A)~(F)を順に示す断面図である。

【図5】(G)乃至(J)は本発明半導体素子実装用配線基板の製造方法の第2の実施例の工程(G)~(J)を順に示す断面図である。

【図6】(A)~(D)は図4、図5に示した方法で製造した配線基板(リードフレーム)を用いて実装する方法の一例を工程順に示す断面図である。

【図7】(A)乃至(D)は本発明半導体素子実装用配線基板の製造方法の第3の実施例の工程(A)~(D)を順に示す断面図である。

【図8】(E)乃至(G)は本発明半導体素子実装用配線基板の製造方法の第3の実施例の工程(E)~(G)を順に示す断面図である。

【図9】(A)~(D)は図7、図8に示した方法で製造した配線基板(リードフレーム)を用いて実装する方法の一例を工程順に示す断面図である。

【図10】(A)乃至(D)は半導体素子実装用配線基板の製造方法の一つの従来例を工程順に示す断面図である。

【図11】(A)乃至(C)は半導体素子実装用配線基板の製造方法の別の従来例を工程順に示す断面図である。

【符号の説明】

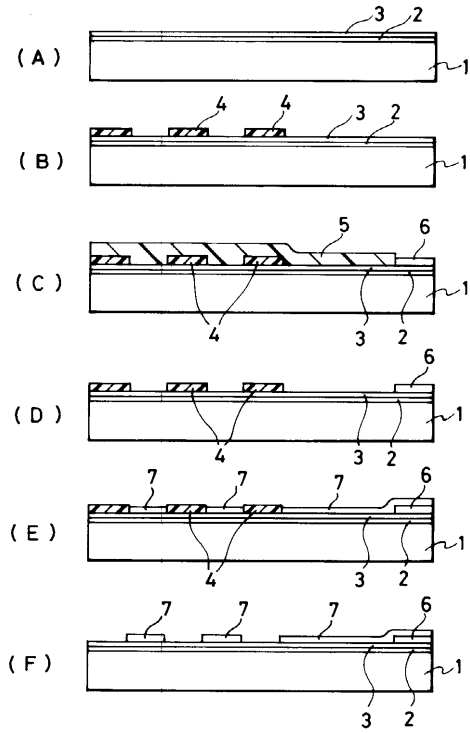
1・・・金属ベース、2・・・エッチングストップ膜(エッチングストップパ)、4・・・第1のレジスト膜(レジスト膜)、5・・・第2のレジスト膜、6・・・パンプ乃至パッド膜、7・・・配線膜、10・・・半導体素子、21・・・エッチングストップ膜。

10

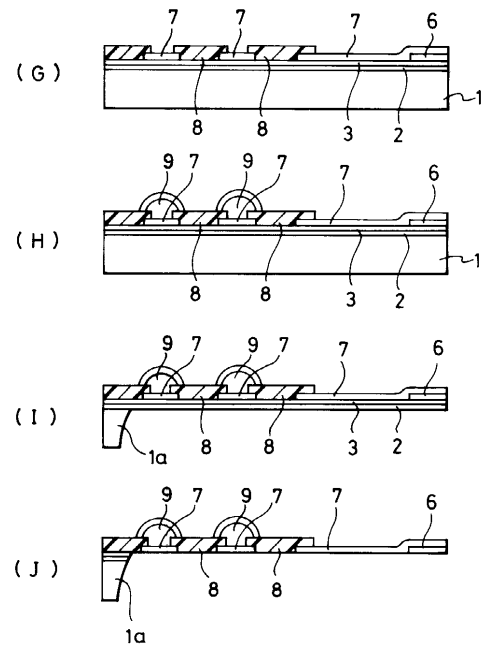
20

30

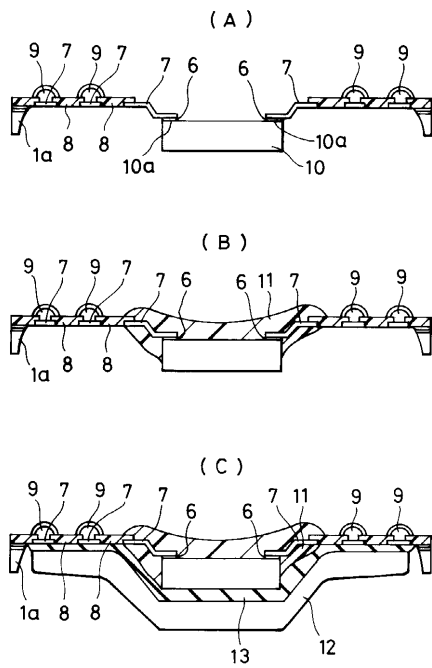
【 図 1 】



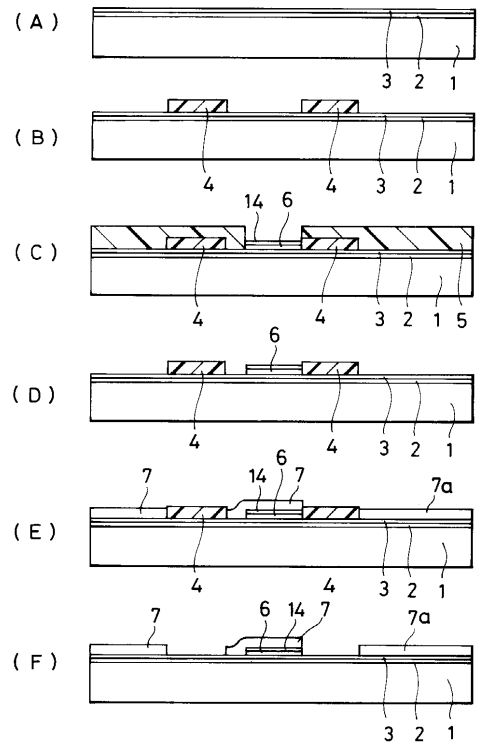
【 図 2 】



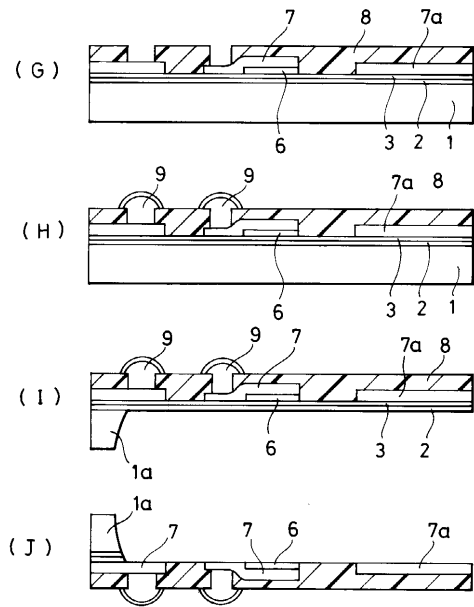
【 図 3 】



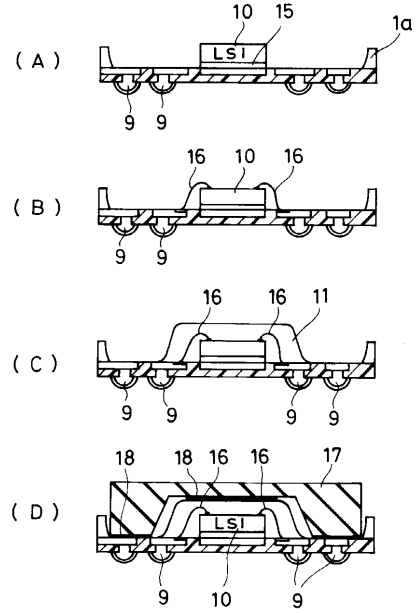
【 図 4 】



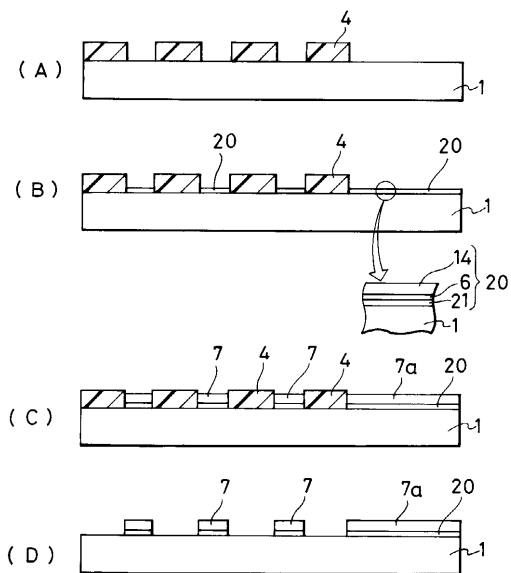
【 図 5 】



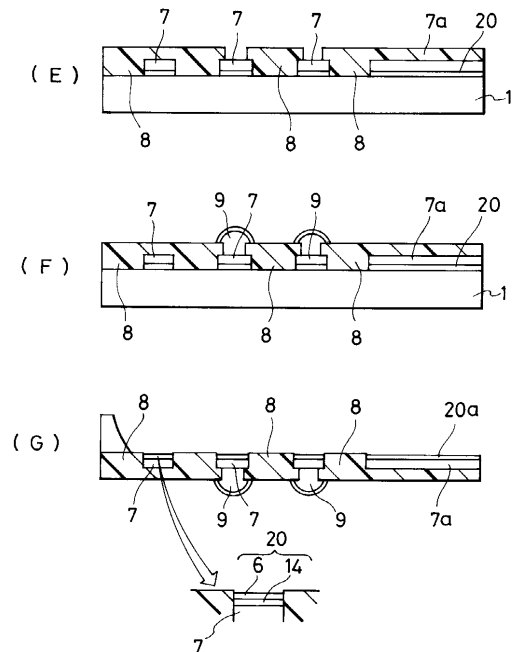
【 図 6 】



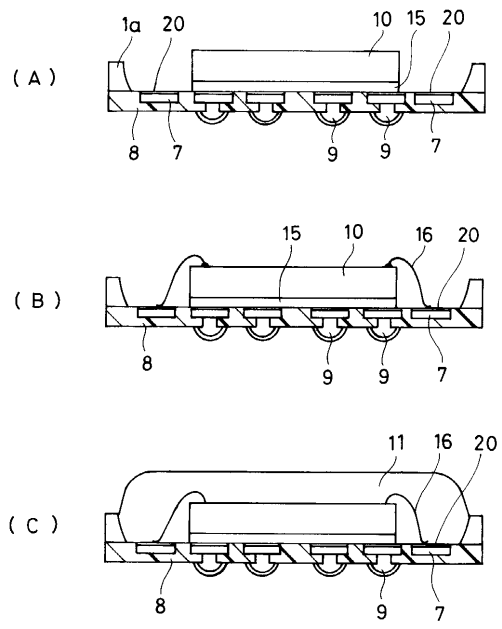
【 図 7 】



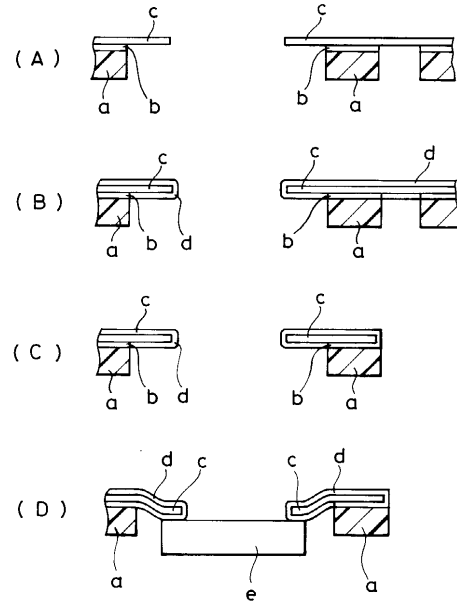
【 図 8 】



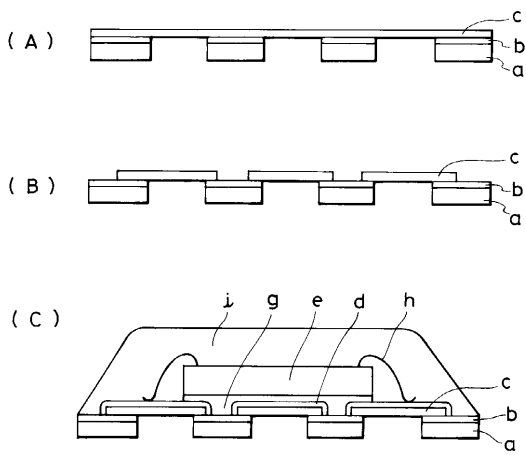
【 図 9 】



【 図 10 】



【 図 11 】



---

フロントページの続き

- (72)発明者 飯島 朝雄  
東京都豊島区南大塚三丁目37番5号 株式会社ノース内
- (72)発明者 草野 英俊  
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 石野 忠志

- (56)参考文献 特開平09-213863(JP,A)  
特開平09-213750(JP,A)  
特開昭62-241347(JP,A)  
特開昭63-216994(JP,A)  
特開平05-326783(JP,A)  
特開平06-077650(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/60

H01L 23/50