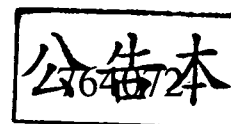


(此處由本局於收
文時黏貼條碼)



發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95145466

※申請日期：95年12月06日

※IPC分類：H01L 33/00 (2006.01)

一、發明名稱：

(中) 半導體裝置及其製造方法、以及顯示裝置和電子設備

(英) Semiconductor device and its manufacturing method, and display device and electronic appliance

二、申請人：(共 1 人)

1. 姓名：(中) 半導體能源研究所股份有限公司
(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平
(英) 1. YAMAZAKI, SHUNPEI

地址：(中) 日本國神奈川縣厚木市長谷三九八番地
(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

● 姓名：(中) 本田達也
(英) HONDA, TATSUYA

國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2005/12/20 ; 2005-366023 有主張優先權

五、中文發明摘要

發明之名稱：半導體裝置及其製造方法、以及顯示裝置和電子設備

提供一種具有含有發光特性良好的發光元件的半導體裝置。此半導體裝置係提供有形成在絕緣膜中的第一凹部或開口部；第一電極，該第一電極在位於第一凹部或開口部周圍的絕緣膜之上、以及第一凹部或開口部內，並與第一凹部或開口部一起形成第二凹部；形成在第一電極之上並與第二凹部一起形成第三凹部的第一導電率型半導體層；形成在第一導電率型半導體層之上並與第三凹部一起形成第四凹部的發光層；形成在發光層之上並與第四凹部一起形成第五凹部的第二導電率型半導體層；以及，形成在構成第五凹部的底面及側面的第二導電率型半導體層之上的第二電極。

六、英文發明摘要

發明之名稱：

Semiconductor device and its manufacturing method, and display device and electronic appliance

A semiconductor device having a light-emitting element with excellent light-emitting characteristics is provided. The semiconductor device is provided with a first depressed portion or opening portion formed in an insulating film; a first electrode which is formed over the insulating film around the first depressed portion or opening portion, which is positioned in the first depressed portion or opening portion, and which forms a second depressed portion together with the first depressed portion or opening portion; a semiconductor layer of a first conductivity type which is formed over the first electrode and which forms a third depressed portion together with the second depressed portion; a light-emitting layer which is formed over the semiconductor layer of the first conductivity type and which forms a fourth depressed portion together with the third depressed portion; a semiconductor layer of a second conductivity type which is formed over the light-emitting layer and which forms a fifth depressed portion together with the fourth depressed portion; and a second electrode formed over the semiconductor layer of the second conductivity type that forms a bottom surface and a side surface of the fifth depressed portion.

七、指定代表圖：

(一)、本案指定代表圖為：第(1A)圖。

(二)、本代表圖之元件代表符號簡單說明：

10：基底

16：絕緣膜

16a：開口部

17：下部電極

18：P型半導體層

18a：第一凹部

19：發光層

19a：第三凹部

20：n型半導體層

20a：第四凹部

21：上部電極

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

(1)

九、發明說明

【發明所屬之技術領域】

本發明涉及具有發光特性良好的發光元件的半導體裝置、顯示裝置、電子設備、以及半導體裝置的製造方法。

【先前技術】

圖 16 是用來說明習知的發光元件的結構的圖。習知的發光元件具有如下結構：在絕緣膜 1000 上順序層疊了下部電極 1002、第一導電率型半導體層 1004、發光層 1006、第二導電率型半導體層 1008、以及上部電極 1010。若給下部電極 1002 及上部電極 1010 分別提供預定的電位，則激子在發光層 1006 復合，並且，射出在復合時被釋放的能量作為光。

在使用發光元件形成顯示器的情況下，需要從發光元件的頂部放出光。在使用金屬形成上部電極 1010 的情況下，具有將上部電極 1010 的膜厚設定為 5nm 至 200nm（包括 5nm 和 200nm）來從頂部放出光的方法。在該方法中，若將由 Ni 組成的上部電極 1010 的膜厚設定為 15nm，則發光元件所發出的紫外光的透過率就成為 70%或更高（例如專利文獻 1）。

專利文獻 1 特開 2004-221132 號公報（第 43 段及第 57 段）

在上述先前技術中，通過使上部電極的膜厚減薄（例如 15nm），被發出的光的透過率成為 70%或更高。但是

(2)

，在使用發光元件作為顯示器的情況下，上部電極的光透過率理想地是 80%或更高。

另外，還存在使用 ITO、ZnO 等的透明電極作為上部電極的方法，但是透明電極呈現高電阻，因此，因透明電極而消耗電力，導致了發光元件的發光效率降低。另外，在使用 ZnO 作為發光層並獲得紫外光發光的情況下，若使用 ZnO 作為上部電極，則所發出的紫外光因上部電極而被吸收。

【發明內容】

鑒於上述問題，本發明旨在提供具有從頂部發光的效率高的發光元件的半導體裝置、顯示裝置、電子設備、以及半導體裝置的製造方法。

為了解決上述問題，根據本發明的半導體裝置包含：形成在絕緣膜中的第一凹部或開口部；第一電極，該第一電極形成在位於第一凹部或開口部周圍的絕緣膜上、第一凹部或開口部的底面及側面，並具有位於第一凹部內或開口部內的第二凹部；第一導電率型半導體層，該第一導電率型半導體層形成在第一電極上，並具有位於第二凹部內的第三凹部；發光層，該發光層形成在第一導電率型半導體層上，並具有位於第三凹部內的第四凹部；第二導電率型半導體層，該第二導電率型半導體層形成在發光層上，並具有位於第四凹部內的第五凹部；以及第二電極，該第二電極形成在構成第五凹部的底面及側面的第二導電率型

(3)

半導體層上。

根據所述半導體裝置，沿著形成在絕緣膜中的第一凹部或開口部的底面及側面形成有第一電極、第一導電率型半導體層、發光層、以及第二導電率型半導體層。因此，發光層所發出的光透過第二導電率型半導體層，然後，從發光元件的頂部被射出。因此，高效率地從發光元件的頂部射出發光層所發出的光。

在第二導電率型半導體層的能帶隙等於或小於發光層的能帶隙的情況下，第二導電率型半導體層的厚度較佳地薄於發光層的厚度。藉由採用這種結構，可以抑制從發光層發出的光被第二導電率型半導體層吸收。

根據本發明的半導體裝置包含：形成在絕緣膜中的第一凹部或開口部；第一電極，該第一電極形成在第一凹部或開口部的底面及側面，並具有位於第一凹部或開口部內的第二凹部；第一導電率型半導體層，該第一導電率型半導體層形成在第一電極上，並具有位於第二凹部內的第三凹部；發光層，該發光層形成在第一導電率型半導體層上，並具有位於第三凹部內的第四凹部；第二導電率型半導體層，該第二導電率型半導體層形成在發光層上，並具有位於第四凹部內的第五凹部；以及第二電極，該第二電極形成在構成第五凹部的底面及側面的第二導電率型半導體層上，其中，絕緣膜的表面和發光層的端面所形成的角度為 90° 至 270° （不包括 90° 和 270° ）。

根據所述半導體裝置，由於絕緣膜的表面和發光層的

(4)

端面所形成的角度為 90° 至 270° (不包括 90° 和 270°) , 所以發光層所發出的光從所述發光層的端面向上射出。因此, 高效率地從發光元件的頂部射出發光層所發出的光。

發光層也可以由能帶隙為 3eV 或更大的物質組成。在這種情況下, 構成發光層的物質為 ZnO 、 ZnS 、 GaN 、 SiC 、或 $\text{Mg}_{1-x}\text{Zn}_x\text{O}$ 。

較佳地, 構成第一導電率型半導體層的物質、以及構成第二導電率型半導體層的物質分別具有比構成發光層的物質大的能帶隙。在這種情況下, 發光層的發光效率提高了。另外, 若將發光層的厚度設定為 10nm 或更薄, 則獲得量子阱結構, 因此發光層的發光效率更高了。此外, 在構成發光層的物質為 ZnO 的情況下, 構成第一導電率型半導體層的物質、以及構成第二導電率型半導體層的物質可以為加入了雜質的 $\text{Mg}_{1-x}\text{Zn}_x\text{O}$ 。

相對於從發光層所發出的光, 第一電極較佳地具有 90% 或更高的反射率。在這種情況下, 從發光層向下方射出的光因第一電極而反射, 並從發光元件的頂部射出。因此, 更高效率地從發光元件的頂部射出發光層所發出的光。

根據本發明的半導體裝置包含: 形成在基底處的薄膜電晶體; 位於薄膜電晶體上的絕緣膜; 以及形成在絕緣膜上並且發光被薄膜電晶體控制的發光元件。發光元件包含: 形成在絕緣膜中的第一凹部或開口部; 第一電極, 該第一電極形成在位於第一凹部或開口部周圍的絕緣膜上、第

(5)

一凹部或開口部的底面及側面，並具有位於第一凹部內或開口部內的第二凹部；第一導電率型半導體層，該第一導電率型半導體層形成在第一電極上，並具有位於第二凹部內的第三凹部；發光層，該發光層形成在第一導電率型半導體層上，並具有位於第三凹部內的第四凹部；第二導電率型半導體層，該第二導電率型半導體層形成在發光層上，並具有位於第四凹部內的第五凹部；以及第二電極，該第二電極形成在構成第五凹部的底面及側面的第二導電率型半導體層上。

根據本發明的其他半導體裝置包含：形成在基底處的薄膜電晶體；位於薄膜電晶體上的絕緣膜；以及形成在絕緣膜上並且發光被薄膜電晶體控制的發光元件，其中，發光元件具備：第一電極，該第一電極形成在第一凹部或開口部的底面及側面，並具有位於第一凹部或開口部內的第二凹部；第一導電率型半導體層，該第一導電率型半導體層形成在第一電極上，並具有位於第二凹部內的第三凹部；發光層，該發光層形成在第一導電率型半導體層上，並具有位於第三凹部內的第四凹部；第二導電率型半導體層，該第二導電率型半導體層形成在發光層上，並具有位於第四凹部內的第五凹部；以及第二電極，該第二電極形成在構成第五凹部的底面及側面的第二導電率型半導體層上，其中，絕緣膜的表面和發光層的端面所形成的角度為 90° 至 270° （不包括 90° 和 270° ）。

薄膜電晶體也可以包含島狀 ZnO 膜、以及形成在 ZnO

(6)

膜處並用作所述薄膜電晶體的源極或汲極的雜質區域。在這種情況下，可以藉由濺射法形成薄膜電晶體的半導體層。因此，可以使用可撓性基底或塑膠基底作為基底。

根據本發明的顯示裝置包括：形成在基底處的薄膜電晶體；位於薄膜電晶體上的絕緣膜；形成在絕緣膜上並發出紫外光的發光元件，其中發光被薄膜電晶體控制；以及螢光體，該螢光體位於發光元件上，且吸收發光元件所發出的紫外光來發出可見光，其中，發光元件具備：形成在絕緣膜中的第一凹部或開口部；第一電極，該第一電極形成在位於第一凹部或開口部周圍的絕緣膜上、第一凹部或開口部的底面及側面，並具有位於第一凹部內或開口部內的第二凹部；第一導電率型半導體層，該第一導電率型半導體層形成在第一電極上，並具有位於第二凹部內的第三凹部；發光層，該發光層形成在第一導電率型半導體層上，並具有位於第三凹部內的第四凹部；第二導電率型半導體層，該第二導電率型半導體層形成在發光層上，並具有位於第四凹部內的第五凹部；以及第二電極，該第二電極形成在構成第五凹部的底面及側面的第二導電率型半導體層上。

根據本發明的其他顯示裝置包含：形成在基底處的薄膜電晶體；位於薄膜電晶體上的絕緣膜；形成在絕緣膜上並發出紫外光的發光元件，其中發光被薄膜電晶體控制；以及螢光體，該螢光體位於發光元件上，且吸收發光元件所發出的紫外光來發出可見光，其中，發光元件具備：形

(7)

成在絕緣膜中的第一凹部或開口部；第一電極，該第一電極形成在第一凹部或開口部的底面及側面，並具有位於第一凹部或開口部內的第二凹部；第一導電率型半導體層，該第一導電率型半導體層形成在第一電極上，並具有位於第二凹部內的第三凹部；發光層，該發光層形成在第一導電率型半導體層上，並具有位於第三凹部內的第四凹部；第二導電率型半導體層，該第二導電率型半導體層形成在發光層上，並具有位於第四凹部內的第五凹部；以及第二電極，該第二電極形成在構成第五凹部的底面及側面的第二導電率型半導體層上，其中，絕緣膜的表面和發光層的端面所形成的角度為 90° 至 270° （不包括 90° 和 270° ）。

薄膜電晶體也可以包含島狀 ZnO 膜、以及形成在 ZnO 膜處並用作所述薄膜電晶體的源極或汲極的雜質區域。在這種情況下，可以使用可撓基底或塑膠基底作為基底。

根據本發明的電子設備包含如上所述的任一半導體裝置或顯示裝置。

根據本發明的半導體裝置的製造方法包括如下步驟：在絕緣膜中形成第一凹部或開口部；藉由在絕緣膜上、第一凹部或開口部的底面及側面形成第一導電膜，形成位於第一凹部內或開口部內的第二凹部；藉由在第一導電膜上形成第一導電率型半導體層，形成位於第二凹部內的第三凹部；藉由在第一導電率型半導體膜上形成發光層，形成位於第三凹部內的第四凹部；藉由在發光層上形成第二導電率型半導體層，形成位於第四凹部內的第五凹部；在第

(8)

民國 102 年 1 月 4 日修正

二導電率型半導體層上形成第二導電膜；有選擇地蝕刻並去除第一及第二導電膜、第一導電率型半導體層、第二導電率型半導體層、以及發光層位於絕緣膜上的部分。

根據本發明的其他半導體裝置的製造方法包括如下步驟：在絕緣膜中形成第一凹部或開口部；藉由在絕緣膜上、第一凹部或開口部的底面及側面形成第一導電膜，形成位於第一凹部內或開口部內的第二凹部；藉由在第一導電膜上形成第一導電率型半導體層，形成位於第二凹部內的第三凹部；通過在第一導電率型半導體層上形成發光層，形成位於第三凹部內的第四凹部；藉由在發光層上形成第二導電率型半導體層，形成位於第四凹部內的第五凹部；在第二導電率型半導體層上形成第二導電膜；進行拋光或回蝕刻（etch-back）並去除第一及第二導電膜、第一導電率型半導體層、第二導電率型半導體層、以及發光層位於絕緣膜上的部分。

根據本發明的其他半導體裝置的製造方法包括如下步驟：在基底上形成薄膜電晶體；在薄膜電晶體上形成絕緣膜；在絕緣膜中形成位於薄膜電晶體上的第一凹部；在第一凹部的底面形成位於薄膜電晶體的源極或汲極上的連接孔；通過在絕緣膜上、第一凹部的底面及側面形成通過連接孔電連接於源極或汲極的第一導電膜，形成位於第一凹部內的第二凹部；通過在第一導電膜上形成第一導電率型半導體層，形成位於第二凹部內的第三凹部；通過在第一

民國 102 年 1 月 4 日修正

(9)

導電率型半導體層上形成發光層，形成位於第三凹部內的第四凹部；通過在發光層上形成第二導電率型半導體層，形成位於第四凹部內的第五凹部；在第二導電率型半導體層上形成第二導電膜；有選擇地蝕刻並去除第一及第二導電膜、第一導電率型半導體層、第二導電率型半導體層、以及發光層位於絕緣膜上的部分。

根據本發明的其他半導體裝置的製造方法包括如下步驟：在基底上形成薄膜電晶體；在薄膜電晶體上形成絕緣膜；在絕緣膜中形成位於薄膜電晶體上的第一凹部；在第一凹部的底面形成位於薄膜電晶體的源極或汲極上的連接孔；藉由在絕緣膜上、第一凹部的底面及側面形成通過連接孔電連接於源極或汲極的第一導電膜，形成位於第一凹部內的第二凹部；藉由在第一導電膜上形成第一導電率型半導體層，形成位於第二凹部內的第三凹部；藉由在第一導電率型半導體層上形成發光層，形成位於第三凹部內的第四凹部；藉由在發光層上形成第二導電率型半導體層，形成位於第四凹部內的第五凹部；在第二導電率型半導體層上形成第二導電膜；進行拋光或回蝕刻並去除第一及第二導電膜、第一導電率型半導體層、第二導電率型半導體層、以及發光層位於絕緣層上的部分。

如上所述，根據本發明，可以高效率地從發光元件的頂部射出發光層所發出的光。另外，可以提高向頂部射出的光的每單位面積的強度。另外，可以形成一種顯示裝置，其中螢光膜等對發光元件所發出的紫外光進行吸光，並

(10)

且所述螢光膜實現 R、G、B 發光。因此，可以使顯示裝置的發光效率高。另外，與使用了有機 EL 的顯示裝置相比，可以使顯示裝置的壽命長。

【實施方式】

〔實施方式 1〕

以下，參照附圖說明本發明的實施方式。圖 1A 是用來說明根據本發明的實施方式 1 的發光元件的結構的截面圖，而圖 1B 是該發光元件的平面圖。此外，圖 1A 表示沿圖 1B 的 A-A' 切割的截面。在所述發光元件中，在基底 10 上形成有絕緣膜 16。基底 10 例如是玻璃基底。絕緣膜 16 例如是氧化矽膜，其厚度例如為 $0.5\mu\text{m}$ 至 $1.5\mu\text{m}$ （包括 $0.5\mu\text{m}$ 和 $1.5\mu\text{m}$ ）。在絕緣膜 16 中形成有開口部 16a。開口部 16a 的底面例如為一邊長 $2.5\mu\text{m}$ 的正方形。

在位於開口部 16a 周圍的絕緣膜 16 上、開口部 16a 的底面及側面上形成有下部電極 17。下部電極 17 與開口部 16a 一起形成第一凹部 17a。這種結構是通過調整對於開口部 16a 的形狀的下部電極 17 的膜厚而獲得的。下部電極 17 的膜厚例如為 100nm 至 300nm （包括 100nm 和 300nm ）（例如 200nm ）。此外，下部電極 17 理想地由對發光層 19 所發出的光的反射率十分高（例如 90% 或更高）的物質組成。在發光層 19 發出紫外光的情況下，下部電極 17 例如由 Al 組成。

在下部電極 17 上順序層疊了 p 型半導體層 18、發光

(11)

層 19、以及 n 型半導體層 20。p 型半導體層 18 具有位於第一凹部 17a 內部的第二凹部 18a，發光層 19 具有位於第二凹部 18a 內部的第三凹部 19a，n 型半導體層 20 具有位於第三凹部 19a 內部的第四凹部 20a。這種結構是通過分別調整 p 型半導體層 18、發光層 19、以及 n 型半導體層 20 的膜厚而獲得的。p 型半導體層 18 的厚度例如為 100nm 至 500nm（包括 100nm 和 500nm）（例如 200nm），發光層 19 的厚度例如為 500nm 至 1000nm（包括 500nm 和 1000nm）（例如 500nm），n 型半導體層 20 的厚度例如為 100nm 至 500nm（包括 100nm 和 500nm）（例如 200nm）。注意，較佳地將 n 型半導體層 20 的膜厚設定為比發光層 19 的膜厚薄，特別較佳地，將它設定為 1/2 或更小。若採用這種結構，則如下所述抑制來自發光層 19 的光因 n 型半導體層 20 而被吸收，因此高效率地從發光元件頂部射出光。

p 型半導體層 18、發光層 19、以及 n 型半導體層 20 例如為 p 型 ZnO 層、沒加入雜質的 ZnO 層（能帶隙為 3.4eV）以及 n 型 ZnO 層。p 型 ZnO 是例如加入了磷的 ZnO，而 n 型 ZnO 層是例如加入了 Al 或 Ga 的 ZnO。此外，作為發光層 19，還可以使用 ZnS 層（能帶隙為 3.68eV）、GaN 層（能帶隙為 3.36eV）、SiC 層（能帶隙為 3.0eV）、或 $Mg_{1-x}Zn_xO$ （MgO 和 ZnO 的混晶半導體，能帶隙為 3.4eV 至 7.8eV（包括 3.4eV 和 7.8eV））。在發光層 19 的能帶隙為 3eV 或更大的情況下，可以發出紫外光

(12)

。另外，在發光層 19 為 GaAs (能帶隙為 1.42eV) 的情況下，可以使用加入了 Zn 的 $Al_{1-x}Ga_xAs$ (能帶隙為 1.42eV 至 2.17eV (包括 1.42eV 和 2.17eV)) 作為 p 型半導體層 18，該 $Al_{1-x}Ga_xAs$ 為 GaAs 和 AlAs 的混晶。並且，可以使用加入了 Si 的 $Al_{1-x}Ga_xAs$ 作為 n 型半導體層 20。在這種結構中，紅外區的光被放射。

另外，若 p 型半導體層 18 及 n 型半導體層 20 由能帶隙比發光層 19 高的物質組成，則可以提高發光層 19 的發光效率。另外，在這種情況下，藉由使發光層 19 的膜厚減薄 (例如 10nm 或更薄)，可以顯著地提高發光效率，因為可以獲得量子阱結構。在使用 ZnO 形成發光層 19 的情況下，若使用加入了 Al 或 Ga 的 $Mg_{1-x}Zn_xO$ 和加入了磷的 $Mg_{1-x}Zn_xO$ 分別作為 p 型半導體層 18 及 n 型半導體層 20，則可以使 p 型半導體層 18 及 n 型半導體層 20 的能帶隙比發光層 19 高。

此外，也可以在下部電極 17 上順序層疊了 n 型半導體層 20、發光層 19、以及 p 型半導體層 18。在這種情況下，較佳地將 p 型半導體層 18 的膜厚設定為比發光層 19 的膜厚薄 (100nm 至 500nm(包括 100nm 和 500nm))，特別較佳地，將它設定為 1/2 或更小。

在位於第四凹部 20a 中及其周圍的 n 型半導體層 20 上形成有上部電極 21。上部電極 21 由 Al 等的金屬組成，與構成第四凹部 20a 的側面及底面的 n 型半導體層 20 的整個面接觸。注意，當沿著垂直於基底 10 的方向看時，

(13)

上部電極 21 需要不與發光層 19 的沿著大致垂直於基底 10 的方向延伸的部分重疊。換言之，當沿著垂直於基底 10 的方向看時，藉由圖案化而形成的上部電極 21 的端面位於第三凹部 19a 內側，即可。若採用這種結構，則如下所述高效率地從發光元件的頂部射出發光層 19 所發出的光。

在使本圖所示的發光元件發光的情況下，例如使上部電極 21 接地，並將正方向的電位提供到下部電極 17。因此，激子在發光層 19 復合，放射在復合時被釋放的能量作為光。由於上部電極 21 不與發光層 19 的沿著圖中的上方方向延伸的部分重疊，因此向圖中的上方放射的光透過 n 型半導體層 20，然後，從發光元件的頂部被射出。另外，向圖中的下方放射的光因下部電極 17 而反射，從發光元件的頂部被射出。此外，如上所述，n 型半導體層 20 的膜厚比發光層 19 的膜厚薄，因此抑制來自發光層 19 的光因 n 型半導體層 20 而被吸收，從而高效率地向頂部射出光。

此外，在發光層 19 中的發光區域是被夾在下部電極 17 和上部電極 21 之間的區域，就是說，構成第三凹部 19a 的部分。因此，沿著垂直於基底 10 的方向獲得發光區域，從而向頂部射出的光的每單位面積的強度提高了。

接著，說明圖 1A 和 1B 所示的發光元件的製造方法。首先，在基底 10 上，通過 CVD 法形成絕緣膜 16。然後，在絕緣膜 16 上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模有選擇地蝕刻絕緣膜 16。如此，在絕緣膜 16 中形成開

民國 102 年 1 月 4 日修正

(14)

口部 16a。然後，去除抗蝕劑圖形。

接著，在絕緣膜 16 的整個面上及開口部 16a 的底面及側面，通過濺射法形成下部電極 17。例如使用 Al 靶作為靶材。然後，在下部電極 17 上，通過濺射法形成 p 型半導體層 18。關於靶材，例如使用包含磷的 ZnO 靶材。

接著，在 p 型半導體層 18 的整個面上，藉由濺射法形成發光層 19。例如使用 ZnO 靶作為靶材，並採用氮氣、氟作為氣氛。然後，在發光層 19 的整個面上，通過濺射法形成 n 型半導體層 20。例如使用包含 Ga 或 Al 的 ZnO 靶作為靶。接著，在 n 型半導體層 20 的整個面上，通過濺射法形成上部電極 21。例如使用 Al 靶作為靶材。

此外，p 型半導體層 18 的形成方法也可以是在藉由濺射法形成半導體層之後加入雜質如磷等的方法。另外，n 型半導體層 20 的形成方法也可以是將包含要加入的雜質的晶片(例如 Al 晶片或 Ga 晶片)放置在由半導體組成的靶材(例如 ZnO 靶)上，以對這些同時進行濺射的方法。

接著，在上部電極 21 上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模有選擇地蝕刻上部電極 21。如此，上部電極 21，除了位於第四凹部 20a 內及其周圍的部分以外，均被去除。然後，去除抗蝕劑圖形。

接著，在上部電極 21 及 n 型半導體層 20 上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模有選擇地蝕刻 n 型半導體層 20、發光層 19、p 型半導體層 18、以及下部電極 17。如此，n 型半導體層 20、發光層 19、p 型半導體層 18、

(15)

以及下部電極 17，除了位於開口部 16a 內及其周圍的部分以外，均被去除。然後，去除抗蝕劑圖形。

如上所述，根據本發明的實施方式 1，沿著形成在絕緣膜 16 中的開口部 16a 的底面及側面形成有構成發光元件的下部電極 17、p 型半導體層 18、發光層 19、以及 n 型半導體層 20。另外，上部電極 21 形成在第四凹部 20a 內及其周圍，但是，不重疊於發光層 19 的沿著圖中的上方向延伸的部分。因此，發光層 19 所發出的光透過 n 型半導體層 20，然後，從發光元件的頂部被射出。

因此，高效率地從發光元件頂部射出發光層 19 所發出的光。另外，由於使用使發光層 19 所發出的光反射的物質形成下部電極 17，所以更高效率地從發光元件頂部射出發光層 19 所發出的光。

另外，可以沿著垂直於基底 10 的方向獲得發光層 19 中的發光區域。因此，可以提高向頂部射出的光的每單位面積的強度。

另外，當使用可以通過濺射法而形成的物質如 p 型 ZnO 層、沒加入雜質的 ZnO 層、以及 n 型 ZnO 層等分別作為 p 型半導體層 18、發光層 19、以及 n 型半導體層 20 時，可以使用耐熱溫度比玻璃基底低的基底如可撓基底或塑膠基底作為基底 10，因為可以降低這些的成膜溫度。

此外，通過使發光層 19 的折射率比 p 型半導體層 18 及 n 型半導體層 20 的折射率高，可以實現發光層 19 的雷射振盪。在這種情況下，可以獲得具有高發光效率的半導

(16)

體雷射振盪元件。

{ 實施方式 2 }

圖 2 是用來說明根據本發明的實施方式 2 的發光元件的驅動電路結構的電路圖。在本實施方式中，發光元件 904 具有與實施方式 1 所說明的發光元件相同的結構，相對電極 908 相當於圖 1A 和 1B 的上部電極 21。相當於下部電極 17 的電極通過驅動用 TFT (薄膜電晶體) 901 電連接於電源線 907。驅動用 TFT901 的閘極電極通過開關用 TFT902 電連接於信號線 906。開關用 TFT902 的閘極電極電連接於掃描線 905。此外，驅動用 TFT901 的閘極電極通過電容元件 903 還連接於電源線 907。

在這種電路中，當預定的信號輸入到掃描線 905 時，開關用 TFT902 導通，並且信號線 906 和驅動用 TFT901 的閘極電極連接。在這種狀態下，當預定的信號輸入到信號線 906 時，驅動用 TFT901 導通，並且電源線 907 和發光元件 904 連接。在這種狀態下，發光元件 904 發光。此外，由於設置有電容元件 903，所以容易保持驅動用 TFT901 的閘極電極的電位。

發光元件 904 具有與實施方式 1 所說明的發光元件相同的結構。因此，在本實施方式中，也可以獲得與實施方式 1 相同的效果，例如，從發光元件的頂部射出的光的强度高。

(17)

〔實施方式 3〕

圖 3A 是用來說明根據實施方式 3 的發光元件的結構的截面圖，而圖 3B 是該發光元件的平面圖。此外，圖 3A 表示沿圖 3B 的 A-A'切割的截面。本實施方式所示的發光元件具有在圖 1A 和 1B 所示的發光元件中去除突出為高於絕緣膜 16 的表面的部分而成的結構。因此，實施方式 1 所說明的內容，除了從發光層 19 的端面直接射出所發出的光這一點以外，均可以適用於本實施方式。下面，使用同一標號表示與實施方式 1 相同的結構，並省略其說明。

以下說明根據本實施方式的發光元件的製造方法。首先，在基底 10 上形成絕緣膜 16 及開口部 16a，再者，還形成下部電極 17、p 型半導體層 18、發光層 19、n 型半導體層 20、以及上部電極 21。這些形成方法與實施方式 1 相同。

接著，藉由 CMP 法或回蝕刻去除在下部電極 17、p 型半導體層 18、發光層 19、n 型半導體層 20、以及上部電極 21 中的位於絕緣膜 16 上的部分。如此，下部電極 17、p 型半導體層 18、發光層 19、n 型半導體層 20、以及上部電極 21 的各端面沿著絕緣膜 16 的表面大致整齊。因此，處於當沿著垂直於絕緣膜 16 的方向看時可以看到發光層 19 的端面的狀態，並且，從發光層 19 發出的光從發光層 19 的端面直接射出到上方。

此外，在本圖中，絕緣膜 16 的表面和發光層 19 的端面所形成的角度為 180° 。這裏，“絕緣膜 16 的表面和發光

(18)

層 19 的端面所形成的角度”是指如下角度：例如，當考慮到垂直於“絕緣膜 16 的表面”和“發光層 19 的端面”的截面，並考慮到在該截面中的因“絕緣膜 16 的表面”而成的線段和因“發光層 19 的端面”而成的線段時，所述兩個線段以其一方延長到與另一方交叉的點為頂點而形成的角度。當這種角度為 90° 至 270° （不包括 90° 和 270° ），即，從上方可以視覺確認發光層 19 的端面的角度時，可以獲得如上所述的效果。

如上所述，根據本實施方式，可以獲得與實施方式 1 相同的效果。另外，由於從發光層 19 發出的光從發光層 19 的端面直接射出到上方，所以發光效率更高了。

此外，絕緣膜 16 的厚度較佳地比實施方式 1 厚。藉由採用這種結構，即使位於絕緣膜 16 上的部分被去除，也可以充分增加上部電極 21 與 n 型半導體層 20 接觸的面積。

另外，在圖 2 所示的電路中，發光元件 904 也可以具有與本實施方式所說明的發光元件相同的結構。

[實施方式 4]

圖 4 是用來說明根據實施方式 4 的顯示裝置所具有的像素 42 的結構的立體示意圖。在根據本實施方式的顯示裝置中，多個像素 42 配置為矩陣形狀。在像素 42 中，多個發光元件 41 配置為矩陣形狀。發光元件 41 具有與根據在實施方式 1 至 3 中的任一實施方式的發光元件相同的結

(19)

構。因此，實施方式 1 至 3 所說明的內容可以適用於本實施方式。

此外，在像素 42 為一邊長 $50\mu\text{m}$ 的正方形，發光元件 41 為一邊長 $4.5\mu\text{m}$ 的正方形的情况下，在像素 42 中可以配置有 6×6 個發光元件 41。在這種情况下，發光元件 41 的配置間隔為 $3.5\mu\text{m}$ 。在將發光元件 41 設定為一邊長 $4.5\mu\text{m}$ 的正方形的情况下，只要將圖 1A 和 1B 及圖 3A 和 3B 所示的開口部 16a 設定為一邊長 $2.5\mu\text{m}$ 的正方形，並將下部電極 17、p 型半導體層 18、發光層 19、以及 n 型半導體層 20 的厚度分別設定為 200nm 、 200nm 、 500nm 、以及 200nm ，即可。

根據本實施方式，由於像素 42 的發光元件 41 具有與實施方式 1 至 3 所示的任一發光元件相同的結構，所以可以獲得高發光效率的顯示裝置。

另外，由於像素 42 由多個發光元件 41 組成，所以即使發光元件 41 的亮度不均勻，也可以抑制像素 42 的亮度不均勻。此外，發光元件 41 的亮度不均勻的原因包括發光元件 41 本身的不均勻性和控制發光元件 41 的發光的元件（例如 TFT）的不均勻性。

[實施方式 5]

圖 5A 至 5D、圖 6、圖 7A 和 7B、以及圖 8 是用來說明根據本發明的實施方式 5 的半導體裝置的製造方法的圖。在本製造方法中，實施方式 1 所說明的發光元件、該發

(20)

光元件的驅動用 TFT (例如圖 2 所示的驅動用 TFT901) 及開關用 TFT (例如圖 2 所示的開關用 TFT902) 形成在同一基底上。因此，實施方式 1 所說明的內容也可以適用於本實施方式。以下，使用同一標號表示與實施方式 1 相同的結構，並省略其說明。

首先，如圖 5A 的截面圖所示，在基底 10 上通過濺射法形成鎢膜。鎢膜的厚度例如為 150nm。接著，在鎢膜上形成抗蝕劑圖形，使用該抗蝕劑圖形有選擇地蝕刻鎢膜。如此，在基底 10 上可以形成驅動用電晶體的閘極電極 11a、以及開關用電晶體的閘極電極 11b。然後，去除抗蝕劑圖形。

接著，如圖 5B 的截面圖所示，在柵電極 11a、柵電極 11b、以及基底 10 上通過濺射法或 CVD 法形成柵極絕緣膜 12。柵極絕緣膜 12 的厚度例如為 100nm。在使用柔性基底或塑膠基底作為基底 10 的情況下，較佳使用濺射法，因為需要使成膜溫度低於基底 10 的耐熱溫度。注意，在可以使成膜溫度低於基底 10 的耐熱溫度的情況下，也可以使用 CVD 法。

接著，如圖 5C 的截面圖所示，在閘極絕緣膜 12 上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模有選擇地蝕刻閘極絕緣膜 12。如此，在閘極絕緣膜 12 中形成位於閘極電極 11a 上的連接孔 30。然後，去除抗蝕劑圖形。

接著，在閘極絕緣膜 12 上形成半導體膜。該半導體膜的厚度例如為 100nm。半導體膜例如為 ZnO 膜，但是也

(21)

可以是多晶矽膜或非晶矽膜。在半導體膜為 ZnO 膜的情況下，通過濺射法形成半導體膜。在這種情況下，可以使用可撓基底或塑膠基底作為基底 10，因為成膜溫度低。

接著，在半導體膜上形成抗蝕劑圖形，並有選擇地蝕刻半導體膜。在半導體膜為 ZnO 膜的情況下，例如藉由使用了氫氟酸的濕蝕刻蝕刻半導體膜。如此，在閘極絕緣膜 12 上形成成為驅動用電晶體的島狀半導體膜 13a、成為開關用電晶體的島狀半導體膜 13b、以及島狀半導體膜 13c。半導體膜 13b 通過連接孔 30 電連接於閘極電極 11a。半導體膜 13c 與閘極電極 11a 及閘極絕緣膜 12 一起構成電容元件 23。此外，在本圖未圖示的部分，半導體膜 13c 和半導體膜 13a 相連。然後，去除抗蝕劑圖形。

接著，如圖 5D 的截面圖所示，在各半導體膜 13a 至 13c 及閘極絕緣膜 12 上形成第一層間絕緣膜 14，該第一層間絕緣膜 14 是例如通過濺射法而形成的。第一層間絕緣膜 14 例如為氧化矽膜，其厚度例如為 500nm。接著，在第一層間絕緣膜 14 上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模有選擇地蝕刻第一層間絕緣膜 14。如此，在第一層間絕緣膜 14 中形成位於半導體膜 13b 上的連接孔 31、以及位於半導體膜 13c 上的連接孔 32（示在圖 6 中）。然後，去除抗蝕劑圖形。

接著，在第一層間絕緣膜 14 上藉由濺射法形成導電膜。導電膜例如為 Al-Ti 合金，在這種情況下，使用 Al-Ti 合金靶子作為濺射靶。導電膜的厚度例如為 200nm。接

(22)

著，在導電膜上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模有選擇地蝕刻導電膜。如此，形成信號線 15 及電源線 22（示在圖 6 中）。信號線 15 通過連接孔 31 電連接於半導體膜 13b，而電源線 22 通過連接孔 32 電連接於半導體膜 13a 及 13c。然後，去除抗蝕劑圖形。

像這樣，形成控制發光元件的開關用 TFT 及驅動用 TFT。這些 TFT 為底閘極型 TFT，但是也可以是頂閘極型 TFT。

這裏，利用圖 6 的平面圖說明開關用 TFT24 及驅動用 TFT25 的結構。開關用 TFT24 由閘極電極 11b、閘極絕緣膜 12（在本圖中未圖示）、以及半導體膜 13b 組成。半導體膜 13b 通過多個連接孔 31 連接於信號線 15，並通過多個連接孔 30 連接於閘極電極 11a。驅動用 TFT25 由閘極電極 11a、閘極絕緣膜 12、以及半導體膜 13a 組成。半導體膜 13a 和半導體膜 13c 相連。半導體膜 13c 通過多個連接孔 32 電連接於電源線 22。像這樣，半導體膜 13a 通過半導體膜 13c 電連接於電源線 22。此外，互相平行地排著信號線 15 及電源線 22，並且閘極電極 11b 與信號線 15 及電源線 22 正交。

半導體膜 13c 的一部分通過閘極絕緣膜 12 重疊於閘極電極 11a 的一部分，並用作電容元件 23。電容元件 23 用作電連接於電源線 22 和閘極電極 11a 的電容器。

接著，如圖 7A 所示，在信號線 15、電源線 22（示在圖 6 中）、以及第一層間絕緣膜 14 上形成絕緣膜 16，該

(23)

絕緣膜 16 是例如通過濺射法而形成的。絕緣膜 16 例如為氧化矽膜，其厚度例如為 1000nm 至 1500nm（包括 1000nm 和 1500nm）。接著，對絕緣膜 16 形成抗蝕劑圖形（未圖示），以該抗蝕劑圖形作為掩模蝕刻絕緣膜 16。如此，在絕緣膜 16 中形成位於半導體膜 13a 上方的凹部 16b。凹部 16b 代替在實施方式 1 中的開口部 16a，其深度例如為 600nm 至 1000nm（包括 600nm 和 1000nm）。然後，去除抗蝕劑圖形。

接著，在凹部 16b 內及絕緣膜 16 上形成抗蝕劑圖形，以該抗蝕劑圖形作為掩模蝕刻絕緣膜 16 及第一層間絕緣膜 14。如此，在位於凹部 16b 的底面的絕緣膜 16 及第一層間絕緣膜 14 中形成位於半導體膜 13a 上的連接孔 33。然後，去除抗蝕劑圖形。

接著，如圖 7B 所示，在凹部 16b 內形成下部電極 17。下部電極 17 的形成方法與實施方式 1 相同。此外，當形成下部電極 17 時，下部電極 17 的一部分被填在連接孔 33 中，因此下部電極 17 通過連接孔 33 電連接於半導體膜 13a。

然後，形成 p 型半導體層 18、發光層 19、n 型半導體層 20、以及上部電極 21。這些形成方法與實施方式 1 相同。

接著，如圖 8 所示，有選擇地去除 p 型半導體層 18、發光層 19、n 型半導體層 20、以及上部電極 21。這些去除方法與實施方式 1 相同。

(24)

如上所述，根據實施方式 5，像實施方式 1 那樣可以提高發光元件的發光效率。另外，由於使用藉由濺射法而形成的 ZnO 作為構成 TFT 的半導體膜 13a 及 13b，所以可以減少影響到基底 10 的熱負荷。因此，可以使用可撓基底或塑膠基底作為基底 10。當使用柔性基底作為基底 10 時，可以實現薄板顯示器。另外，當使用塑膠基底作為基底 10 時，可以降低半導體裝置的製造成本，並可以減輕半導體裝置的重量，因為塑膠基底比玻璃基底廉價且輕。

另外，使用 ZnO 分別形成了驅動用 TFT25 的半導體膜 13a 以及開關用 TFT24 的半導體膜 13b，並且 ZnO 的能帶隙為 3.4eV，即，能帶隙高。因此，不像 Si 類（能帶隙為 1.1eV）的 TFT 那樣，即使照射可見光，也不會在驅動用 TFT25 及開關用 TFT24 發生起因於載流子的光激發的異常工作。

另外，許多 Zn 包含在地殼中 (70mg/kg)，容易獲得且廉價，因此，通過將 ZnO 用於 TFT 及發光元件的雙方，可以降低半導體裝置的材料成本。

此外，當使用具有耐熱性的基底作為基底 10 時，可以使用多晶矽膜或非晶矽膜作為半導體膜 13a 及半導體膜 13b。另外，也可以使用並五苯及低聚噻吩 (oligothiophene) 等的有機半導體膜作為半導體膜 13a 及半導體膜 13b。

另外，ZnO 的全透過率為 90% 或更高，即，透過率高，因此使用透明導電體（例如使用 ITO、GZO（加入了 Ga

(25)

的 ZnO) 、或 AZO (加入了 Al 的 ZnO)) 形成閘極電極 11a 及 11b 、信號線 15 及電源線 22 ，可以使半導體裝置透明。在這種情況下，可以實現透明顯示器。

另外，發光元件的結構也可以採用實施方式 3 所示的結構。

[實施方式 6]

圖 9 是用來說明根據實施方式 6 的顯示裝置的電路結構的電路圖，而圖 10 是用來說明各像素所具有的螢光膜的顏色排列的平面圖。這種顯示裝置具備配置為矩陣形狀的多個像素。如圖 9 所示，各像素包含具有與實施方式 2 相同的結構的電路 910，並且，如圖 10 所示，在電路 910 內的發光元件 904 的上方配置有螢光膜 912r、912g、以及 912b 中的任何一個。因此，實施方式 2 所說明的內容可以適用於本實施方式。各像素的具體結構例如與實施方式 5 所說明的結構相同。

在本實施方式中，發光元件 904 發出紫外光，螢光膜對發光元件 904 所發出的紫外光進行吸光並發出紅色、綠色、或藍色的光。下面，使用同一標號表示與實施方式 2 相同的結構，省略其說明。另外，根據本實施方式的顯示裝置的結構，除了螢光膜 912r、912g、以及 912b 以外，均例如使用實施方式 3 所說明的方法而製造。然後，將螢光膜 912r、912g、以及 912b 配置在預定的位置，即可。

此外，螢光膜 912r 是發出紅色光的膜，可以使用例

(26)

如 $Y_2O_2S : Eu^{3+}$ 、 $La_2O_2S : Eu^{3+}$ 、 $Li(Eu, Sm)W_2O_8$ 、 $Ba_3MgSi_2O_8 : Eu^{2+}$ 、或 $Ba_3MgSi_2O_8 : Mn^{2+}$ 。另外，螢光膜 912g 是發出綠色光的膜，可以使用 $ZnS : Cu$ 、 $ZnS : Al$ 、 $BaMgAl_{10}O_{17} : Eu^{2+}$ 、 $BaMgAl_{10}O_{17} : Mn^{2+}$ 、或 $SrGa_2S_4 : Eu^{2+}$ 。另外，螢光膜 912b 是發出藍色光的膜，可以使用 $(Sr, Ca, Ba, Mg)_{10}(PO_4)_6Cl_2 : Eu^{2+}$ 、或 $(Ba, Sr)MgAl_{10}O_{17} : Eu^{2+}$ 。

另外，發光元件 904 具有與例如實施方式 1 相同的結構，也可以具有與實施方式 3 相同的結構。另外，紅、藍、綠的排列，即，螢光膜 912r、912g、以及 912b 的排列不局限於如圖 10 所示的例子，也可以採用其他排列。

根據本實施方式，高效率地從頂部射出發光元件 904 所發出的光，因此，可以在不增加耗電量的狀態下提高顯示裝置的亮度。另外，在使用 ZnO 形成發光元件 904、開關用 TFT902 及驅動用 TFT901 的情況下，可以降低製造時施加到基底的溫度，因此可以使用可撓基底或塑膠基底作為基底。若使用前者，則可以實現薄板顯示器，若使用後者，則可以實現顯示裝置的廉價製造成本。

另外，由於螢光膜 912r、912g、以及 912b 對紫外光進行吸光並發出紅色、綠色、或藍色的光，所以與將彩色濾光片提供在白色發光二極體或白色 EL 元件等的白色光源上的情況相比，紅色、綠色、以及藍色的發光效率高。另外，使用無機材料而形成的發光元件 904 是發光源，因此與使用了有機 EL 的顯示裝置相比，壽命長且可靠性高。

(27)

另外，使用了有機 EL 的顯示裝置需要形成發出各種顏色的光的發光層，但是在本實施方式中，使用一種材料形成發光層。因此，與使用有機 EL 的情況相比，可以降低製造成本。

另外，藉由像本實施方式那樣在各像素中設置 TFT，可以實現低電壓驅動，因此有利於像素密度提高了的情況。

此外，在本實施方式中，雖然說明了在各像素中設置了 TFT 的主動矩陣型顯示裝置，但是也可以採用被動矩陣型顯示裝置。由於被動矩陣型顯示裝置在各像素中不設置有 TFT，所以可以實現高開口率。當採用被發出的光射出到發光疊層體兩側的顯示裝置時，若採用被動矩陣型顯示裝置，則透過率提高了。

[實施方式 7]

圖 11A 是根據實施方式 7 的面板的俯視圖，而圖 11B 是沿圖 11A 的 A-A' 切割的截面圖。在這種面板的中央具備多個像素配置為矩陣形狀的像素部 4002。像素部 4002 所具備的各像素的結構與例如實施方式 6 所具有的顯示裝置的像素相同，各像素所具備的發光元件 4011 的結構與例如實施方式 1 或 3 所示的發光元件相同。另外，如實施方式 4 所示，各像素也可以具有多個發光元件 4011。此外，驅動像素的電路的結構與實施方式 2 所示的電路相同。

民國 102 年 1 月 4 日修正

(28)

發光元件 4011 被層間絕緣膜 4007 覆蓋。在層間絕緣膜 4007 上形成有透明電極 4006。透明電極 4006 通過形成在層間絕緣膜 4007 中的連接孔電連接於發光元件 4011 的上部電極。另外，在透明電極 4006 上配置有螢光膜 4012。在螢光膜 4012 上配置有相對基底 4013。

此外，可以使用氧化矽膜、氧氮化矽膜、氮氧化矽膜作為層間絕緣膜 4007。另外，可以使用玻璃基底作為相對基底 4013。另外，作為透明電極 4006，可以使用 ITO(Indium Tin Oxide；銦錫氧化物)、ITSO(包含氧化矽的銦錫合金)、IZO(氧化銦氧化鋅；Indium Zinc Oxide)、GZO(加入了 Ga 的 ZnO)、或 AZO(加入了 Al 的 ZnO)。

另外，在基底 4001 設置有像素部 4002、位於像素部 4002 的周圍的信號線驅動電路 4003 及掃描線驅動電路 4004。像素部 4002、信號線驅動電路 4003、以及掃描線驅動電路 4004 分別具有多個 TFT。圖 11B 示出了像素部 4002 所具備的 TFT4010 和信號線驅動電路 4003 所具備的 TFT4008。此外，在本圖中示出了頂閘極型 TFT，但是也可以採用底閘極型 TFT(示例在實施方式 5 中)。此外，TFT4010 的源極或汲極電連接於發光元件 4011 的下部電極。

另外，在面板中設置有引導布線 4014。引導布線 4014 是用於將信號或電源電壓提供給信號線驅動電路 4003 及掃描線驅動電路 4004 的布線。引導布線 4014 通過

(29)

引導布線 4015a 及 4015b 連接於位於基底 4001 邊緣部分的連接端子 4016。連接端子 4016 藉由各向異性導電膜 4019 電連接於 FPC(可撓印刷電路)4018 所具備的端子。

根據本實施方式，可以獲得與實施方式 6 相同的效果，例如高發光效率。

此外，信號線驅動電路 4003 也可以不形成在基底 4001 上。在這種情況下的結構(模組)如下：具有開關功能的 TFT 形成在基底 4001 上，並且與所述 TFT 連接的 IC 通過 FPC 等安裝到面板。此外，所述 IC 具有將視頻信號輸入到 TFT 並控制 TFT 的功能。

[實施方式 8]

圖 12A 至 12E 及圖 13 分別是用來說明根據實施方式 8 的面板或模組的電路結構的電路圖。這些圖表示實施方式 7 所示的面板或模組的電路結構的變形例子。發光元件 1405 相當於實施方式 7 所示的發光元件 4011。另外，開關用 TFT1401、驅動用 TFT1404、以及電容元件 1402 分別相當於實施方式 2 所示的開關用 TFT902、驅動用 TFT901、以及電容元件 903。因此，實施方式 2 所說明的內容也可以適用於本實施方式。

開關用 TFT1401 是控制對像素的視頻信號輸入的 TFT，當開關用 TFT1401 導通時，視頻信號輸入到像素內。然後，被輸入了的視頻信號的電壓被電容元件 1402 保持。此外，當爲了保持視頻信號的電壓，只有閘極電容等就十

(30)

分足夠時，也可以不設置電容元件 1402。

在圖 12A 所示的電路中，信號線 1410、以及電源線 1411 及 1412 沿著列方向延伸，而掃描線 1414 沿著行方向延伸。另外，在驅動用 TFT1404 和發光元件 1405 之間串聯連接有電流控制用 TFT1403。電流控制用 TFT1403 的閘電極電連接於電源線 1412。

圖 12B 所示的電路，除了電源線 1412 沿著行方向延伸這一點以外，具有與圖 12A 所示的電路相同的結構。換言之，圖 12B 是圖 12A 的等效電路圖。但是，在電源線 1412 沿著列方向延伸的情況（圖 12A 的情況）下和在電源線 1412 沿著行方向延伸的情況（圖 12B 的情況）下，以互不相同的層設置電源線 1412。這裏，分別舉出圖 12A 和圖 12B，以表示以互不相同的層設置電源線 1412 的情況。

圖 12A 和 12B 所示的電路的特徵是在像素中串聯連接有驅動用 TFT1404 和電流控制用 TFT1403。電流控制用 TFT1403 在飽和區工作，並具有控制流到發光元件 1405 的電流值的功能。電流控制用 TFT1403 的通道長度（ $L1$ ）：通道寬度（ $W1$ ）的比率（ $L1/W1$ ）較佳地為驅動用 TFT1404 的通道長度（ $L2$ ）：通道寬度（ $W2$ ）的比率（ $L2/W2$ ）的 5000 倍至 6000 倍（包括 5000 倍和 6000 倍）。

從製程觀點來看，這兩個 TFT1403 及 1404 較佳地具有同一導電率型（例如 n 溝道型 TFT）。另外，關於驅動

(31)

用 TFT1404，不僅是增強（enhanced）型 TFT，也可以適當地使用耗盡（depletion）型 TFT。這是因為如下緣故：由於電流控制用 TFT1403 在飽和區工作，所以驅動用 TFT1404 的 V_{gs} 的微小變化不影響到流到發光元件 1405 的電流值。換言之，發光元件 1405 的電流值取決於在飽和區工作的電流控制用 TFT1403。藉由採用這種結構，可以抑制由 TFT 的特性不均勻引起的發光特性不均勻。此外，藉由如實施方式 4 所示使用多個發光元件形成各像素，可以更好地抑制在像素之間的發光不均勻，因此可以使面板的圖像質量和可靠性更高。

圖 12C 所示的電路，除了加上了 TFT1406 及掃描線 1415 這一點之外，均具有與圖 12A 所示的電路相同的結構。另外，圖 12D 所示的電路，除了加上了 TFT1406 及掃描線 1415 這一點之外，均具有與圖 12B 所示的電路相同的結構。掃描線 1415 沿著行方向延伸。

TFT1406 設置為與電容元件 1402 並聯的形式。另外，TFT1406 的閘極電極電連接於掃描線 1415，由掃描線 1415 控制導通或截止。當 TFT1406 導通時，被電容元件 1402 保持了的電荷放電，並且驅動用 TFT1404 截止。換言之，藉由設置 TFT1406，可以迫使形成電流不流到發光元件 1405 的狀態。因此，TFT1406 可以被稱為抹拭 TFT。

在像這樣圖 12C 和 12D 所示的電路中，可以在寫入期間開始的同時或剛開始之後開始點亮期間，而不等待信號

(32)

寫入到所有像素，因此可以提高工作比。

圖 12E 所示的電路，除了不設置有電源線 1412 及電流控制用 TFT1403 這一點之外，均具有與圖 12C 及 12D 所示的電路相同的結構。藉由採用這種結構，也可以像圖 12C 及 12D 所示的電路那樣提高工作比。

圖 13 所示的電路在像素部 1500 中設置有開關用 TFT1401、電容元件 1402、驅動用 TFT1404、以及發光元件 1405。二極體 1561 及 1562 連接於信號線 1410。二極體 1561 及 1562 是例如以與開關用 TFT1401 及驅動用 TFT1404 相同的製程而形成的，具備閘極電極、半導體層、源極電極及汲極電極等。關於二極體 1561 及 1562，閘極電極和汲極電極或源極電極互相電連接而用作二極體。

二極體 1561 的閘極電極、在汲極電極和源極電極中的一方電連接於公共電位線 1554，而在汲極電極和源極電極中的另一方連接於信號線 1410。二極體 1562 的閘極電極、在汲極電極和源極電極中的一方電連接於信號線 1410，而在汲極電極和源極電極中的另一方連接於公共電位線 1555。以與閘極電極相同的層配置公共電位線 1554 及 1555，並以與閘極電極相同的製程形成公共電位線 1554 及 1555。因此，需要在閘極絕緣膜中形成連接孔，以連接二極體 1561 及 1562 的源極電極或汲極電極和公共電位線。

另外，在掃描線 1414 也形成有二極體及公共電位線，其結構與二極體 1561 及 1562、公共電位線 1554 及

(33)

1555 相同。

根據圖 13 所示的電路，可以與各 TFT 相同的製程形成保護二極體。此外，形成保護二極體的位置不局限於此，也可以形成在驅動電路和像素之間。

[實施方式 9]

參照圖 14A 至 14E 及圖 15 說明根據實施方式 9 的電子設備。該電子設備具備實施方式 6 至 8 中的任一實施方式所說明的顯示裝置或面板。作為這種電子設備，可以舉出攝像機、數位相機、護目鏡型顯示器（頭部安裝型顯示器）、導航系統、聲音再現裝置（汽車音響元件等）、電腦、遊戲機、攜帶型資訊終端（移動電腦、手機、攜帶型遊戲機或電子書籍等）、以及配備記錄媒體的圖像播放設備（具體地說，是播放數位多樣式光碟（DVD）等的記錄媒體並具有可以顯示其圖像的顯示器的裝置）等。圖 14A 至 14E 及圖 15 示出這些電子設備的具體實施例。

圖 14A 為電視接收機或個人電腦的監視器。其包括外殼 3001、顯示部 3003、揚聲器部 3004 等。主動矩陣型顯示裝置設置在顯示部 3003 中。將實施方式 6 至 8 所說明的顯示裝置或面板用於顯示裝置。顯示裝置或面板所具備的發光元件通過螢光膜發出 R（紅）、G（綠）、或 B（藍）的顏色，因此，與使用彩色濾光片的情況相比，發光效率高。另外，由於將無機半導體用於發光元件，所以與使用了有機 EL 的情況相比，壽命長。此外，若像實施方式 4 那

(34)

樣採用每個像素具備多個發光元件的結構，則在像素之間的發光不均勻被抑制，因此顯示不均勻性降低了，並可以獲得高圖像質量且高可靠性的電視機或監視器。

圖 14B 為手機，包括主體 3101、外殼 3102、顯示部 3103、聲音輸入部 3104、聲音輸出部 3105、操作鍵 3106、天線 3108 等。主動矩陣型顯示裝置設置在顯示部 3103 中。將實施方式 6 至 8 所說明的顯示裝置或面板用於所述顯示裝置。顯示裝置或面板所具備的發光元件通過螢光膜發出 R、G、或 B 的顏色，因此，與使用彩色濾光片的情況相比，發光效率高。另外，由於將無機半導體用於發光元件，所以與使用了有機 EL 的情況相比，壽命長。此外，若像實施方式 4 那樣採用每個像素具備多個發光元件的結構，則在像素之間的發光不均勻被抑制，因此顯示不均勻性降低了，並可以獲得高圖像質量且高可靠性的手機。

圖 14C 為電腦，鍵盤 3204、外部連介面 3205、以及指示滑鼠 3206 等設置在主體 3201。另外，具備顯示部 3203 的外殼 3202 被裝到主體 3201。主動矩陣型顯示裝置設置在顯示部 3203 中。將實施方式 6 至 8 所說明的顯示裝置或面板用於所述顯示裝置。顯示裝置或面板所具備的發光元件藉由螢光膜發出 R、G、或 B 的顏色，因此，與使用彩色濾光片的情況相比，發光效率高。另外，由於將無機半導體用於發光元件，所以與使用了有機 EL 的情況相比，壽命長。此外，若像實施方式 4 那樣採用每個像素具備多個發光元件的結構，則在像素之間的發光不均勻被

(35)

抑制，因此顯示不均勻性降低了，並可以獲得高圖像質量且高可靠性的電腦。

圖 14D 為移動電腦，包括主體 3301、顯示部 3302、開關 3303、操作鍵 3304、紅外線埠 3305 等。主動矩陣型顯示裝置設置在顯示部 3302 中。將實施方式 6 至 8 所說明的顯示裝置或面板用於所述顯示裝置。顯示裝置或面板所具備的發光元件藉由螢光膜發出 R、G、或 B 的顏色，因此，與使用彩色濾光片的情況相比，發光效率高。另外，由於將無機半導體用於發光元件，所以與使用了有機 EL 的情況相比，壽命長。此外，若像實施方式 4 那樣採用每個像素具備多個發光元件的結構，則在像素之間的發光不均勻被抑制，因此顯示不均勻性降低了，並可以獲得高圖像質量且高可靠性的移動電腦。

圖 14E 為攜帶型遊戲機，包括外殼 3401、顯示部 3402、揚聲器部 3403、操作鍵 3404、記錄媒體插入部 3405 等。主動矩陣型顯示裝置設置在顯示部 3402 中。將實施方式 6 至 8 所說明的顯示裝置或面板用於所述顯示裝置。顯示裝置或面板所具備的發光元件藉由螢光膜發出 R、G、或 B 的顏色，因此，與使用彩色濾光片的情況相比，發光效率高。另外，由於將無機半導體用於發光元件，所以與使用了有機 EL 的情況相比，壽命長。此外，若像實施方式 4 那樣採用每個像素具備多個發光元件的結構，則在像素之間的發光不均勻被抑制，因此顯示不均勻性降低了，並可以獲得高圖像質量且高可靠性的攜帶型遊戲機

(36)

圖 15 為紙顯示器，包括主體 3110、像素部 3111、驅動器 IC3112、接收裝置 3113、膜電池 3114 等。在接收裝置 3113 中，可以接收來自圖 14B 所示的手機所具備的紅外線通信埠（未圖示）的信號。主動矩陣型顯示裝置設置在像素部 3111 中。將實施方式 6 至 8 所說明的顯示裝置或面板用於所述顯示裝置。顯示裝置或面板所具備的發光元件通過螢光膜發出 R、G、或 B 的顏色，因此，與使用彩色濾光片的情況相比，發光效率高。另外，由於將無機半導體用於發光元件，所以與使用了有機 EL 的情況相比，壽命長。此外，若像實施方式 4 那樣採用每個像素具備多個發光元件的結構，則在像素之間的發光不均勻被抑制，因此顯示不均勻性降低了，並可以獲得高圖像質量且高可靠性的紙顯示器。

如上所述，本發明的適用範圍極寬，可以用於所有領域的電子設備。

此外，本發明不局限於上述實施方式，可以在不脫離本發明的宗旨的條件下變換為各種各樣的方式來實施。

本說明書根據 2005 年 12 月 20 日向日本專利局申請的日本專利申請序號 2005-366023 而製作，其整體內容於此一併列入參考。

【圖式簡單說明】

圖 1A 及圖 1B 顯示根據實施方式 1 的發光元件的結構

(37)

，圖 1A 為截面圖，而圖 1B 是平面圖；

圖 2 是用來說明根據實施方式 2 的發光元件的驅動電路結構的電路圖；

圖 3A 是用來說明根據實施方式 3 的發光元件的結構的截面圖，而圖 3B 是平面圖；

圖 4 是用來說明根據實施方式 4 的顯示裝置的像素 42 的結構的立體視圖；

圖 5A 至 5D 是用來說明根據實施方式 5 的半導體裝置的製造方法的圖；

圖 6 是用來說明根據實施方式 5 的半導體裝置的製造方法的圖；

圖 7A 和 7B 是用來說明根據實施方式 5 的半導體裝置的製造方法的圖；

圖 8 是用來說明根據實施方式 5 的半導體裝置的製造方法的圖；

圖 9 是用來說明根據實施方式 6 的顯示裝置的電路結構的電路圖；

圖 10 是用來說明各像素所的螢光膜的顏色排列的平面圖；

圖 11A 是根據實施方式 7 的面板的俯視圖，而圖 11B 是沿圖 11A 的 A-A' 切割的截面圖；

圖 12A 至 12E 是用來說明根據實施方式 8 的面板或模組的電路結構的電路圖；

圖 13 是用來說明根據實施方式 8 的面板或模組的電

(38)

路結構的電路圖；

圖 14A 至 14E 是用來說明根據實施方式 9 的電子設備的結構的立體圖；

圖 15 是用來說明根據實施方式 9 的電子設備的結構的立體圖；

圖 16 是用來說明傳統的發光元件的結構的截面圖。

● 【主要元件符號說明】

10：基底

11a：閘極電極

11b：閘極電極

12：閘極絕緣膜

13a：島狀半導體膜

13b：島狀半導體膜

13c：島狀半導體膜

14：第一層間絕緣膜

15：信號線

16：絕緣膜

16a：開口部

16b：凹部

17：下部電極

17a：第一凹部

18：P 型半導體層

18a：第二凹部

(39)

- 19 : 發光層
- 19a : 第三凹部
- 20 : n 型半導體層
- 20a : 第四凹部
- 21 : 上部電極
- 22 : 電源線
- 23 : 電容元件
- 24 : 開關用 TFT
- 25 : 驅動用 TFT
- 30 : 連接孔
- 31 : 連接孔
- 32 : 連接孔
- 33 : 連接孔
- 41 : 發光元件
- 42 : 像素
- 901 : 驅動用 TFT
- 902 : 開關用 TFT
- 903 : 電容元件
- 904 : 發光元件
- 905 : 掃描線
- 906 : 信號線
- 907 : 電源線
- 908 : 相對電極
- 910 : 電路

(40)

912r : 螢光膜
912b : 螢光膜
912g : 螢光膜
1000 : 絕緣膜
1002 : 下部電極
1004 : 半導體層
1006 : 發光層
1008 : 半導體層
1010 : 上部電極
1401 : 開關用 TFT
1402 : 電容元件
1403 : 電流控制用 TFT
1404 : 驅動用 TFT
1405 : 發光元件
1410 : 信號線
1411 : 電源線
1412 : 電源線
1414 : 掃描線
1415 : 掃描線
1500 : 像素部
1554 : 公共電位線
1555 : 公共電位線
1561 : 二極體
1562 : 二極體

(41)

- 3001 : 外殼
- 3003 : 顯示部
- 3004 : 揚聲器部
- 3101 : 主體
- 3102 : 外殼
- 3103 : 顯示部
- 3104 : 聲音輸入部
- 3105 : 聲音輸出部
- 3106 : 操作鍵
- 3108 : 天線
- 3110 : 主體
- 3111 : 像素部
- 3112 : 驅動器 IC
- 3113 : 接收裝置
- 3114 : 膜電池
- 3201 : 主體
- 3202 : 外殼
- 3203 : 顯示部
- 3204 : 鍵盤 3
- 3205 : 外部連介面
- 3206 : 指示滑鼠
- 3301 : 主體
- 3302 : 顯示部
- 3303 : 開關

(42)

- 3304 : 操作鍵
- 3305 : 紅外線埠
- 3401 : 外殼
- 3402 : 顯示部
- 3403 : 揚聲器部
- 3404 : 操作鍵
- 3405 : 記錄媒體插入部
- 4001 : 基底
- 4002 : 像素
- 4003 : 信號線驅動電路
- 4004 : 掃描線驅動電路
- 4006 : 透明電極
- 4007 : 層間絕緣膜
- 4008 : TFT
- 4010 : TFT
- 4011 : 發光元件
- 4012 : 螢光膜
- 4013 : 相對基底
- 4014 : 引導布線
- 4015a : 引導布線
- 4015b : 引導布線
- 4016 : 連接端子
- 4018 : 可撓印刷電路
- 4019 : 各向異性導電膜

第 095145466 號專利申請案中文申請專利範圍修正本

十、申請專利範圍

1. 一種半導體裝置，包括：

形成在絕緣膜中的第一凹部或開口部；

第一電極，該第一電極係形成在位於所述第一凹部或開口部周圍的所述絕緣膜之上、所述第一凹部或開口部的底面及側面，並具有位於所述第一凹部內或開口部內的第二凹部；

第一導電率型半導體層，該第一導電率型半導體層係形成在所述第一電極之上，並具有位於所述第二凹部內的第三凹部；

發光層，該發光層形成在所述第一導電率型半導體層之上，並具有位於所述第三凹部內的第四凹部；

第二導電率型半導體層，該第二導電率型半導體層係形成在所述發光層之上，並具有位於所述第四凹部內的第五凹部；以及

第二電極，該第二電極係形成在具有所述第五凹部的底面及側面的所述第二導電率型半導體層之上。

2. 如申請專利範圍第 1 項所述的半導體裝置，

其中，所述第二導電率型半導體層的能帶隙大於所述發光層的能帶隙，及

其中，所述發光層的厚度薄於所述第二導電率型半導體層的厚度。

民國 102 年 1 月 4 日修正

- 3.如申請專利範圍第 1 項所述的半導體裝置，
其中，所述發光層包含具有能帶隙為 3eV 或更大的材料。
- 4.如申請專利範圍第 3 項所述的半導體裝置，
其中，所述發光層所包含的材料為 ZnO、ZnS、GaN、SiC、或 $Mg_{1-x}Zn_xO$ 。
- 5.如申請專利範圍第 4 項所述的半導體裝置，
其中，所述發光層的厚度為 10nm 或更薄。
- 6.如申請專利範圍第 4 項所述的半導體裝置，
其中，所述發光層所包含的材料為 ZnO，並且所述第一導電率型半導體層中所包含的材料、以及所述第二導電率型半導體層中所包含的材料為已加入了雜質的 $Mg_{1-x}Zn_xO$ 。
- 7.如申請專利範圍第 1 項所述的半導體裝置，
其中，所述第一導電率型半導體層中所包含的材料、以及所述第二導電率型半導體層中所包含的材料分別具有比所述發光層中所包含的材料大的能帶隙。
- 8.如申請專利範圍第 1 項所述的半導體裝置，
其中，所述第一電極對自所述發光層所發出的光具有 90% 或更高的反射率。
- 9.如申請專利範圍第 1 項所述的半導體裝置，
其中，所述第二電極的邊緣側係位於所述第三凹部內。
- 10.一種半導體裝置，包括：

民國 102 年 1 月 4 日修正

形成在絕緣膜中的第一凹部或開口部；

第一電極，該第一電極係形成在所述第一凹部或開口部的底面及側面，並具有位於所述第一凹部或開口部內的第二凹部；

第一導電率型半導體層，該第一導電率型半導體層係形成在所述第一電極之上，並具有位於所述第二凹部內的第三凹部；

發光層，該發光層係形成在所述第一導電率型半導體層之上，並具有位於所述第三凹部內的第四凹部；

第二導電率型半導體層，該第二導電率型半導體層係形成在所述發光層之上，並具有位於所述第四凹部內的第五凹部；以及

第二電極，該第二電極係形成在具有所述第五凹部的底面及側面的所述第二導電率型半導體層之上，

其中，所述發光層的端面相對於所述絕緣膜的表面的角度為大於 90° 且小於 270° 。

11.如申請專利範圍第 10 項所述的半導體裝置，

其中，所述發光層包含具有能帶隙為 3eV 或更大的材料。

12.如申請專利範圍第 11 項所述的半導體裝置，

其中，所述發光層所包含的材料為 ZnO 、 ZnS 、 GaN 、 SiC 、或 $\text{Mg}_{1-x}\text{Zn}_x\text{O}$ 。

13.如申請專利範圍第 12 項所述的半導體裝置，

其中，所述發光層的厚度為 10nm 或更薄。

14.如申請專利範圍第 12 項所述的半導體裝置，

其中，所述發光層所包含的材料為 ZnO ，並且所述第一導電率型半導體層中所包含的材料、以及所述第二導電率型半導體層中所包含的材料為已加入了雜質的 $Mg_{1-x}Zn_xO$ 。

15.如申請專利範圍第 10 項所述的半導體裝置，

其中，所述第一導電率型半導體層中所包含的材料、以及所述第二導電率型半導體層中所包含的材料分別具有比所述發光層中所包含的材料大的能帶隙。

16.如申請專利範圍第 10 項所述的半導體裝置，

其中，所述第一電極對自所述發光層所發出的光具有 90%或更高的反射率。

17.如申請專利範圍第 10 項所述的半導體裝置，

其中，所述第二電極的邊緣側係位於所述第三凹部內。

18.一種半導體裝置，包括：

形成在基底之上的薄膜電晶體；

位於所述薄膜電晶體之上的絕緣膜；以及

形成在所述絕緣膜之上並且發光係由所述薄膜電晶體所控制的發光元件，

其中，所述發光元件包括：

形成在所述絕緣膜中的第一凹部或開口部；

第一電極，該第一電極係形成在位於所述第一凹部或開口部周圍的所述絕緣膜之上、所述第一凹部或開口部的

底面及側面，並具有位於所述第一凹部內或開口部內的第二凹部；

第一導電率型半導體層，該第一導電率型半導體層係形成在所述第一電極之上，並具有位於所述第二凹部內的第三凹部；

發光層，該發光層係形成在所述第一導電率型半導體層之上，並具有位於所述第三凹部內的第四凹部；

第二導電率型半導體層，該第二導電率型半導體層係形成在所述發光層之上，並具有位於所述第四凹部內的第五凹部；以及

第二電極，該第二電極係形成在具有所述第五凹部的底面及側面的所述第二導電率型半導體層之上。

19.如申請專利範圍第18項所述的半導體裝置，

其中，所述薄膜電晶體包括島狀ZnO膜、以及形成在所述ZnO膜中並用作所述薄膜電晶體的源極或汲極的雜質區域。

20.如申請專利範圍第18項所述的半導體裝置，

其中，所述基底為可撓基底或塑膠基底。

21.如申請專利範圍第18項所述的半導體裝置，

其中，所述第二電極的邊緣側係位於所述第三凹部內。

22.一種顯示裝置，包括：

形成在基底之上的薄膜電晶體；

位於所述薄膜電晶體之上的絕緣膜；

形成在所述絕緣膜之上並發出紫外光的發光元件，其中發光係由所述薄膜電晶體來予以控制；以及

螢光體，該螢光體係位於所述發光元件之上，且藉由吸收自所述發光元件所發出的紫外光而發出可見光，

其中，所述發光元件包括：

形成在所述絕緣膜中的第一凹部或開口部；

第一電極，該第一電極係形成在位於所述第一凹部或開口部周圍的所述絕緣膜之上、所述第一凹部或開口部的底面及側面，並具有位於所述第一凹部內或開口部內的第二凹部；

第一導電率型半導體層，該第一導電率型半導體層係形成在所述第一電極之上，並具有位於所述第二凹部內的第三凹部；

發光層，該發光層係形成在所述第一導電率型半導體層之上，並具有位於所述第三凹部內的第四凹部；

第二導電率型半導體層，該第二導電率型半導體層係形成在所述發光層之上，並具有位於所述第四凹部內的第五凹部；以及

第二電極，該第二電極係形成在具有所述第五凹部的底面及側面的所述第二導電率型半導體層之上。

23.如申請專利範圍第22項所述的顯示裝置，

其中，所述薄膜電晶體包括島狀 ZnO 膜、以及形成在所述 ZnO 膜中並用作所述薄膜電晶體的源極或汲極的雜質區域。

民國 102 年 1 月 4 日修正

24.如申請專利範圍第 22 項所述的顯示裝置，

其中，所述基底為可撓基底或塑膠基底。

25.如申請專利範圍第 22 項所述的顯示裝置，

其中，所述第二電極的邊緣側係位於所述第三凹部內。

26.一種顯示裝置，包括：

形成在基底之上的薄膜電晶體；

位於所述薄膜電晶體之上的絕緣膜；

形成在所述絕緣膜之上並發出紫外光的發光元件，其中發光係由所述薄膜電晶體來予以控制；以及

螢光體，該螢光體係位於所述發光元件之上，且藉由吸收自所述發光元件所發出的紫外光而發出可見光，

其中，所述發光元件包括：

形成在所述絕緣膜中的第一凹部或開口部；

第一電極，該第一電極係形成在所述第一凹部或開口部的底面及側面，並具有位於所述第一凹部內或開口部內的第二凹部；

第一導電率型半導體層，該第一導電率型半導體層係形成在所述第一電極之上，並具有位於所述第二凹部內的第三凹部；

發光層，該發光層係形成在所述第一導電率型半導體層之上，並具有位於所述第三凹部內的第四凹部；

第二導電率型半導體層，該第二導電率型半導體層係形成在所述發光層之上，並具有位於所述第四凹部內的第

五凹部；以及

第二電極，該第二電極係形成在具有所述第五凹部的底面及側面的所述第二導電率型半導體層之上，

其中，所述發光層的端面相對於所述絕緣膜的表面的角度為大於 90° 且小於 270° 。

27.如申請專利範圍第 26 項所述的顯示裝置，

其中，所述薄膜電晶體包括島狀 ZnO 膜、以及形成在所述 ZnO 膜中並用作所述薄膜電晶體的源極或汲極的雜質區域。

28.如申請專利範圍第 26 項所述的顯示裝置，

其中，所述基底為可撓基底或塑膠基底。

29.如申請專利範圍第 26 項所述的顯示裝置，

其中，所述第二電極的邊緣側係位於所述第三凹部內。

30.一種電子設備，設有如申請專利範圍第 1 項所述的半導體裝置。

31.一種電子設備，設有如申請專利範圍第 10 項所述的半導體裝置。

32.一種電子設備，設有如申請專利範圍第 18 項所述的半導體裝置。

33.一種電子設備，設有如申請專利範圍第 22 項所述的顯示裝置。

34.一種電子設備，設有如申請專利範圍第 26 項所述的顯示裝置。

民國 102 年 1 月 4 日修正

35. 一種半導體裝置的製造方法，包括下述步驟：

在絕緣膜中形成第一凹部或開口部；

在所述絕緣膜之上、所述第一凹部或開口部的底面及側面形成第一導電膜，以形成位於所述第一凹部內或開口部內的第二凹部；

在所述第一導電膜之上形成第一導電率型半導體層，以形成位於所述第二凹部內的第三凹部；

在所述第一導電率型半導體膜之上形成發光層，以形成位於所述第三凹部內的第四凹部；

在所述發光層之上形成第二導電率型半導體層，以形成位於所述第四凹部內的第五凹部；

在所述第二導電率型半導體層之上形成第二導電膜；

有選擇地蝕刻以去除所述第一及第二導電膜、所述第一導電率型半導體層、所述第二導電率型半導體層、以及所述發光層位於所述絕緣膜之上的部分。

36. 一種半導體裝置的製造方法，包括下述步驟：

在絕緣膜中形成第一凹部或開口部；

在所述絕緣膜之上、所述第一凹部或開口部的底面及側面形成第一導電膜，以形成位於所述第一凹部內或開口部內的第二凹部；

在所述第一導電膜之上形成第一導電率型半導體層，以形成位於所述第二凹部內的第三凹部；

在所述第一導電率型半導體膜之上形成發光層，以形成位於所述第三凹部內的第四凹部；

在所述發光層之上形成第二導電率型半導體層，以形成位於所述第四凹部內的第五凹部；

在所述第二導電率型半導體層之上形成第二導電膜；
進行拋光或回蝕刻，以去除所述第一及第二導電膜、所述第一導電率型半導體層、所述第二導電率型半導體層、以及所述發光層位於所述絕緣膜之上的部分。

37.一種半導體裝置的製造方法，包括下述步驟：

在基底之上形成薄膜電晶體；

在所述薄膜電晶體之上形成絕緣膜；

在所述絕緣膜中且在所述薄膜電晶體之上形成第一凹部；

在所述第一凹部的底面且在所述薄膜電晶體的源極或汲極之上形成連接孔；

在所述絕緣膜之上、所述第一凹部的底面及側面形成通過所述連接孔電連接於所述源極或汲極的第一導電膜，以形成位於所述第一凹部內的第二凹部；

在所述第一導電膜之上形成第一導電率型半導體層，以形成位於所述第二凹部內的第三凹部；

在所述第一導電率型半導體層之上形成發光層，以形成位於所述第三凹部內的第四凹部；

在所述發光層之上形成第二導電率型半導體層，以形成位於所述第四凹部內的第五凹部；

在所述第二導電率型半導體層之上形成第二導電膜；

有選擇地蝕刻以去除所述第一及第二導電膜、所述第

民國 102 年 1 月 4 日修正

一導電率型半導體層、所述第二導電率型半導體層、以及所述發光層位於所述絕緣膜之上的部分。

38.一種半導體裝置的製造方法，包括如下步驟：

在基底之上形成薄膜電晶體；

在所述薄膜電晶體之上形成絕緣膜；

在所述絕緣膜中且在所述薄膜電晶體之上形成第一凹部；

在所述第一凹部的底面且在所述薄膜電晶體的源極或汲極之上形成連接孔；

在所述絕緣膜之上、所述第一凹部的底面及側面形成通過所述連接孔電連接於所述源極或汲極的第一導電膜，以形成位於所述第一凹部內的第二凹部；

在所述第一導電膜之上形成第一導電率型半導體層，以形成位於所述第二凹部內的第三凹部；

在所述第一導電率型半導體層之上形成發光層，以形成位於所述第三凹部內的第四凹部；

在所述發光層之上形成第二導電率型半導體層，以形成位於所述第四凹部內的第五凹部；

在所述第二導電率型半導體層之上形成第二導電膜；

進行拋光或回蝕刻以去除所述第一及第二導電膜、所述第一導電率型半導體層、所述第二導電率型半導體層、以及所述發光層位於所述絕緣膜之上的部分。

圖 1A

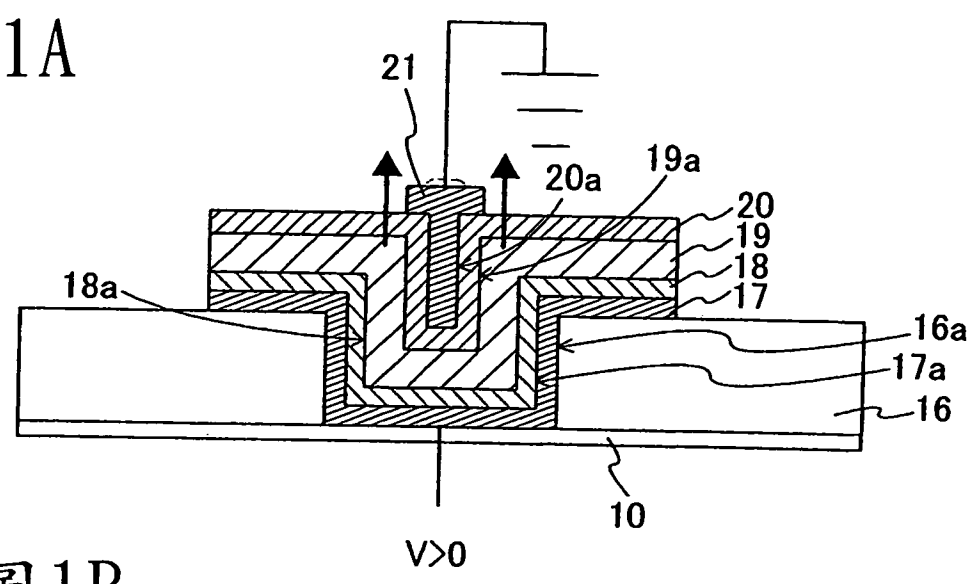


圖 1B

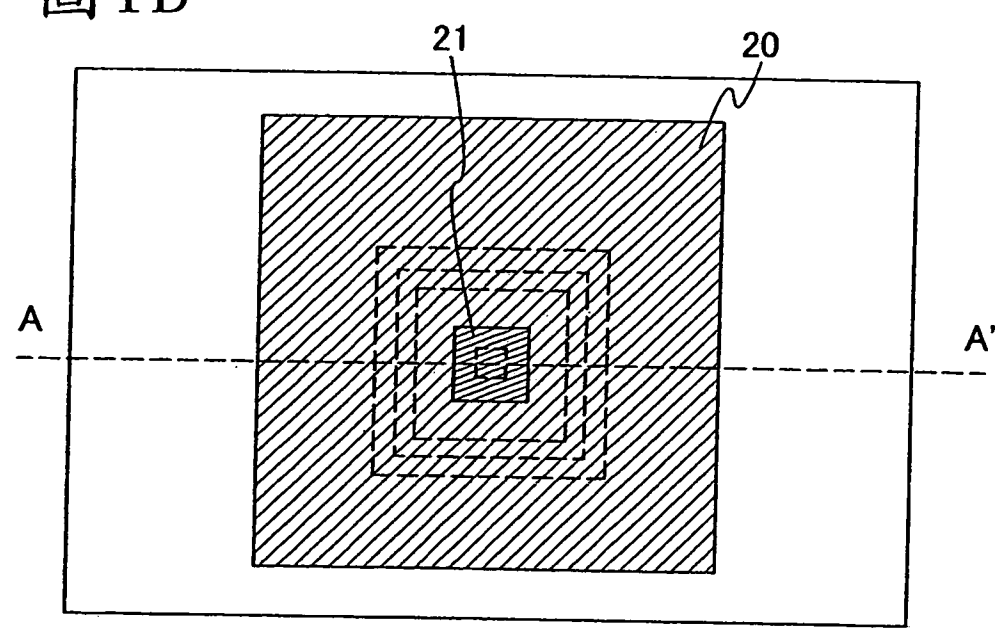


圖 2

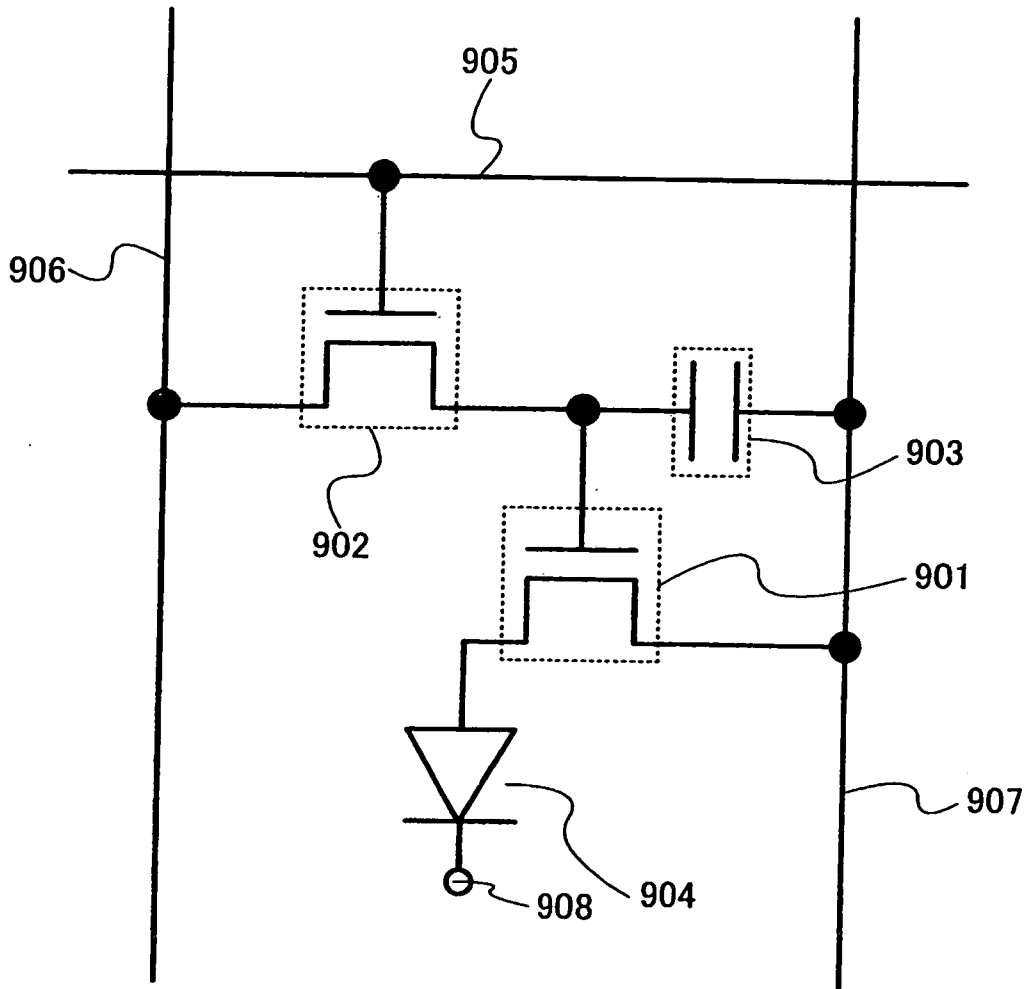


圖 3A

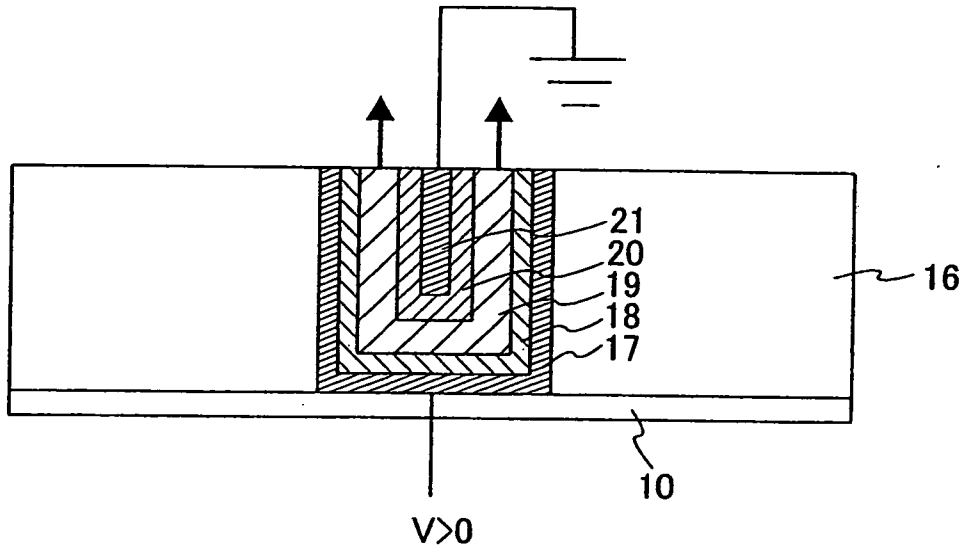


圖 3B

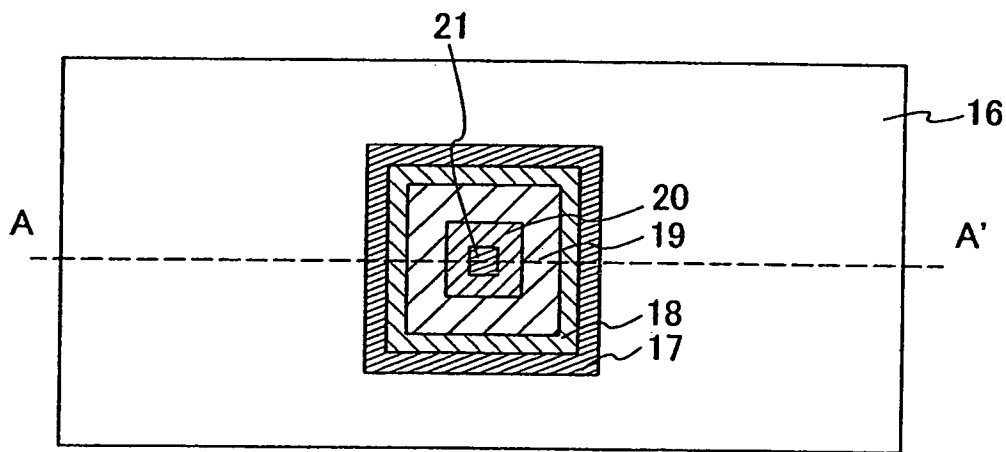


圖4

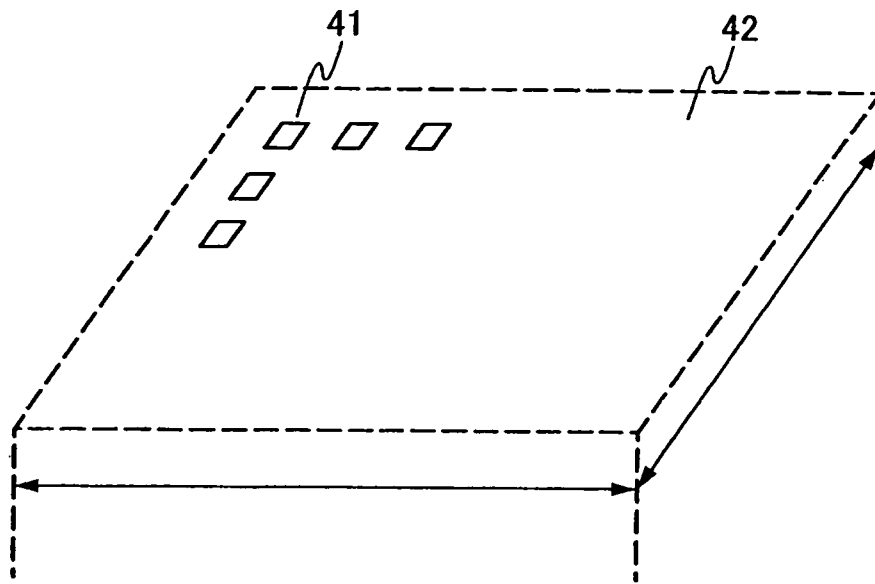


圖 5A

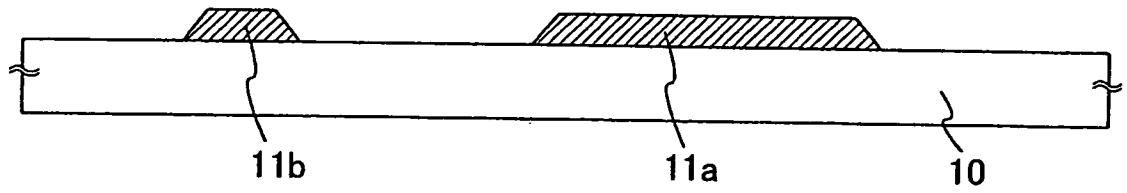


圖 5B

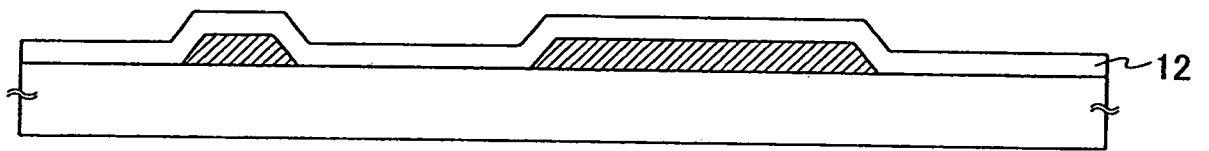


圖 5C

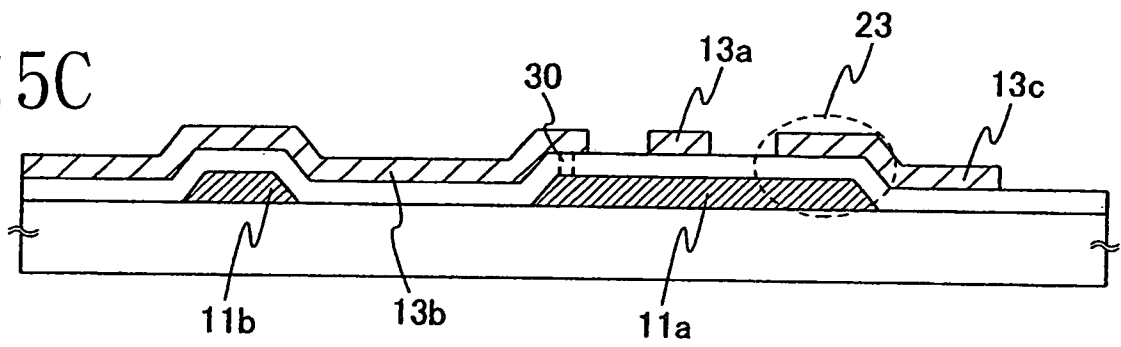


圖 5D

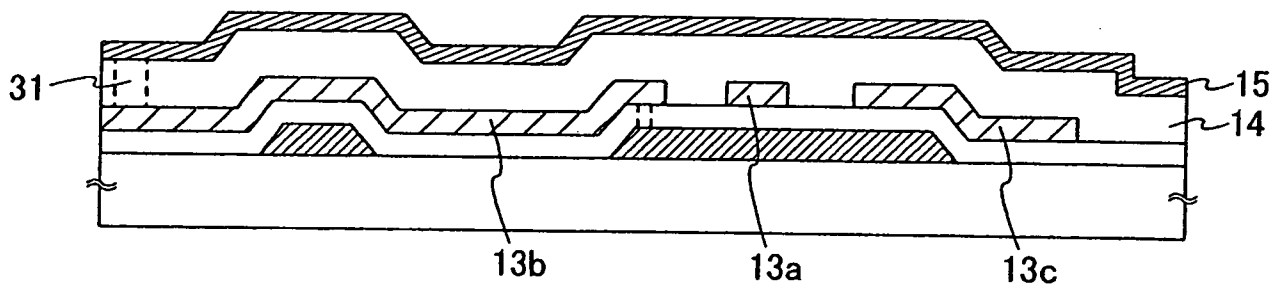


圖6

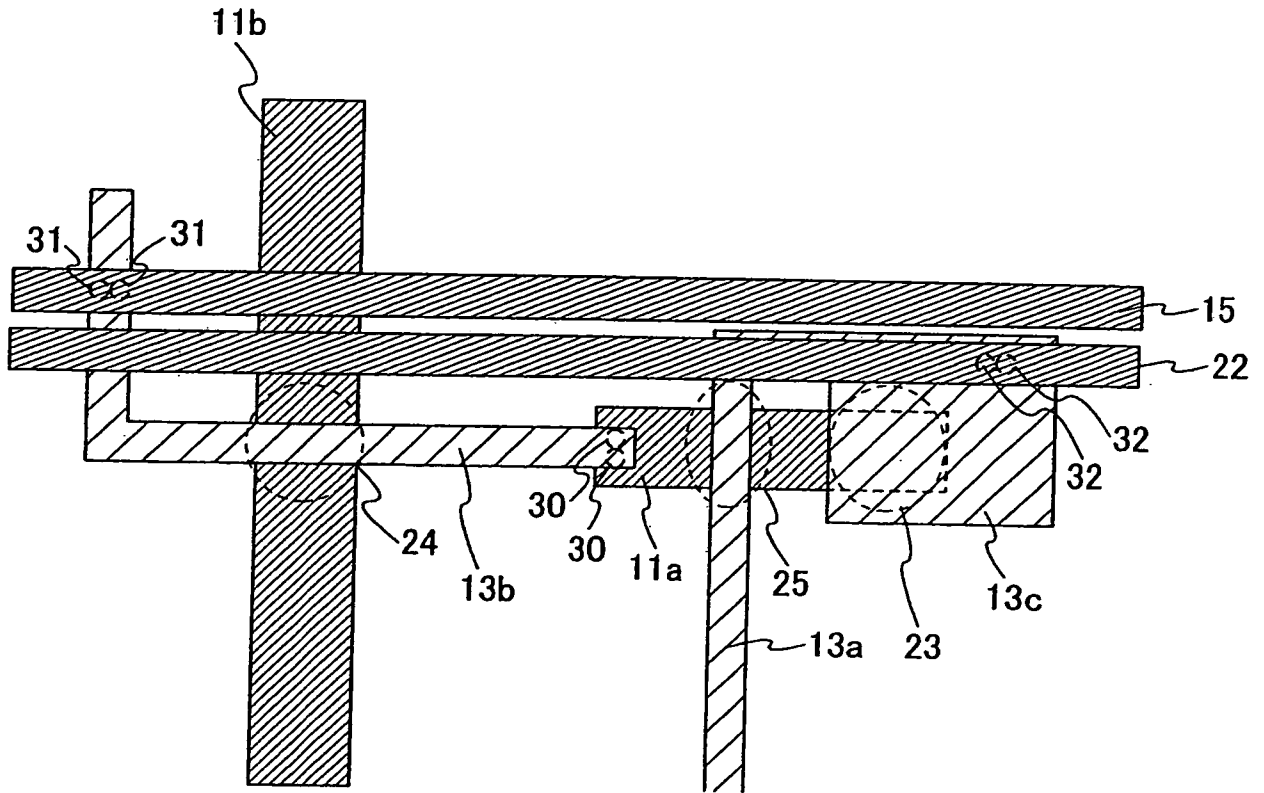


圖 7A

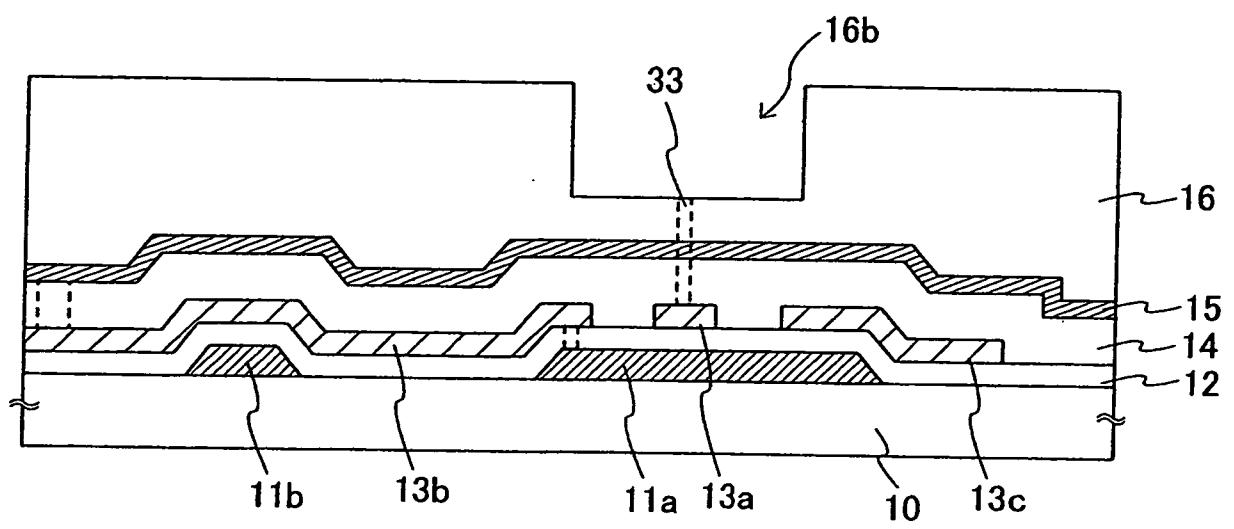


圖 7B

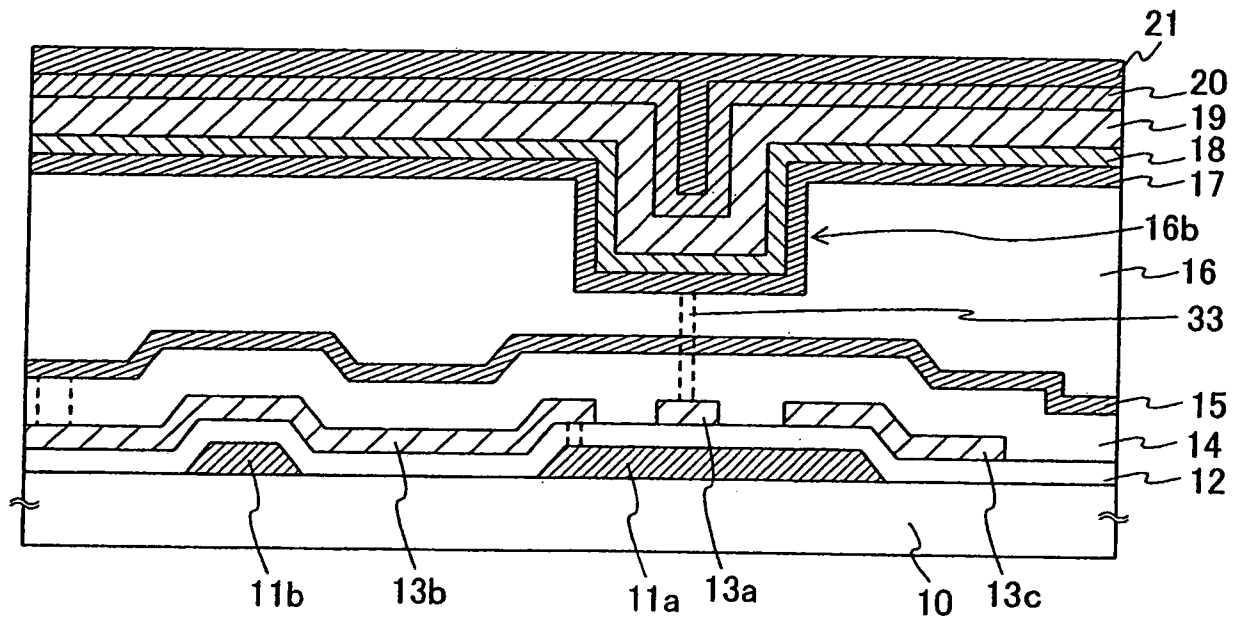


圖 8

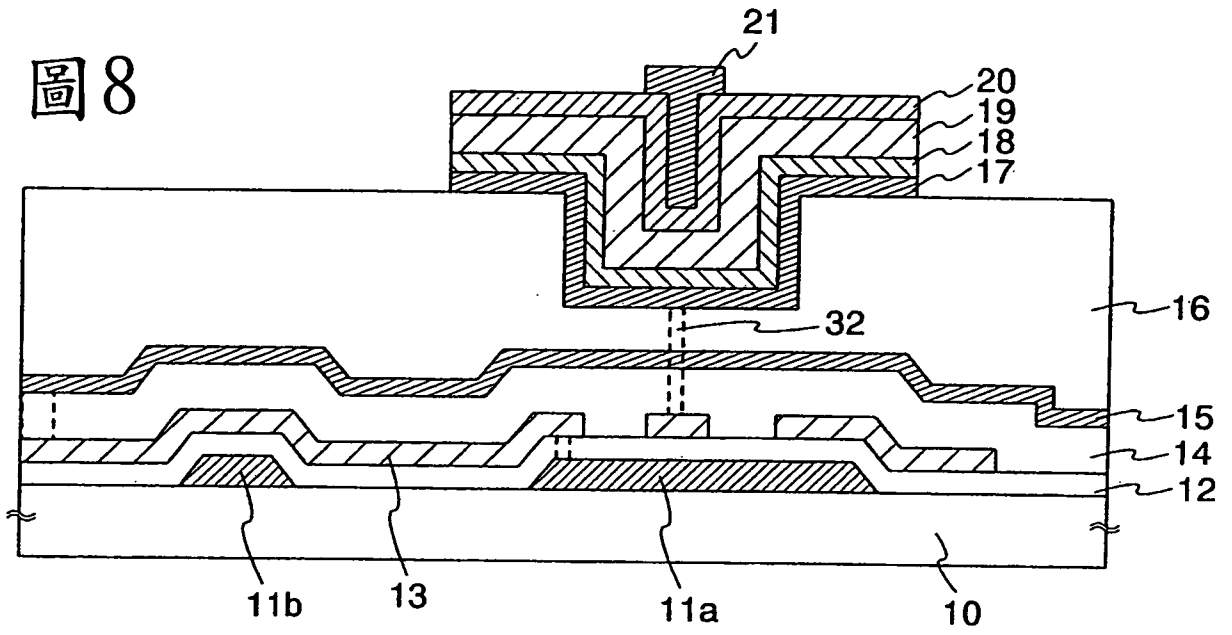


圖 9

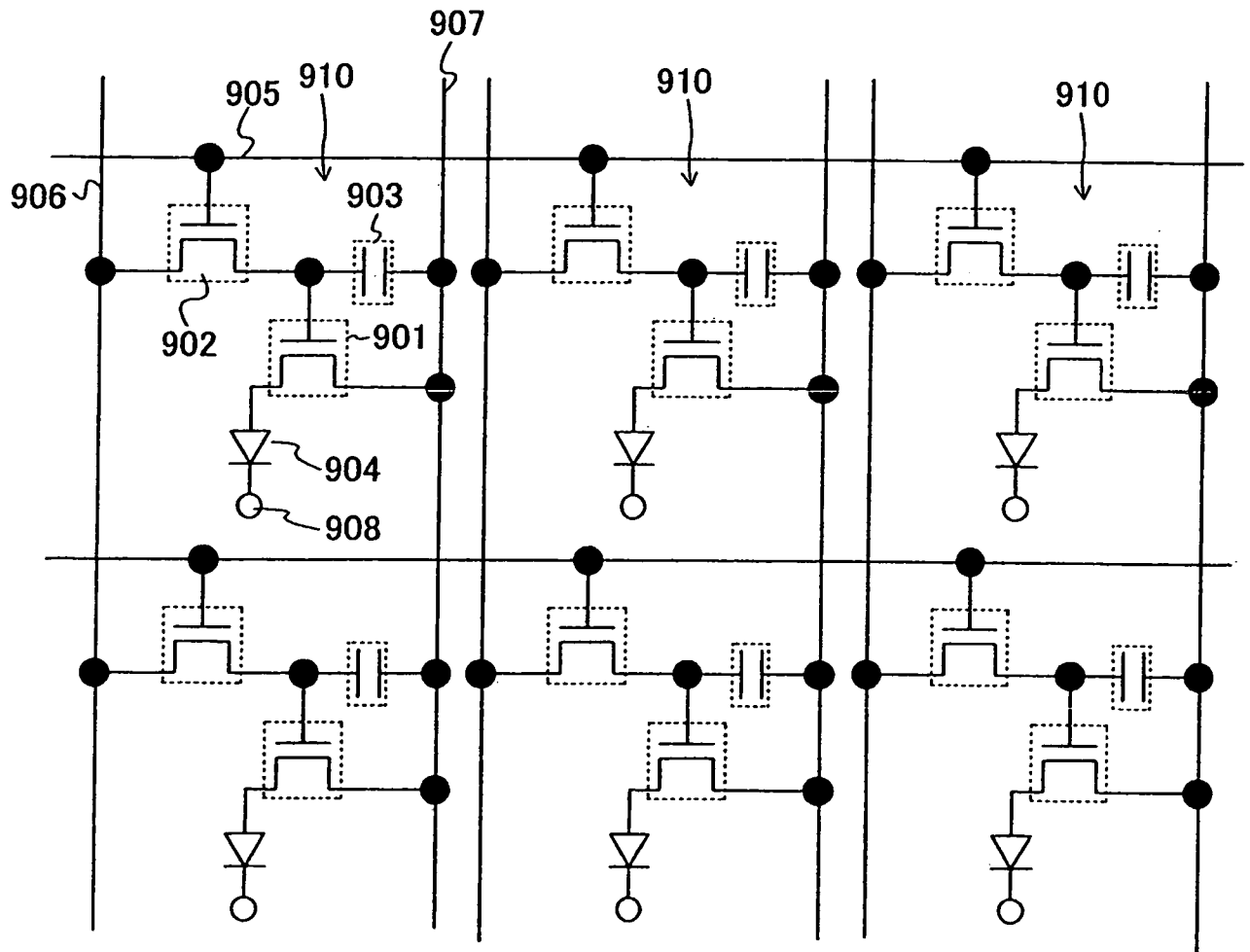


圖 10

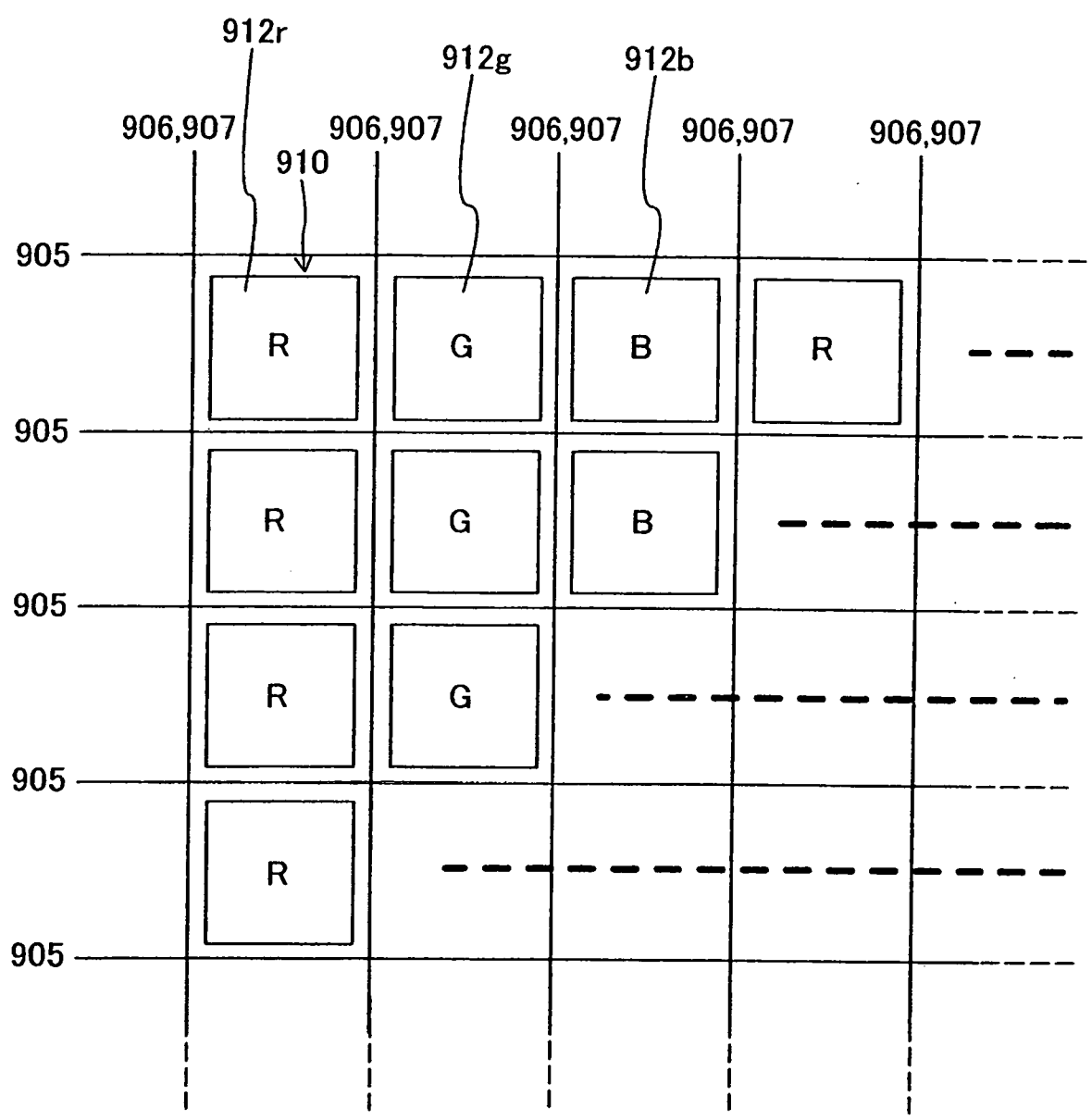


圖 11A

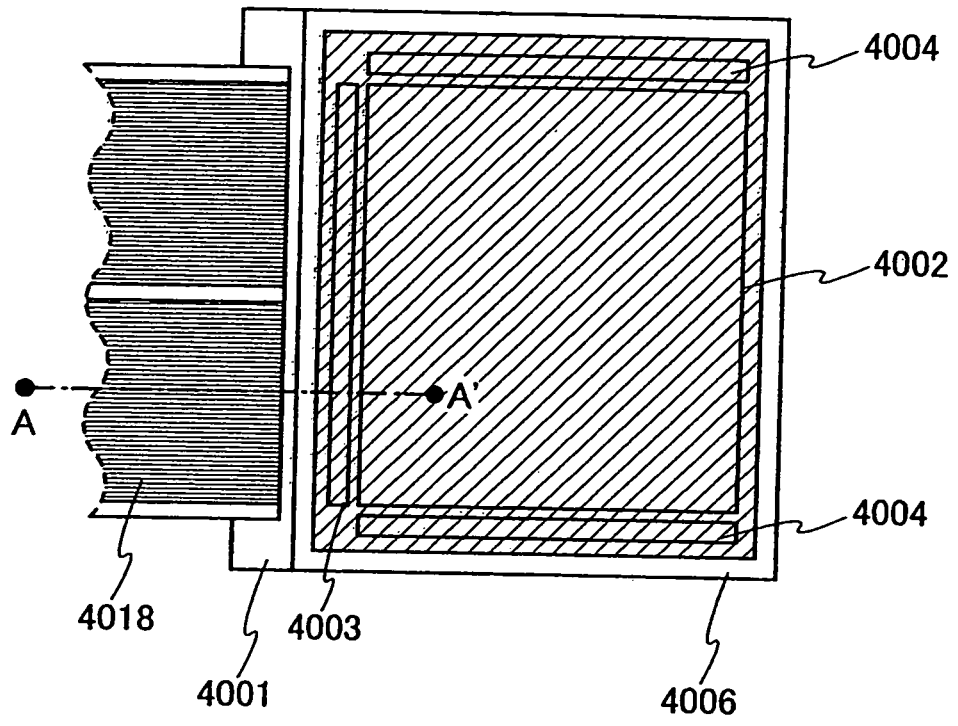


圖 11B

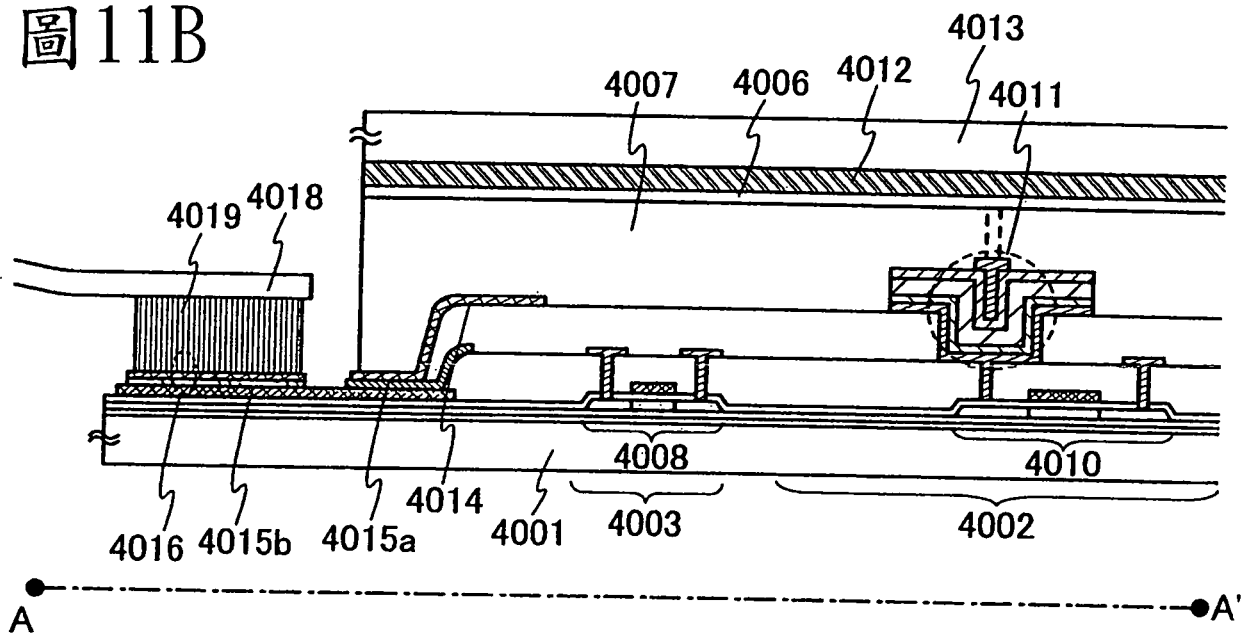


圖 12A

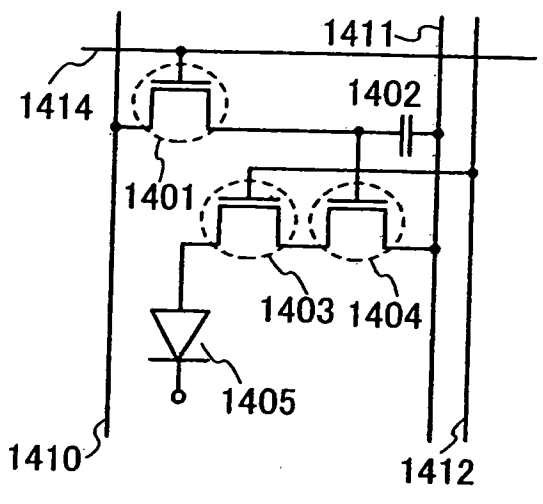


圖 12B

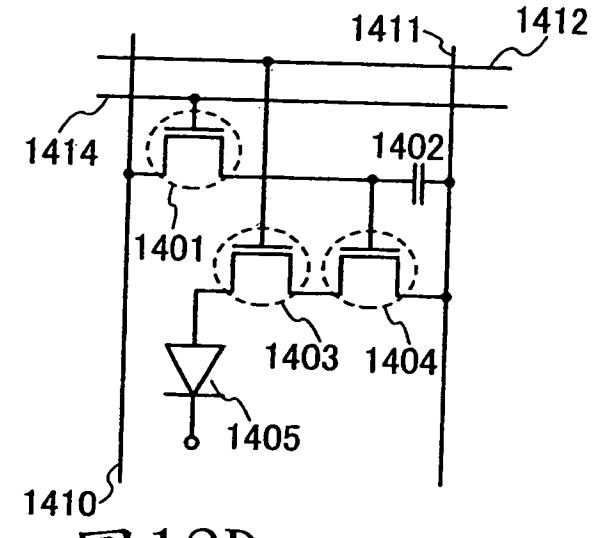


圖 12C

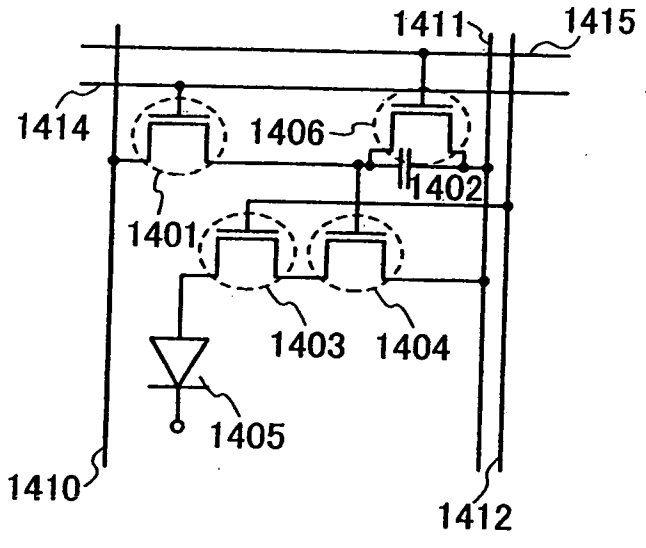


圖 12D

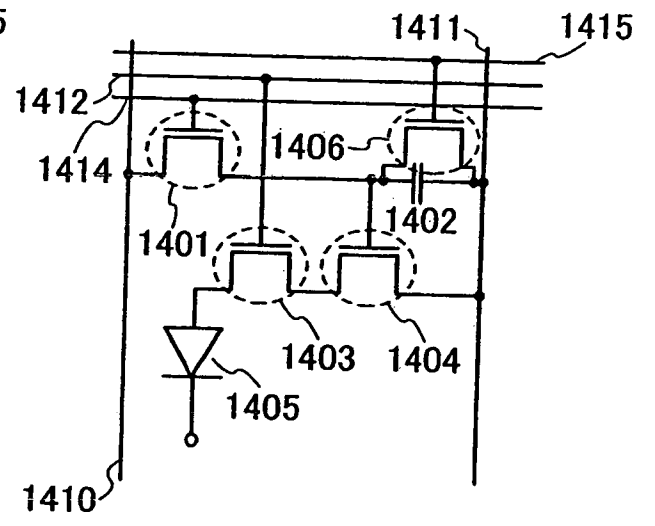


圖 12E

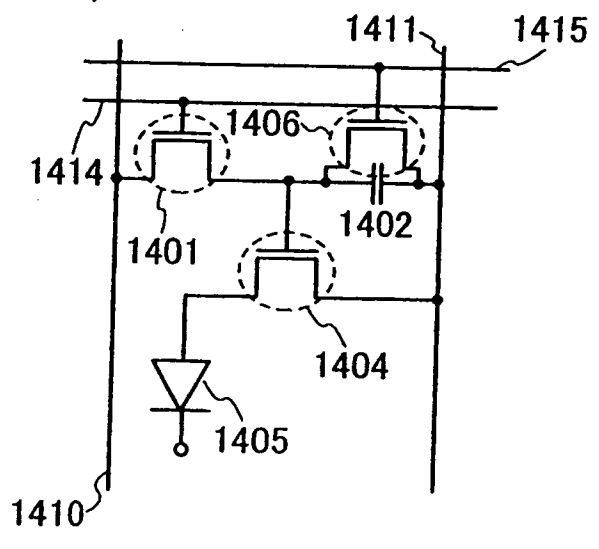


圖 13

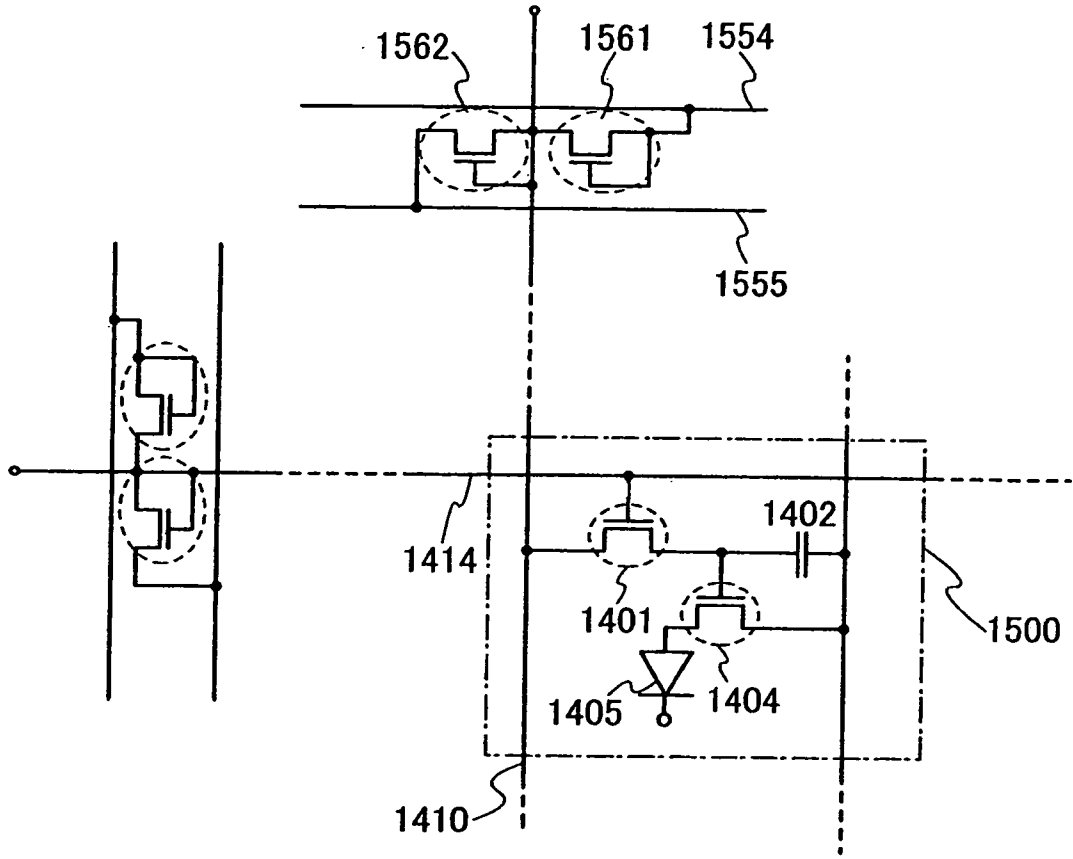


圖 14A

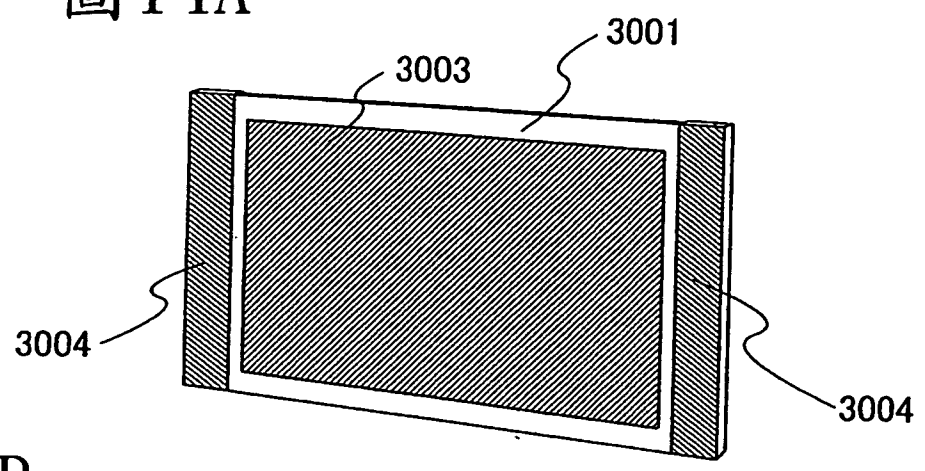


圖 14B

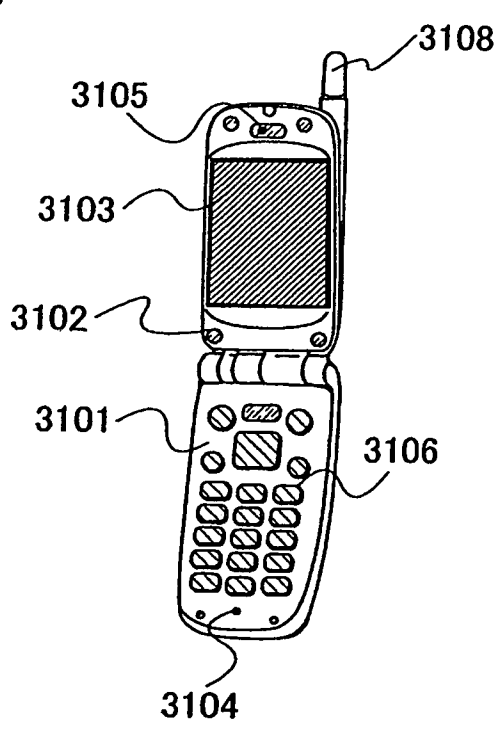


圖 14C

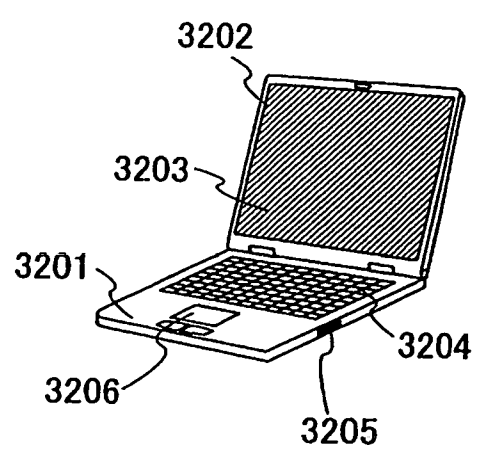


圖 14D

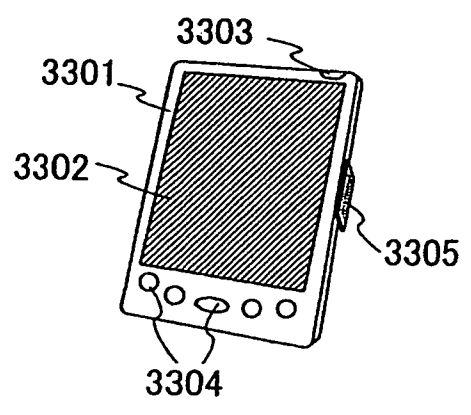


圖 14E

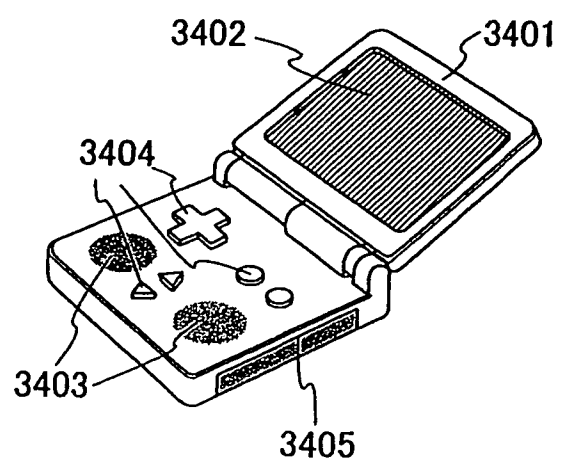


圖 15

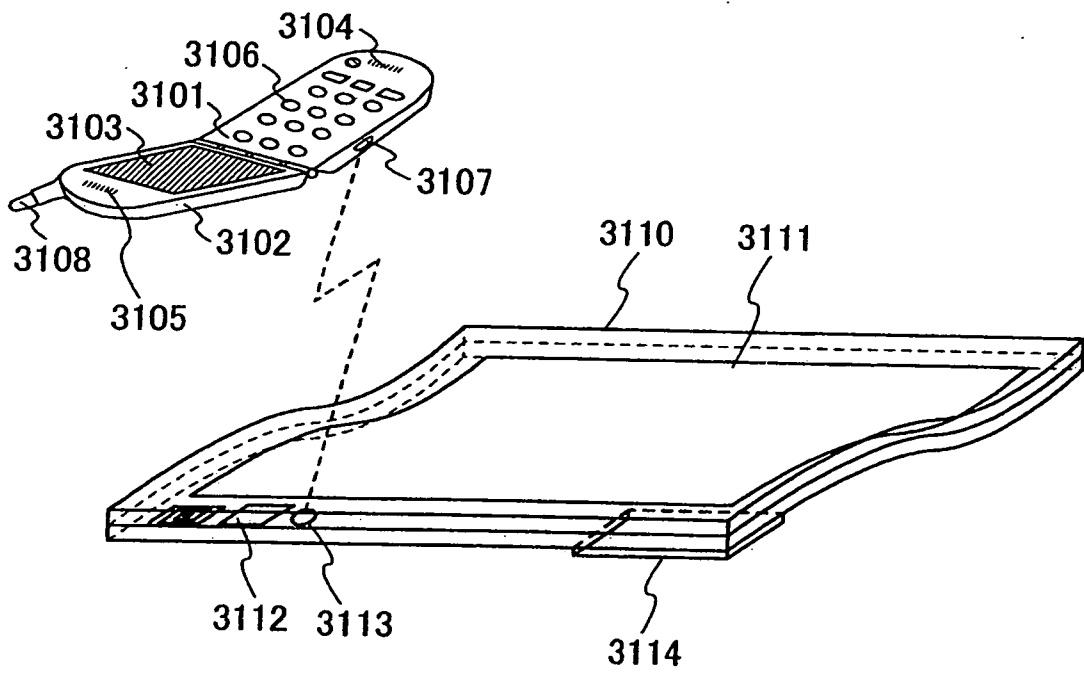


圖 16

