

公告本

(102年3月18日專利補充、修正無劃線版本) P.1-22

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97140225

※ 申請日期：97.10.20

※IPC 分類：G09G 3/8 (2006.01)
H03F 1/34 (2006.01)**一、發明名稱：(中文/英文)**

驅動電路系統以及運算放大器迴轉率提高方法/ DRIVER CIRCUIT
 SYSTEM AND METHOD OF ELEVATING SLEW RATE OF
 OPERATIONAL AMPLIFIER

二、申請人：(共1人)

姓名或名稱：(中文/英文)

瑞鼎科技股份有限公司/ Raydium Semiconductor Corporation

代表人：(中文/英文) 李錫華/ Hsi-Hua Lee

住居所或營業所地址：(中文/英文)

新竹市科學園區力行路23號2樓/

2F, No.23, Li-hsin Rd., Hsinchu Science Park, Hsinchu 300, Taiwan, R.O.C

國籍：(中文/英文) 中華民國/TW

三、發明人：(共3人)

姓名：(中文/英文)

1. 梁彥雄/ LIANG, YANN-HSIUNG
2. 左克揚/ TSO, KO-YANG
3. 趙晉傑/ CHAO, CHIN-CHIEN

國籍：(中文/英文)

1. 中華民國/ TW
2. 中華民國/ TW
3. 中華民國/ TW

(102年3月18日專利補充、修正無劃線版本)

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

(102年3月18日專利補充、修正無劃線版本)

五、中文發明摘要：

本發明揭露一種驅動電路系統以及提高運算放大器之迴轉率之方法。驅動電路系統包含運算放大器、判斷模組以及偏壓增強模組。運算放大器具有輸入級以偏壓電流驅動。偏壓增強模組分別與判斷模組以及運算放大器之輸入級電性連接。判斷模組用來根據控制信號之邊緣觸發產生偏壓增強訊號。當偏壓增強模組接收到偏壓增強訊號時，偏壓增強模組提供附加電流以配合偏壓電流驅動運算放大器之輸入級，致使運算放大器之迴轉率被提高。

六、英文發明摘要：

The invention discloses a driver circuit system and a method of elevating a slew rate of an operational amplifier. The driver circuit system comprises an operational amplifier, a judging module and a bias enhancing module. The operational amplifier has an input stage driven by a bias current. The bias enhancing module is electrically connected to the judging module and the input stage of the operational amplifier respectively. The judging module is used to generate a bias enhancing signal according to an edge-trigger of a control signal. When the bias enhancing module receives the bias enhancing signal, the bias enhancing module provides an additional current, which cooperates with the bias current, for driving the input stage of the operational amplifier, so as to elevating a slew rate of the operational amplifier.

(102年3月18日專利補充、修正無劃線版本)

七、指定代表圖：

(一)本案指定代表圖為：第(七)圖。

(二)本代表圖之元件符號簡單說明：

30：運算放大器

32：判斷模組

34：偏壓增強模組

300：輸入級

302：輸出級

C：控制信號

Ibias：偏壓電流

IL：增強的工作電流

Iadd：附加電流

Samp：偏壓增強訊號

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(102年3月18日專利補充、修正無劃線版本)

九、發明說明：

【發明所屬之技術領域】

本發明有關於一種驅動電路系統以及提高迴轉率之方法，且特別是有關一種具有高迴轉率之運算放大器的驅動電路系統以及提高運算放大器迴轉率之方法。

【先前技術】

目前各種電子電路的應用中，經常可見運算放大器架構的出現。例如：用以進行信號處理訊號的放大電路、用以驅動電容性負載的驅動電路以及用以進行數位與類比訊號轉換的訊號轉換電路都可以見到運算放大器的實際應用。現今的液晶顯示器因需要驅動大量的畫素(pixel)電容以構成顯示畫面，經常使用運算放大器作為驅動電路的元件。

隨著液晶顯示器的不斷發展，液晶顯示器的需求走向更高解析度、更大尺寸且更迅速的反應時間，在驅動電路的設計上面臨更嚴格的考驗。液晶顯示器的源極驅動電路(source dirver circuit)中具有輸出緩衝器(output buffer)，輸出緩衝器用以根據控制信號(通常為鎖存信號 STB)用以控制影像資訊的傳遞。

請參閱圖一，圖一繪示先前技術中驅動電路系統 1 的示意圖。驅動電路系統 1 可作為源極驅動電路之輸出緩衝器使用，如圖一所示，驅動電路系統 1 包含運算放大器 10、搭配運算放大器 10 之回授電路以及輸出開關 12，使運算放大器 10 作為輸出緩衝器使用。運算放大器 10 被偏壓電流 I_{bias} 偏壓。運算放大器 10 的輸出端與輸出開關 12 耦接，輸出開關 12 受控制信號 C(通常可為 STB 信號)之控制，以配合運算放大器 10 切換讀取並暫存輸入訊號 Sin 或產生輸出訊號 $Sout$

(102年3月18日專利補充、修正無劃線版本)

等動作。

於實際應用中，為了提高影像的灰階效果，我們希望輸出緩衝器可以具有全範圍的輸入擺幅，亦即軌對軌(rail-to-rail)的輸入範圍，故通常採用具有軌對軌輸入級的運算放大器。請參閱圖二，圖二繪示先前技術中運算放大器 10 的詳細電路圖。如圖二所示，實際應用中運算放大器 10 可具有並聯式的軌對軌輸入級 100 以及 AB 類的輸出級。

一般來說，當輸出緩衝器的電壓輸出訊號切換時，電壓輸出訊號的變化並非理想的階梯型而具有一定的延遲，需要一定的設定時間(settling time)才能完成。

請參閱圖三，圖三繪示圖二中先前技術之驅動電路系統 1 的輸出電壓對時間的時序圖。如圖三所示，一開始輸出電壓根據上一階段的顯示狀態，可能位於高準位或低準位。以下以輸出電壓因顯示需求，需由低準位變化至高準位為例。當運算放大器接收到控制信號 C 驅動的時間點 T1 時，輸出電壓由低準位開始改變至高準位。直到輸出電壓超過高準位門檻電壓 Vh 時，為輸出電壓完成切換，此時為時間點 T2。最終輸出電壓將趨向並穩定於高準位。

由時間點 T1 到時間點 T2 之間所需的時間即為所述之設定時間 Ts，也就是輸出電壓受控制信號 C 的負緣觸發開始變化，直到超過高準位門檻電壓 Vh 完成切換所經過的時間。

另一方面，當輸出電壓因顯示需求，需由高準位變化至低準位，自開始變化，至輸出電壓低於低準位門檻電壓 VL 為止，亦需經過設定時間 Ts，其機制與上述相似。

也就是說，源極驅動電路在產生電壓輸出訊號時，需經過一段設定時間 Ts 後才能完成液晶顯示器所需的功能，便限

(102年3月18日專利補充、修正無劃線版本)

制了液晶顯示器的反應速度。

若輸出緩衝器內部的運算放大器的迴轉率(slew rate)愈高，則所需的設定時間就愈短，可使源極驅動電路的驅動反應速度愈快，進而讓液晶顯示器具有更佳的反應時間。目前習知的技術中，若要提高運算放大器的迴轉率可透過下列方法：

a) 減少補償電容(compensation capacitor)的電容值：

減少補償電容的容值，可使充電的時間減短，加快運算放大器的反應時間並提昇迴轉率，但也降低了運算放大器的穩定性。

b) 採用推挽式(push-pull)輸出級：

利用誤差放大器推動輸出級，形成推挽式輸出級，亦可提高運算放大器的迴轉率，但額外的誤差放大器電路讓驅動電路更複雜，使整個驅動電路的晶片面積加大也增加了靜態電流消耗。

另一方面，在目前應用的技術中源極驅動電路為了推動大量畫素負載，需具有相等數量的驅動電路(如同先前所述之驅動電路系統 1)用以分別推動畫素負載，而造成大量耗電。於是，實際應用之源極驅動電路同時常進一步包含電荷分享(charge sharing)的電路結構。請一併參閱圖四與圖五。請參閱圖四，圖四繪示先前技術中驅動電路系統 2a 與驅動電路系統 2b 的示意圖。圖五繪示圖四中運算放大器 20 的輸出電壓以及控制信號 C 在具電荷分享狀態下對時間的時序圖。如圖四所示，每一驅動電路系統包含運算放大器 20、搭配運算放大器 20 之回授電路、輸出開關 22 以及輸出開關 24。圖四中以兩組驅動電路系統 2a、2b 為例，但實際應用中，驅動電路系

(102年3月18日專利補充、修正無劃線版本)

統的總數對應所要推動的畫素電容負載的數量。

與前述的驅動電路系統相較，圖四中的驅動電路系統的最大不同之處在於進一步包含由電荷分享訊號 CS 控制的輸出開關 24，以形成所謂的電荷分享電路結構。

如圖五所示，以電荷分享訊號 CS 可控制輸出開關 24，用以連結高低不同準位的輸出電壓。例如驅動電路系統 2a 的輸出電壓原先位於高準位，而驅動電路系統 2b 的輸出電壓原先位於低準位。當電荷分享訊號 CS 開啟輸出開關 24 時，即將輸出電壓事先調整至中間準位，此處為將兩輸出電壓短路形成平均之效果，不需要額外耗電，故有助於節省電力消耗。

然而，具有電荷分享之驅動電路系統，於實際控制信號 C(通常為 STB 訊號)之負緣觸發開始切換時，將產生輸出電壓雜訊(如圖五所示之雜訊 N)，使驅動電路穩定性下降。

本發明提出一種驅動電路系統以及運算放大器迴轉率提高方法，以解決上述問題。

【發明內容】

本發明之一範疇在於提供一種驅動電路系統，其包含運算放大器、判斷模組以及偏壓增強模組。運算放大器具有以偏壓電流驅動之輸入級。偏壓增強模組分別與判斷模組以及運算放大器之輸入級電性連接。

根據一具體實施例，判斷模組用來根據控制信號之邊緣觸發產生偏壓增強訊號，此時偏壓增強模組接收到偏壓增強訊號，偏壓增強模組提供附加電流以配合偏壓電流驅動運算放大器之輸入級，致使運算放大器之迴轉率被提高。

(102年3月18日專利補充、修正無劃線版本)

本發明之另一範疇在於提供一種驅動電路系統，其包含運算放大器、判斷模組以及偏壓增強模組。運算放大器具有軌對軌輸入級，軌對軌輸入級包括以第一偏壓電流驅動之第一差動輸入對以及以第二偏壓電流驅動之第二差動輸入對。偏壓增強模組分別與判斷模組以及運算放大器之軌對軌輸入級電性連接。

根據一具體實施例，判斷模組用來根據控制信號之邊緣觸發產生偏壓增強訊號，此時偏壓增強模組接收到偏壓增強訊號，偏壓增強模組分別提供第一附加電流與第二附加電流以分別配合第一偏壓電流以及第二偏壓電流以驅動軌對軌輸入級的第一差動輸入對以及第二差動輸入對，致使運算放大器之迴轉率被提高。

本發明之另一範疇在於提供一種提高運算放大器之迴轉率之方法，其包括下列步驟：(a)根據控制信號之邊緣觸發，產生偏壓增強訊號；(b)接收偏壓增強訊號並產生附加電流；以及(c)使附加電流配合偏壓電流以驅動運算放大器，致使運算放大器之迴轉率被提高。

此處之邊緣觸發可為正緣觸發(positive edge trigger)及/或負緣觸發(negative edge trigger)，於一實施例中，本發明可分別感測控制信號發生變化之正緣(rising edge)以及負緣(falling edge)產生偏壓增強訊號，並分別產生附加電流配合偏壓電流驅動運算放大器，使這兩個時間點(正緣與負緣)時運算放大器的迴轉率被提高，分別有助於避免電荷分享帶來的負面效應以及加快作為輸出緩衝器時的反應時間。

本發明提出之驅動電路系統以及提高運算放大器迴轉率之方法，僅需要簡單的電流開關電路，配合原有之控制信號，在特定的時間點提高運算放大器之迴轉率。相較於先前

(102年3月18日專利補充、修正無劃線版本)

技術，本發明提出之驅動電路系統可以利用簡單的電路與訊號判斷，在低靜態電流消耗(steady current consumption)的情況下加快運算放大器的反應時間，並減低電荷分享帶來的問題，適合搭配使用於大尺寸且快速反應的顯示裝置之源極驅動電路。

關於本發明之優點與精神可以藉由以下的發明詳述及所附圖式得到進一步的瞭解。

【實施方式】

一般來說，在系統信號處理中，通常有脈衝型的控制信號用來控制輸出緩衝器的動作狀態。在源極驅動電路的輸出緩衝器應用中，此處使用的控制信號通常為稱為 STB 信號的鎖存信號。

當 STB 信號位於正緣時，即由低準位變化至高準位時，輸出緩衝器讀入影像資訊並將其暫時保存於輸出緩衝器內；當 STB 信號位於負緣時，即由高準位變化至低準位時，根據輸出緩衝器內暫存的訊號，產生電壓輸出訊號進而驅動畫素電容負載。也就是說，實際訊號改變的時間即發生在 STB 信號的正緣或負緣。

上述 STB 信號之負緣觸發時，輸出緩衝器產生電壓輸出訊號進而推動對應的像素電容負載，電壓輸出訊號的提升並非理想的階梯型而具有一定的延遲，需要一定的設定時間(settling time)才能完成。

請參閱圖六，圖六繪示根據本發明之第一具體實施例中驅動電路系統 3 的示意圖。如圖六所示，驅動電路系統 3 包含運算放大器 30、輸出開關 31、判斷模組 32 以及偏壓增強模組 34。

(102年3月18日專利補充、修正無劃線版本)

於此實施例中，運算放大器 30 具有一個電子迴路連接於運算放大器 30 的輸出端點與其中一個輸入端點之間，以將運算放大器 30 依鎖存器原理作為輸出緩衝器使用。運算放大器 30 之輸出端點進一步與輸出關開 31 耦接，輸出關開 31 受控制信號 C 控制，以配合運算放大器 30，切換作為輸出緩衝器的暫存輸入訊號 Sin 與產生輸出訊號 Sout 等動作。此處之控制信號 C 可為鎖存信號(STB signal)或其他之脈衝信號(pulse signal)。

運算放大器 30 具有輸入級 300 以及輸出級 302。輸入級 300 受偏壓電流 Ibias 驅動，輸入級 300 可接收輸入訊號 Sin，並產生工作電流 Isat 傳送至輸出級 302。輸出級 302 可送出輸出訊號 Sout，輸出級 302 具有一補償電容，輸出訊號 Sout 改變的速率受運算放大器 300 的迴轉率限制，其公式如下：

$$\text{slew rate} = \frac{dV}{dT} = \frac{I_{sat}}{C_c} ;$$

此處之 C_c 為補償電容的容值。判斷模組 32 接收控制信號 C，並與偏壓增強模組 34 電性連接。偏壓增強模組 34 進一步與運算放大器 30 的輸入級電性連接，偏壓增強模組 34 本身可為電流開關電路或相效性之電路形成，例如以電流源加上切換開關而形成，或是以電壓源配合電晶體開關組成出的等效電路。

請一併參閱圖七，圖七繪示圖六中當控制信號 C 負緣觸發時的示意圖。判斷模組 32 偵測控制信號 C，並感測控制信號 C 的負緣觸發。於實際應用中，此時輸出緩衝器將產生電壓輸出訊號進而推動對應的像素電容負載。於此同時，判斷模組 32 根據控制信號 C 的負緣觸發產生偏壓增強訊號 Samp。

(102年3月18日專利補充、修正無劃線版本)

偏壓增強模組 34 接收到偏壓增強訊號 Samp，提供附加電流 Iadd 至運算放大器 30 的輸入級 300，附加電流 Iadd 配合偏壓電流 Ibias 驅動運算放大器 30 的輸入級 300，輸入級 300 產生增強的工作電流 IL 以提高該迴轉率，此處增強的工作電流 IL 大於原先的工作電流 Isat，使運算放大器 30 的迴轉率提高。

於另一實施例中，圖六中的判斷模組 32 亦可用以偵測控制信號 C 的正緣，感測到控制信號 C 的正緣觸發時判斷模組 32 產生偏壓增強訊號 Samp，致使偏壓增強模組 34 提供附加電流 Iadd 至運算放大器 30 的輸入級 300，使運算放大器 30 的迴轉率提高，其作用的機制與本發明前述部份雷同，在此不另贅述。

請參閱圖八，圖八繪示根據本發明之第二具體實施例中驅動電路系統 5 的示意圖。與第一具體實施例不同之處在於，如圖八所示，驅動電路系統 5 中運算放大器 50 具有軌對軌輸入級 500，軌對軌輸入級 500 包含以第一偏壓電流 Ibias1 驅動的第一差動輸入對 5001 以及第二偏壓電流 Ibias2 驅動的第二差動輸入對 5002。

當判斷模組 52 感測到控制信號 C 的邊緣觸發(正緣或負緣)時，判斷模組 52 產生偏壓增強訊號 Samp，致使偏壓增強模組 54 提供第一附加電流 Iadd1 至軌對軌輸入級 500 的第一差動輸入對 5001，以及提供第二附加電流 Iadd2 至軌對軌輸入級 500 的第二差動輸入對 5002，分別配合第一偏壓電流 Ibias1 以及第二偏壓電流 Ibias2 驅動軌對軌輸入級 500。使軌對軌輸入級 500 產生增強的工作電流 IL，進而使運算放大器 50 的迴轉率提高。

於此實施例中，軌對軌輸入級 500 可為並聯式軌對軌輸

(102年3月18日專利補充、修正無劃線版本)

入級或互換式軌對軌輸入級。以並聯式軌對軌輸入級為例，軌對軌輸入級 500 中的第一差動輸入對 5001 與第二差動輸入對 5002 可分別由一 P 型金氧半場效電晶體(PMOS)差動輸入對以及一 N 型金氧半場效電晶體(NMOS)差動輸入對組成。以 PMOS 差動輸入對與 NMOS 差動輸入對並聯組成的軌對軌輸入級 500 可互相補償輸入共模範圍(Input Common Mode Range, ICMR)不足之處。

於此實施例中，偏壓增強模組 54 本身可為兩組電流開關電路或相效性之電路形成，例如分別以兩電流源加上切換開關而形成，或是以電壓源配合兩組電晶體開關組成出的等效電路。

請一併參閱圖九，圖九繪示圖八中運算放大器 50 以及對應之偏壓增強模組 54 的詳細電路圖。如圖九所示，偏壓增強模組 54 包括第一偏壓增強單元 54a 以及第二偏壓增強單元 54b，分別對應第一差動輸入對 5001 與第二差動輸入對 5002。

如圖九所示，於此實施例中，第一偏壓增強單元 54a 可由兩組串聯的 P 型金氧半電晶體配合電壓源組成，由 P 型金氧半電晶體 M04x 與電壓源等效形成電流源，加上另一 P 型金氧半電晶體 M03x 作為切換開關。以偏壓增強訊號 Samp 控制 P 型金氧半電晶體 M03x 的閘極，也就是輸入端點 BSN 處，控制 P 型金氧半電晶體 M03x 的閘極可等效作為控制第一偏壓增強單元 54a 的切換開關。透過這樣的電路架構，第一偏壓增強單元 54a 可回應偏壓增強訊號 Samp 的控制，提供第一附加電流 Iadd1 至第一差動輸入對 5001。

另一方面，第一偏壓增強單元 54b 亦可回應偏壓增強訊號 Samp 的控制，相對應的提供第二附加電流 Iadd2 至第二差動

(102年3月18日專利補充、修正無劃線版本)

輸入對 5002。

請一併參閱圖十。圖十繪示圖九中運算放大器 50 配合對應之偏壓增強模組 54 的輸出電壓以及控制信號 C 對時間的時序圖。

由圖十可知，驅動電路系統 5 中，配合對應之偏壓增強模組 54 的運算放大器 50 迴轉率較高，當控制信號 C(STB 信號)位於負緣觸發時，輸出電壓開始改變，因迴轉率較高，使改變所需的設定時間 $T_{s'}$ 較短，故反應時間較快。

另一方面，於另一實施例中，複數個驅動電路系統 5 亦可搭配電荷分享的電路結構。此時每一驅動電路系統 5 進一步包含由電荷分享訊號 CS 控制的另一個切換開關，這些切換開關可透過全域線(global line)將每一驅動電路系統 5 的輸出端連結起來，此種電荷分享結構，為習知技藝之人所熟知，在此不另贅述。請參閱圖十一，圖十一繪示圖九中運算放大器 50 配合對應之偏壓增強模組 54 的輸出電壓以及控制信號 C 在具電荷分享狀態下對時間的時序圖。

由圖十一可知，進一步加入電荷分享電路結構之後，本發明中配合對應之偏壓增強模組 54 的運算放大器 50，其不僅使訊號改變所需的設定時間 $T_{s'}$ 較短，加快反應時間，亦可避免電荷分享所帶來的雜訊。

由此可知，透過圖九中電路架構另配合圖八中偵測控制信號 C 之邊緣觸發的判斷模組 52，可實現軌對軌輸入、低電力消耗、高迴轉率且避免電荷分享的負面效應之驅動電路系統 5。

請參閱圖十二，圖十二繪示根據本發明之第三具體實施例中提高運算放大器迴轉率之方法的方法流程圖。該方法包

(102年3月18日專利補充、修正無劃線版本)

含下列步驟。首先執行步驟 M01，根據控制信號之邊緣觸發，產生偏壓增強訊號。此處之控制信號可為鎖存信號(STB signal)或其他之脈衝信號(pulse signal)，於實際應用中控制信號可用來切換鎖存器的讀入或輸出模式。此處所述之邊緣觸發可為正緣觸發及/或負緣觸發，於實際應用中，其分別可加速電壓輸出的反應時間以及減低電荷分享的負面效應。

接著執行步驟 M02，接收偏壓增強訊號並產生附加電流。於一實施例中，偏壓增強訊號可傳送至偏壓增強模組。偏壓增強模組可包括電流源與切換開關，以形成一電流開關電路。當偏壓增強模組中的切換開關接收到偏壓增強訊號並被開啟後，偏壓增強模組中的電流源即送出附加電流。

最後執行步驟 M03，使附加電流配合偏壓電流以驅動運算放大器，致使運算放大器之該迴轉率被提高。需說明的是，步驟 M03 中利用附加電流配合偏壓電流，係使運算放大器產生增強的工作電流，當工作電流被增強後，運算放大器中的等效補償電容的充電時間即縮短，使輸出訊號的改變加快，而達到提高該迴轉率的目的。

相較於先前技術，本發明提出之驅動電路系統以及提高運算放大器迴轉率之方法，可分別感測控制信號發生變化之正緣以及負緣產生偏壓增強訊號，並分別產生附加電流配合偏壓電流驅動運算放大器，使這兩個時間點時運算放大器的迴轉率被提高，分別有助於避免電荷分享帶來的負面效應以及加快作為輸出緩衝器時的反應時間。本發明可透過簡單的電流開關電路配合原有之控制信號，在特定的時間點提高運算放大器之迴轉率，在低電力消耗的情況下加快運算放大器的反應時間，並減低電荷分享帶來的問題。

藉由以上具體實施例之詳述，係希望能更加清楚描述本

(102年3月18日專利補充、修正無劃線版本)

發明之特徵與精神，而並非以上述所揭露的具體實施例來對本發明之範疇加以限制。相反地，其目的是希望能涵蓋各種改變及具相等性的安排於本發明欲申請之專利範圍的範疇。

(102年3月18日專利補充、修正無劃線版本)

【圖式簡單說明】

圖一繪示先前技術中驅動電路系統的示意圖。

圖二繪示先前技術中運算放大器的詳細電路圖。

圖三繪示圖二中先前技術之驅動電路系統的輸出電壓對時間的時序圖。

圖四繪示先前技術中兩組驅動電路系統的示意圖。

圖五繪示圖四中運算放大器的輸出電壓以及控制信號在具電荷分享狀態下對時間的時序圖。

圖六繪示根據本發明之第一具體實施例中驅動電路系統的示意圖。

圖七繪示圖六中當控制信號負緣觸發時的示意圖。

圖八繪示根據本發明之第二具體實施例中驅動電路系統的示意圖。

圖九繪示圖八中運算放大器以及對應之偏壓增強模組的詳細電路圖。

圖十繪示圖九中運算放大器配合對應之偏壓增強模組的輸出電壓以及控制信號對時間的時序圖。

圖十一繪示圖九中運算放大器配合對應之偏壓增強模組的輸出電壓以及控制信號在具電荷分享狀態下對時間的時序圖。

圖十二繪示根據本發明之第三具體實施例中提高運算放

(102年3月18日專利補充、修正無劃線版本)

大器迴轉率之方法的方法流程圖。

【主要元件符號說明】

1、2a、2b、3、5：驅動電路系統

10、20、30、50：運算放大器

32、52：判斷模組

34、54：偏壓增強模組

100、300、500：輸入級

302、502：輸出級

5001：第一差動輸入對

5002：第二差動輸入對

54a：第一偏壓增強單元

54b：第二偏壓增強單元

12、22、24、31、51：切換開關

C：控制信號

Ibias：偏壓電流

CS：電荷分享訊號

N：雜訊

Sin：輸入訊號

Sout：輸出訊號

T1、T2：時間點

Ts、Ts'：設定時間

Vh：高準位門檻電壓

VL：低準位門檻電壓

Isat：工作電流

IL：增強的工作電流

Iadd：附加電流

Samp：偏壓增強訊號

Ibias1：第一偏壓電流

Ibias2：第二偏壓電流

Iadd1：第一附加電流

Iadd2：第二附加電流

I408638

(102年3月18日專利補充、修正無劃線版本)

M01-M03：步驟

M03x、M04x：P型金氧半電晶體

BSN：輸入端點

(102年3月18日專利補充、修正無劃線版本)

十、申請專利範圍：

1. 一種驅動電路系統，包含：
 - 一運算放大器，具有以一偏壓電流驅動之一輸入級；
 - 一判斷模組，用以根據一控制信號之一邊緣觸發產生一偏壓增強訊號，其中該控制信號為具有脈衝型式之一鎖存信號；以及
 - 一偏壓增強模組，與該判斷模組以及該運算放大器之該輸入級電性連接，當該偏壓增強模組接收到該偏壓增強訊號時，該偏壓增強模組提供一附加電流以配合該偏壓電流驅動該運算放大器之該輸入級產生一增強的工作電流，致使該運算放大器中之一等效補償電容之一充電時間縮短，加快該輸出級輸出訊號的改變，使得該運算放大器之一迴轉率被提高。
2. 如申請專利範圍第1項所述之驅動電路系統，其中該偏壓增強模組為電流開關電路、以電流源加上切換開關之等效電路或以電壓源配合電晶體開關之等效電路。
3. 如申請專利範圍第1項所述之驅動電路系統，其中該驅動電路系統用以作為一源極驅動電路中之一輸出緩衝器。
4. 如申請專利範圍第1項所述之驅動電路系統，其中該輸出級係為一軌對軌輸入級，該軌對軌輸入級包含以一第一偏壓電流驅動之一第一差動輸入對及以一第二偏壓電流驅動之一第二差動輸入對。
5. 如申請專利範圍第1項所述之驅動電路系統，其中該邊緣觸發為一正緣觸發。
6. 如申請專利範圍第1項所述之驅動電路系統，其中該邊緣觸發為一負緣觸發。

(102年3月18日專利補充、修正無劃線版本)

7. 一種驅動電路系統，包含：

一運算放大器，具有一軌對軌輸入級，該軌對軌輸入級包含以一第一偏壓電流驅動之一第一差動輸入對以及以一第二偏壓電流驅動之一第二差動輸入對；
一判斷模組，用以根據一控制信號之一邊緣觸發產生一偏壓增強訊號，其中該控制信號為具有脈衝型式之一鎖存信號；以及
一偏壓增強模組，與該判斷模組以及該運算放大器之該軌對軌輸入級電性連接，當該偏壓增強模組接收到該偏壓增強訊號時，該偏壓增強模組分別提供一第一附加電流與一第二附加電流以配合該第一偏壓電流以及該第二偏壓電流驅動該軌對軌輸入級的該第一差動輸入對以及該第二差動輸入對產生一增強的工作電流，致使該運算放大器中之一等效補償電容之一充電時間縮短，加快該軌對軌輸出級輸出訊號的改變，使得該運算放大器之一迴轉率被提高。

8. 如申請專利範圍第7項所述之驅動電路系統，其中該偏壓增強模組為電流開關電路、以電流源加上切換開關之等效電路或以電壓源配合電晶體開關之等效電路。

9. 如申請專利範圍第7項所述之驅動電路系統，其中該驅動電路系統用以作為一源極驅動電路中之一輸出緩衝器。

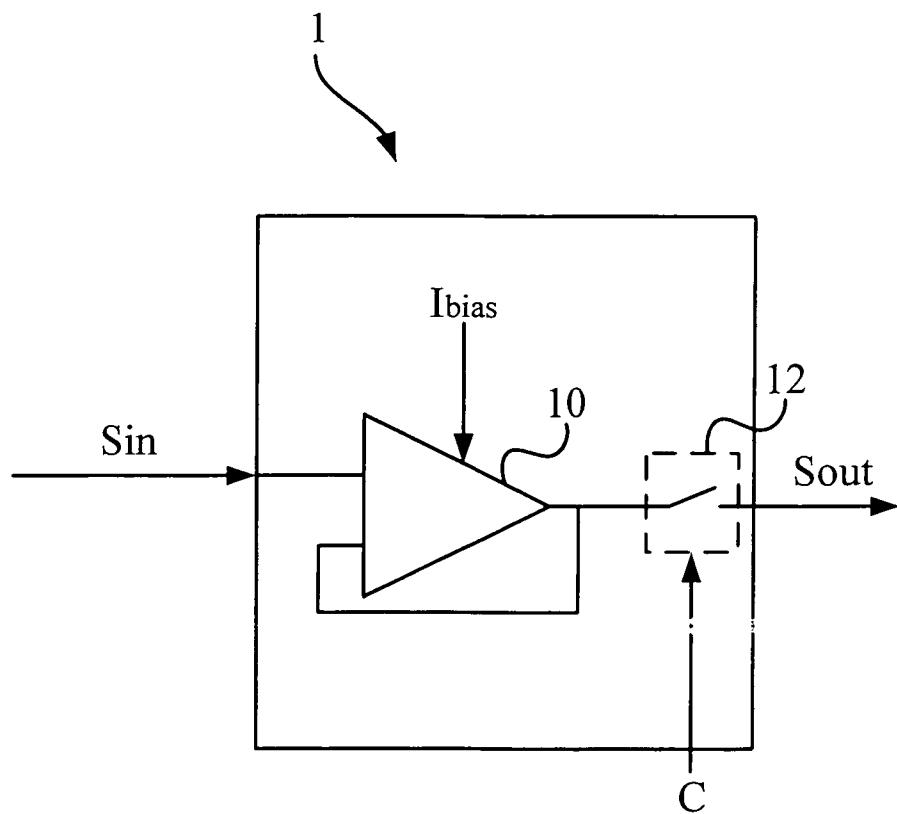
10. 如申請專利範圍第7項所述之驅動電路系統，其中該第一差動輸入對與該第二差動輸入對可分別由一P型金氧半場效電晶體(PMOS)差動輸入對及一N型金氧半場效電晶體(NMOS)差動輸入對組成。

11. 如申請專利範圍第7項所述之驅動電路系統，其中該邊緣觸發為一正緣觸發。

(102年3月18日專利補充、修正無劃線版本)

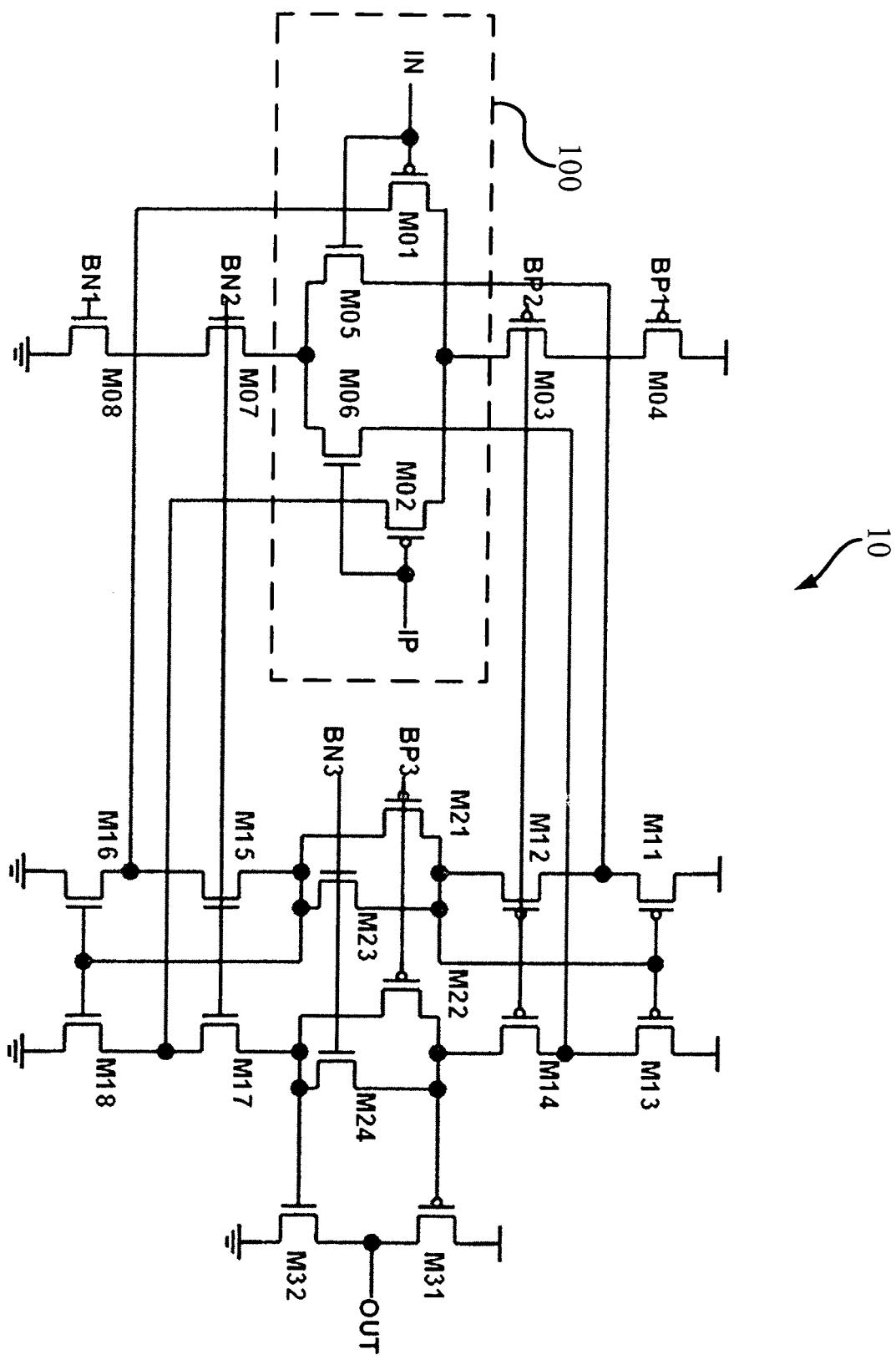
- 12、如申請專利範圍第7項所述之驅動電路系統，其中該邊緣觸發為一負緣觸發。
- 13、一種提高一運算放大器之一迴轉率之方法，該方法包含下列步驟：
- (a)根據一控制信號之一邊緣觸發，產生一偏壓增強訊號，其中該控制信號為具有脈衝型式之一鎖存信號；
 - (b)接收該偏壓增強訊號並產生一附加電流；以及
 - (c)使該附加電流配合一偏壓電流以驅動該運算放大器產生一增強的工作電流，致使該運算放大器中之一等效補償電容之一充電時間縮短，加快該運算放大器輸出訊號的改變，使得該運算放大器之該迴轉率被提高。
- 14、如申請專利範圍第13項所述之方法，其中該邊緣觸發為一正緣觸發。
- 15、如申請專利範圍第13項所述之方法，其中該驅動電路系統用以作為一源極驅動電路中之一輸出緩衝器。
- 16、如申請專利範圍第13項所述之方法，其中該邊緣觸發為一負緣觸發。

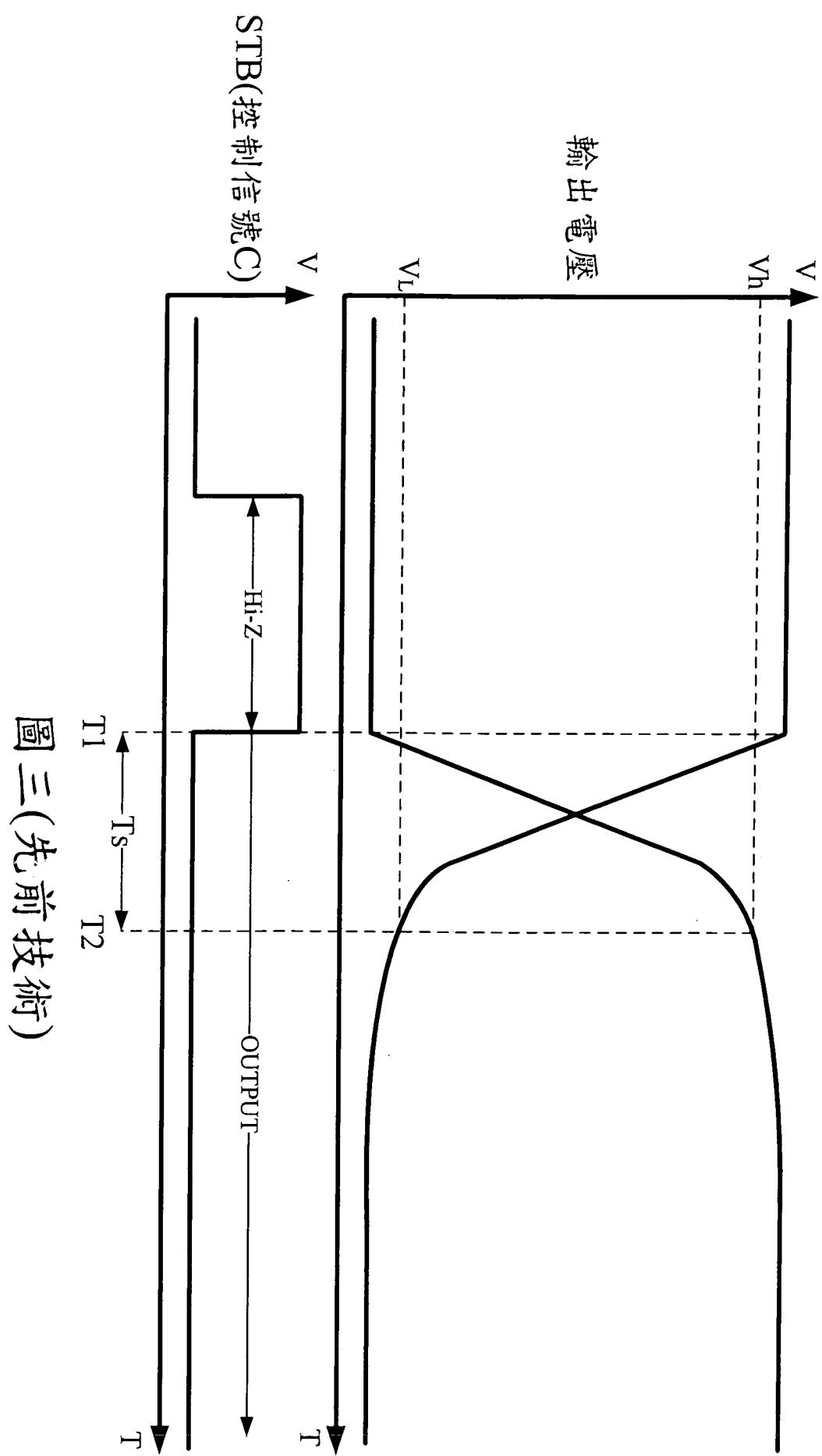
十一、圖式：



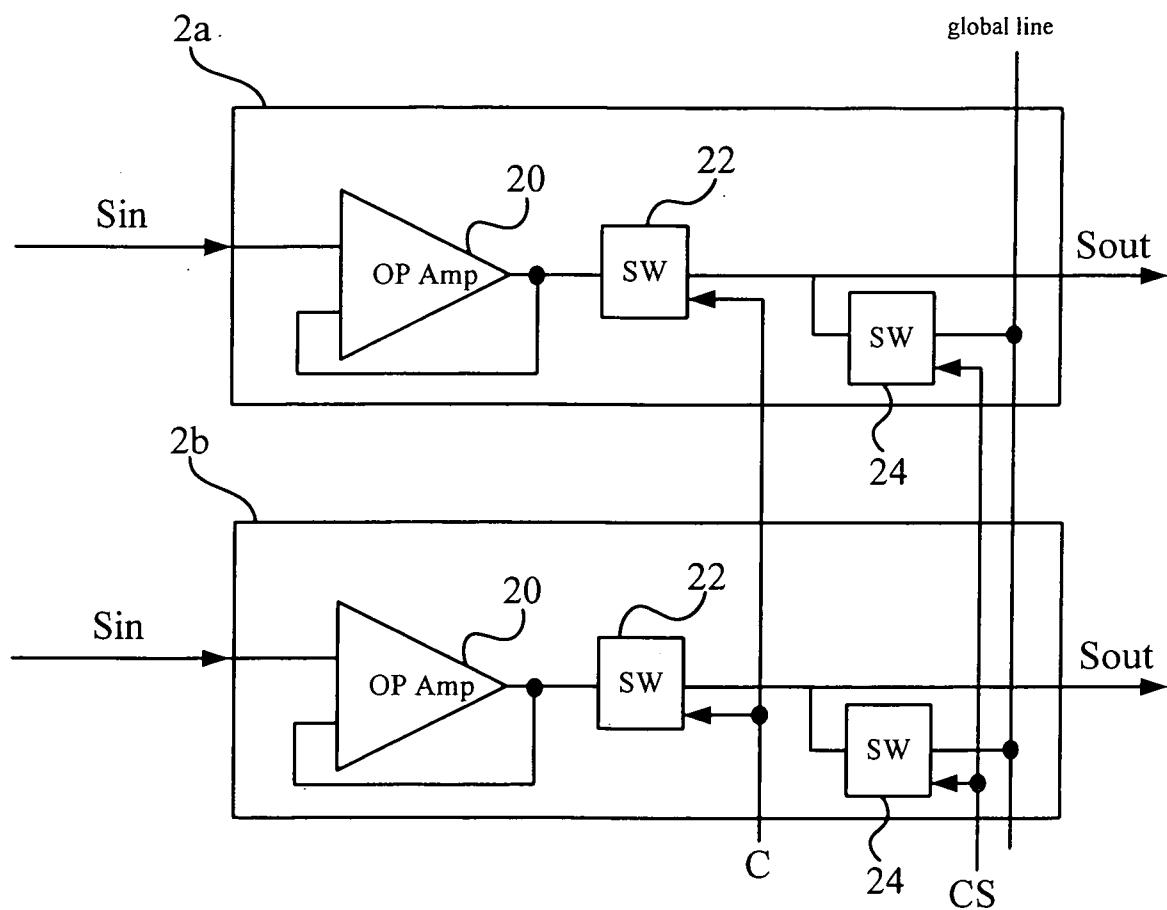
圖一(先前技術)

圖二(先前技術)

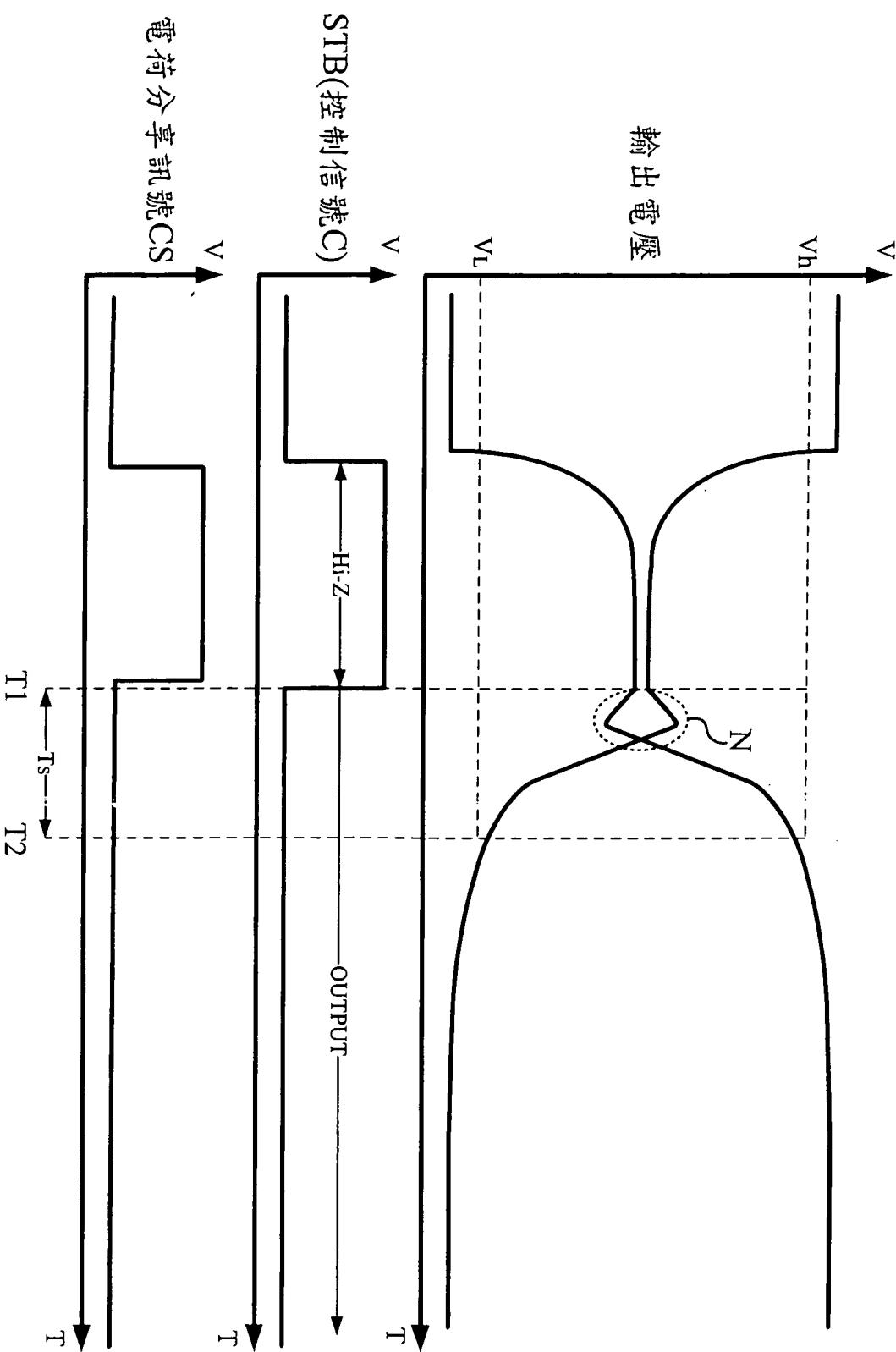




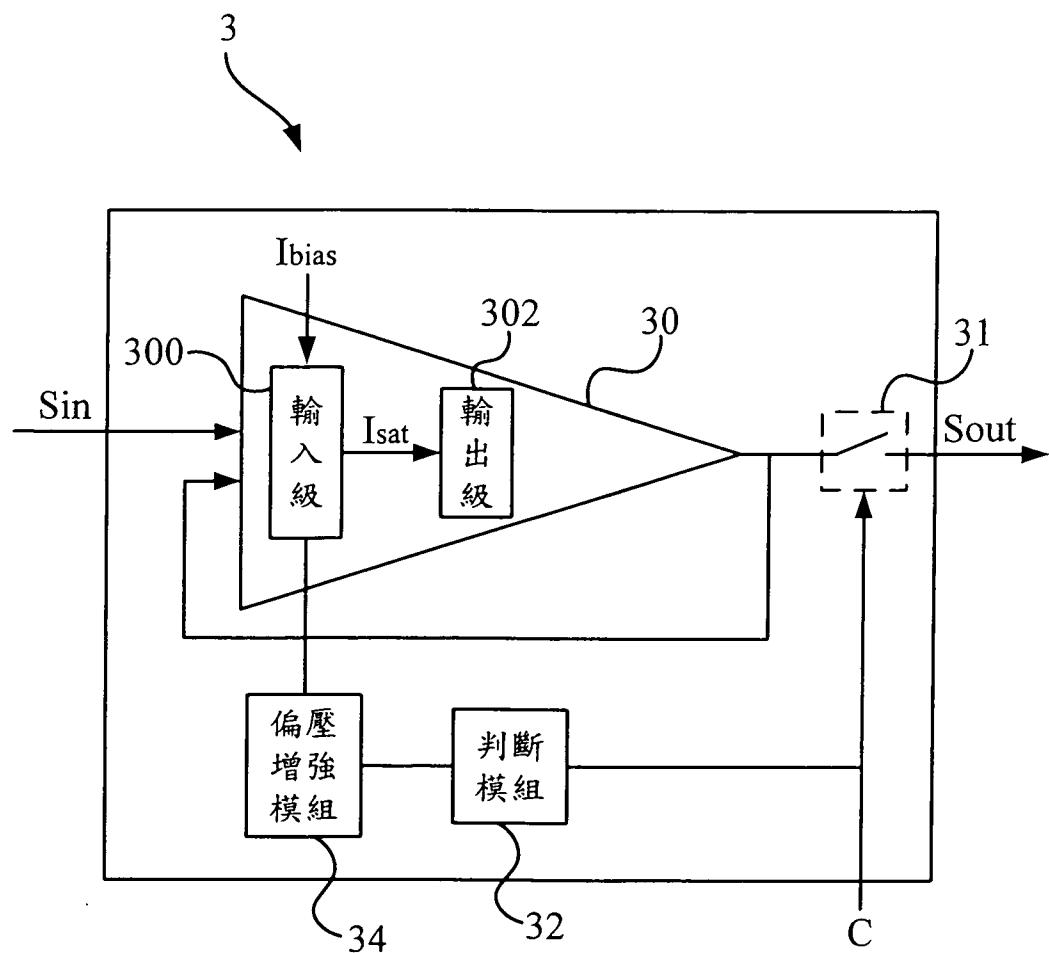
圖三(先前技術)



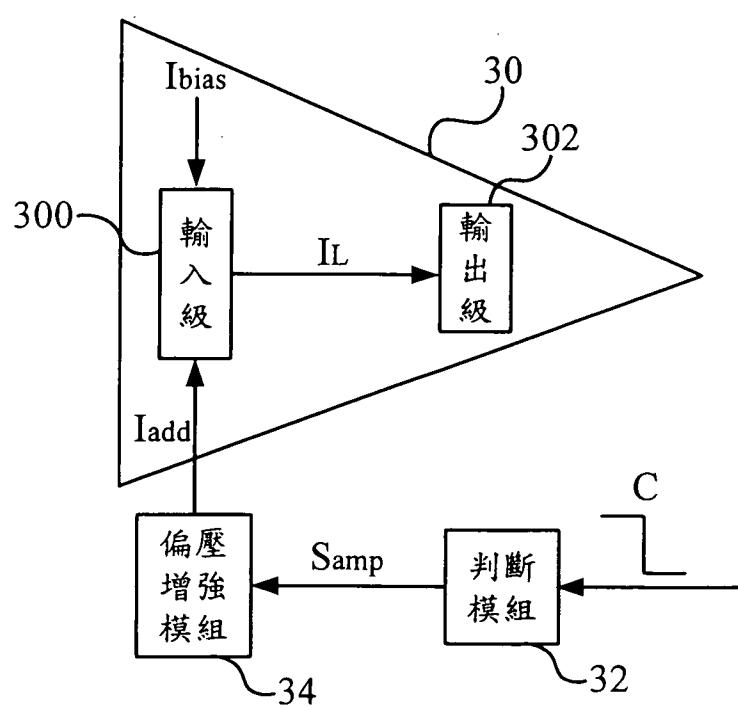
圖四(先前技術)



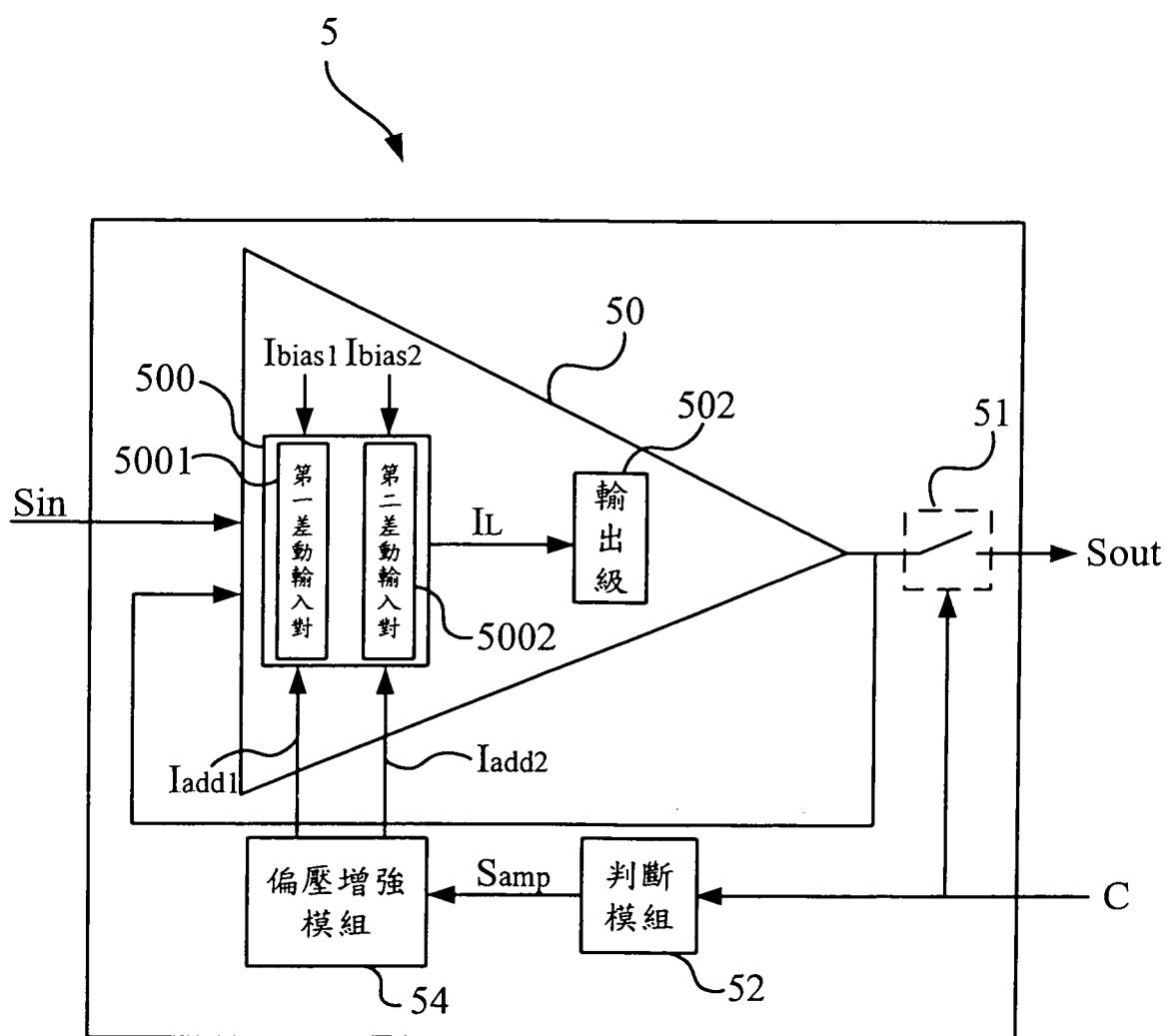
圖五(先前技術)



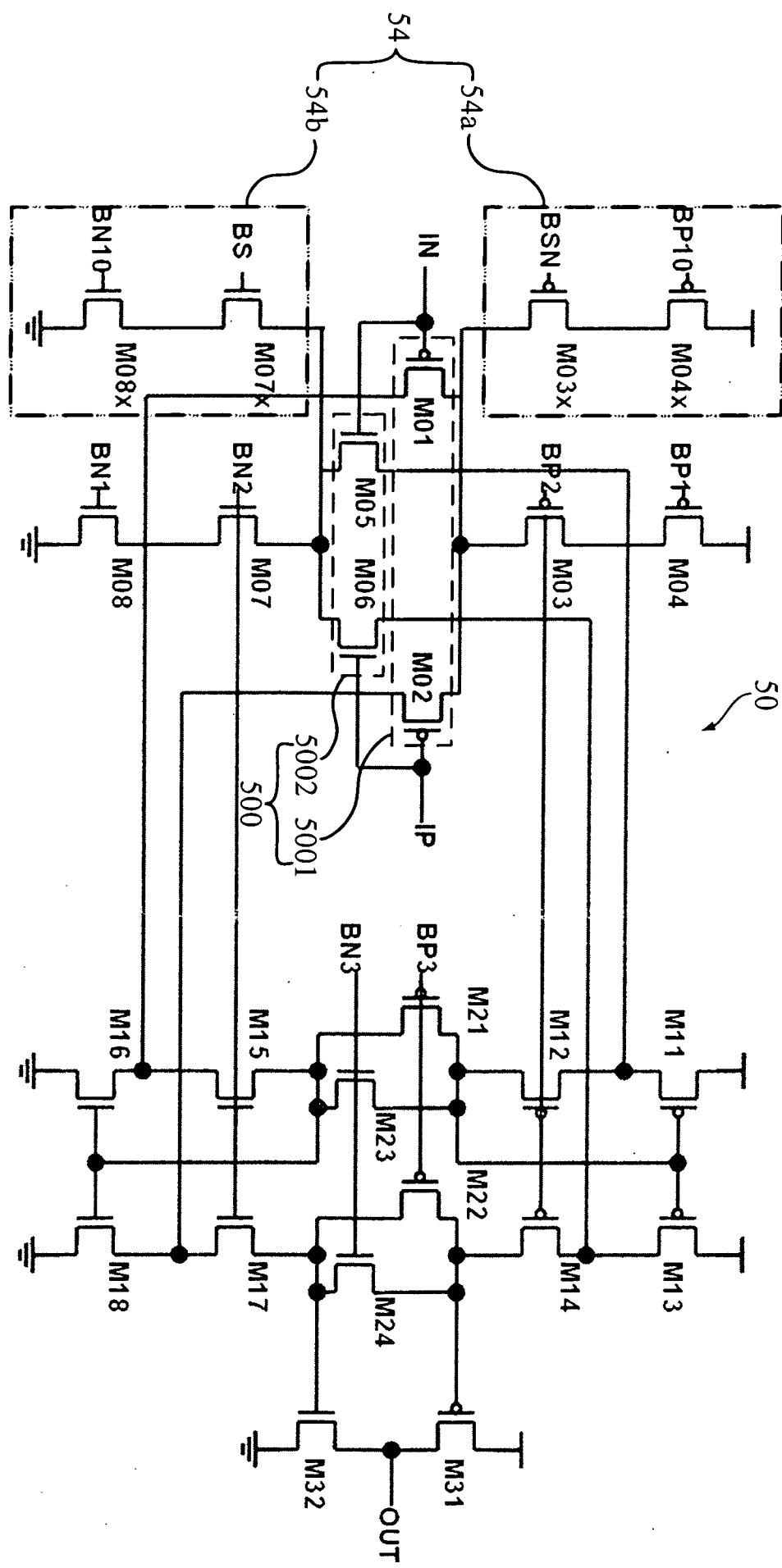
圖六



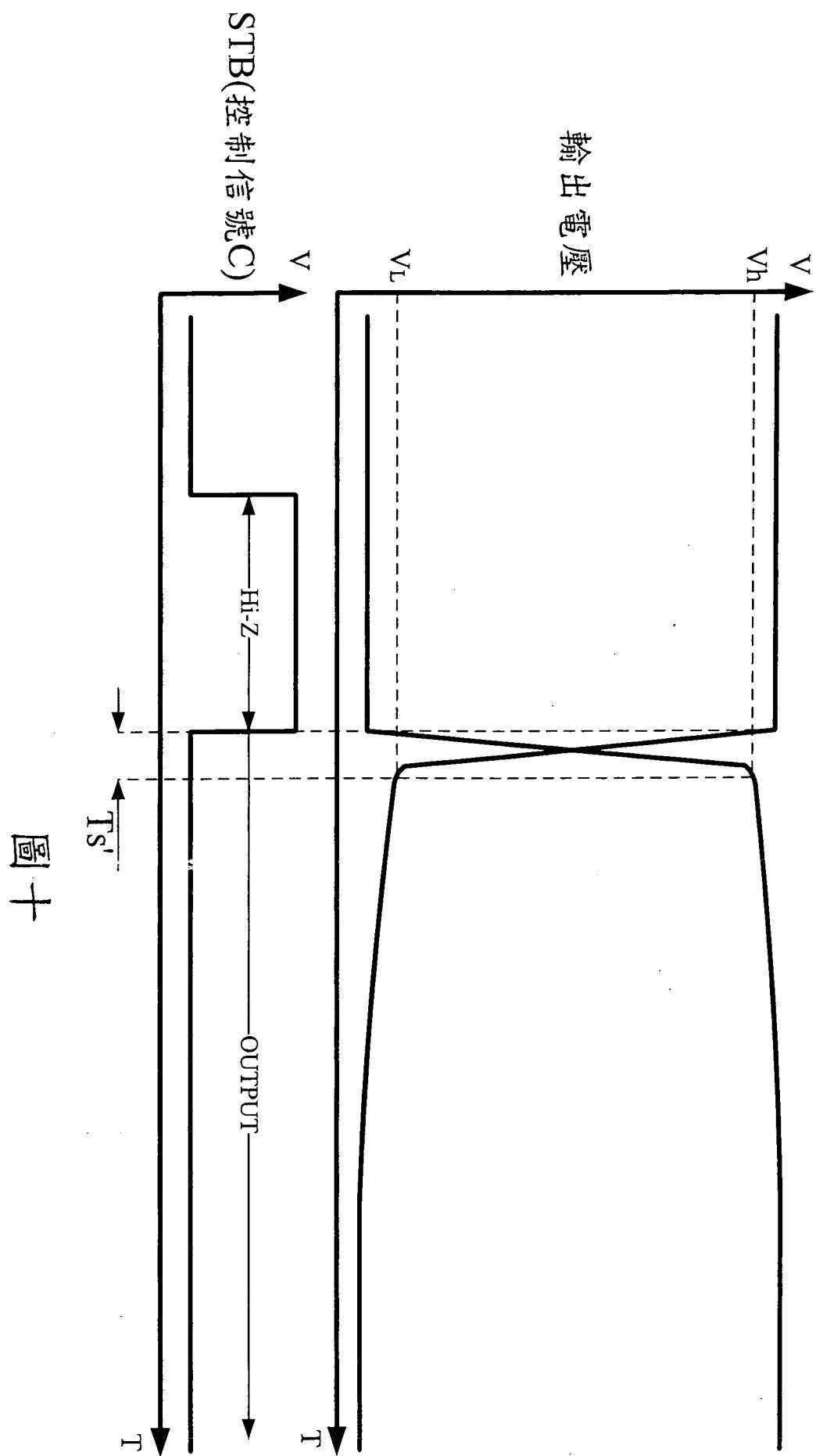
圖七

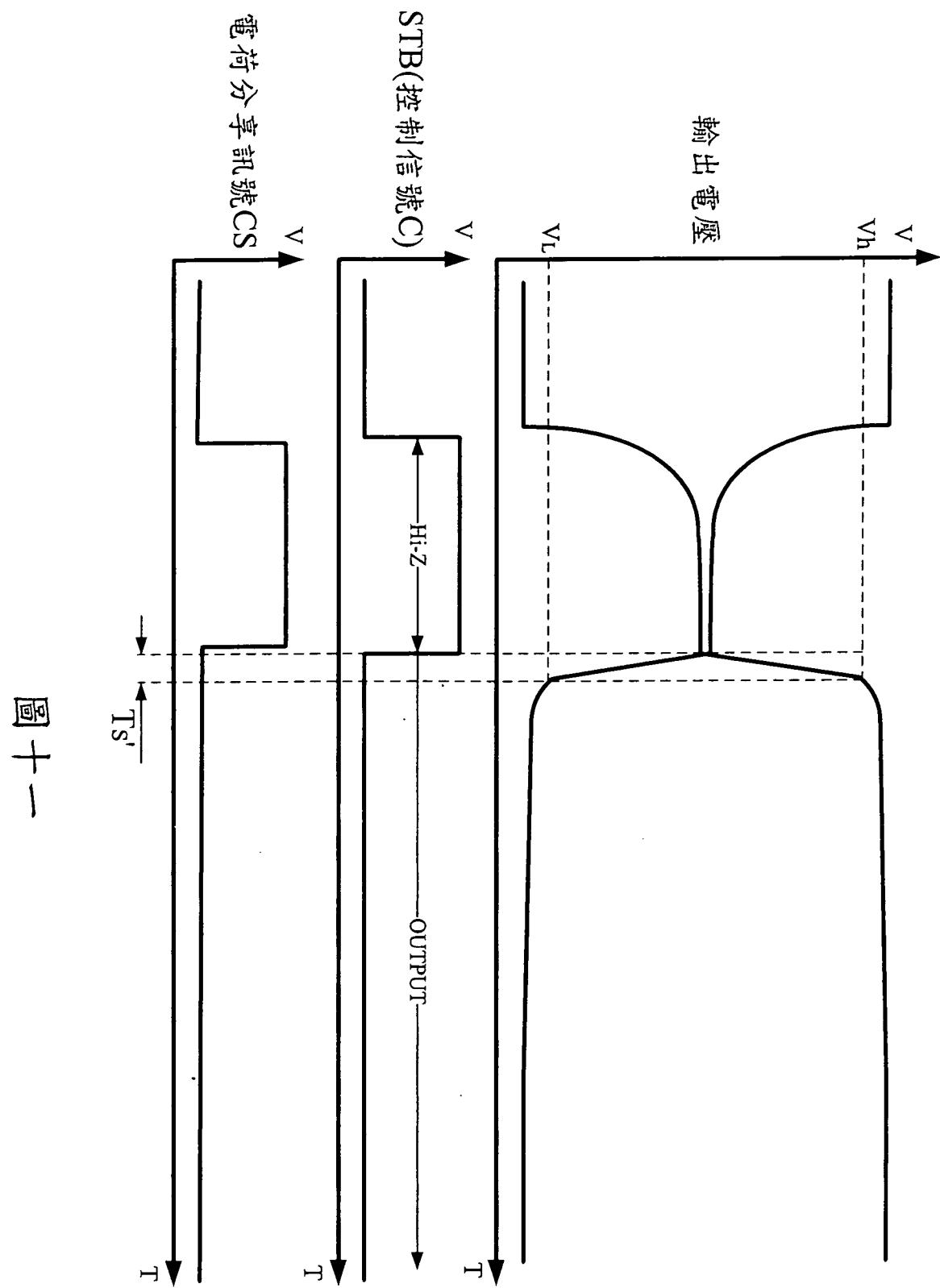


圖八

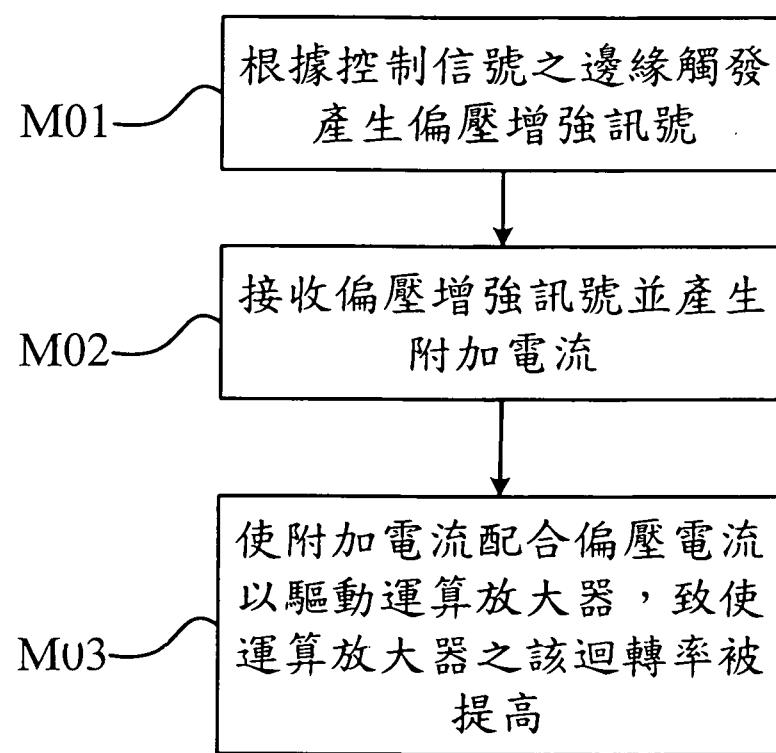


圖九





圖十一



圖十二