



Patentdirektoratet
TAASTRUP

- (21) Patentansøgning nr.: 3007/88 (51) Int.Cl.5 G 06 F 9/38
 (22) Indleveringsdag: 02 jun 1988
 (24) Løbedag: 28 sep 1987
 (41) Alm. tilgængelig: 02 jun 1988
 (45) Patentets meddelelse bkg. den: 14 feb 1994
 (86) International ansøgning nr.: PCT/SE87/00437
 (86) International indleveringsdag: 28 sep 1987
 (85) Videreførelsesdag: 02 jun 1988
 (30) Prioritet: 03 okt 1986 SE 8604223
- (73) Patenthaver: Telefonaktiebolaget L M *Ericsson; S-126 25 Stockholm, SE
 (72) Opfinder: Sten Edward *Johnson; SE, Lars-Oerjan *Kling; SE

(74) Fuldmægtig: Budde, Schou & Co. A/S

(54) Fremgangsmåde til udøvelse af to instruktionssekvenser i en på forhånd fastlagt rækkefølge

(56) Fremdragne publikationer

(57) Sammendrag:

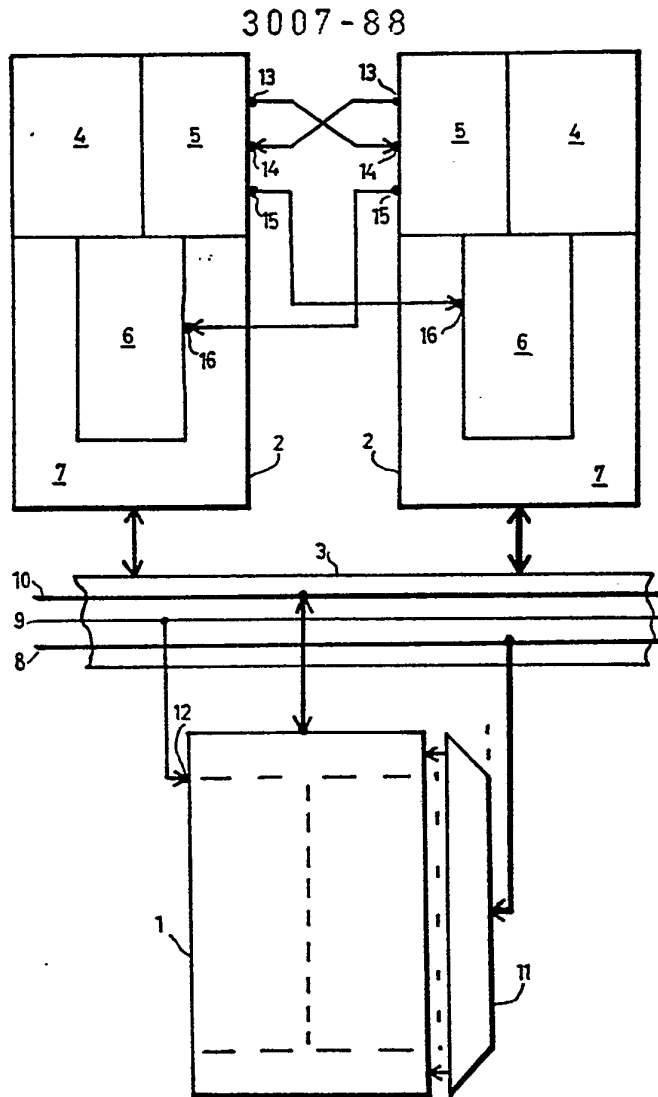
3007 - 88

I et databehandlingssystem udøves to instruktionssekvenser i en på forhånd fastlagt rækkefølge. Udøvelsen indbefatter udpegning af læse/skriveadresser med læse/skriveinstruktioner (4), hvorved et for begge sekvenser fælles hoveddatalager (1) aktiveres for datainformationslæsning/skrivning. Under udøvelsen af den i rækkefølgen anden sekvens anvendes data-information, hvorom det ikke på forhånd er sikret, at den er uafhængig af den datainformation, som tilvejebringes under udøvelsen af den i rækkefølgen første sekvens. Forøget databehandlingskapacitet opnås på følgende vis: indledningsvis udøves begge sekvenser (5) i parallel. Det hindres under udøvelsen af den første sekvens, at hoveddatalageret aktiveres til skrivning på grund af skriveinstruktioner (37, 39, 41) i den anden sekvens. En skriveadresse og datainformation, som indgår i en til den anden sekvens knyttet skriveinstruktion (49, 50), mellemlageres. Den mellemlagrede skriveadresse sammenlignes med læseadresser (68, 70, 73) i den anden sekvens, idet det ved adresselighed forhindres, at datainformationen læses fra hoveddatalageret, og i stedet læses den mellemlagrede datainformation (37, 38, 39, 41, 44). Man

fortsættes

3007-88

mellemlagrer en adresse, som indgår i en til den anden sekvens knyttet læseinstruktion, hvis denne adresse forinden ikke har været udpeget i tilknytning til en til den anden sekvens knyttet skriveinstruktion (49,50). Den mellemlagrede læseadresse sammenlignes med skriveadresser i den første sekvens, og ved adresselighed genstartes udvælsen af den anden sekvens (66,74,76). Når udvælsen af den første sekvens er afsluttet, overføres den mellemlagrede datainformation ved den mellemlagrede skriveadresse til hoveddatalageret (38,46,78,79).



Den foreliggende opfindelse angår en fremgangsmåde for drift af datamater til udøvelse af en første og en anden instruktionssekvens, hvilke datamater indbefatter hjælpedatalagre og et hoveddatalager, som indbefatter et antal hoved-
5 datalagerpladser tilgængelige ved en adresse, idet instruktionssekvenserne er indrettede til at blive udøvede sekventielt i en forud fastlagt rækkefølge, og hvor den første sekvens logisk kan udøves før den anden sekvens, og hvor hver instruktionssekvens består af i det mindste én læseinstruktion og i det mindste én skriveinstruktion, hvilken i
10 det mindste ene læseinstruktion indbefatter en læseadresse til søgning og udlæsning af data lagret i en af hoveddatalagerpladserne, som er tilgængelig ved læseadressen, medens den i det mindste ene skriveinstruktion indbefatter data og
15 en dertil knyttet skriveadresse til angivelse af en af hoveddatalagerpladserne, hvortil de nævnte skriveinstruktionsdata skal overføres, og hvori data til udøvelse af den anden sekvens ikke nødvendigvis er uafhængige af data opnået som et resultat af udøvelsen af den første sekvens.

20 En kendt løsning af ovennævnte informationsbehandlingsproblem består deri, at man først begynder udøvelsen af den sekvens, som ifølge det ovenstående og i det følgende benævnes den anden sekvens, når udøvelsen af den sekvens, som ifølge det ovenstående og i det følgende benævnes den
25 første sekvens, er afsluttet. Denne kendte løsning tilvejebringes naturligvis i et databehandlingssystem, som med en enkelt processor styres således, at sekvenserne udøves en ad gangen under anvendelse af hoveddatalagerpladser, som er fælles for begge sekvenser.

30 Det er kendt at forøge databehandlingskapaciteten ved paralleludøvelse af instruktionssekvenser. Så længe sekvenserne på forhånd med sikkerhed er indbyrdes uafhængige, tilvejebringes fejlfrit paralleltarbejde ved hjælp af en såkaldt "pre-processing" eller "multi-processing", (en sådan
35 fremgangsmåde er omtalt i GB-A-1 441 458), eller også ved hjælp af et en-processor-system, som indbefatter mindst to

databehandlingsenheder til udøvelse af hver sin instruktionssekvens. Det er kendt at tilvejebringe informationsbehandling såvel ved et hoveddatalager, som er fælles for et antal databehandlingsenheder, og ved et antal særskilte datalagre, som er knyttet til hver sin databehandlingsenhed, og som tid efter anden opdateres indbyrdes.

Ved forekomst af følsomme instruktionssekvenser, som påvirker hinanden indbyrdes, og som derfor må udøves i en foreskrevne rækkefølge, anvendes eksempelvis ifølge tidskriftet Computer Design, 15. august 1985, side 76-81, eller ifølge Balance 8000 System Technical Summary, Sequent Computer Systems, Inc programmeringssprog, kompilatorer og sekvensmaskinel til at parallelbehandle indbyrdes uafhængige sekvenser, medens parallelbehandling af de følsomme sekvenser forhindres.

En sådan fremgangsmåde kendes fra US-A-4 626 989, hvori omtales en dataprocessor, som er indrettet til parallel behandling af instruktioner. Behandlingssystemet indbefatter et fordelingskredsløb, som fordeler dekodet information i den efterfølgende instruktion, som er i operationsmæssig konflikt med den pågående instruktion, til den instruktionsudøvende enhed, som styrer den pågående instruktionsudøvelse.

Som nævnt indledningsvis angår den foreliggende opfindelse datainformationsbehandling under anvendelse af et for begge sekvenser fælles hoveddatalager. Ved den foreslåede informationsbehandling udøver man begge sekvenser parallelt, idet der til en begyndelse ikke tages hensyn til den på forhånd fastlagte rækkefølge. For at sikre den foreskrevne rækkefølge er det imidlertid nødvendigt, at man under den fortløbende udøvelse af den første sekvens forhindrer, at der til hoveddatalagerpladserne overføres datainformation, som er tilvejebragt ved udpegede skriveinstruktioner, som er knyttet til den anden sekvens. Den anden sekvens afhængighed af den første sekvens overvåges, og den foreskrevne rækkefølge tilvejebringes ved en mellemlagerenhed, som indbefatter et hjælpelager samt sammenligningskredse.

I hjælpelageret mellemlagres adresser, som tilvejebringes ved læseinstruktioner, som udpeges under udøvelsen af den anden sekvens. Enhver under udøvelse af den første sekvens udpeget skriveadresse sammenlignes med hver af de i
5 hjælpelageret mellemlagrede læseadresser. Så længe der ikke registreres nogen adresselighed, anvendes under udøvelsen af den anden sekvens ingen datainformation, som er afhængig af den datainformation, som blev tilvejebragt under udøvelsen af den første sekvens. Men hvis der under udøvelsen af den
10 anden sekvens er indhentet information fra en hoveddatalagerplads, hvilken information senere korrigeres ved en til den første sekvens knyttet skriveoperation, dvs. hvis de to sekvenser ikke længere er indbyrdes uafhængige, slettes hjælpelageret, og den til den anden sekvens knyttet instruk-
15 tionsudpegning iværksættes på ny. Genstarten af udøvelsen af den anden sekvens finder således sted på et tidspunkt, hvor en første del af den første sekvens allerede er udøvet, og hvor der som følge heraf foreligger mindre risiko for, at den anden sekvens er afhængig af den resterende del af
20 den første sekvens.

I hjælpelageret mellemlagres også skriveadresser og datainformation, som tilvejebringes ved skriveinstruktioner, som er blevet udpeget under udøvelsen af den anden sekvens. Hver læseadresse, som er blevet udpeget under udøvelsen af
25 den anden sekvens, sammenlignes med hver af de i hjælpelageret mellemlagrede skriveadresser. Hvis der herved ikke registreres nogen adresselighed, indhentes datainformation fra den hoveddatalagerplads, som er tilgængelig ved den aktuelle læseadresse, medens datainformation, som er tilknyttet den
30 aktuelle adresse, hentes fra hjælpeatalageret, hvis adresselighed registreres.

Når den første sekvens er færdigudøvet, overføres den i hjælpelageret mellemlagrede datainformation til de hoveddatalagerpladser, som er tilgængelige ved de ligeledes
35 mellemlagrede dertil knyttede skriveadresser.

Ved anvendelse af den foreslående informationsbehand-

ling tilvejebringes en forøgelse af databehandlingskapaciteten, hvis udøvelsen af den anden sekvens er uafhængig af i det mindste de instruktioner, som udpeges ved afslutningen af udøvelsen af den første sekvens. Kapacitetsforøgelsen
5 forbedres yderligere, hvis der i hjælpedatalageret kun mellemlagres en udpeget adresse som læseadresse, hvis denne adresse forinden under udøvelsen af den anden sekvens ikke har været tilvejebragt som en skriveadresse.

Opfindelsens karakteristiske træk fremgår af patent-
10 kravet.

Opfindelsen forklares i det følgende nærmere under henvisning til tegningen, hvorpå:

fig. 1 anskueliggør to over et bussystem med et fælles hoveddatalager forbundne databehandlingsenheder,
15

fig. 2 anskueliggør mere detaljeret, end i fig. 1, en instruktionsdatalagerindretning, en start- og identifikationskreds og et portnet, som indgår i en databehandlingsenhed,
20

fig. 3 anskueliggør en i en databehandlingsenhed indgående mellemlagerenhed.

Et databehandlingssystem ifølge fig. 1 indbefatter et hoveddatalager 1 til oplagring af datainformation, som behandles af mindst to databehandlingsenheder 2, hvilke databehandlingsenheder over et bussystem 3 er forbundne med
25 hoveddatalageret. Databehandlingsenhederne udøver hver sin instruktionssekvens til styring af tilknyttede, i fig. 1 ikke viste funktionsenheder ved gennemførelse af tilknyttede systemfunktioner. Afhængige af, om databehandlingsenhederne styres af en fælles processor, eller om hver enhed indbefatter
30 et antal processorer, tilvejebringes der et i princippet kendt en- eller multiprocessorsystem, i hvilket indgår en fælles bus og et fælles hoveddatalager. Et lignende databehandlingssystem med et antal databehandlingsenheder og en bus er omtalt f.eks. i Intels "APX" 286 Hardware Reference
35 Manual" og i Electronics, 22. marts 1984, "Backup support gives VME bus powerful multiprocessing architecture".

Fig. 1 viser på et i forhold til den foreliggende opfindelse vidtgående forenkletvis to databehandlingsenheder 2, som i en på forhånd fastlagt rækkefølge skal udøve ovennævnte første og anden instruktionssekvens. Ud over en kendt 5 instruktionsdatalagerindretning 4 til udpegning af i et instruktionsdatalager lagrede instruktioner en ad gangen, indbefatter hver databehandlingsenhed en start- og identifikationskreds 5 til anvisning af, om den dertil knyttede sekvens udgør den første uafhængige, eller den mulige afhængige anden sekvens, en mellemlagerenhed 6 til mellemlagring af i instruktionerne indgående adresser og datainformation, som imidlertid kun anvendes i den databehandlingsenhed, som udøver den anden sekvens, samt et portnet 7 til styring af databehandlingsenhedens forbindelse mellem bussystemet 15 3.

Som det vil fremgår af den senere forklaring, forøges bussystemets belastning noget på grund af de udkrævede instruktionsmellemlagringer, men det antages, at bussystemets tilgængelighedskapacitet i retning mod databehandlingsenhederne og i retning mod hoveddatalageret er tilvejebragt 20 således, at den samlede databehandling kan gennemføres forstyrrelsesfrit i den på forhånd fastlagte rækkefølge. Af bussystemet vises i fig. 1 en flerbitadressebus 8, en ledning 9 til overføring af skrivesignaler, og en flerbitdatabus 25 10. Det er yderligere angivet, at databussen er forbundet med hoveddatalageret 1 og databehandlingsenhederne 2 for dataoverføring i to retninger, medens adressebussen 8 og skrivesignalledningen 9 er forbundet med hoveddatalagerets adresseringskreds 11 og skriveaktiveringsindgang 12 for 30 dataoverføring i kun én retning, idet modtagelse af en adresse og et skrivesignal bevirker, at databussens indhold overføres til en ved adressen tilgængelig hoveddatalagerplads. Ved modtagelse af kun én adresse overføres fra hoveddatalageret data, som er lagrede i en ved adressen tilgængelig 35 hoveddatalagerplads over databussen 10 til den adresseudsendende databehandlingsenhed. Databehandlingsenhedernes

start- og identifikationskredse 5 er udformede med hver sin startsignaludgang 13, som er forbundet med den anden startkreds startsignalindgang 14. Hermed angives den senere forklarede, og i tilknytning til den foreslåede informationsbehandling anvendte mulighed at udøve begge sekvenser parallelt.

Endelig er det i fig. 1 vist, at identifikationskredse 5 er udformet med hver sin identifikationssignaludgang 15, som er forbundet med en første identifikationssignalindgang 16 i den anden databehandlingsenheds mellemlagerenhed 6.

Fig. 1 viser ikke de kendte bufferprocessor og aktiveringer, som udøves i tilknytning til dataoverføring mellem databehandlingsenhederne og bussystemet, hvilket som senere forklaret - også anvendes til overføring af adresser og skrivesignaler mellem databehandlingsenhederne.

Fig. 2 viser mere udførligt end fig. 1 nogle databehandlingsenhedsdetaljer, hvortil kendskab er nødvendig for forståelsen af den ved opfindelsen tilvejebragte informationsbehandling.

Instruktionsdatalagerindretningen 4 indbefatter et instruktionsdatalager 17 til oplagring af instruktionssekvens, som ved en udpegningsindretning 18 udlæses fra instruktionsdatalageret, en instruktion ad gangen, som følge af aktivering af en af udpegningsindretningens udgange.

Sekvensen indbefatter tre instruktionstyper. Den første type, som i det følgende benævnes "læseinstruktion", og som identificeres ved en binær "1" indstillet læsebitposition 19, anvendes til at beordre indhentning af data fra en hoveddatalagerplads, hvortil tilgang tilvejebringes ved hjælp af en i et antal adressebitpositioner 20 lagret adresse, f.eks. A1, som indgår i den læsebitmarkerede instruktion. Den anden instruktionstype, som herefter benævnes "skriveinstruktion", som identificeres ved en "1" indstillet skrivebitposition 21, anvendes til at beordre indskrivning af data i en hoveddatalagerplads, f.eks. D2, som indgår i den

skrivebitmarkerede instruktion, og som lagres i et antal databitpositioner 22, under anvendelse af en adresse, f.eks. A2, som også indgår i den skrivebitmarkerede instruktion, og som lagres i adressebitpositionerne 20. Den tredje instruktionstype, som identificeres ved "0" indstillede bitpositioner 19 og 21, anvendes til at beordre en informationsbehandling uden læsning fra eller skrivning i hoveddatalageret. Anvendelsen af den information, f.eks. S1, som lagres i de bitpositioner 20 og 22, som er knyttet til en tredje type instruktion, ligger udenfor opfindelsens rammer, men fig. 2 viser en første ELLER port 23, som indgår i det tidligere nævnte portnet 7, og hvis indgange er forbundne med bitpositionerne 19 og 21, og hvis udgang er forbundet med en inverterende aktiveringsindgang på en første OG portindretning 24, som i aktiveret tilstand overfører indholdet, f.eks. S1, i bitpositionerne 20 og 22 direkte til databehandlingsenheden. Instruktioner af den tredje type belaster hverken bussystemet eller hoveddatalageret, hvilket derfor kan være fælles for et antal databehandlingsenheder, uden at der stilles alt for store hastighedskrav til hoveddatalageret og bussystemet.

Databehandlingsenhedernes start- og identifikationskredse 5 indbefatter ifølge fig. 2 hver sin anden og tredje ELLER port 25 og 26. Porten 25 har sin ene indgang forbundet med udgangen på porten 26, hvis indgange er forbundne med den tidligere nævnte startsignalindgang 14 og genstartsignaludgangen 27 i den i samme databehandlingsenhed indgående mellemlagerenhed 6. Databehandlingsenhederne indbefatter hver sin på fig. 2 ikke viste startsignalgenerator, hvis udgang over en startkredsklemme 28 er forbundet med den anden indgang på porten 25, med ovennævnte startsignaludgang 13 og med indstillingsindgangen på en første flip-flop 29, hvis udgang udgør den tidligere nævnte identifikationssignaludgang 15. En anden flip-flop 30 er med sin indstillingsindgang forbundet med udgangen på porten 26, og med sin udgang forbundet med en anden identifikationssignalindgang

31 på mellemlagerenheden 6 i egen databehandlingsenhed. Porten 25 udpeger i aktiveret tilstand en instruktion af tredje type, som er en startinstruktion med indholdet S1, hvorved databehandlingsenheden iværksætter den dertil knyttede instruktionssekvensudøvelse ved sin udpegningsindretning 18. Det forudsættes, at den i instruktionsdatalageret 17 lagrede sekvens afsluttes i tilknytning til aktiveringen af udpegningsindretningsudgangen 32, som er forbundet med nulstillingsindgangene på flip-flop'erne 29 og 30.

10 Udøvelsen af den første sekvens iværksættes af egen startsignalgenerator. Som følgende heraf angiver en binær "1" på den første flip-flop 29's udgang, at instruktionsudpegningerne i egen sekvens er under udøvelse, og at egen-sekvensen er den første sekvens. En binær "1" på den anden
15 flip-flop 30's udgang angiver, at instruktionsudpegningerne af egensekvensen udøves, og at egensekvensen er den anden sekvens. Ifølge opfindelsen udpeges instruktionerne i begge sekvenser parallelt, hvilket f.eks. tilvejebringes ved en startsignaloverføring fra den startsignaludgang 13, som er
20 knyttet til den første sekvens, til den startsignalindgang 14, som er knyttet til den anden sekvens.

De fra instruktionsdatalageret 17 udpegede instruktioner overføres til databehandlingsenhedens portnet 7 og over klemmerne 33-36 til databehandlingsenhedens mellemlagerenhed 6. Hvert portnet 7 indbefatter en anden OG portindretning 37 til overføring i aktiveret tilstand over en første ELLER portindretning 38 af indholdet i adresse-, skrive- og databitpositionerne 20-22 til bussystemets adressebus, skrivesignalledning og databus 8-10. Portindretningen
30 37 er med sin aktiveringsindgang forbundet med udgangen på en fjerde ELLER port 39, hvis ene, hhv. anden indgang er forbundet med udgangen på en første hhv. anden OG styreport 40 hhv. 41. Styreporten 40 er med sin første indgang forbundet til instruktionsdatalagerets skrivebitposition 21 og
35 med sin anden indgang forbundet med udgangen på den første flip-flop 29. Styreporten 41 er med sin første indgang for-

bundet med instruktionsdatalagerets læsebitposition 19 og med sin anden inverterende indgang forbundet med en kategori-signaludgang 42 i mellemlagerenheden 6.

Det vil senere blive forklaret, at der findes en første og en anden kategori af de læseinstruktioner, som udpeges under udøvelsen af den anden sekvens, at den første hhv. den anden kategori identificeres med en over nævnte kategoriudgang 42 overført binær værdi "0" hhv. "1", samt at nævnte udgang 42 udsender et binært "0", hvis den dertil knyttede databehandlingsenhed udøver den første sekvens. Som følge heraf aktiveres portindretningen 37 ved samtlige læse- og skriveinstruktioner, som udpeges under udøvelsen af den første sekvens, samt ved en første kategorisk læseinstruktion. Men portindretningen 37 aktiveres ikke ved en tredje type instruktion eller en skriveinstruktion, som udpeges under udøvelsen af den anden sekvens eller en anden kategorisk læseinstruktion.

Hvert portnet indbefatter endvidere en tredje OG portindretning 43 til i aktiveret tilstand at overføre data-information over en anden ELLER portindretning 44, hvilken datainformation er tilvejebragt fra en klemme 45 i mellemlagerenheden 6, og hvilken datainformation behandles af den dertil knyttede databehandlingsenhed. Portindretningen 43 er med sin aktiveringsindgang forbundet til kategorisignaludgangen 42. ELLER portindretningen 44 er med sin anden indgang forbundet med bussystemets databus 10. Ved udpegning af en anden kategorisk instruktion tilvejebringes altså ikke datainformation for hoveddatalageret 1, men fra mellemdatalagerenheden 6.

Endelig indbefatter hvert portnet 7 en fjerde portindretning 46, som i aktiveret tilstand overfører data- og adresseinformation samt skrivesignaler fra udgangsklemmerne 45, 47 og 48 på den mellemlagerenhed 6, som er knyttet til den samme databehandlingsenhed, til bussystemet 3. Aktiveringen af portindretningerne 46 vil blive forklaret i tilknytning til mellemdatalagerenheden.

Fig. 3 viser en mellemlagerdataenhed, som indbefatter et hjælpedatalager 49. Hjælpedatalageret 49 er tilvejebragt med søjler til mellemlagring af datainformation, læse- og skriveadresser, som overføres over klemmerne 33-36, idet 5 søjlerne udpeges til skrivning, læsning og sletning ved hjælp af en afsøgningsindretning 50. Det vil senere blive forklaret, at hjælpedatalageret slettes, når den dertil knyttede instruktionssekvens er færdigudøvet.

Forkanten af en affølingsimpuls, som udsendes fra en 10 femte ELLER port 51, nulstiller afsøgningsindretningen. Tilgang til hjælpedatalagerets søjler tilvejebringes ved forkanterne af trinimpulser, som tilvejebringes af en trap-petragtgenerator 52 og som overføres via en aktiveret trin OG port 53 til afsøgningsindretningens trinklemme 54. Trin- 15 impulserne udsendes også til en læseaktiveringsklemme 55, hvorved søjlerne indhold læses en af gangen.

Mellemdatalagerenheden ifølge fig. 3 indbefatter en første IKKE ELLER port 56, hvis indgange modtager de i hjælpedatalagerets skrive- og læsebitpositioner 57 og 58 mellem- 20 lagrede skrive- og læsemarkeringer, og hvis inverterende udgang over en stop ELLER port 59 er forbundet med en inverterende indgang på trin OG porten 53 og med den første indgang på en tredje og en fjerde OG styreport 60 og 61, hvis udgange er forbundne med ELLER porten 51. Styreporten 25 60 er med sin anden indgang forbundet med en femte OG styreport 62, hvis første indgang er forbundet med den tidligere nævnte identifikationssignalindgang 31, og hvis anden indgang over en første styreklemme 63 er forbundet med udgangen på den tidligere nævnte første ELLER port 23.

30 I overensstemmelse hermed tilvejebringes kun afsøgningsimpulser i den mellemlagerdataenhed, som indgår i den databehandlingsenhed, som udøver den anden sekvens. En afsøgningsoperation beordres ved udpegning af en læse- eller skriveinstruktion. Trinstandsning tilvejebringes, når der 35 læses en første ledig søjle, dvs. en søjle, som hverken er skrive- eller læsemarkeret. Forudsætningen for at påbegynde

en afsøgning er, at den forudgående trintilvejebringelse er blevet standset.

Den første IKKE ELLER port 56 er over en skrive ELLER port 64 forbundet med afsøgningsindretningens skriveaktiveringsindgang 65. Det forudsættes, at en skriveinstruktion med dertil knyttet adresse A3 og data D3/1, samt en læseinstruktion med dertil knyttet adresse A4 udgør den anden sekvens første og andet mod hoveddatalageret rettede instruktion, som på den forklarede vis mellemlagres i hjælpedatalagerets første og anden søjle, hvis bitpositioner 57 og 58 forud har været "0" stillede.

Styreporten 61 er med sin anden indgang forbundet med en sjette OG styreport 66, hvis første indgang er forbundet med den tidligere nævnte første identifikationsindgang 16, og hvis anden indgang over en første busklemme 67 er forbundet med bussystemets skrivesignalledning 9. Således beordres også en afsøgningsoperation i mellemdatalagerenheden knyttet til den anden sekvens ved udpegning af en skriveinstruktion, som er tilknyttet den første sekvens. Trappegeneratoren 52's taktfrekvens forudsættes at være egnet høj i forhold til instruktionsudpegningshastigheden, så at samtlige over de nævnte styreporte 62 og 66 beordrede afsøgningsoperationer kan gennemføres.

Mellemlagerdatalagerenheden indbefatter en første sammenligningskreds 68, hvis udgang aktiveres ved lighed mellem den over klemme 36 fra instruktionsdatalageret 17 tilvejebragte adresse og en af de under en afsøgningsoperation fra hjælpedatalagerets adressebitpositioner 69 læste adresser. En syvende OG styreport 70 er med sin udgang forbundet med stop ELLER porten 59, idet dens ene indgang er forbundet med udgangen på den første sammenligningskreds 68, og idet den på sin anden indgang modtager de i hjælpedatalagerets skrivebitpositioner 57 mellemlagrede skrivemærkninger. Standsning af en afsøgningsoperation tilvejebringes, hvis en fra instruktionsdatalageret udpeget læse- eller skriveadresse er i overensstemmelse med en mellemlagret

skriveadresse.

Skrive ELLER porten 64 er med sin anden indgang forbundet med udgangen på en ottende OG styreport 71, hvis første indgang er forbundet med den første sammenligningskreds, og hvis anden og tredje indgange modtager de i hjælpe-datalagerets skrivebitpositioner 57 mellemlagrede skrivemarkeringer, og den over klemmen 34 fra instruktionsdatalageret 17 udpegede skrivemarkering. Hvis en fra instruktionsdata-lageret udpegede skriveadresse, f.eks. A3, er i overensstem-
10 melse med en mellemlagret skriveadresse, opdateres den søjle i hjælpedatalageret, ved hvilken den på grund af den udpegede skriveadresse gennemførte afsøgning er standset, således at f.eks. hjælpedatalagerets første kolonne efter opdateringen mellemlagrer datainformationer D3/2 i hjælpedatalagerets
15 databitpositioner 72.

Styreporten 70 er med sin udgang forbundet med den ene indgang på en niende OG styreport 73, hvis anden indgang modtager den over klemmen 33 fra instruktionsdatalageret 17 udpegede læsemarkering, og hvis udgang udgør den tidligere
20 nævnte kategorisignaludgang 42, som i overensstemmelse hermed har overført et binært "0" til ovennævnte styreport 41 og portindretningen 42 i tilknytning til mellemlagring af adressen A4 i hjælpedatalagerets anden søjle. Det forudsættes, at udpegningen af læseinstruktionen med dertil knyttet ad-
25 se A4 gentages en første gang efter udpegningen af et antal i fig. 3 ikke viste instruktioner med andre adresser end A3 og A4. Der er således opnået, at den en første gang gentagne udpegning ikke resulterer i en binær "1" indstillet kategori-signaludgang 42, og der opnås tillige en standsning af af-
30 søgningen på grund af en ved den første sammenligningskreds 68 registreret adresselighed, således at den læseinstruktion, som er gentaget en første gang, mellemlagres en anden gang i en søjle, hvis bitpositioner 57 og 58 forud har været "0" stillede. Den anden sekvenses læseinstruktioner med dertil
35 knyttet adresse Ax benævnes første kategoris instruktioner, hvis de udpeges inden samme adresse Ax forekommer i den

anden sekvens i tilknytning til udpegningen af en skriveinstruktion. En binær "0" stillet udgang 42 angiver en første kategoris instruktion.

Det forudsættes, at en skriveinstruktion med en dertil
5 knyttet adresse A4 og data D4 udpeges efter udpegningen af
ovennævnte, en første gang gentagne læseinstruktion, og af
et antal i fig. 3 ikke viste instruktioner med andre adresser
end A3 og A4. Herved opnås, at denne skriveinstruktion mel-
lemlegres i en forud ledig søjle. Det forudsættes endvidere,
10 at udpegning af læseinstruktionen med dertil knyttet adresse
A4 gentages en anden gang efter udpegningen af nævnte skrive-
instruktion med adressen A4. Herved opnås en afsøgnings-
standsning i tilknytning til læsning af den mellemlagrede
skriveinstruktion med adressen A4. Der tilvejebringes ingen
15 opdatering, dvs. man bibeholder skrivemarkeringen i bitposi-
tion 57 og gennemfører ingen læsemarkering i bitposition
58, og man tilvejebringer en binær "1" stillet kategorisig-
naludgang 42, hvorved den anden gang gentagne læseinstruktion
med dertil knyttet adresse A4 identificeres som en anden
20 kategoris instruktion. Som følge heraf indeholder hjælpegag-
ret ingen anden kategoris instruktioner, hvis udpegninger
imidlertid resulterer i, at den i fig. 2 viste styreport 41
standser instruktionsoverføringen til bussystem 3, samt at
den datainformation, f.eks. D4, som læses i tilknytning til
25 afsøgningsstandsningen fra hjælpegagerets databitpositioner
72, overføres til databehandlingsenheden over de i fig. 2
viste portindretninger 43 og 44.

Mellemlagerenheden indbefatter en anden sammenlig-
ningskreds 74, hvis udgang aktiveres ved lighed mellem den
30 over en anden busklemme 75 fra adressebussen 8 modtagne
adresse og en af de under en afsøgningsoperation fra hjælpe-
datalagerets adressebitpositioner 69 læste adresser. Den
anden sammenligningskreds er forbundet med den første ind-
gang på en tiende OG styreport 76, hvis anden indgang er
35 forbundet med den tidligere nævnte styreport 66 og hvis
tredie indgang modtager de i hjælpedatalageret bitpositioner

58 mellemlagrede læsemarkeringer og hvis udgang udgør den tidligere nævnte genstartsignaludgang 27 og tillige er forbundet med en slette ELLER port 77. Fra en aktiveret styreport 76 modtager den i fig. 2 viste ELLER port 26 et genstartsignal. Fra en aktiveret slette ELLER port 77 modtager 5 afsøgningsindretningen 50 en sletteordreimpuls, hvorved umiddelbart samtlige i hjælpedatalageret mellemlagrede adresse- og datainformationer slettes.

Det er opnået, at en sletning af hjælpedatalageret 10 og en genstart af udøvelsen af den anden sekvens gennemføres, hvis der mødes en mellemlagret første kategoris læseinstruktion, hvis dertil knyttede adresse er i overensstemmelse med den adresse, som er tilknyttet en skriveinstruktion, som udpeges under udøvelsen af den første sekvens. Sletningen 15 udkræves fordi den dertil knyttede databehandlingsenhed på grund af den mødte første kategoris instruktion har modtaget datainformation fra hoveddatalageret, som den ikke ville have modtaget, hvis der konsekvent havde været taget hensyn til den på forhånd fastlagte rækkefølge, dvs. hvis instruktionerne i den første og den anden sekvens ikke var blevet 20 udpegede i parallel.

Mellemlagerenheden indbefatter en anden IKKE ELLER port 78, hvis indgange er forbundne med de tidligere nævnte identifikationssignalindgange 16 og 31, og hvis inverterende 25 udgang er forbundet med ELLER porten 51. Når den første og den anden sekvens udpegninger er afsluttede, beordres som følge heraf en afsøgningsoperation, hvilken imidlertid er resultatløs i den mellemlagerenhed, som indgår i den databehandlingsenhed, som har udøvet den første sekvens. Udgangen 30 på IKKE ELLER porten 78 er forbundet med den første indgang på en elfte OG styreport 79, hvis anden indgang modtager de i hjælpedatalagerets bispositioner 57 mellemlagrede skrive- markeringer, og hvis udgang er forbundet over en anden styreklemme 80 med den tidligere nævnte portindretning 46. Herved 35 opnås, at den ved IKKE ELLER porten 78 iværksatte afsøgningsoperation resulterer i, at samtlige i hjælpedatalageret

mellemlagrede skriveinstruktioner overføres til klemmerne 45, 47 og 48 over portindretningerne 46 og 38 og over bus-systemet 3 til hoveddatalageret 1.

5 Endelig er mellemlagerenheden ifølge fig. 3 vist med en tolvte OG styreport 81, hvis indgange er forbundne med IKKE ELLER portene 56 og 78, og hvis udgang er forbundet med slette ELLER porten 77. Herved tilvejebringes en sletteordreimpuls når den ved IKKE ELLER porten 78 iværksatte afsøgningsoperation er afsluttet.

10 Som samlet virkning opnås ved mellemlagerenheden, at den første og den anden sekvens definitivt udøves fejlfrit i den på forhånd fastlagte rækkefølge, på trods af, at der indledningsvis har været beordret udøvelse af begge sekvenser parallelt.

P A T E N T K R A V.

1. Fremgangsmåde til drift af datamater som udøver en første og en anden instruktionssekvens, hvilke datamater indbefatter hjælpedatalagre og et hoveddatalager, som ind-
5 befatter et antal hoveddatalagerpladser tilgængelige ved en adresse, idet instruktionssekvenserne er indrettede til at blive udøvet sekventielt i en forud fastlagt rækkefølge, og hvor den første sekvens logisk kan udøves, før den anden sekvens, og hvor hver instruktionssekvens består af i det
10 mindste en læseinstruktion og i det mindste en skriveinstruktion, hvilken i det mindste ene læseinstruktion indbefatter en læseadresse til søgning og udlæsning af data lagret i en af hoveddatalagerpladserne, som er tilgængelige ved læse-
adressen, medens den i det mindste ene skriveinstruktion
15 indbefatter data og en dertil knyttet skriveadresse til angivelse af en af hoveddatalagerpladserne, hvortil de nævnte skriveinstruktionsdata skal overføres, og hvori data til udøvelse af den anden sekvens ikke nødvendigvis er uafhængig af data opnået som et resultat af udøvelsen af den første
20 sekvens, k e n d e t e g n e t ved at indbefatte følgende trin:

udøvelse af instruktionerne i begge sekvenser uafhængig af den forud fastlagte rækkefølge for udøvelse af sekvenserne, forhindring, under udøvelse af den første sekvens, af over-
25 føring til hoveddatalagerpladserne af data opnåede ved udøvelsen af den i det mindste ene skriveinstruktion i den anden sekvens, og i stedet herfor, ved optræden af i det mindste en skriveinstruktion under udøvelse af den anden sekvens, midlertidig lagring af skriveadressen og af data i
30 den i det mindste ene skriveinstruktion i den anden sekvens i hjælpedatalagret,

sammenligning af hver læseadresse, som optræder under udøvelsen af den anden sekvens, med alle midlertidigt lagrede skriveadresser, og hvis læseadressen ikke er identisk med
35 nogen adresse, som er fremkommet i sammenhæng med udøvelsen af en hvilken som helst skriveinstruktion i den anden sek-

vens, midlertidig lagring af læseadressen for den i det mindste ene læseinstruktion i den anden sekvens i hjælpedatalageret, og ellers frembringelse af et første signal, når den sammenlignede læseadresse er lig med en af de midlertidigt lagrede skriveadresser, samt forhindring af, ved modtagelsen af det første signal, at data fra hoveddatalagerpladsen, som er tilgængelige ved den sammenlignede adresse, udlæses, idet der i stedet for læses fra hjælpedatalageret af den midlertidigt lagrede data, som er knyttet til skriveadressen,

yderligere sammenligning af skriveadressen for hver skriveinstruktion, som optræder under udøvelsen af den første sekvens, med alle midlertidigt lagrede læseadresser, og frembringelse af et andet signal, når den sammenlignede skriveadresse er lig med en af de midlertidigt lagrede læseadresser,

genudøvelse af den anden sekvens som svar på frembringelse af det andet signal,

overføring som svar på afslutningen af udøvelsen af den første sekvens af en hvilket som helst midlertidigt lagret data til hoveddatalagerpladserne, som er tilgængelige ved de dertil knyttede, midlertidigt lagrede skriveadresser.

25

30

35

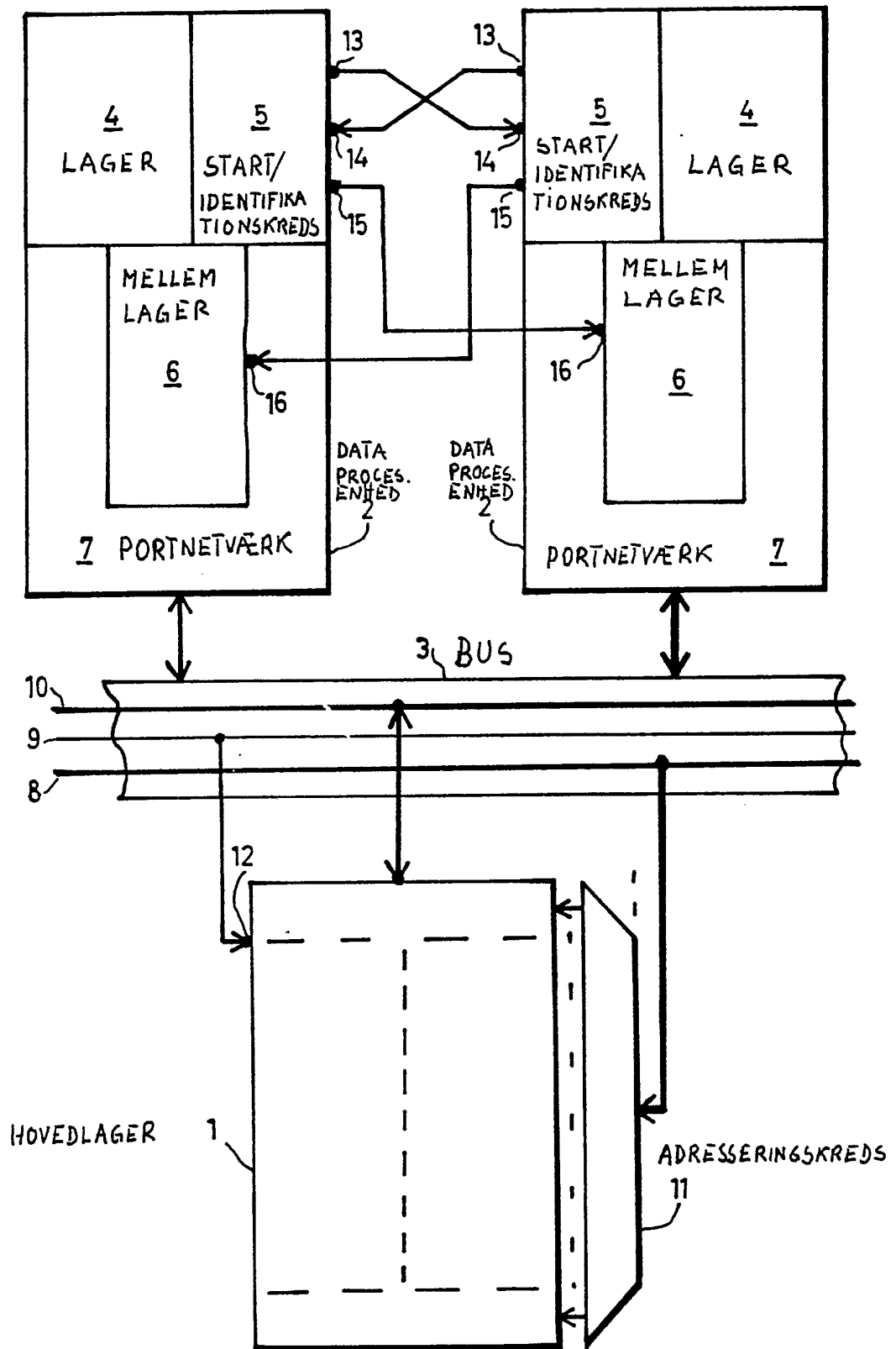


Fig.1

