

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/48 (2006.01)

H05K 3/00 (2006.01)

H01L 23/12 (2006.01)



[12] 发明专利说明书

专利号 ZL 03143628.5

[45] 授权公告日 2007 年 8 月 1 日

[11] 授权公告号 CN 1329968C

[22] 申请日 2003.7.28 [21] 申请号 03143628.5

[30] 优先权

[32] 2003. 2. 24 [33] KR [31] 11513/2003

[73] 专利权人 三星电机株式会社

地址 韩国京畿道水原市

[72] 发明人 李宗辰 申荣焕

[56] 参考文献

US2003/0011070A1 2003.1.16

CN1324109A 2001.11.28

US6208525B1 2001.3.27

CN1350771A 2002.5.22

审查员 王莹

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 谢丽娜 谷惠敏

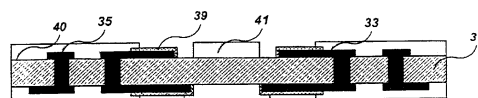
权利要求书 2 页 说明书 12 页 附图 18 页

[54] 发明名称

利用无引线电镀工艺制造的封装基片及其制造方法

[57] 摘要

在不使用任何镀覆引线的情况下，以半加成方式通过电镀 Au 制造的封装基片和制造该封装基片的方法。该步骤包括下列步骤：在具有通孔的基底和通孔的内表面上形成第一铜镀层，在第一铜镀层上涂覆第一抗蚀剂，部分除去第一抗蚀剂，从而露出分别与将镀覆的电路图形的区域对应的部分第一铜镀层，在第一铜镀层的露出部分上形成第二铜镀层，剥离第一铜镀层，在得到的结构上涂覆第二抗蚀剂，从将形成引线键合焊盘和焊料球焊盘的区域除去第二抗蚀剂，除去第一铜镀层的露出部分，形成引线键合焊盘和焊料球焊盘，除去第二抗蚀剂，除去第一铜镀层的露出部分，在所得到的结构的所有表面上涂覆阻焊剂，除去分别覆盖引线键合焊盘和焊料球焊盘的阻焊剂部分。



1. 一种不使用任何镀覆引线制造封装基片的方法，包括步骤：
 - a) 在形成有多个通孔的基底的所有表面和通孔的内表面上镀覆铜，从而形成第一铜镀层；
 - b) 在第一铜镀层上涂覆用于镀覆工艺的第一抗蚀剂，部分除去第一抗蚀剂，从而露出分别与将镀覆的电路图形区域相对应的第一铜镀层的预定部分；
 - c) 在第一铜镀层的露出部分上镀覆铜，从而形成第二铜镀层；
 - d) 剥离剩余在第一铜镀层上的第一抗蚀剂；
 - e) 在完成步骤 d) 之后得到的结构的所有表面上涂覆用于镀覆工艺的第二抗蚀剂，从将形成引线键合焊盘和焊料球焊盘的区域除去第二抗蚀剂；
 - f) 利用蚀刻剂除去没有被第二抗蚀剂覆盖而露出的第一铜镀层部分；
 - g) 利用电镀 Ni-Au 工艺在没有被第二抗蚀剂覆盖而露出的第二铜镀层部分上形成 Au 层，从而形成引线键合焊盘和焊料球焊盘；
 - h) 利用剥离溶液除去结构上剩余的第二抗蚀剂；
 - i) 利用蚀刻剂除去由于第二抗蚀剂的除去而露出的第一铜镀层部分；和
 - j) 在完成步骤 i) 之后得到的结构的所有表面上涂覆阻焊剂，并且除去分别覆盖引线键合焊盘和焊料球焊盘的阻焊剂部分。
2. 根据权利要求 1 的方法，其中利用化学镀工艺形成第一铜镀层。
3. 根据权利要求 1 的方法，其中第二铜镀层是电镀铜层，并且形成电路图形。
4. 根据权利要求 1 的方法，其中第二抗蚀剂是用于 Au 镀覆工艺的干膜。

5. 根据权利要求 1 的方法，其中利用电镀 Au-Ni 工艺镀覆的 Au 层具有 $0.5\mu\text{m}$ - $1.5\mu\text{m}$ 的厚度。

6. 根据权利要求 1 的方法，其中第一铜镀层作为在引线键合焊盘和焊料球焊盘上电镀 Au-Ni 的工艺中的镀覆引线。

7. 一种在不使用任何镀覆引线的情况下电镀有 Au 的封装基片，包括：

形成有多个通孔的基底；

第一铜镀层，镀覆以覆盖基底的整个表面和通孔的内表面；

形成在第一铜镀层上的镀覆的图形层；

在不使用任何镀覆引线的情况下，利用电镀 Au 工艺在基底的上表面处的镀覆图形层的预定部分上形成的引线键合焊盘；

在不使用任何镀覆引线的情况下，利用电镀 Au 工艺在基底下表面处的镀覆图形层的预定部分上形成的焊料球焊盘；和

除了引线键合焊盘和焊料球焊盘之外，覆盖基底和镀覆的图形层的阻焊剂，

该镀覆的图形层是通过在第一铜镀层上除了通孔周围的区域之外涂覆抗蚀剂而形成的，并且在第一铜镀层上不存在抗蚀剂的部分上以半加成方式形成第二铜镀层。

8. 根据权利要求 7 的封装基片，其中引线键合焊盘和焊料球焊盘是通过给第一铜镀层施加电流镀覆的 Au 层。

9. 根据权利要求 7 的封装基片，其中每个电镀 Au 工艺形成 0.5 - $1.5\mu\text{m}$ 厚的镀覆层。

10. 根据权利要求 7 的封装基片，其中第一铜镀层为化学镀铜层。

利用无引线电镀工艺制造的封装基片及其制造方法

技术领域

本发明涉及利用无引线电镀工艺制造的封装基片及其制造方法。更具体地说，本发明涉及例如球栅阵列（BGA）型或者芯片尺寸封装（CSP）型的封装基片及其制造方法，其中在与半导体芯片连接的引线键合焊盘和焊料球焊盘上不使用任何镀覆引线的情况下、以半加成方式通过电镀 Au 制造该封装基片，所述半导体芯片安装在基底上。

背景技术

尽管近来集成电路的趋势是具有轻、薄、简单和微型的结构，但是集成电路封装更趋向于具有从其向外延伸的更多的引线数。在用于微型封装的载体上安装大量引线会引起一些问题，能够解决这些问题的一个方法是使用具有针栅阵列（PGA）的载体。尽管这种 PGA 载体能够具有大量的引线同时具有微型尺寸，但它具有一个缺点是其针脚或引线由于其低强度很容易断裂，或者存在高密度集成的限制。

为了解决这种与 PGA 有关的缺陷，近来已经推广使用 BGA 封装基片。广泛使用这种 BGA 封装基片的原因是它能够通过使用比针脚更精细的焊料球容易地实现基片的高密度集成。这种 BGA 封装基片主要用于适于在其上安装半导体芯片的封装基片。

下面将简要描述这种 BGA 封装的常规例子。参考图 1，图 1 所示的常规 BGA 封装具有形成有焊料球 8 以代替常规针脚的结构。为了制造该结构，首先准备多个铜包覆叠层体（CCLs）。利用公知的光刻工艺在每个 CCLs4 上形成内层电路。然后利用加压工艺层叠该 CCLs4。此后，为了电连接各个 CCLs 的内层电路，在层叠的 CCL 结构上形成通路孔 2。用铜膜 3 镀覆通路孔 2 以便使它们电连接。接着

利用光刻工艺在层叠的 CCL 结构的最外面的 CCL4 上形成外层电路 6。外层电路 6 具有与安装在层叠的 CCL 结构上的半导体芯片连接的键合指 1。此后，在层叠 CCL 结构的与外层电路 6 相对的表面上形成依次形成焊料球焊盘 7、焊料掩模 5 和焊料球 8。

同时，为了进行镀覆工艺以便提高焊盘 7 与连接到半导体芯片的键合指 1 和焊料球 8 的电连接，形成了镀 Au 引线。每个镀 Au 引线与相关联的一个焊盘 7 连接，焊盘 7 与各个焊料球 8 连接。尽管未示出，镀 Au 引线通过焊盘 7 和通路孔 2 也分别与键合指 1 连接。图 2 是说明利用常规的镀覆引线镀覆的封装基片的平面图。如图 2 所示，在每个焊料球焊盘 7 处形成了各个焊料球 8，镀覆的引线 9 与各个焊料球焊盘 7 连接。形成镀覆引线 9 的区域对应于图 1 的部分 A。结果，由于这种镀覆引线 9，在设计电路中存在高密度集成的限制。

另一方面，集成电路（IC）芯片安装在形成有外层电路 6 的 CCL4 上，同时通过导电线与外层电路 6 连接。在 CCL4 上涂覆保护材料以保护 CCL4 免受周围环境的影响。这样，与通过针脚和主电路板连接的 PGA 基片相比，BGA 封装基片 10 通过形成在载有焊盘的 CCL4 的焊盘 7 处的焊料球 8 与主电路板连接。为此，与 PGAs 相比，能够容易地使 BGAs 微型化。据此，BGA 基片 10 能够实现高密度集成。

然而，上述常规的 BGA 封装基片 10 存在一个问题是，由于电路的高密度集成和使用这种电路的器件的微型化以及由于在键合指 1 周围设置的电路的高密度集成，因此 BGA 封装基片中焊料球 8 的间距即相邻焊料球之间的间距非常小，从而难以实现镀 Au 引线的高密度集成，其中半导体芯片安装在外层电路的键合指 1 上。

下面将参考图 3a 至 3i 描述利用镀覆引线制造镀有 Au 的封装基片的常规方法。

首先，在基底 11 上形成多个通孔即通路孔 12（图 3a）。利用化学镀工艺镀覆铜膜 13 以覆盖基底 11 的整个表面和每个通孔 12 的内表面（图 3b）。

为了制造配置有想要电路的封装基片，接着在基底 11 的镀覆了的上和下表面上涂覆用于镀铜工艺的抗蚀剂 14。接着对抗蚀剂 14 进行曝光和显影工艺，使得以下列方式布图，即从基底 11 的部分镀铜表面除去抗蚀剂 14，该部分镀铜表面分别对应于将镀覆想要的电路图形的区域（图 3c）。利用机械钻孔在基底 11 中钻通孔从而形成通路孔 12。对于抗蚀剂 14，一般使用干膜。

此后，利用镀覆工艺，在基底 11 的与不存在抗蚀剂 14 的各个区域对应的镀铜表面上形成电路图形 15（图 3d）。然后利用剥离溶液完全除去剩余的抗蚀剂 14（图 3e）。

接着，利用蚀刻剂除去由于抗蚀剂 14 的除去而在基底上露出的铜膜 13 的部分（图 3f）。在图 3f 中，参考标号 16 表示通过蚀刻剂蚀刻了铜膜 13 的区域。

然后在所得到结构的整个表面上涂覆阻焊剂 17，进行曝光和显影工艺，以便从将利用电镀工艺镀 Au 的区域即将形成引线键合焊盘和焊料球焊片的区域除去阻焊剂（图 3g）。

通过给预先形成的镀覆引线施加电流，在包含在各个电路中的引线键合焊盘和焊料球焊盘上镀覆 Au 膜 18。可以利用电镀 Ni-Au 工艺实现 Au 膜 18 的镀覆。一般，镀覆的 Au 膜 18 大约厚 0.5-1.0 μm （图 3h）。

通常，电镀 Au 膜的工艺主要用于其上安装半导体芯片的封装基片表面的金属最终加工，这是因为它优于化学镀 Au 工艺的方面是可

靠性。然而，对于这种电镀 Au 工艺来说，设计的封装基片必须配置有镀覆引线。为此，导致线密度的减小。这中减小的线密度使制造高密度集成的电路成为问题。

此后，利用剝刨机或者划片工艺切割镀覆的引线（图 3i）。在图 3i 中，参考标号 19 表示进行划片的区域。即，在完成镀 Au 工艺之后，利用剝刨机或者划片工艺切割镀覆的引线。然而，镀覆的引线没有完全从封装基片上除去。在封装基片上设置的电路中传输电信号时，剩余的镀覆引线会引起噪声。结果，使电性能下降。

同时，近来，封装基片的制造者已经试图发展不使用任何镀覆引线而能够进行电镀 Au 工艺的技术。在上述常规的电镀 Au 工艺中，用相同厚度（在大多数情况下， $0.5\text{-}1.5\mu\text{m}$ ）的 Au 镀覆引线键合焊盘和焊料球焊盘。然而，在焊料球焊盘的情况下，适当的厚度是 $0.03\text{-}0.25\mu\text{m}$ ，上述厚度太厚了。为此，存在与焊料球的键合可靠性相关的问题。

发明内容

鉴于上述问题获得本发明，本发明的目的是提供一种不用任何镀覆引线以半加成方式制造的封装基片以及制造该封装基片的方法，从而能够实现线密度的提高。

本发明的另一个目的是提供一种封装基片，能够完全除去在正常电镀 Au 工艺中使用的所有镀覆引线，从而抑制噪声。

根据一个技术方案，本发明提供一种不用任何镀覆引线制造封装基片的方法，包括步骤：a) 在形成有多个通孔的基底的所有表面和该通孔的内表面上镀铜；b) 在第一镀铜层上涂覆用于镀覆工艺的第一抗蚀剂，部分除去该第一抗蚀剂，从而露出第一镀铜层上分别与将镀覆电路图形的区域对应的预定部分；c) 在第一镀铜层的暴露部分

上镀铜，从而形成第二镀铜层；d) 剥离第一镀铜层上剩余的第一抗蚀剂；e) 在完成步骤 d) 之后所得到的结构的所有表面上涂覆用于镀覆工艺的第二抗蚀剂，从将形成引线键合焊盘和焊料球焊盘的区域除去第二抗蚀剂；f) 利用蚀刻剂除去没有被第二抗蚀剂覆盖而露出的第一镀铜层的部分；g) 利用电镀 Ni-Au 工艺，在没有被第二抗蚀剂覆盖而露出的第二镀铜层的部分上形成 Au 层，从而形成引线键合焊盘和焊料球焊盘；h) 利用剥离溶液除去在结构上剩余的第二抗蚀剂；i) 利用蚀刻剂除去由于第二抗蚀剂的除去而露出的第一镀铜层的部分；和 j) 在完成步骤 (i) 之后所得到的结构的所有表面上涂覆阻焊剂，除去分别覆盖引线键合焊盘和焊料球焊盘的阻焊剂部分。

根据化学镀铜工艺形成第一镀铜层。第一镀铜层作为用于焊料球焊盘和引线键合焊盘的电镀 Au 工艺过程中的镀覆引线。

第二镀铜层是电镀铜层，并且形成电路图形。优选，第二抗蚀剂是用于镀 Au 的干膜。

优选，利用电镀 Au-Ni 工艺镀覆的 Au 层具有 0.5-1.5 的厚度。

根据另一个技术方案，本发明提供一种在不使用任何镀覆引线的情况下电镀有 Au 的封装基片，包括：形成有多个通孔的基底；镀覆在基底的预定部分和通孔的内表面上的第一铜镀层；形成在第一铜镀层上的镀覆的图形层；在不使用任何镀覆引线的情况下，利用电镀 Au 工艺在基底的上表面上的镀覆图形的预定部分上形成的引线键合焊盘；在不使用任何镀覆引线的情况下，利用电镀 Au 工艺在基底下表面的镀覆图形层的预定部分上形成的焊料球焊盘；除了引线键合焊盘和焊料球焊盘之外，覆盖基底和镀覆的图形层的阻焊剂，该镀覆的图形层是通过在第一铜镀层上除了通孔周围的区域之外涂覆抗蚀剂而形成的，并且在第一铜镀层上不存在抗蚀剂的部分上以加成方式形成第二铜镀层。

优选，引线键合焊盘和焊料球焊盘是通过给第一铜镀层施加电流镀覆的 Au 层。

优选，第一铜镀层作为在焊料球焊盘和引线键合焊盘上电镀 Au 的工艺中的镀覆引线。

优选，每个电镀 Au 工艺形成 0.5-1.5 μm 厚的镀覆层。

根据本发明，由于在使用任何镀覆引线的情况下利用电镀 Au 工艺以半加成方式在引线键合焊盘和焊料球焊盘上幅度 Au 层，因此，不使用任何镀覆引线就能够制造封装基片。据此，能够提高封装基片的线密度，同时由于消除了镀覆引线而避免噪声的产生。

附图说明

在阅读了下面结合附图的详细描述之后，本发明的上述目的、其它特征和优点将变得更加显而易见。

图 1 是显示常规的 BGA 封装的截面图；

图 2 是显示使用常规的镀覆引线镀覆的封装基片的平面图；

图 3a 至 3i 分别是显示利用镀覆引线制造镀覆有 Au 的封装基片的常规方法图；

图 4 是说明根据本发明不使用任何镀覆引线制造的封装基片的平面图；

图 5 是说明根据本发明给不使用任何镀覆引线制造的封装基片施加电流的截面图；

图 6a 至 6k 分别是说明根据本发明第一实施例、在不使用任何镀覆引线的情况下制造封装基片的工艺图；

图 7a 至 7f 分别是说明以常规的减成方式制造印刷电路板的工艺截面图；

图 8a 和 8b 分别是以常规的半加成方式制造的印刷电路板的蚀刻

剖面的截面图；

图 9a 至 9f 分别是说明根据本发明以半加成方式制造印刷电路板的工艺截面图；

图 10a 和 10b 分别是说明根据本发明以半加成方式制造的印刷电路板的蚀刻剖面的截面图；

图 11a 和 11b 是说明常规的封装基片和根据本发明的封装基片的各自的线密度图。

具体实施方式

下面将详细描述根据本发明的每个实施例，在不使用任何镀覆引线的情况下利用无引线电镀工艺制造的封装基片及其制造方法。

图 6a 至 6k 分别是根据本发明的实施例在不使用任何镀覆引线的情况下以半加成方式制造封装基片的工艺说明图。下面将结合图 6a 至 6k 描述该封装基片及其制造方法。

首先，在基底 31 上形成多个通孔即通路孔 32（图 6a）。形成第一铜镀层 33 以覆盖基底 31 的整个表面和每个通孔 32 的内表面（图 6b）。利用化学镀工艺镀覆第一铜镀层 33。第一铜镀层 33 起到用于在引线键合焊盘和焊料球焊盘上镀覆 Au 的镀覆引线的作用。

尽管例举的根据本发明的基底由单层 CCL 结构构成，但也可以由包括多个层叠的 CCLs 的多层 CCL 结构构成。CCL 可以包括环氧树脂基片和通过导电胶分别粘接于环氧树脂基片的上和下表面上的铜箔。基底 31 根据光刻工艺形成有内层电路，该内层电路具有接地图形或者信号处理图形。通孔即通路孔 32 起到电连接分别设置在基底 31 的上和下表面上的电路的作用。为了电连接电路，利用镀铜工艺在基底 31 上形成镀铜膜即第一铜镀层 33。在所列举的情况下，第一铜镀层 33 覆盖基底 31 的整个表面和每个通孔 32 的内表面。

然后在覆盖基底 31 的上和下表面的第一镀层 33 的部分上涂覆用于铜镀覆工艺的第一抗蚀剂 34。接着从将要镀覆电路图形的区域除去该抗蚀剂 34，从而部分露出第一铜镀层 33（图 6c）。

此后，在第一铜镀层 33 的暴露部分上镀覆铜，从而形成第二铜镀层 35（图 6d）。利用电镀铜工艺形成该第二铜镀层 35，从而形成电路图形。

然后利用除去抗蚀剂的溶液将剩余的第一抗蚀剂 34 完全除去（图 6e）。在得到的结构上，涂覆用于镀覆工艺的第二抗蚀剂 37，然后从将形成引线键合焊盘和焊料球焊盘的区域除去第二抗蚀剂 37，从而部分露出第二铜镀层 35（图 6f）。优选，第二抗蚀剂 37 是用于 Au 镀覆工艺的干膜。

接着，利用蚀刻剂除去由于第二抗蚀剂 37 的除去而露出的第一铜镀层 33 的部分（图 6g）。在图 6g 中，参考标号 38 由于第一铜镀层 33 的除去而露出的基底 31 的区域。然后利用电镀 Ni-Au 的工艺、在与将形成引线键合焊盘和焊料球焊盘的各个区域相应的、第二铜镀层 35 的暴露部分上镀覆 Au 层 39。优选，该 Au 层 39 具有 0.5-1.5 μm 的厚度。在该镀覆工艺中，电流流过第一铜镀层 33。Au 层 39 形成引线键合焊盘和焊料球焊盘。

此后，利用剥离溶液完全除去剩余的第二抗蚀剂层 37（图 6i）。然后利用蚀刻剂除去由于第二抗蚀剂层 37 的除去而露出的部分第一铜镀层 33（图 6j）。在图 6j 中，参考标号 40 代表除去了第一铜镀层 33 的区域。

最后，在所得结构的整个表面上涂覆阻焊剂 41，然后从 Au 层 39 所在的区域除去阻焊剂 41，即形成了引线键合焊盘和焊料球焊盘（图 6k）。亦即，阻焊剂 41 经过曝光和显影工艺，使得除去了覆盖

引线键合焊盘和焊料球焊盘的部分。

这样，根据本发明电镀 Au 而不用任何镀覆引线的封装基片包括：
a) 形成有多个通孔 32 的基底 31； b) 在基底 31 的预定部分和每个通孔 32 的内表面上镀覆的第一铜镀层 33； c) 在第一铜镀层 33 上形成的第二铜镀层 35，以形成电路图形； d) 利用电镀 Au 的工艺而不用任何镀覆引线，在基底 31 上表面处的第二铜镀层 35 的预定部分上形成的引线键合焊盘； e) 利用电镀 Au 的工艺而不用任何镀覆引线，在基底 31 下表面处的第二铜镀层 35 的预定部分上形成的焊料球焊盘 39； 和 f) 除了引线键合焊盘和焊料球焊盘之外，覆盖基底 31 和第二铜镀层 35 的阻焊剂 41。

根据本发明，除了通孔 32 周围的区域，在第一铜镀层 33 上涂覆用于镀覆工艺的抗蚀剂 34，在第一铜镀层 33 上不存在抗蚀剂 34 的区域以半加成方式形成第二铜镀层 35（图形镀层）。后面将描述半加成镀覆工艺。

另一方面，图 4 是根据本发明不使用任何镀覆引线制造的封装基片的平面图。参考图 4，可以看出根据本发明的封装基片与图 2 的常规封装基片的区别在于，根据本发明的封装基片不使用任何适于与焊料球焊盘 20 连接的镀覆引线。

图 5 是说明给根据本发明给不使用任何镀覆引线制造的封装基片施加电流的截面图。参考图 5，当电流流过如上所述的铜镀层 33 时，Au 镀覆了引线键合焊盘和焊料球焊盘。

现在将参考图 7 至 10 描述分别利用常规的减成法和根据本发明的半加成法的镀金工艺。

图 7a 至 7f 分别是说明以常规的减成方式制造印刷电路板的工艺

截面图。图 8a 和 8b 分别是说明以常规的减成方式制造的印刷电路板的蚀刻剖面的截面图。

为了以常规的减成方式制造印刷电路板，首先准备基底，该基底包括基底芯体 51 和形成在基底芯体 51 相对表面上的大约 $12\mu\text{m}$ 的铜箔 52（图 7a）。利用机械钻孔在基底上形成多个通孔 53（图 7b）。在这种情况下，可以进行蚀刻工艺以将每个铜箔 52 的厚度从大约 $12\mu\text{m}$ 减小到 $3-7\mu\text{m}$ 。

此后，在基底的整个表面和每个通孔 53 的内表面上形成大约 $0.5\mu\text{m}$ 厚的化学镀铜层 54（图 7c）。而且，利用电镀工艺在化学镀铜层 54 上形成大约 $15\mu\text{m}$ 厚的电镀铜层 55（图 7d）。

然后将大约 $15\mu\text{m}$ 厚的干膜 56 像帐篷一样层叠到每个通孔 53 的上和下端（图 7e）。接着对所得到的结构进行曝光和显影工序，然后除了与层叠了干膜的各个区域相应的部分之外，利用蚀刻剂除去化学镀铜层 54 和电镀铜层 55（图 7f）。

图 8a 和 8b 分别示出了根据图 7a 至 7f 的工艺制造的印刷电路板的剖面。图 8a 示出了一种层叠结构，包括基底芯体 51、大约 $5\mu\text{m}$ 的铜箔 52、大约 $0.5\mu\text{m}$ 的化学镀铜层 54、 $15\mu\text{m}$ 的电镀铜层 55 和大约 $15\mu\text{m}$ 的干膜 56。图 8b 示出了蚀刻图 8a 所示层叠结构的侧壁之后得到的结构。参考图 8b，可以看出由于侧壁被深蚀刻，因此难以形成微电路。

另一方面，图 9a 至 9f 分别是根据本发明以半加成方式制造印刷电路板的工艺截面图。图 10a 和 10b 分别是说明根据本发明以半加成方式制造的印刷电路板的蚀刻剖面的截面图。

为了根据本发明以半加成方式制造印刷电路板，首先准备包括基底芯体 61 的基底（图 9a）。利用机械钻孔在基底上形成多个通孔 62

(图 9b)。

此后，在基底的整个表面和每个通孔 62 的内表面上形成大约 0.5 厚的化学镀铜层 63 (图 9c)。接着，除了通孔 62 周围的区域，在化学镀铜层 63 上层叠干膜 64，然后进行曝光和显影工序 (图 9d)。然后在化学镀铜层 63 上除了层叠了干膜的区域之外的区域上形成 15-20 μm 厚的电镀铜层 65 (图 9e)。对所得到的结构进行曝光和显影工序，利用剥离溶液剥离干膜 (64)，然后利用快速蚀刻工艺蚀刻化学镀铜层 63 (图 9f)。

在以图 7a 至 7f 的减成方式制造的印刷电路板中，在化学镀铜层 54 上形成电镀铜层 55、然后层叠干膜 56 之后进行蚀刻工序。然而，在以图 9a 至 9f 的半加成方式制造的印刷电路板中，在化学镀铜层 63 上层叠干膜 64、然后形成电镀铜层 65 之后进行快速蚀刻工序。

图 10a 和 10b 分别显示了根据图 9a 至 9f 的工艺制造的印刷电路板的截面图。图 10a 显示了一种层叠结构，包括基底芯体 61、大约 0.5 μm 的化学镀铜层 63、大约 25 μm 的干膜 64 和层叠在干膜 64 之间的 20 μm 的电镀铜层 65。图 10b 显示了对图 10a 所示的层叠结构进行剥离和快速蚀刻工序之后得到的结构。参考图 10b，可以看出由于没有蚀刻侧壁，因此能够形成微电路。

在常规的减成法中引线宽度偏差范围为 $\pm 15\mu\text{m}$ ，而在根据本发明的半加成方法中引线宽度偏差范围为 $\pm 5\mu\text{m}$ 。因此，能够实现浅蚀刻。

因此，根据本发明，在不使用任何镀覆引线制造的封装基片及其制造方法中能够提高线密度。

图 11a 和 11b 是说明常规的封装基片和根据本发明的封装基片的各自的线密度图。在图 11a 所示的常规封装基片中，形成在其封装基

片 71 上的焊料球焊盘 72a 具有限定在相邻的球焊盘的中心之间的球焊盘间距 A。在图 11a 中，参考标号 73 代表镀覆的引线。在图 11b 所示的本发明的封装基片中，形成在其封装基片 71 上的焊料球焊盘 72a 具有限定在相邻的球焊盘中心之间的球焊盘间距 B。参考图 11a 和 11b，球焊盘间距 B 比球焊盘间距 A 小例如大约 0.1 至 0.15mm。即，与常规的封装基片相比，由于本发明的封装基片不用图 11a 所示的镀覆引线 73，因此在相同的区域内能够形成增加了数量的焊料球。因此，根据本发明实现了线密度的提高。

通过上面的描述可以明显看出，通过对封装基片进行电镀 Au 的工序而不使用任何镀覆引线，本发明能够改进封装基片例如 BGA 封装基片或者 CSP 封装基片的电特性。而且，本发明通过不用镀覆引线提高了电路的设计自由度。与常规情况中球焊盘间距相比，还能够将球焊盘的间距减小大约 0.1 至 0.15mm。这样，能够制造具有高集成度电路的封装基片。

尽管为了说明公开了本发明的最佳实施例，但本领域技术人员应理解，在不离开本发明的范围和精神的情况下，各种修改、添加和取代都是可能的，如附加的权利要求所公开的。

根据本发明，对于电镀 Au 工艺来说，能够防止由于剩余的镀覆引线引起的信号噪声，从而提高封装基片的电特性。

根据本发明，还能够通过不用镀覆引线提高电路的设计自由度。因此，在制造具有高集成度电路的封装基片方面有利。

图1
现有技术

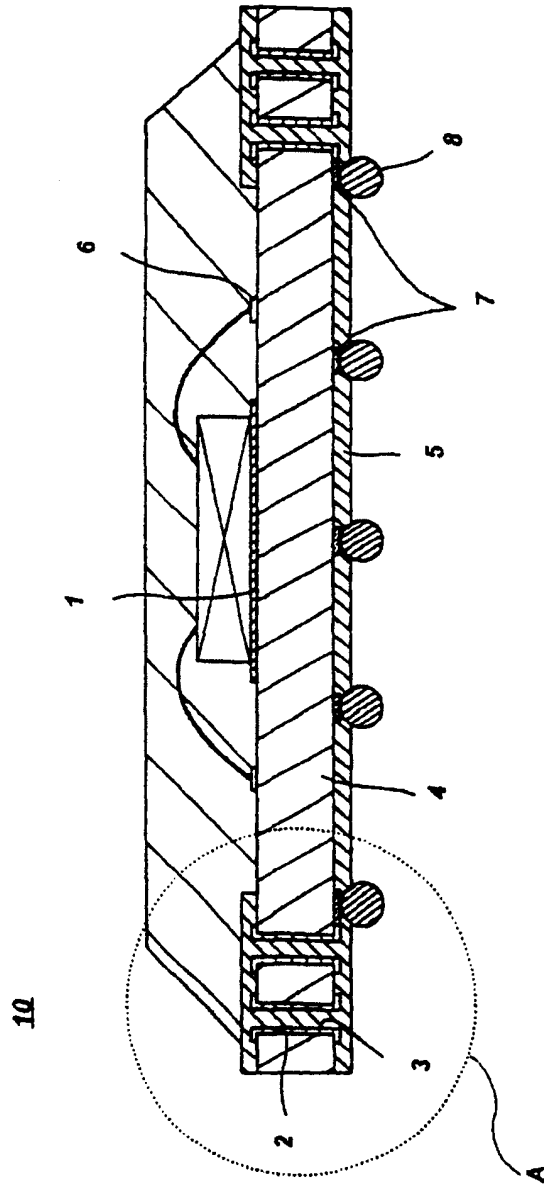


图2
现有技术

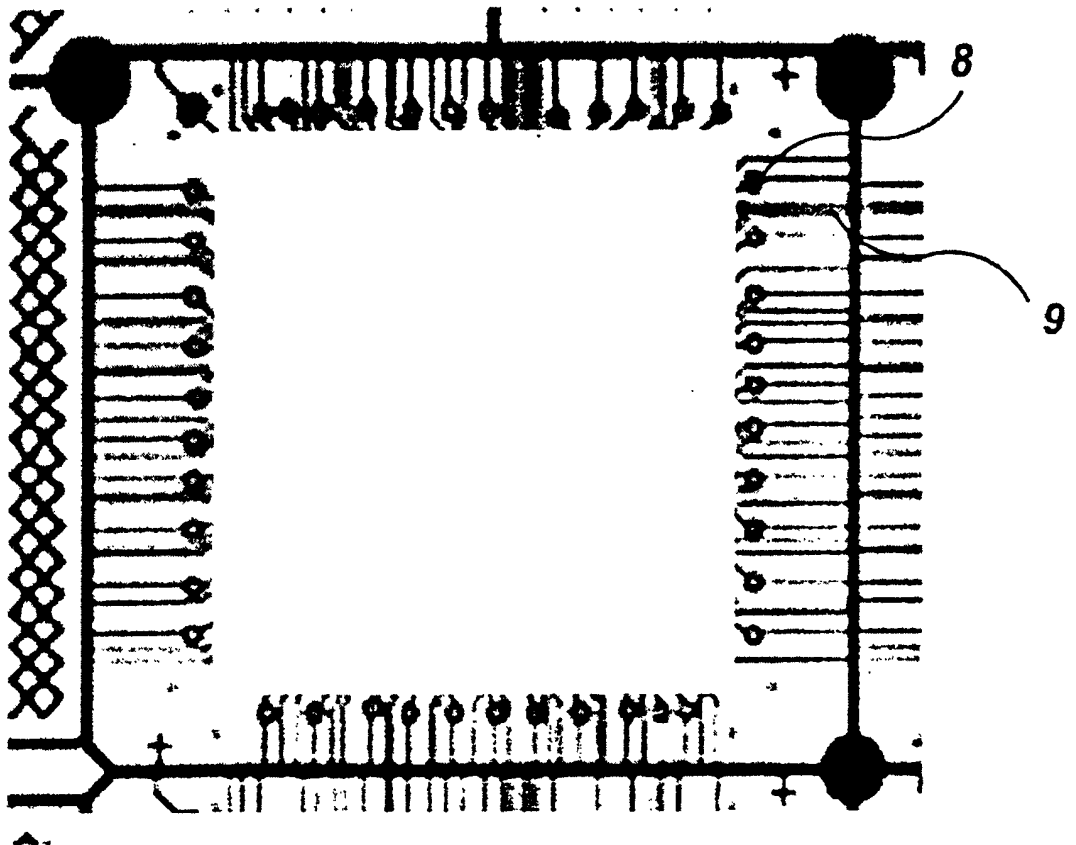


图3a
现有技术

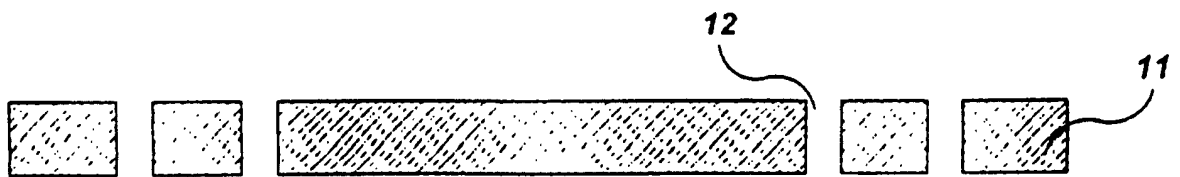


图3b
现有技术

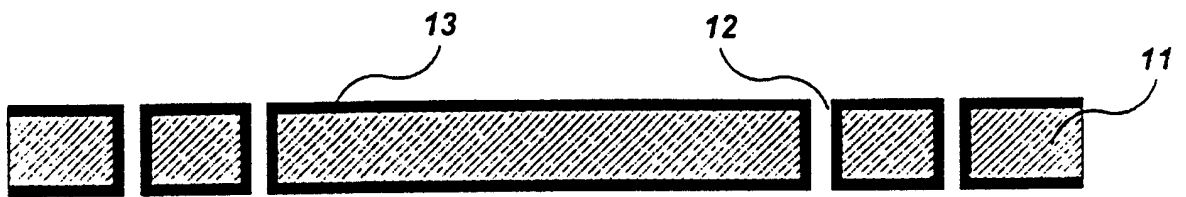


图3c
现有技术

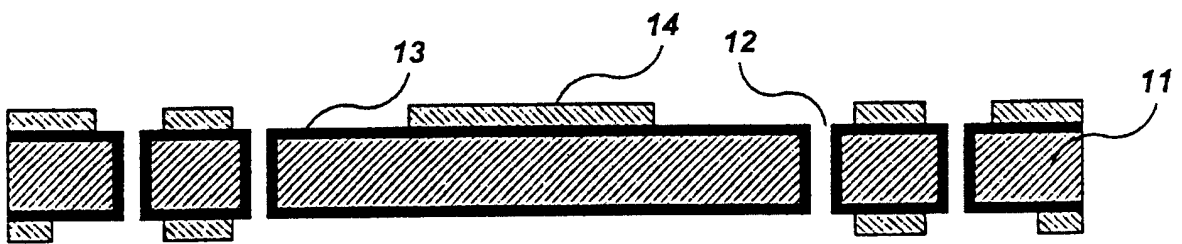


图3d
现有技术

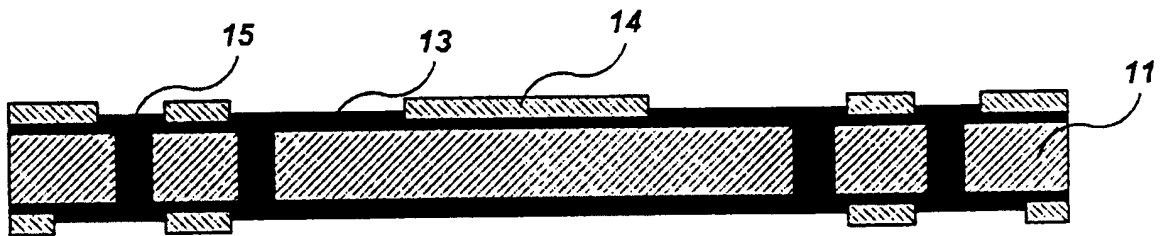


图3e
现有技术



图3f
现有技术

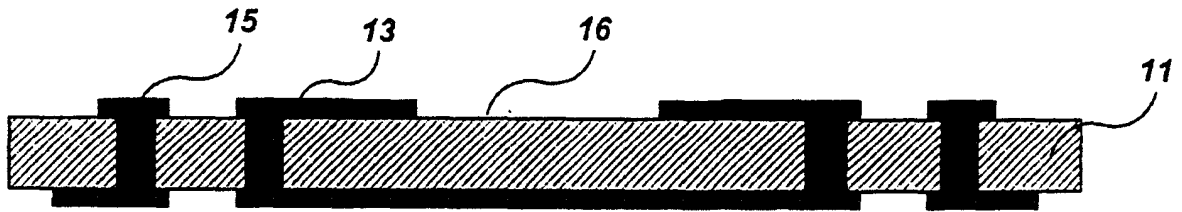


图3g
现有技术

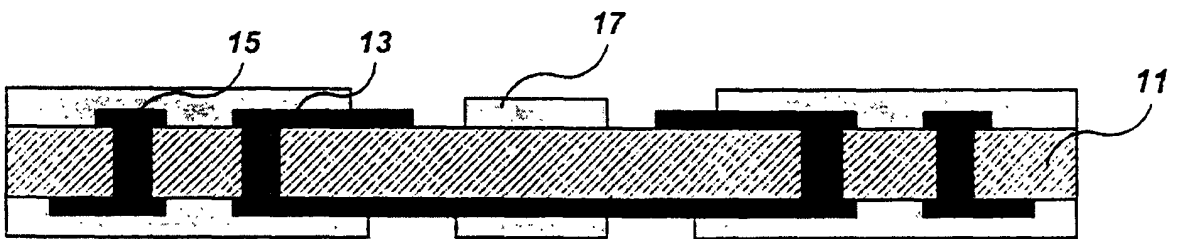


图3h
现有技术

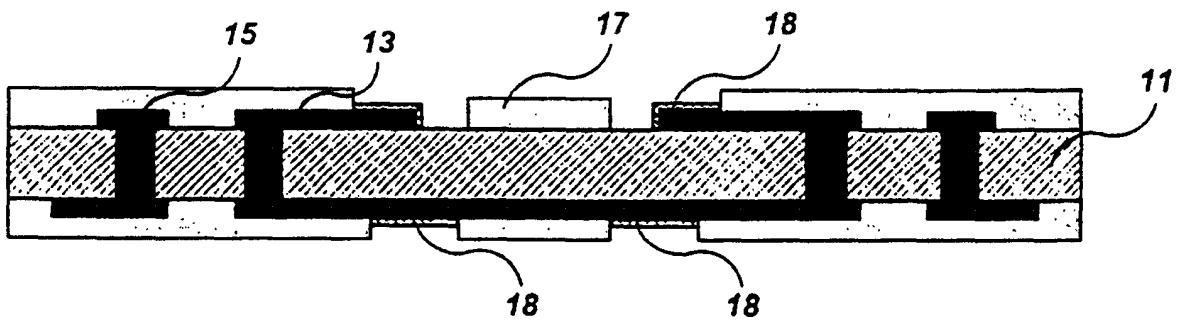


图3i
现有技术

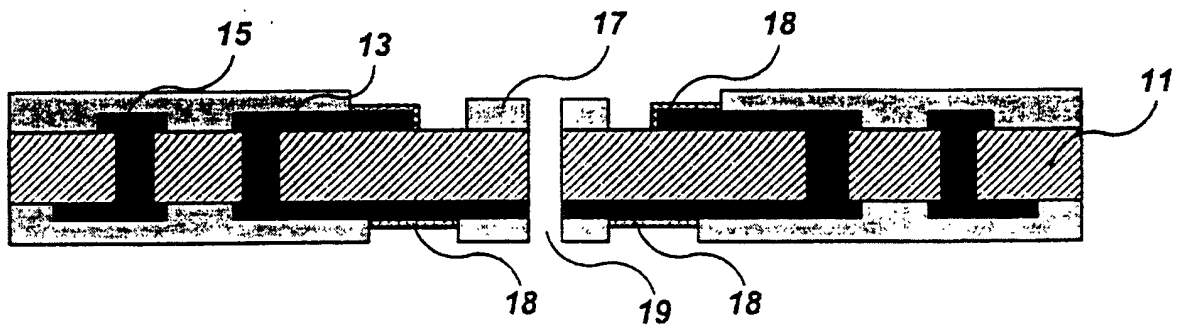


图4

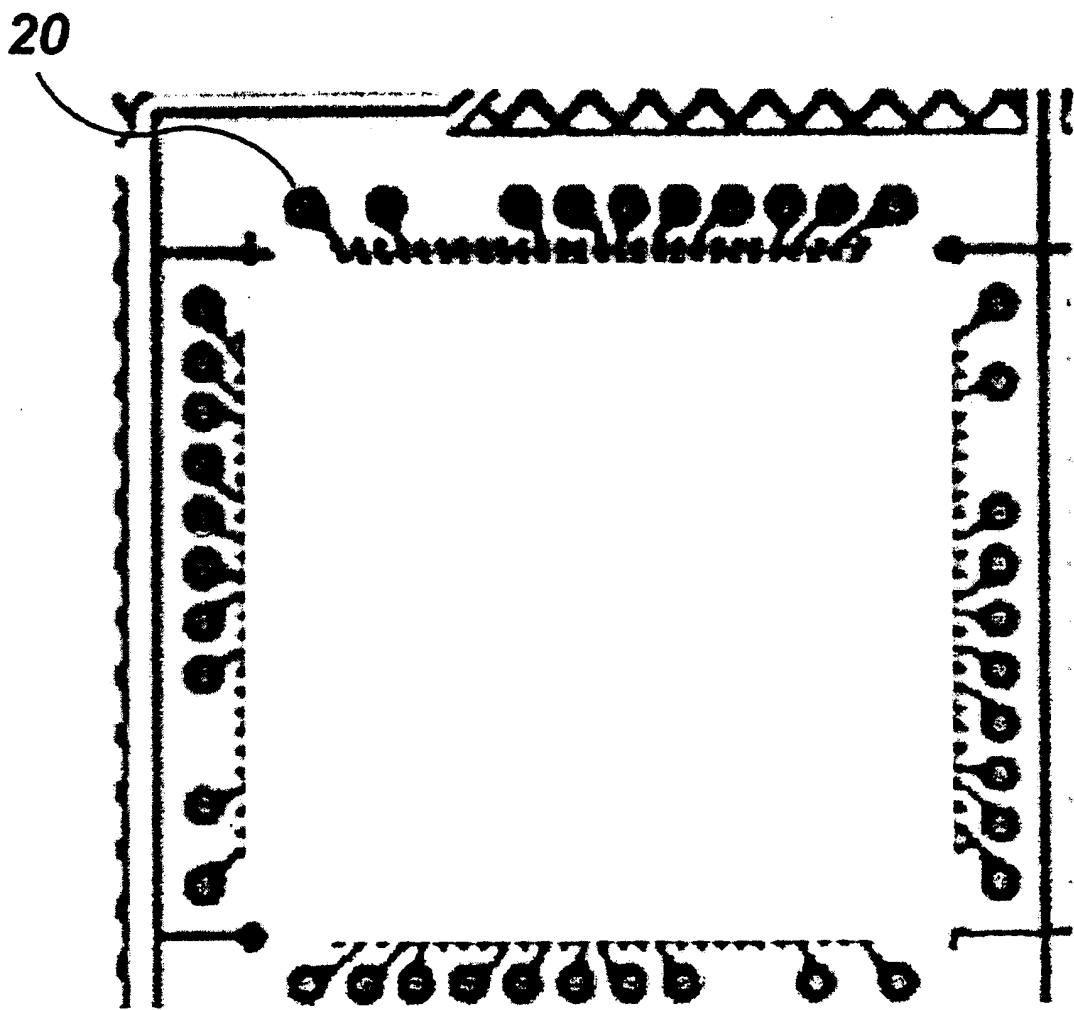


图5

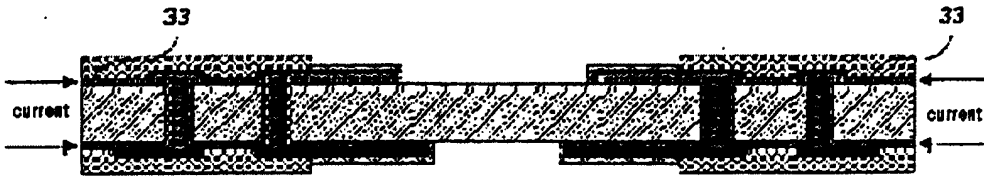


图6a

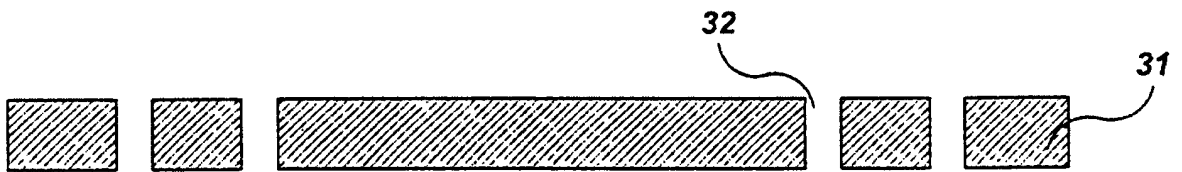


图6b



图6c

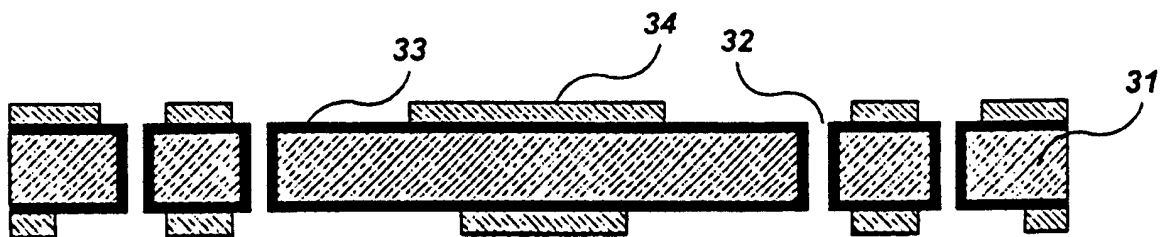


图6d

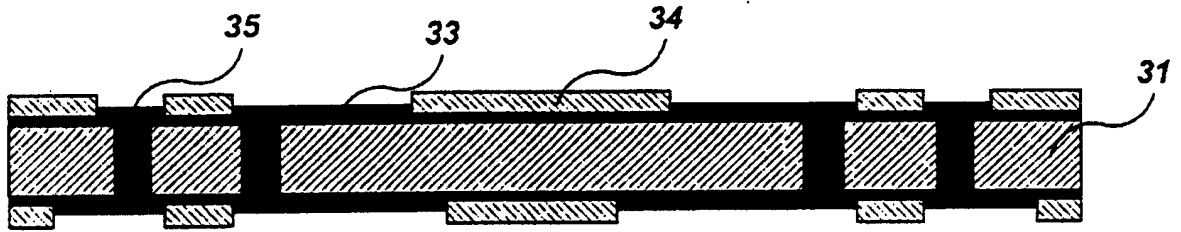


图6e

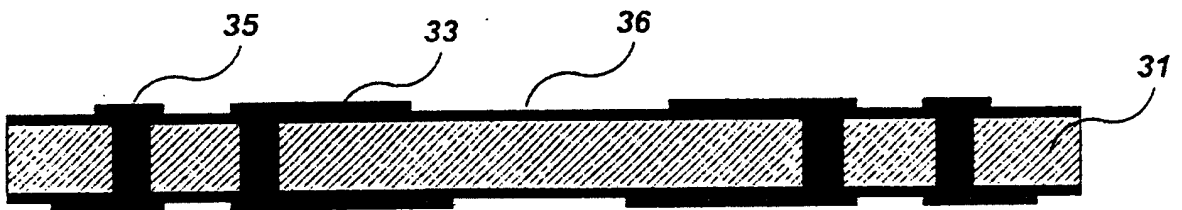


图6f



图6g

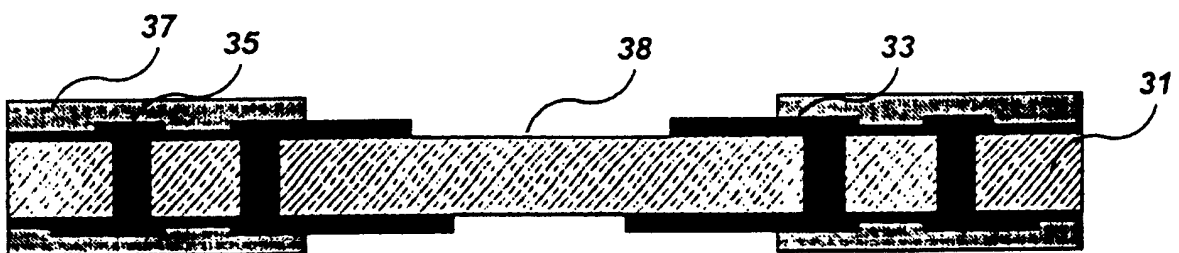


图6h

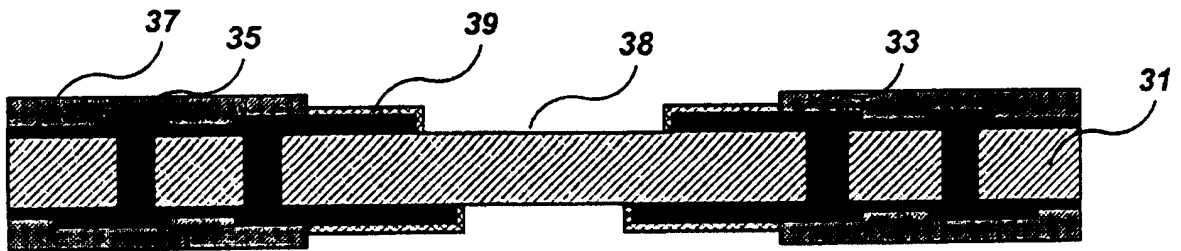


图6i

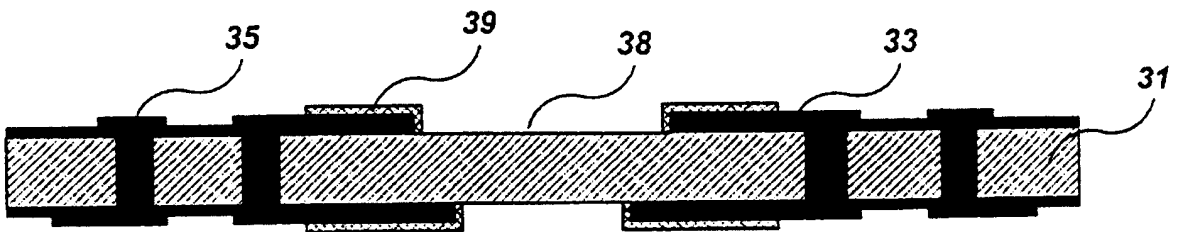


图6j

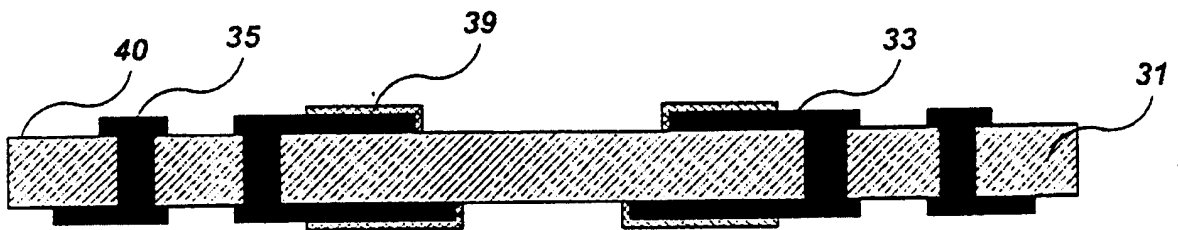


图6k

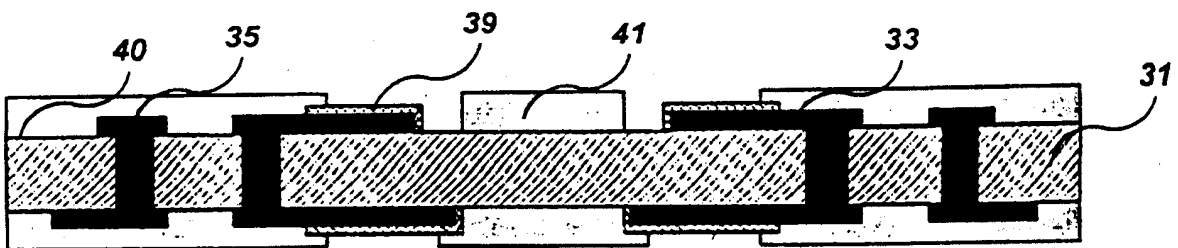


图7a

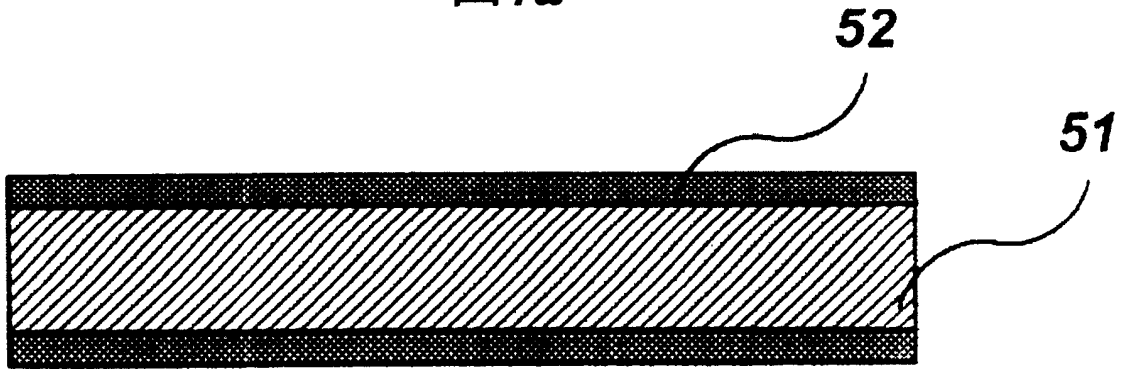


图7b

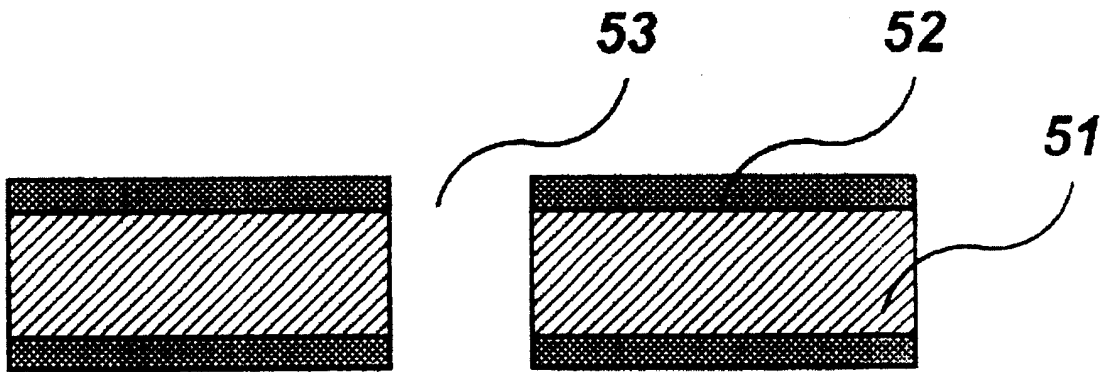


图7c

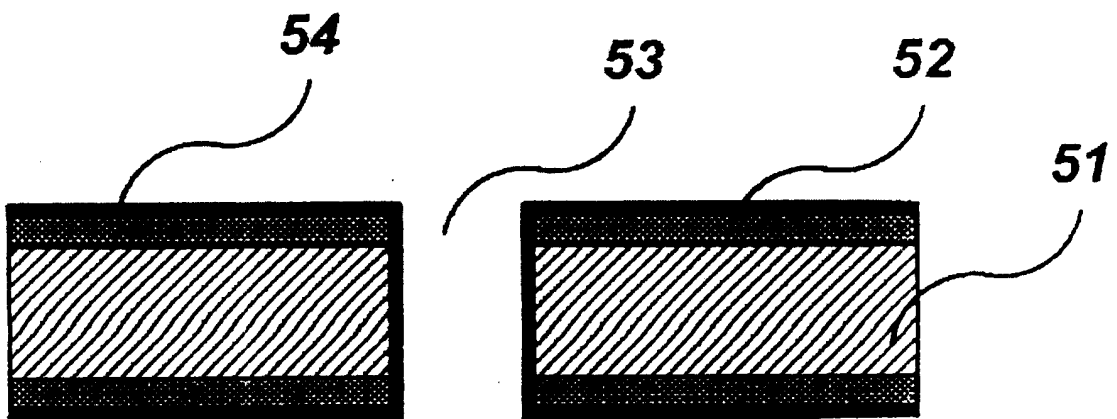


图7d

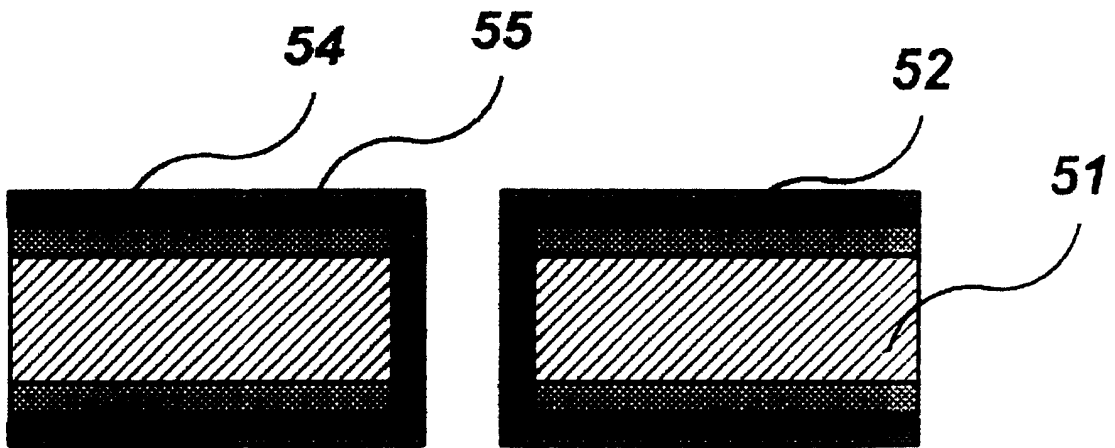


图7e

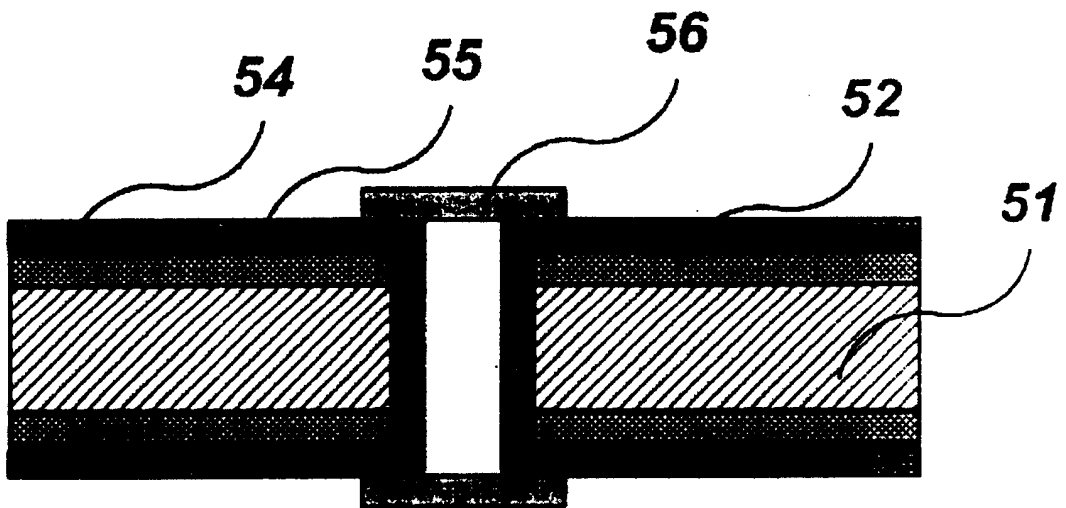


图7f

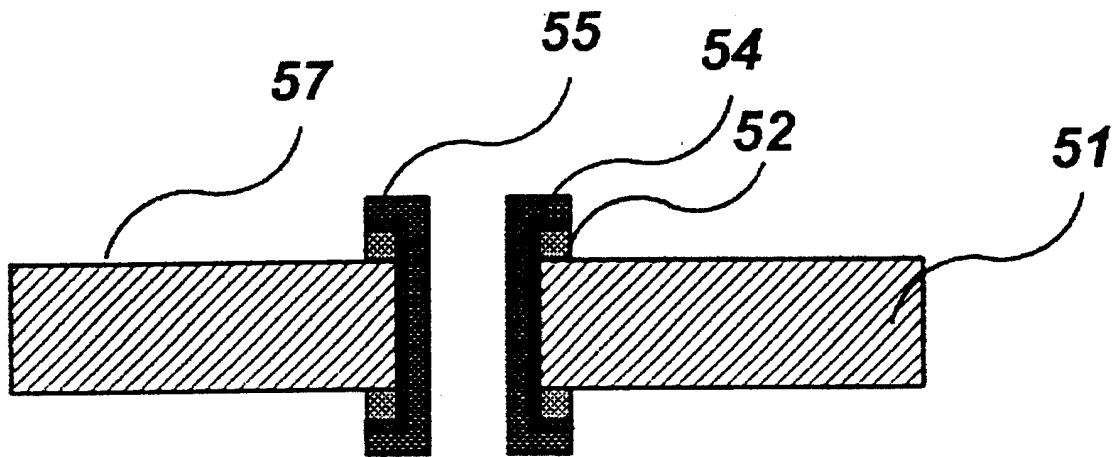


图8a

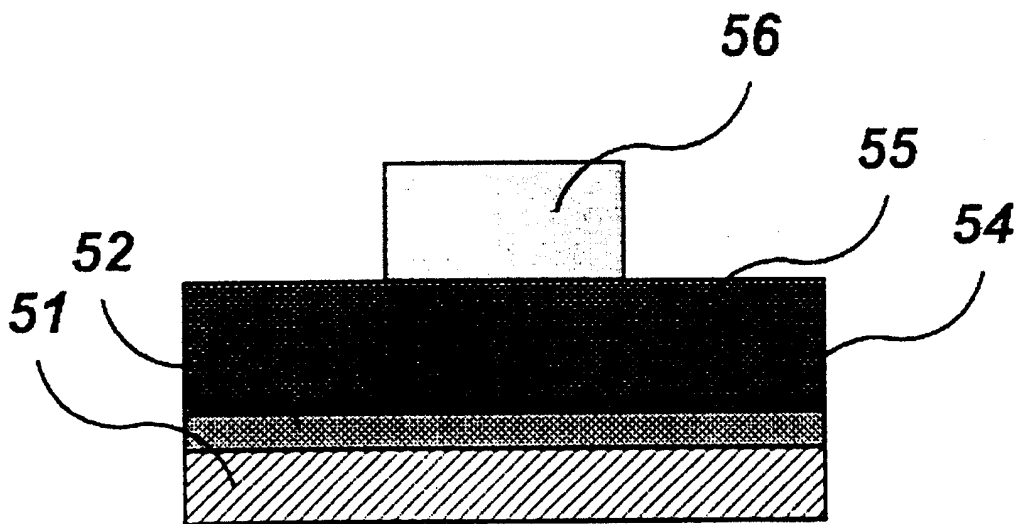


图8b

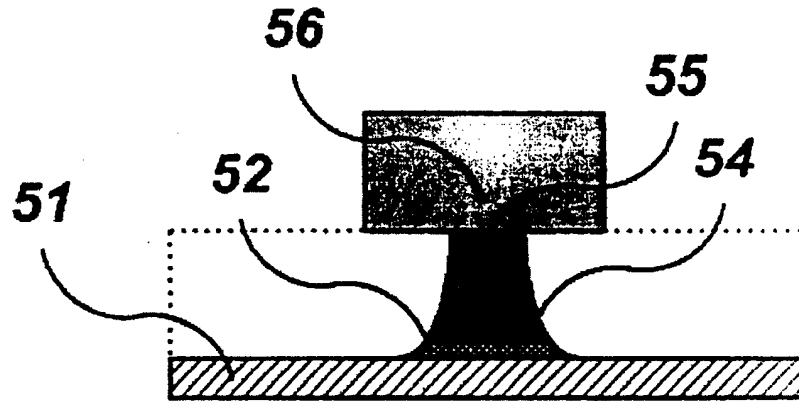


图9a



图9b

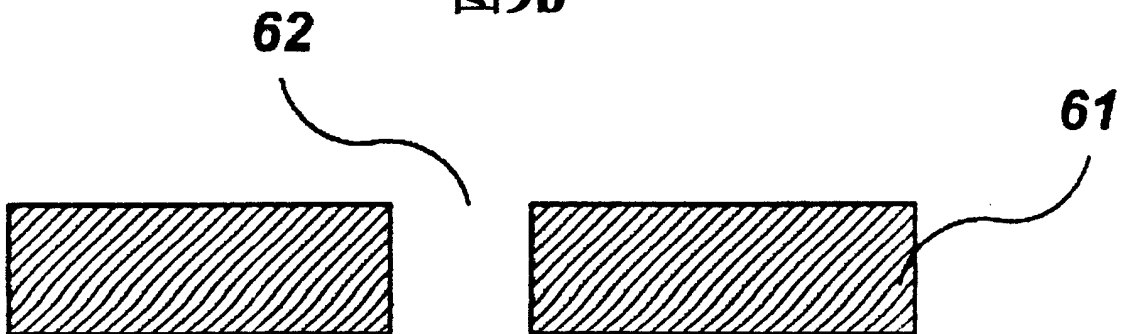


图9c

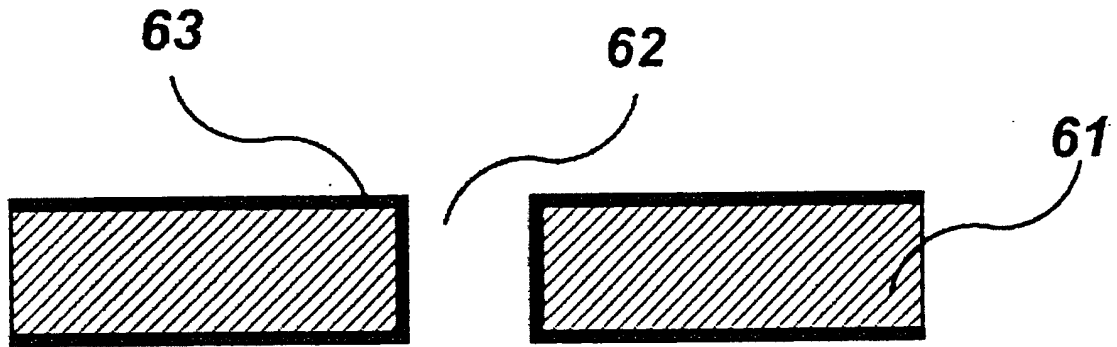


图9d

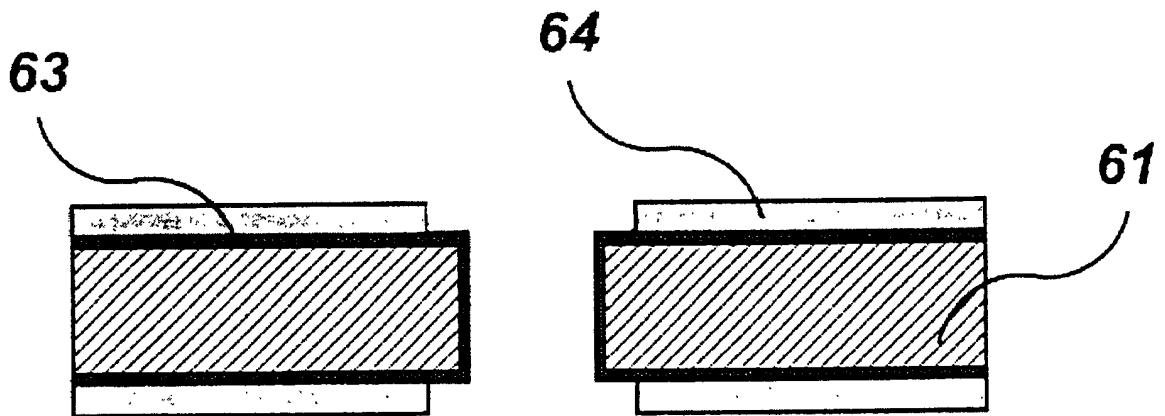


图9e

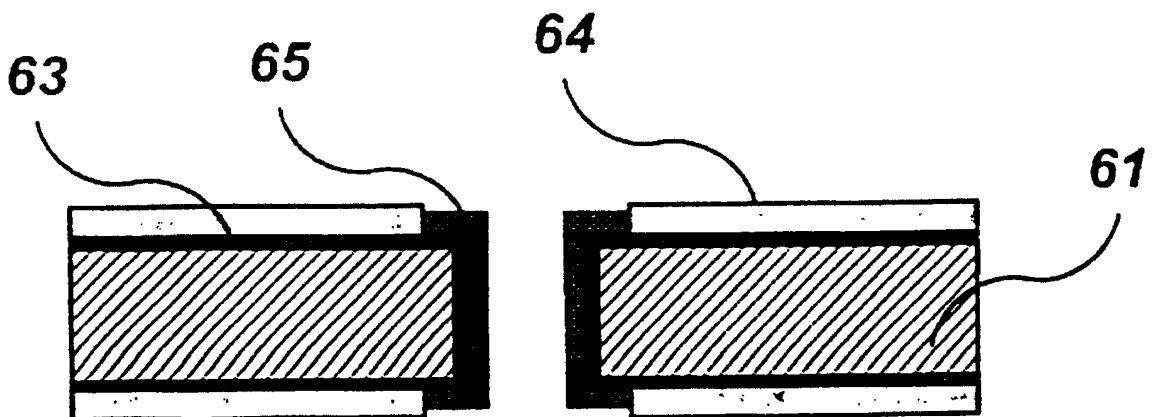


图9f

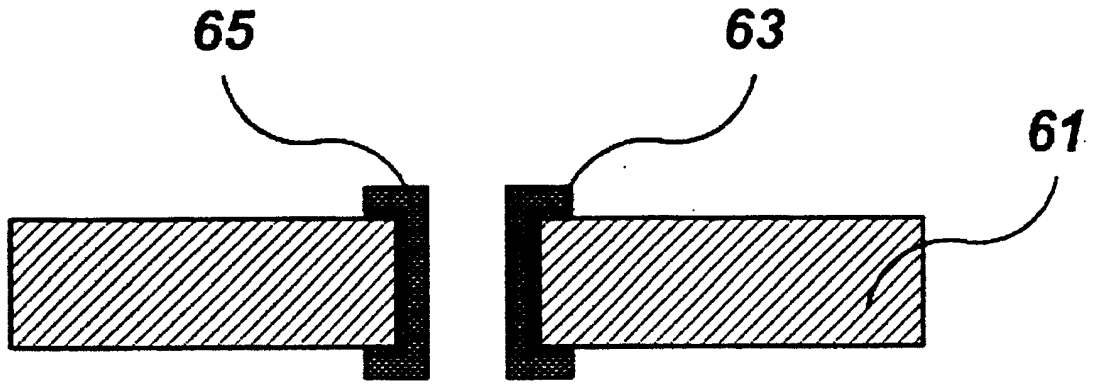


图10a

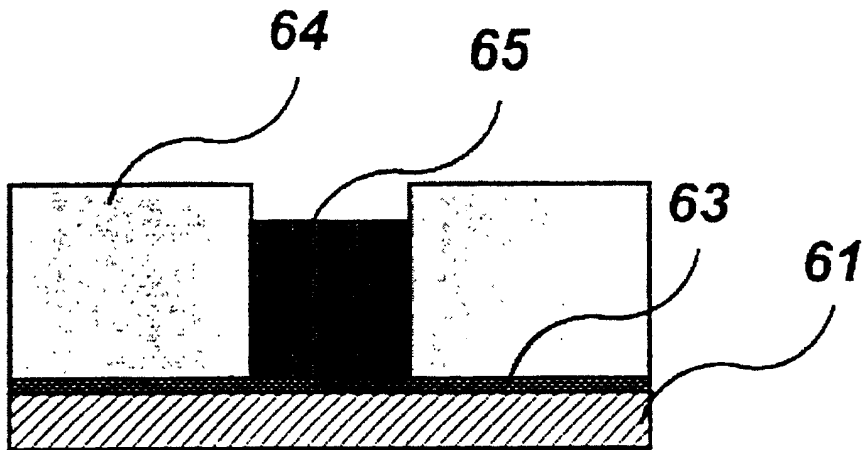


图10b

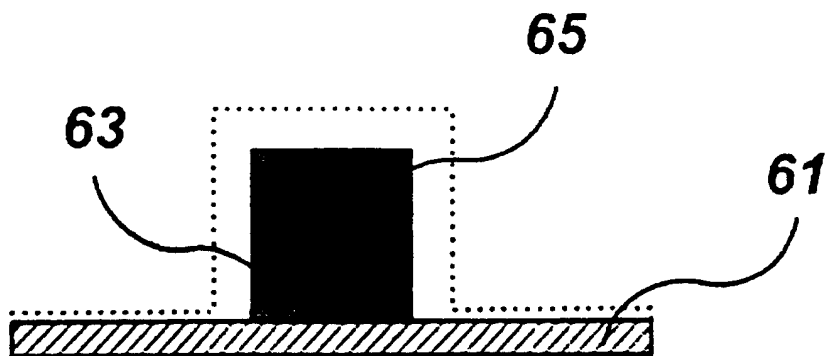


图11a

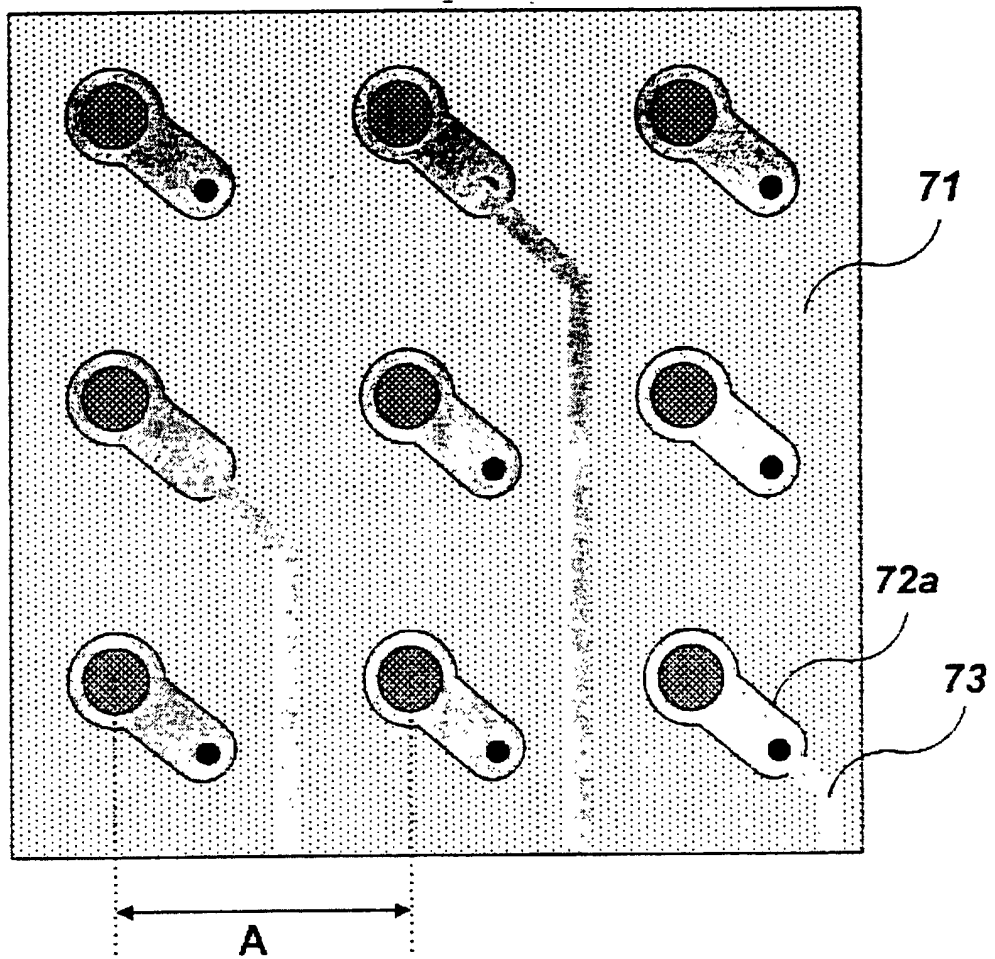


图11b

