

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：**96149440**

※申請日期：**96.12.21**

※IPC 分類：**H05K3/42** (2006.01)

一、發明名稱：(中文/英文)

(中文) 電路板製作方法

(英文) **METHOD FOR MANUFACTURING PRINTED
CIRCUIT BOARD**

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)(簽章)

(中文) 鴻勝科技股份有限公司

(英文) **FOXCONN ADVANCED TECHNOLOGY INC.**

指定 為應受送達人

代表人：(中文/英文)(簽章)

(中文) 沈慶芳

(英文) **SHEN, CHANG-FANG**

住居所或營業所地址：(中文/英文)

(中文) 桃園縣大園鄉三石村三和路 28 巷 6 號

(英文) **No. 6, Lane 28, San Ho Rd., San Shi Village, Tayuan,
Taoyuan, Taiwan, R.O.C.**

國籍：(中文/英文)

(中文) 中華民國

(英文) **R.O.C.**

三、發明人：(共 3 人)

1. 姓名：(中文/英文)

(中文) 葉佐鴻

(英文) **YEH, TSO-HUNG**

國籍：(中文/英文)

(中文) 中華民國

200930199

(英文) R.O.C.

2. 姓名：(中文/英文)

(中文) 張宏毅

(英文) CHANG, HUNG-YI

國籍：(中文/英文)

(中文) 中華民國

(英文) R.O.C.

3. 姓名：(中文/英文)

(中文) 陳嘉成

(英文) CHEN, CHIA-CHENG

國籍：(中文/英文)

(中文) 中華民國

(英文) R.O.C.

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明涉及電路板技術領域，尤其涉及一種電路板製作方法。

【先前技術】

隨著電子產品往小型化、高速化方向發展，電路板亦從單面電路板往雙面電路板甚至多層電路板方向發展。雙面電路板係指雙面均分佈有導電線路之電路板。多層電路板係指由複數個單面電路板或雙面電路板積層而成之具有三層以上導電線路之電路板。由於雙面電路板與多層電路板具有較多佈線面積而得到廣泛應用，請參見 Takahashi, A. 等人於 1992 年發表於 IEEE Trans. on Components, Packaging, and Manufacturing Technology 之文獻 “High density multilayer printed circuit board for HITAC M-880”。

雙面電路板製作方法通常包括下料、鑽孔、孔金屬化、製作導電線路、貼阻焊膜、檢驗、包裝等製程。下料係指將雙面覆銅板原料裁切成便於生產之適當尺寸。鑽孔係指以雷射、機械、電漿等方法於雙面覆銅板上形成過孔。孔金屬化係指於過孔孔壁形成鍍銅層從而導通雙面銅箔之過程。孔金屬化後即可將雙面銅箔製成設計之導電線路，並於導電線路表面貼覆阻焊膜。最後進行電性導通、阻抗測試及熱衝擊耐受性等試驗，檢驗合格後即可將產品包裝出貨。

製作多層電路板時，可先將複數單面電路板或雙面電

路板進行壓合，形成已製作內層導電線路、尚未製作外層導電線路之多層基板，然後再同樣進行鑽孔、孔金屬化、製作外層導電線路、貼阻焊膜、檢驗、包裝等製程，從而完成多層電路板之製作。

雙面電路板與多層電路板之製程中，孔金屬化均為使各層銅箔或導電線路實現導通之重要工序。孔金屬化包括化學沈銅工序與電鍍銅工序。化學沈銅係指利用自催化氧化還原反應機理於基體表面沈積化學銅層之技術。電鍍銅係指利用外界直流電作用，於溶液中進行電解反應從而使導體表面沈積上銅層之過程。電路板製程中，為降低生產成本，通常先以化學沈銅技術於過孔孔壁沈積上極薄化學鍍銅層，然後再以電鍍銅技術於化學鍍銅層上沈積較厚電鍍銅層，從而以較低成本獲得需要厚度之孔壁銅層。然而，當以化學沈銅技術於過孔孔壁沈積上化學鍍銅層時，不可避免地亦會於雙面覆銅板表面或多層基板表面沈積上化學鍍銅層。並且，於其後之電鍍銅工序時亦同樣於雙面覆銅板表面或多層基板表面之化學鍍銅層上沈積上電鍍銅層，使得雙面覆銅板表面或多層基板表面之銅箔厚度增加，從而使得雙面覆銅板或多層基板經過後續導電線路製程後無法形成較細密輕薄之導電線路，從而無法製作出高密度、細線路之電路板。

有鑑於此，有必要提供一種電路板製作方法，其可方便製作高密度、細線路之電路板。

【發明內容】

以下將以實施例說明一種電路板製作方法。

一種電路板製作方法，包括以下步驟：提供一覆銅基材，其至少包括第一外部銅層、第二外部銅層及一位於第一外部銅層與第二外部銅層間之樹脂層；於所述覆銅基材上形成至少一過孔；於過孔孔壁、第一外部銅層及第二外部銅層上形成鍍銅層；遮蔽過孔孔壁之鍍銅層，去除第一外部銅層上與第二外部銅層上之鍍銅層；將第一外部銅層與第二外部銅層均製成導電圖形。

本技術方案之電路板製作方法具有如下優點：首先，其包括去除第一外部銅層、第二外部銅層上之鍍銅層之步驟，使得第一外部銅層與第二外部銅層之厚度均較小，從而可製成高密度、細線路之電路板；其次，減輕第一外部銅層與第二外部銅層之重量，使得製成之電路板較為輕薄；再次，對於柔性電路板來說，還可使得製成之電路板具有較好之撓性。

【實施方式】

下面將結合附圖及實施例，對本技術方案提供之電路板製作方法作進一步之詳細說明。

本技術方案實施方式提供之電路板製作方法包括以下步驟：

第一步，提供一覆銅基材，其包括至少二外部銅層及至少一樹脂層。

所述覆銅基材可為雙面覆銅基板，亦可為已完成內部

線路製作、尚未進行外部表面線路製作之三層及三層以上之多層基板。請參閱圖 1，本實施例中，覆銅基材 10 為雙面覆銅基板，其包括第一外部銅層 11、第二外部銅層 12 及位於第一外部銅層 11 與第二外部銅層 12 間之樹脂層 13。所述第一外部銅層 11、第二外部銅層 12 可為壓延銅箔亦可為電解銅箔，優選為具有較好可撓性之壓延銅箔。所述樹脂層 13 可為硬性樹脂層，如環氧樹脂、玻纖布等，亦可柔性樹脂層，如聚醯亞胺 (Polyimide, PI)、聚乙烯對苯二甲酸乙二醇酯 (Polyethylene Terephthalate, PET)、聚四氟乙烯 (Teflon)、聚硫胺 (Polyamide)、聚甲基丙烯酸甲酯 (Polymethylmethacrylate)、聚碳酸酯 (Polycarbonate) 或聚醯亞胺-聚乙烯-對苯二甲酯共聚物 (Polyamide Polyethylene-terephthalate Copolymer) 等。

另外，第一外部銅層 11、第二外部銅層 12 與樹脂層 13 之間還可具有黏膠層，以使得第一外部銅層 11、第二外部銅層 12 與樹脂層 13 之間具有較好黏結性能。

優選地，為便於製作較輕薄之細線路電路板，所述第一外部銅層 11、第二外部銅層 12 之厚度可小於 12 微米。

第二步，鑽孔以於所述覆銅基材 10 上形成至少一過孔 101。

所述覆銅基材 10 可以具有一個或複數個過孔 101，所述過孔 101 係指至少貫穿二銅層與一樹脂層之通孔或盲孔。過孔 101 之形狀、位置視電路板之設計需求而定。本實施例中，覆銅基材 10 具有一過孔 101，其為貫穿第一外

部銅層 11、樹脂層 13 及第二外部銅層 12 之圓形通孔。

第三步，於過孔 101 孔壁、第一外部銅層 11 及第二外部銅層 12 上形成鍍銅層 20。

電路板製作中，通常將為導通各銅層而於過孔孔壁形成鍍銅層之工序稱為孔金屬化製程。孔金屬化製程至少包括化學鍍銅工序，依具體鍍銅層厚度需要，還可包括電鍍銅工序。

化學鍍銅工序通常包括清洗、粗化、預浸、活化及沈銅等步驟。具體地，首先以鹼液清洗覆銅基材 10，去除覆銅基材 10 表面之油污及灰塵。其次，以過氧水-硫酸體系粗化覆銅基材 10 之第一外部銅層 11、第二外部銅層 12 以及過孔 101 之孔壁。再次，將覆銅基材 10 置於預浸液或敏化液中，以預防覆銅基材 10 帶入雜質，並潤濕過孔 101 之孔壁。預浸後進行活化，使貴金屬催化劑均勻吸附於第一外部銅層 11、第二外部銅層 12 以及過孔 101 之孔壁，形成化學沈銅所需之活化中心。最後即可將覆銅基材 10 放置於化學鍍銅液中，使得化學鍍銅液中之金屬銅鹽與還原劑於具有催化活性之第一外部銅層 11、第二外部銅層 12 以及過孔 101 之孔壁上進行自催化氧化還原反應，並於第一外部銅層 11、第二外部銅層 12 表面以及過孔 101 之孔壁上形成具有一定厚度之化學鍍銅層 21，如圖 3 所示。

化學鍍銅層 21 通常較薄，其厚度一般為 0.1~3 微米之間。工業上為確保孔壁銅層之連續性與可靠性，於化學鍍銅後還可進行電鍍銅工序。即，將覆銅基材 10 放置於電鍍

槽中，以覆銅基材 10 為陰極，以銅棒或銅板做陽極，以含有銅鹽之電解質溶液作為電鍍液，接通直流電源即可於電鍍液中發生電解反應，從而於覆銅基材 10 之導電表面沈積上電鍍銅層 22，即，於孔壁之化學鍍銅層 21 上鍍上一定厚度之電鍍銅層 22，如圖 4 所示。電鍍銅層 22 之厚度可依具體電路板之設計需求而定，一般可為 5~30 微米之間。

優選地，為減少電鍍液耗量，可以光阻覆蓋第一外部銅層 11 與第二外部銅層 12，使得電鍍銅時不於第一外部銅層 11、第二外部銅層 12 之化學鍍銅層 21 上沈積電鍍銅層 22，而僅於孔壁之化學鍍銅層 21 上沈積電鍍銅層 22。

經過如上所述製程，即可於過孔 101 之孔壁上形成包括化學鍍銅層 21 與電鍍銅層 22 之鍍銅層 20，鍍銅層 20 可導通第一外部銅層 11 與第二外部銅層 12。

第四步，遮蔽過孔 101 孔壁之鍍銅層 20，去除第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20。

遮蔽過孔 101 孔壁之鍍銅層 20 後，以銅蝕刻液蝕刻覆銅基材 10 時，過孔 101 孔壁之鍍銅層 20 即可受到保護而不被侵蝕，第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20 則可被蝕刻去除。從而，可除去第一外部銅層 11 上與第二外部銅層 12 上之鍍銅層 20，使得後續以第一外部銅層 11、第二外部銅層 12 製作出之導電圖形厚度較小、密度較高、線路較細。

所述銅蝕刻液可為硫酸-雙氧水、過硫酸銨-硫酸、過硫酸鈉/硫酸及過硫酸鉀/硫酸、氯化銅-硫酸等混合微蝕體

系，亦可為酸性氯化銅蝕刻液或鹼性氯化銅蝕刻液等蝕刻體系。所述銅蝕刻液蝕刻鍍銅層 20 之速度跟銅蝕刻液之成分、濃度、蝕刻溫度、處理方法以及鍍銅層 20 之厚度均密切相關。適當控制覆銅基材 10 之蝕刻速度以及蝕刻時間即可恰好除去第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20。舉例來說，以噴霧式處理法將硫酸-雙氧水系微蝕液於 38 攝氏度環境下以 $1.3\text{kg}/\text{m}^2$ 之噴壓噴淋至走板速度為 $2.1\text{m}/\text{min}$ 之電路板表面時，微蝕速度約為 $1\ \mu\text{m}/\text{min}$ ，若第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20 之厚度為 $5\ \mu\text{m}$ ，則大約蝕刻 5 分鐘即可除去第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20。

遮蔽過孔 101 孔壁之鍍銅層 20 之方法可為以液態光阻填充過孔 101；亦可為直接於過孔 101 孔周貼覆乾膜，並使得乾膜封閉過孔 101；亦可藉由圖像轉移法使得乾膜僅貼覆於過孔 101 孔周並封閉過孔 101；當然，亦可藉由其他方法遮蔽過孔 101 孔壁之鍍銅層 20。

以下，僅以圖像轉移法為例，說明遮蔽孔壁之鍍銅層 20 之一種方法。首先，請參閱圖 5，於第一外部銅層 11、第二外部銅層 12 表面分別貼覆第一乾膜 31、第二乾膜 32。所述第一乾膜 31、第二乾膜 32 可為正型光阻，亦可為負型光阻。本實施例中，僅以第一乾膜 31、第二乾膜 32 為負型光阻為例，說明其後之曝光、顯影等工序。其次，請參閱圖 6，分別藉由第一光罩 41、第二光罩 42 對第一乾膜 31、第二乾膜 32 進行曝光。所述第一光罩 41、第二光罩 42 分

別具有第一開口 411、第二開口 421，所述第一開口 411、第二開口 421 之形狀、位置均與過孔 101 對應。並且，第一開口 411、第二開口 421 之直徑 $D1$ 為過孔 101 之直徑 $D2$ 之 2~5 倍，即， $D1 = (2\sim5) D2$ 。優選地， $D1 = (3\sim4) D2$ 。所述過孔 101 之直徑 $D2$ 係指過孔 101 之孔壁形成鍍銅層 20 後之孔徑，而非為形成鍍銅層 20 前之孔徑。曝光時，與第一開口 411、第二開口 421 對應之乾膜受到光線照射，發生聚合反應，而未受光線照射之乾膜則不發生反應。再次，以顯影液噴淋第一乾膜 31、第二乾膜 32，發生聚合反應之乾膜於顯影液中具有低溶解度，不被顯影液溶解；而未發生分解反應之乾膜則於顯影液中具有高溶解度，可被顯影液溶解。因此，經過顯影工序後，請參閱圖 7，第一乾膜 31 於與第一開口 411 對應區域之乾膜不被溶解，第二乾膜 32 於與第二開口 421 對應區域之乾膜亦不被溶解，從而使得該部分乾膜封閉過孔 101，並遮蔽過孔 101 孔周之部分銅層。並且，該部分乾膜之直徑 $D3$ 亦為過孔 101 之直徑 $D2$ 之 2~5 倍，該部分乾膜之中心軸與過孔 101 之中心軸重合。同時，其餘部分之乾膜均被溶解，即，裸露出第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20。從而，將覆銅基材 10 浸置於銅蝕刻液或以銅蝕刻液噴淋覆銅基材 10 以蝕刻覆銅基材 10 時，第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20 可被蝕刻去除，而過孔 101 孔壁之鍍銅層 20 則不被蝕刻，如圖 8 所示。

蝕刻覆銅基材 10 後，可將分別殘留於第一外部銅層

11、第二外部銅層 12 上之第一乾膜 31、第二乾膜 32 除去，如圖 9 所示。當然，該些殘留之乾膜亦可暫時留置，直至將第一外部銅層 11、第二外部銅層 12 製成導電圖形後再除去。

另外，如果第一外部銅層 11、第二外部銅層 12 之厚度大於 12 微米，於除去第一外部銅層 11、第二外部銅層 12 上之鍍銅層 20 後，還可進一步以銅蝕刻液將第一外部銅層 11、第二外部銅層 12 之厚度蝕刻至 12 微米以下，以使得製作出之電路板之導電圖形具有較小厚度。

第五步，將第一外部銅層 11、第二外部銅層 12 製成導電圖形。

一般地，先藉由圖像轉移法於第一外部銅層 11、第二外部銅層 12 上形成相應光阻圖案，再經由化學藥液蝕刻或雷射燒蝕等方法將第一外部銅層 11、第二外部銅層 12 製成導電圖形。

請參閱圖 10，首先，於第一外部銅層 11、第二外部銅層 12 表面分別形成第一光阻 51、第二光阻 52。本實施例中，所述第一光阻 51、第二光阻 52 為正型光阻，當然，其亦可為負型光阻。其次，請參閱圖 11，分別藉由第三光罩 61、第四光罩 62 對第一光阻 51、第二光阻 52 進行曝光，經過光線照射之光阻發生分解反應，未經光線照射之光阻則不發生反應。所述第三光罩 61、第四光罩 62 具有與設計之導電圖形相對應之圖案，從而曝光後第一光阻 51、第二光阻 52 上亦具有相應之圖案。再次，將覆銅基材 10 浸置

於顯影液中時，發生分解反應之光阻被溶解，裸露出其下之部分第一外部銅層 11 與部分之第二外部銅層 12，而未發生反應之光阻則不被溶解，仍附著於第一外部銅層 11、第二外部銅層 12 之表面，如圖 12 所示。即，使得第一光阻 51、第二光阻 52 形成與設計導電圖形相同之圖案。再次，以銅蝕刻液或雷射蝕刻覆銅基材 10，不被光阻保護而裸露出之第一外部銅層 11、第二外部銅層 12 被銅蝕刻液或雷射蝕刻去除，而其餘部分之第一外部銅層 11、第二外部銅層 12 則被光阻保護而不被蝕刻，如圖 13 所示。即，將第一外部銅層 11 製成第一導電圖形 11a，將第二外部銅層 12 製成第二導電圖形 12a。最後，請參閱圖 14，將殘留於第一外部銅層 11、第二外部銅層 12 表面之未發生反應之光阻除去，即可得到已完成導電圖形製作之具有較細線路、較薄厚度之雙面電路基板 10a。

將覆銅基材 10 製成雙面電路基板 10a 之後，可直接進行貼阻焊膜、檢驗、包裝等工序，從而製作出一雙面電路板產品；亦可以進一步將該雙面電路基板 10a 與其他雙面電路基板或單面覆銅板等壓合以製作多層電路板。當然，製作多層電路板時，同樣可運用本技術方案以製作出高密度、細線路之多層電路板。

本技術方案之電路板製作方法具有如下優點：首先，其包括去除第一外部銅層、第二外部銅層上之鍍銅層之步驟，使得第一外部銅層、第二外部銅層之厚度較小，從而可製成高密度、細線路之電路板；其次，減輕第一外部銅

層、第二外部銅層之重量，使得製成之電路板較為輕薄；再次，對於柔性電路板來說，還可使得製成之電路板具有較好撓性。

綜上所述，本發明確已符合發明專利之要件，遂依法提出專利申請。惟，以上所述者僅為本發明之較佳實施方式，自不能以此限制本案之申請專利範圍。舉凡熟悉本案技藝之人士援依本發明之精神所作之等效修飾或變化，皆應涵蓋於以下申請專利範圍內。

【圖式簡單說明】

圖 1 係本技術方案實施方式提供之覆銅基材之示意圖。

圖 2 係本技術方案實施方式提供之於覆銅基材上形成過孔之示意圖。

圖 3 係本技術方案實施方式提供之覆銅基材上沈積化學鍍銅層之示意圖。

圖 4 係本技術方案實施方式提供之於覆銅基材之化學銅層上沈積電鍍銅層之示意圖。

圖 5 係本技術方案實施方式提供之覆銅基材之銅箔表面貼覆乾膜之示意圖。

圖 6 係本技術方案實施方式提供之覆銅基材之銅箔表面貼覆乾膜後曝光之示意圖。

圖 7 係本技術方案實施方式提供之覆銅基材之銅箔表面貼覆乾膜、曝光、顯影後之示意圖。

圖 8 係本技術方案實施方式提供之去除覆銅基材銅箔表面之鍍銅層後之示意圖。

圖 9 係本技術方案實施方式提供之去除覆銅基材乾膜後之示意圖。

圖 10 係本技術方案實施方式提供之於覆銅基材銅箔表面形成光阻之示意圖。

圖 11 係本技術方案實施方式提供之於覆銅基材銅箔表面形成光阻後曝光之示意圖。

圖 12 係本技術方案實施方式提供之於覆銅基材銅箔表面形成光阻、曝光、顯影後之示意圖。

圖 13 係本技術方案實施方式提供之將覆銅基材銅箔蝕刻成導電圖形後之示意圖。

圖 14 係本技術方案實施方式提供之去除覆銅基材之光阻後之示意圖。

【主要元件符號說明】

覆銅基材	10	第一外部銅層	11
第二外部銅層	12	樹脂層	13
過孔	101	鍍銅層	20
化學鍍銅層	21	電鍍銅層	22
第一乾膜	31	第二乾膜	32
第一光罩	41	第二光罩	42
第一開口	411	第二開口	421
第一光阻	51	第二光阻	52
第三光罩	61	第四光罩	62
第一導電圖形	11a	第二導電圖形	12a
雙面電路基板	10a		

五、中文發明摘要：

本發明提供一種電路板製作方法，其包括以下步驟：提供一覆銅基材，其至少包括第一外部銅層、第二外部銅層及一樹脂層；於覆銅基材上形成至少一過孔；在過孔孔壁、第一外部銅層及第二外部銅層上形成鍍銅層；遮蔽過孔孔壁之鍍銅層，去除第一外部銅層上及第二外部銅層上之鍍銅層；將第一外部銅層與第二外部銅層製成導電圖形。

六、英文發明摘要：

A method for manufacturing printed circuit board includes the following steps. A copper-clad laminate is provided, the copper-clad laminate at least includes a first external copper layer, a second external copper layer, and a resin layer. At least a through hole is formed in the copper-clad laminate. A copper plating layer is formed on a sidewall of the through hole, the first external copper layer and the second external copper layer. The copper plating layer on sidewall of the through hole is covered. The copper plating layer on the first external copper layer and second external copper layer is removed. The first external copper layer and the second external copper layer are formed into electrically conductive pattern.

十、申請專利範圍：

1. 一種電路板製作方法，包括步驟：

提供一覆銅基材，其至少包括第一外部銅層、第二外部銅層及位於第一外部銅層與第二外部銅層間之樹脂層；

於所述覆銅基材上形成至少一過孔；

於過孔孔壁、第一外部銅層及第二外部銅層上形成鍍銅層；

遮蔽過孔孔壁之鍍銅層，去除第一外部銅層上與第二外部銅層上之鍍銅層；

將第一外部銅層與第二外部銅層製成導電圖形。

2. 如申請專利範圍第 1 項所述之電路板製作方法，其中，遮蔽過孔孔壁之鍍銅層之方法為以液態光阻填充過孔。

3. 如申請專利範圍第 1 項所述之電路板製作方法，其中，遮蔽過孔孔壁之鍍銅層之方法為於過孔孔周貼覆乾膜，使得乾膜遮蔽過孔孔周並封閉過孔。

4. 如申請專利範圍第 1 項所述之電路板製作方法，其中，遮蔽過孔孔壁之鍍銅層之方法包括以下步驟：於第一外部銅層與第二外部銅層表面貼覆乾膜；藉由圖像轉移法使得乾膜僅遮蔽過孔孔周並封閉過孔。

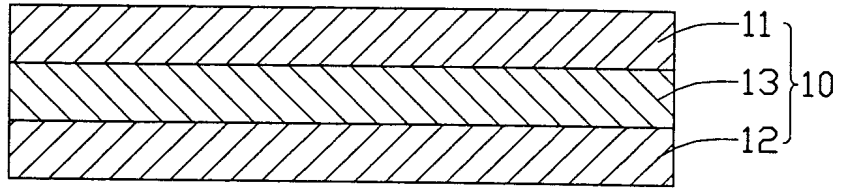
5. 如申請專利範圍第 3 項或第 4 項所述之電路板製作方法，其中，所述遮蔽過孔孔周之乾膜直徑為過孔孔徑之 2~5 倍。

6. 如申請專利範圍第 1 項所述之電路板製作方法，其中，以銅蝕刻液去除第一外部銅層上及第二外部銅層上之鍍銅層。

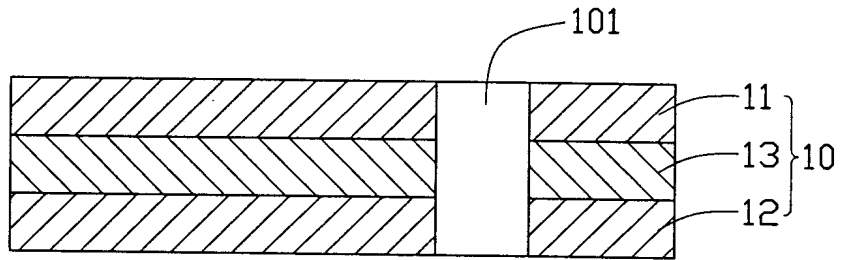
7. 如申請專利範圍第 6 項所述之電路板製作方法，其中，所述銅蝕刻液為硫酸-雙氧水微蝕體系、過硫酸銨-硫酸微蝕體系、過硫酸鈉-硫酸微蝕體系、過硫酸鉀-硫酸微蝕體系或氯化銅-硫酸微蝕體系。
8. 如申請專利範圍第 6 項所述之電路板製作方法，其中，所述銅蝕刻液為酸性氯化銅蝕刻體系或鹼性氯化銅蝕刻體系。
9. 如申請專利範圍第 1 項所述之電路板製作方法，其中，去除第一外部銅層與第二外部銅層上之鍍銅層後，進一步將第一外部銅層與第二外部銅層均蝕刻至 12 微米以下。
10. 如申請專利範圍第 1 項所述之電路板製作方法，其中，於過孔孔壁、第一外部銅層及第二外部銅層上形成鍍銅層之步驟至少包括化學鍍銅工序，所述鍍銅層至少包括化學鍍銅層。
11. 如申請專利範圍第 10 項所述之電路板製作方法，其中，於過孔孔壁、第一外部銅層及第二外部銅層上形成鍍銅層之步驟還包括電鍍銅工序，所述鍍銅層還包括形成於化學鍍銅層上之電鍍銅層。
12. 如申請專利範圍第 1 項所述之電路板製作方法，其中，藉由化學藥液蝕刻或雷射燒蝕將第一外部銅層與第二外部銅層製成導電圖形。

200930199

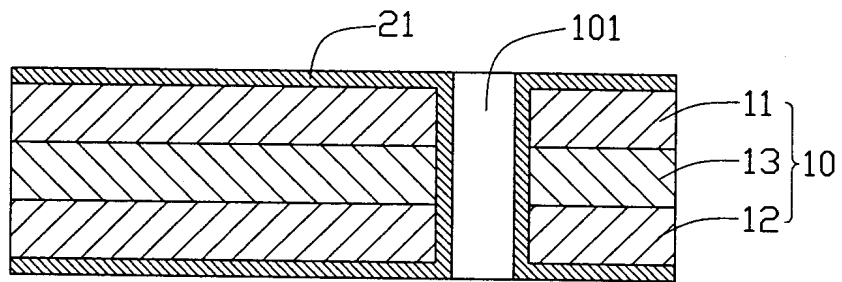
十一、圖式：



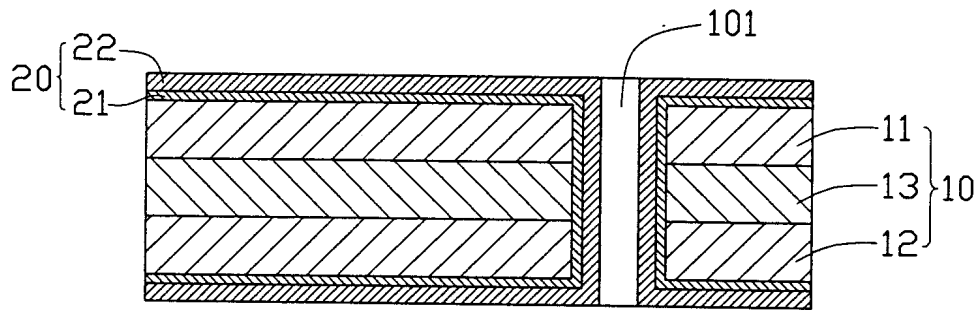
1



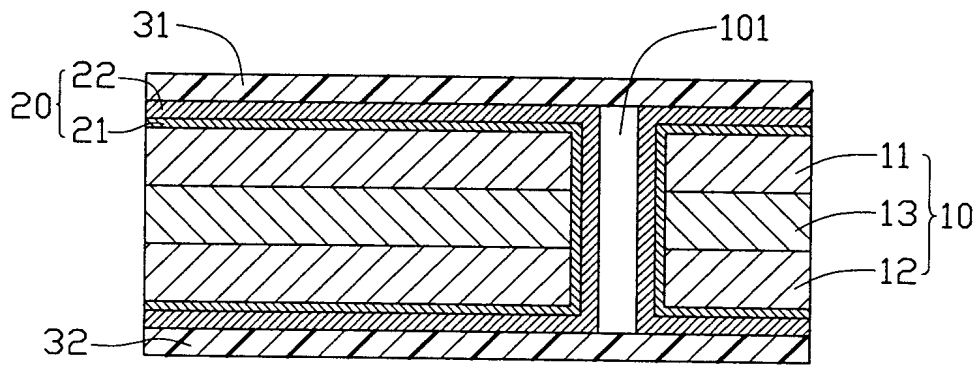
2



3



4



5

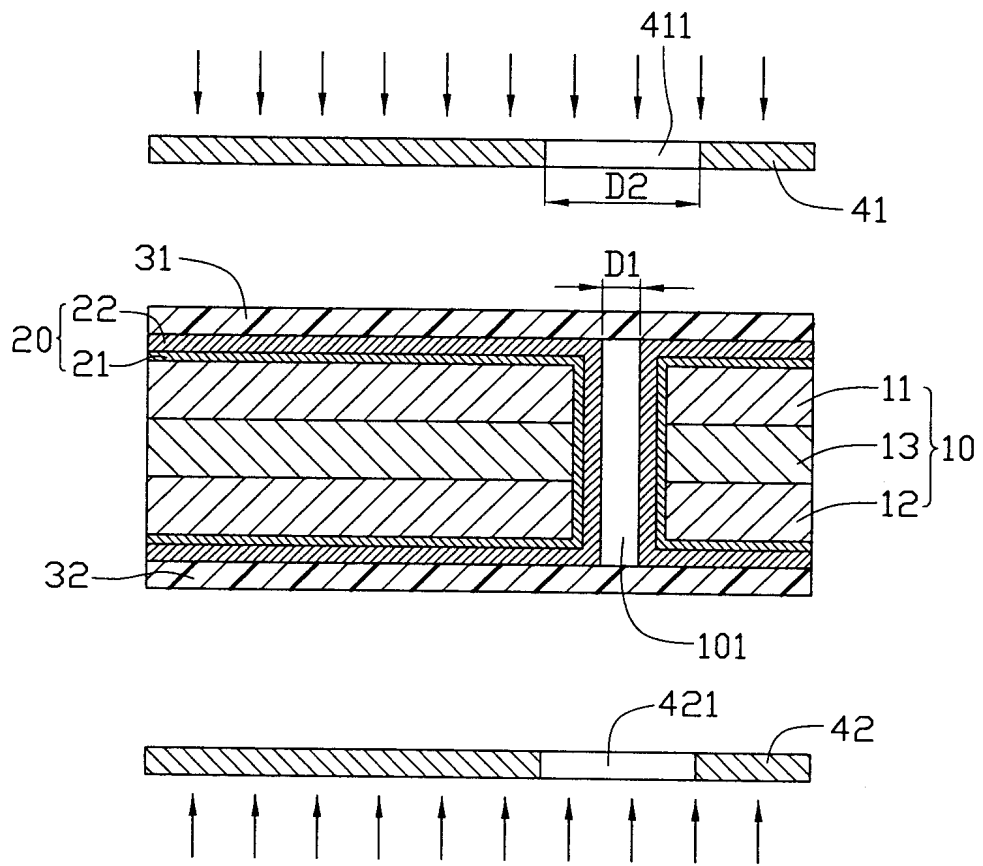
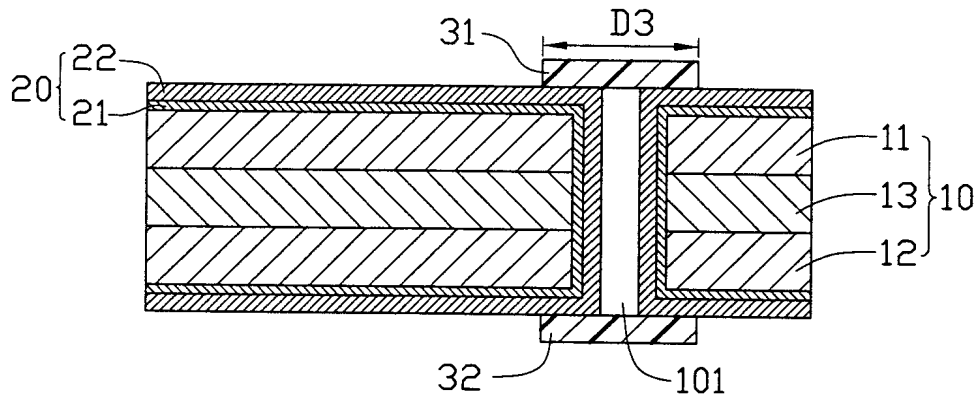
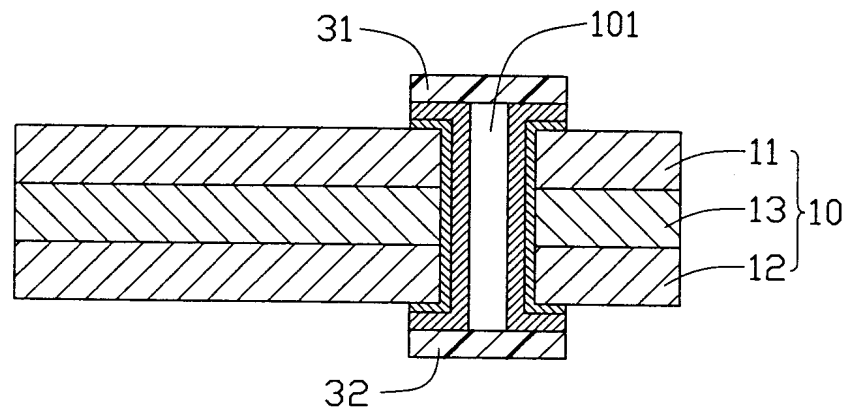


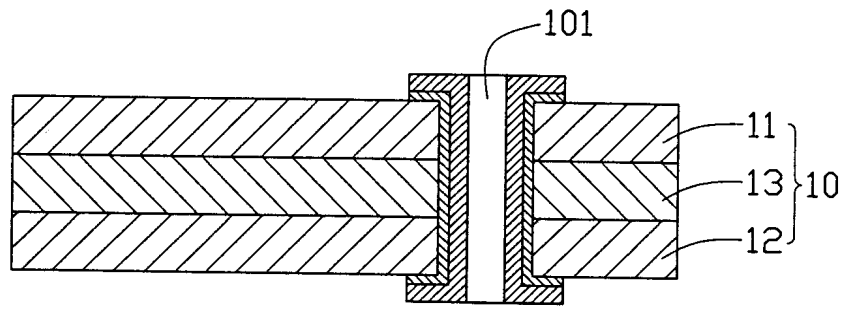
圖 6



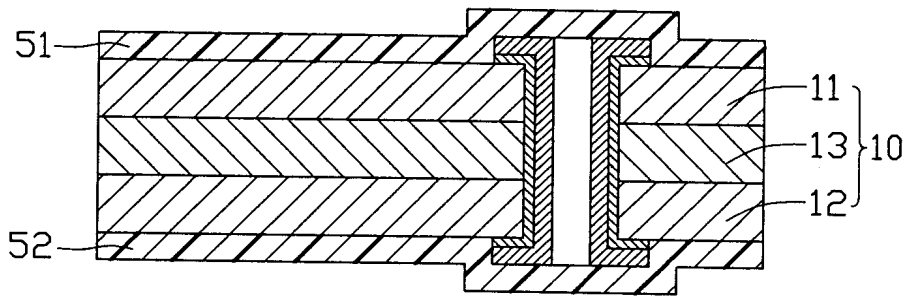
7



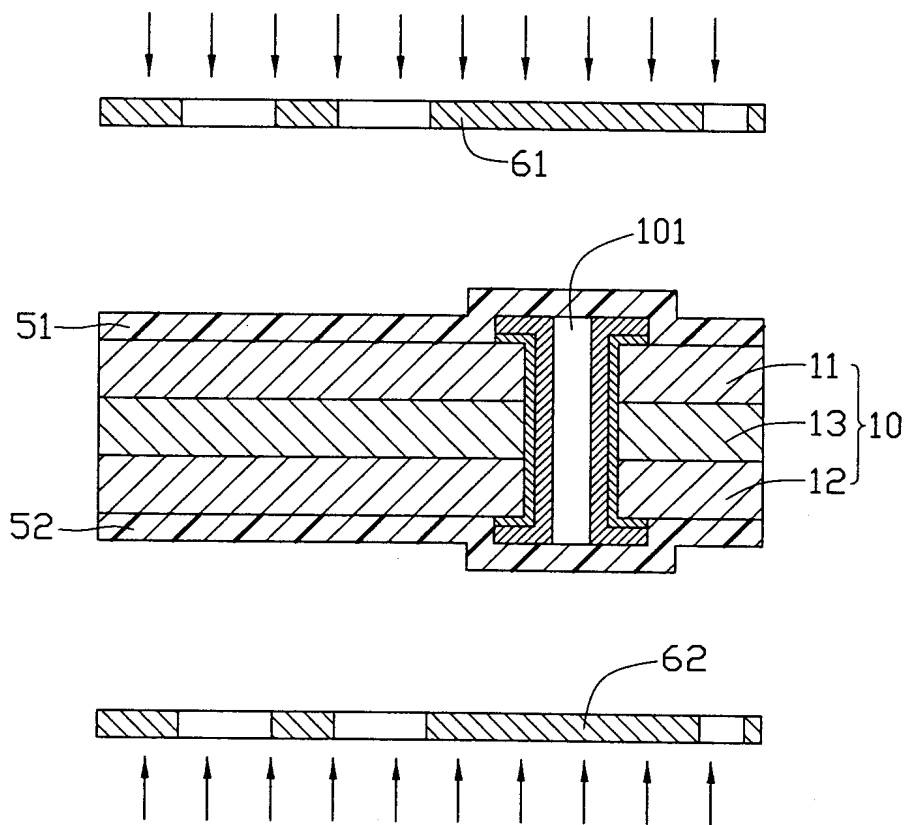
8



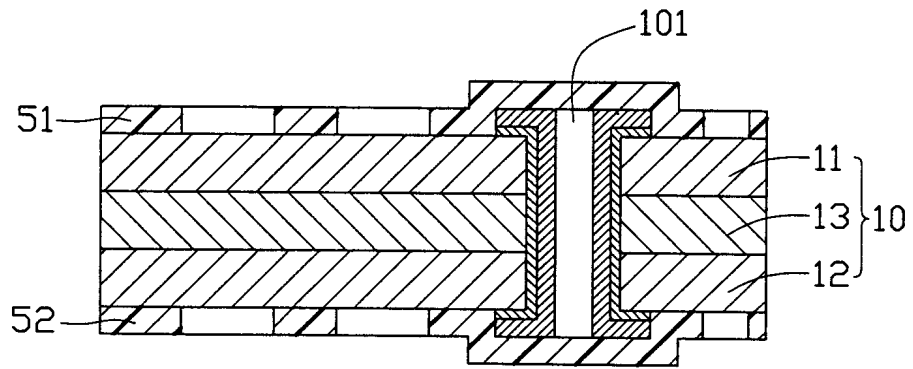
9



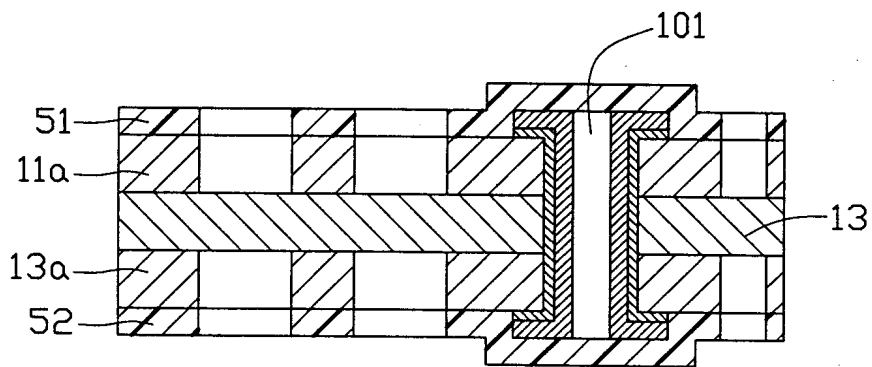
10



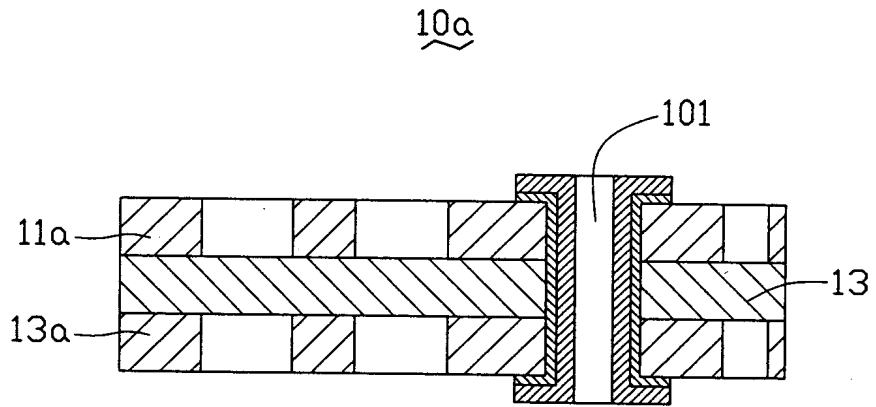
11



12



13



七、指定代表圖：

(一)本案指定代表圖為：圖 9。

(二)本代表圖之元件符號簡單說明：

覆銅基材	10	第一外部銅層	11
第二外部銅層	12	樹脂層	13
過孔	101		

八、本案若有化學式時，請揭示最能顯示發明特徵之化學式：

無