



F1000939088



SUOMI-FINLAND

(FI)

Patentti- ja rekisterihallitus  
Patent- och registerstyrelsen(B) (11) KUULUTUSJULKAISU  
UTLAGGNINGSSKRIFT

93908

G (15) Patentti ilmoitettu  
Patent meddelat 12 06 1995

(51) Kv.1k.6 - Int.cl.6

G 06F 9/30

(21) Patentihakemus - Patentansökning	882469
(22) Hakemispäivä - Ansökningsdag	25.05.88
(24) Alkupäivä - Löpdag	28.09.87
(41) Tullut julkiseksi - Blivit offentlig	25.05.88
(44) Nähtävöksipanon ja kuul.julkaisun pvm. - Ansökan utlagd och utl.skriften publicerad	28.02.95
(86) Kv. hakemus - Int. ansökan	PCT/SE87/00438
(32) (33) (31) Etuoikeus - Prioritet	
03.10.86 SE 8604222 P	

(71) Hakija - Sökande

1. Oy L M Ericsson Ab, Kyrkslätt, 02420 Jorvas, (FI)

(72) Keksijä - Uppfinnare

1. Jonsson, Björn Rutger, Dimvägen 36, 175 38 Järfälla, Sverige, (SE)
2. Johnson, Sten Edvard, Råbocksvägen 8, 141 42 Huddinge, Sverige, (SE)
3. Kling, Lars-Örjan, Fornhöjdsvägen 24, 1 tr., 151 58 Södertälje, Sverige, (SE)
4. Avsan, Oleg, Skidbacksvägen 21, 141 46 Huddinge, Sverige, (SE)

(74) Asiamies - Ombud: Oy Kolster Ab

(54) Keksinnön nimitys - Uppfinningens benämning

Sätt och anordning för att i en på förhand avgjord ordningsföljd exekvera två instruktionssekvenser  
Menetelmä ja laite kahden käskysekvenssin suorittamiseksi ennalta määrättyssä järjestyksessä

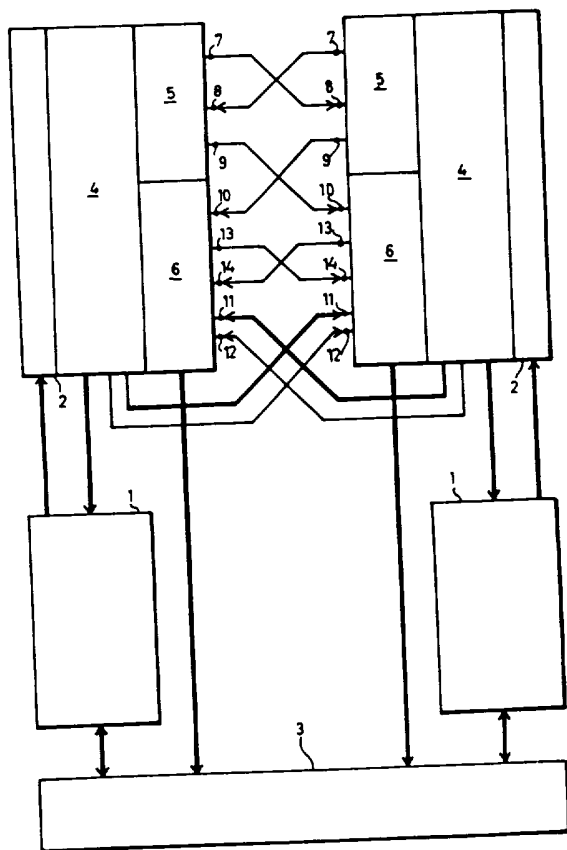
(56) Viitejulkaisut - Anförda publikationer

GB A 1218656 (G 06F 13/00), GB A 1441458 (G 06F 9/18), US A 3969702 (G 06F 9/08),  
US A 4626989 (G 06F 9/30)

(57) Tiivistelmä - Sammandrag

Ett databehandlingssystem exekverar två instruktionssekvenser i en på förhand avgjord ordningsföljd. Exekveringarna omfattar utpekning av läs/skrivadresser innehållande läs/skrivinstruktioner, medelst vilka ett respektive sekvens tillordnat separatminne aktiveras för datainformationsläsning/skrivning. Separatminnena uppdateras sinsemellan med hänsyn till ordningsföljden och skrivinstruktionerna. Under exekveringen av de på grund av ordningsföljden andra sekvensen används datainformation som är icke på förhand garanterat oberoende av den datainformation som erhålles under exekveringen av den på grund av ordningsföljden första sekvensen. Ökad databehandlingskapacitet uppnås på följande sätt: Till att börja med parallelexekverar man båda sekvenser. Man undanlagrar en adress som ingår i en den andra sekvensen tillhörande läsinstruktion, om denna adress dessförinnan inte har utpekats i samband med en den andra sekvensen tillhörande skrivinstruktion. Man jämför den undanlagrade adressen med den första sekvensens skrivadresser och återstartar vid adresslighet exekveringen av den andra sekvensen.

Tietojenkäsittelyjärjestelmä suorittaa kaksi käskysekvenssiä ennaltamäärätyssä järjestyksessä. Suorituksen käsittävät luku/kirjoitusosoitteiden osoittamisen sisältäen luku/kirjoituskäskyjä, joiden avulla vastaavaan sekvenssiin liittyvä erillismuisti aktivoidaan datainformaation lukua/kirjoitusta varten. Erillismuistit päivitetään keskenään järjestys- ja kirjoituskäskyt huomioonottaen. Järjestyksen perusteella toisen sekvenssin suorituksen aikana käytetään datainformaatiota, jota ei ole ennalta taattu riippumatta datainformaatiosta, joka saadaan järjestyksen perusteella ensimmäisen sekvenssin suorituksen aikana. Kasvanut tietojenkäsittelykapasiteetti saavutetaan seuraavalla tavalla: Ensinnäkin molempia sekvenssejä käsitellään rinnakkain. Tallennetaan osoite, joka sisältyy toiseen sekvenssiin liittyvään lukukäskyyn, jos tätä osoitetta sitä ennen ei ole osoitettu toiseen sekvenssiin kuuluvan kirjoituskäskyn yhteydessä. Tallennettua osoitetta verrataan ensimmäisen sekvenssin kirjoitusosoitteisiin ja osoiteyhtäläisyyden yhteydessä käynnistetään toisen sekvenssin suoritus uudelleen.



Sätt och anordning för att i en på förhand avgjord ordningsföljd exekvera två instruktionssekvenser

Tekniskt område

5 Föreliggande uppfinning hänför sig till ett sätt och en anordning för att i en på förhand avgjord ordningsföljd exekvera två instruktionssekvenser, varvid exekveringen av den första respektive andra sekvensen omfattar utpekning av läsinstruktioner som innehåller var sin  
10 läsadress för hämtning av datainformation, vilken är lagrad i en av ett flertal medelst var sin adress åtkomliga minnesplatser hos ett första respektive andra separatminne, samt utpekning av skrivinstruktioner som innehåller var sin skrivadress och datainformation för överföring av  
15 datainformationen till en medelst skrivadressen åtkomlig och respektive sekvens tillordnad separatminnesplats, varvid sekvensernas separatminnesplatser uppdateras sinsemellan med hänsyn till ordningsföljden och med hänsyn till de utpekade skrivinstruktionerna, och varvid i samband med  
20 exekveringen av den på grund av ordningsföljden andra sekvensen används datainformation som är icke på förhand garanterat oberoende av den datainformation som erhålles i samband med exekveringen av den på grund av ordningsföljden första sekvensen.

25 Teknikens ståndpunkt

En trivial konventionell lösning av ovannämnda informationshanteringsproblem består däri, att man startar exekveringen av den sekvens som enligt ovan och i det följande kallas den andra sekvensen först då exekveringen av  
30 den sekvens som enligt ovan och i det följande kallas den första sekvensen är avslutad. Denna triviala lösning erhålles naturnödvändigt hos ett databehandlingssystem, vilket medelst en enda processor styrs så att sekvenserna exekveras en i taget under användning av för båda sekvenser  
35 gemensamma huvudminneplatser.

Det är känt att höja databehandlingskapaciteten genom att parallelexekvera instruktionssekvenser. Så länge sekvenserna är på förhand garanterat oberoende av varandra åstadkommes felfritt parallellarbete med hjälp av så kallad pre-processing eller multi-processsing, eller även med hjälp av ett en-processor-system, vilket omfattar minst två databehandlingsenheter för exekvering av var sin instruktionssekvens. Det är känt att realisera informationshanteringen både medelst ett huvudminne som är gemensamt för ett flertal databehandlingsenheter och medelst ett flertal separatminnen, vilka tillhör var sin databehandlingsenhet och vilka då och då uppdateras sinsemellan.

Vid förekomst av känsliga instruktionssekvenser, vilka påverkar varandra och därför måste exekveras i en föreskriven ordningsföljd används till exempel enligt tidskrift "Computer Design, August 15, 1985, pp 76-81" eller enligt Balance 8000 System Technical Summary, Sequent Computer Systems, Inc" programspråk, kompilatorer och sekvensmaskinvara för att parallellarbete av varandra oberoende sekvenser medan parallellbearbetning av de känsliga sekvenserna förhindras.

#### Redogörelse för uppfinningen

Som det har nämnts inledningsvis, hänför sig föreliggande uppfinning till datainformationshantering under användning av två vart sin sekvens tillordnade separatminnen. Vid den föreslagna informationshanteringen exekverar man båda sekvenser parallellt utan att till att börja med taga hänsyn till den på förhand avgjorda ordningsföljden. Den andra sekvensens beroende av den första sekvensen bevakas och den föreskrivna ordningsföljden åstadkommes medelst en undanlagringsenhet som omfattar ett hjälpminne samt minst en jämförelsekrets.

I hjälpminnet undanlagras adresser som erhålles på grund av läsinstruktioner vilka utpeks under den andra sekvensens exekvering. Man jämför varje under den första

sekvansens exekvering utpekad skrivadress med var och en av de i hjälpmminnet undanlagrade läsadresserna. Sålänge ingen adresslikhet fastställs, används under den andra sekvensens exekvering ingen datainformation som är beroende av den under den första sekvensens exekvering erhållna datainformation. Men om under den andra sekvensens exekvering har hämtats från en den andra sekvensen tillhörande separatminnesplats information som sedan korrigeras i samband med uppdateringen på grund av en den första sekvensen tillhörande skrivoperation, dvs. om de två sekvenserna inte längre är oberoende av varandra, raderar man hjälpmminnet och igångsätter den andra sekvensens instruktionsutpekningar på nytt. Återstarten av den andra sekvensens exekvering sker då i en tidpunkt då en första del av den första sekvensen redan är exekverad och då följaktligen mindre risk föreligger att den andra sekvensen är beroende av den första sekvensens kvarstående del.

I hjälpmminnet undanlagras även skrivadresser och datainformation som erhålles på grund av skrivinstruktioner vilka utpekas under den andra sekvensens exekvering för att underlätta uppdateringen av det den första sekvensen tillhörande separatminnet.

Vid användning av den föreslagna informationshanteringen erhåller man en höjning av databehandlingskapaciteten om den andra sekvensens exekvering är oberoende av åtminstone de instruktioner som utpekas vid slutet av den första sekvensens exekvering. Kapacitetshöjningen förbättras ytterligare om man i hjälpmminnet undanlagrar en utpekad adress som läsadress enbart om denna adress dessförinnan under den andra sekvensens exekvering inte har förekommit som en skrivadress, och förbättras ytterligare om den den andra sekvensen tillordnade separatminnet uppdateras stegvis i samband med varje under den första sekvensens exekvering utpekad skrivinstruktion.

Uppfinningens kännetecken framgår av patentkraven.

Figurbeskrivning

Uppfinningen förklaras närmare under hänvisning till bifogad ritning, vars

5 figur 1 visar två databehandlingsenheter, vilka är anslutna till var sitt separatminne och en uppdateringsenhet,

10 figur 2 visar mera detaljerat än figur 1 aktiveringen av ett separatminne för läsning, skrivning och uppdatering, samt en instruktionsminnesanordning, en start- och identifieringskrets, vilka ingår i en databehandlingsenhet,

figur 3 visar en i en databehandlingsenhet ingående undanlagringsenhet.

Föredragen utföringsform

15 Ett databehandlingssystem enligt figur 1 omfattar två separatminnen 1 för att lagra datainformation som behandlas av minst två databehandlingsenheter 2, vilka är anslutna till var sitt separatminne. Databehandlingsenheterna exekverar var sin instruktionssekvens för att styra tillordnade i figur 1 icke visade funktionsenheter vid genomförandet av tillordnade systemfunktioner. Beroende på om databehandlingsenheterna styrs av en gemensam processor eller om varje databehandlingsenhet omfattar ett antal processorer, erhåller man ett i princip konventionellt en- eller multiprocessorsystem, hos vilket instruktionssekvenserna till att börja med exekveras medelst det sekvensegna separatminnet, vars databehandlingsenhet emellertid beordrar en uppdateringsenhet 3 att uppdatera systemets övriga separatminnen med hänsyn till ordningsföljden och till de exekverade skrivinstruktionerna. Ett dylikt ett flertal databehandlingsenheter och tillhörande då och då sinsemellan uppdaterade separatminnen omfattande databehandlingssystem beskrivs till exempel i S-E Granberg's artikel "APZ 150; A multiprocessor system for the control of transit telephone exchanges", vilken har pub-

20  
25  
30  
35

licerats 1976 av Infotech International Ltd, Nicholson House, Maidenhead, Bershire, England.

Figur 1 visar på ett med hänsyn till föreliggande uppfinning vittgående förenklat sätt två databehandlings-  
5 enheter 2 för att i en på förhand avgjord ordningsföljd exekvera ovannämnda första och andra instruktionssekvenser. Utöver en konventionell instruktionsminnesanordning 4 för att utpeka i ett instruktionsminne lagrade instruktioner en i taget omfattar varje databehandlingsenhet en  
10 start- och identifieringskrets 5 för att ange om den egna sekvensen utgör den första oberoende eller den möjligen beroende andra sekvensen, och en undanlagringsenhet 6. Med hjälp av undanlagringsenheterna styrs separatminnenas uppdatering och därmed sekvensernas exekvering i den på för-  
15 hand avgjorda ordningsföljden. Den undanlagringsenhet, vars databehandlingsenhet exekverar den andra sekvensen, undanlagrar i instruktionerna ingående adresser och bevakar därmed den andra sekvensens beroende av den första sekvensen.

20 Det antyds, att datainformation överförs dels på grund av skrivinstruktioner från instruktionsminnesanordningarna till de tillhörande separatminnena och dels på grund av läsinstruktioner från separatminnena till de tillhörande databehandlingsenheterna.

25 Databehandlingsenheternas start- och identifieringskretsar 5 är försedda med var sin startsignalutgång 7 som är ansluten till den andra startkretsens startsignalingång 8. Därmed antydes den längre ner beskrivna och vid den föreslagna informationshanteringen använda möjligheten att exekvera parallellt båda sekvenser.

30 Identifieringskretsarna 5 är försedda med var sin identifieringssignalutgång 9 som är ansluten till en första identifieringssignalingång 10 hos den andra databehandlingsenhetens undanlagringsenhet 6. Den ena databehandlingsenhetens undanlagringsenhet är försedd med en ad-  
35

ressingång 11 och en skrivmarkeringsingång 12 för att mottaga skrivadresser som utpekas från den andra databehandlingsenhetens instruktionsminnesanordning 4. Undanlagringsenheterna 6 är sinsemellan förbundna via en uppdateringsutgång 13 och en uppdateringsingång 14.

Figur 2 visar mera utförligt än figur 1 några databehandlingsenhetsdetaljer vars kännedom behövs för förståelsen av den föreslagna informationshanteringen.

Instruktionsminnesanordningen 4 omfattar ett instruktionsminne 15 för att lagra en instruktionssekvens, vilken medelst en utpekingsanordning 16 utläses från instruktionsminnet, en instruktion i taget, på grund av aktivering av en av utpekingsanordningens utgångar.

Sekvensen omfattar tre instruktionstyper. Den första typen, fortsättningsvis kallad "läsinstruktion", vilken identifieras medelst en binär "1" satt läsbitposition 17, används för att beordra att hämta data från en plats hos det till instruktionsminnet anslutna separatminnet 1, till vilken åtkomst erhålles med hjälp av en i ett antal adressbitpositioner 18 lagrad adress, till exempel A1, vilken ingår i den läsbitmärkta instruktionen. Läsbitpositionerna 17 respektive adressbitpositionerna 18 är anslutna till separatminnets läsaktiveringsingång 19 respektive adresseringskrets 20.

Den andra instruktionstypen, fortsättningsvis kallad "skrivinstruktion", vilken identifieras medelst en "1" satt skrivbitposition 21, används för att beordra att i en separat minnesplats skriva data, till exempel D2, vilka ingår i den skrivbitmärkta instruktionen och lagras i ett antal databitpositioner 22, under användning av en adress, till exempel A2, vilken också ingår i den skrivbitmärkta instruktionen och lagras i adressbitpositionen 18. Skrivpositionerna 21 är anslutna till separatminnets skrivaktiveringsingång 23.

Den tredje instruktionstypen, vilken identifieras



medelst "0" satta bitpositioner 17 och 21, används för att beordra en informationshantering utan läsning från eller skrivning i separatminnet. Användningen av den information, till exempel S1, som lagras i de bitpositioner 18 och 22, som tillhör en tredje typs instruktion ligger utanför uppfinningens ram, men figur 2 visar en första OR grind 24, vars ingångar är anslutna till bitpositionerna 17 och 21 och vars utgång är ansluten till en inverterande aktiveringsingång hos en första AND grindanordning 25, vilken i aktiverat tillstånd överför innehållet, till exempel S1, hos bitpositionerna 18 och 22 direkt till databehandlingsenheten.

Databehandlingsenheternas start- och identifieringskretsar 5 omfattar enligt figur 2 var sin andra och tredje OR grind 26 och 27. Grind 26 har sin ena ingång ansluten till utgången hos grind 27, vars ingångar är anslutna till ovannämnda startsignalingång 8 och till en återstartsignalutgång 28 hos den i samma databehandlingsenhet ingående undanlagringsenheten 6. Databehandlingsenheterna omfattar var sin på figur 2 inte visad startsignalgenerator, vars utgång via en startkretsterminal 29 är ansluten till den andra ingången hos grind 26, till ovannämnda startsignalutgång 7 och till sättingången hos en första vipa 30 vars ovannämnda identifieringssignalingång 9 utgörande utgång är ansluten till en andra identifieringssignalingång 31 hos den egna undanlagringsenheten 6. En andra vipa 32 har sin sättingång ansluten till utgången hos grind 27 och sin utgång ansluten till en tredje identifieringssignalingång 33 hos den egna undanlagringsenheten 6. Grind 26 utpekar i aktiverat tillstånd en instruktion av tredje typen som är en startinstruktion med innehåll S1, på grund av vilken databehandlingsenheten igångsätter medelst sin utpekninganordning 16 den tillhörande instruktionssekvenssekveringen. Det antages att den i instruktionsminnet 15 lagrade sekvensen avsluts

i samband med aktiveringen av utpekingsanordningsutgång 34, vilken är ansluten till nämnda vippors 30 och 32 återställgångar.

5 Exekveringen av den första sekvensen sättes igång av den egna startsignalgeneratoren. Följaktligen identifierar en binär "1" på den första vippans 30 utgång, att den egna sekvensens instruktionsutpekningar pågår och att den egna sekvensen är den första sekvensen. En binär "1" på  
10 den andra vippans 32 utgång identifierar, att den egna sekvensens instruktionsutpekningar pågår och att den egna sekvensen är den andra sekvensen. Enligt uppfinningen utpekas instruktionerna i båda sekvenser parallellt, vilket till exempel åstadkommes medelst en startsignalöverföring från den startsignalutgång 7 som tillhör den första sekvensen till den startsignalingång 8 som tillhör den andra  
15 sekvensen.

De från instruktionsminnet 15 utpekade läs- och skrivadresserna överförs via terminaler 35-37 till databehandlingsenhetens undanlagringsenhet 6. Figur 2 visar  
20 undanlagringsenhetens ovannämnda idenfieringssignal- och skrivadressgångar 10-12, samt en första styrterminal 38 som är ansluten till utgången hos nämnda första OR grind 24.

Slutligen antydes i figur 2 konventionella uppdateringsfunktioner medelst streckade förbindelselinjer. Uppdateringsenheten 3 är försedd med orderterminaler 39 och  
25 40. Via terminal 39 respektive 40 sändes parallellt uppdateringsordersignaler respektive uppdateringsadresser. På grund av en från den ena undanlagringsenheten erhållen uppdateringsorder öveför uppdateringsenheten ordersignalen till det egna separatminnets läsaktiveringsingång 19 och till det andra separatminnets skrivaktiveringsingång 23 samt den till ordern hörande adressen till separatminnenas adresseringskretsar 20. Man erhåller en dataöverföring  
30 från det egna separatminnet via uppdateringsenheten till  
35

den andra separatminnet.

Figur 3 visar en undanlagringsenhet som omfattar ett hjälpminne 41, vars kolumner för att undanlagra via nämnda terminaler 35-37 överförda läs- och skrivadresser utpekade för skrivning, läsning och radering medelst en avsökningensanordning 42. Det kommer att beskrivas, att hjälpminnet raderas när den tillhörande uppdateringen är genomförd.

Framkanten av en ansökningspuls, som utsändes från en fjärde OR grind 43, nollställer avsökningensanordningen. Åtkomst till hjälpminnets kolumner erhålles medelst framkanterna av stegpulser, som alstras av en stegtaktgenerator 44, och överförs via en aktiverad stegnings AND grind 45 till avsökningensanordningens stegterminal 46. Stegpulserna sändes även till en läsaktiveringsterminal 47, varigenom kolumnernas innehåll läses ett i taget.

Undanlagringsenheten enligt figur 3 omfattar en första NOR 48, vars ingångar mottager de i hjälpminnets skriv- och läsbitpositioner 49 och 59 undanlagrade skriv- och läsmarkeringar och vars inverterande utgång är via en stopp OR grind 51 ansluten till en inverterande ingång hos stegnings AND grind 45 och till första ingångar hos en första och andra AND styrgrind 52 och 53, vars utgångar är anslutna till OR grind 43. Styrgrind 52 har sin andra ingång ansluten till en tredje styrgrind 54, vars ingångar är anslutna till ovannämnda identifieringssignalingång 33 och styrterminal 38.

Följaktligen alstras avsökningenspulser endast i den undanlagringsenhet som ingår i den databehandlingsenheten som exekverar den andra sekvensen. En avsökningensoperation beordras vid utpekning av en läs- eller skrivinstruktion. Man erhåller stegningsstopp då det läses en ledig kolumn, dvs. en kolumn som är varken skriv- eller läsmarkerad. Förutsättning för att starta en avsökning är att den föregående stegningen har blivit stoppad.

Nämnda första NOR grind 48 är ansluten till avsökningsanordningens skrivaktiveringsingång 55. Det antages, att en skrivinstruktion med tillhörande adress A3 samt en läsinstruktion med tillhörande adress A4 utgör den andra sekvensens första och andra mot det tillhörande separatminnet riktade instruktioner, vars skriv-/läsadresser på det beskrivna sättet undanlagras i hjälpminnets första och andra kolumn, vars bitpositioner 49 och 50 dessförinnan har varit "0" satta.

5  
10 Styrgrind 53 har sin andra ingång ansluten till en fjärde AND styrgrind 56, vars första ingång är ansluten till ovannämnda första identifieringsingång 10 och vars andra ingång via ovannämnda skrivmarkeringsingång 12 är ansluten till skrivbitpositionerna 1 hos det instruktionsminne 15 som lagrar den första sekvensen. Därmed beordras en avsökningsoperation hos den andra sekvensens undanlagringsenhet även vid utpekning av en den första sekvensen tillhörande skrivinstruktion. Stegtaktgeneratorns 44 taktfrekvens antages vara så pass hög relativt till instruktionsutpekningshastigheten, att man hinner genomföra samtliga via nämnda styrgrindar 54 och 56 beordrade avsökningsoperationer.

25 Undanlagringsenheten omfattar en första jämförelsekrets 57, vars utgång aktiveras vid likhet mellan den via terminal 37 från instruktionsminnet 15 erhållna adressen och en av de under en avsökningsoperation från hjälpminnets adressbitpositioner 58 lästa adresserna. En femte AND styrgrind 59 har sin utgång ansluten till stopp OR grind 51, sin ena ingång ansluten till den första jämförelsekretsens 57 utgång och mottager på sin andra ingång de i hjälpminnets skrivbitpositioner 49 undanlagrade skrivmarkeringar. Man erhåller, att en avsökningsoperation stoppas om en från instruktionsminnet utpekad läs- eller skrivadress överensstämmer med en undanlagrad skrivadress.

35 Det antages, att utpekningen av läsinstruktionen

med tillhörande adress A4 upprepas en första gång efter utpekningen av ett antal i figur 3 inte visade instruktioner med andra adresser än A3 och A4. Man erhåller, att den en första gång upprepade utpekningen inte resulterar i ett avsökningsstopp på grund av en medelst den första jämförelsekretsens 57 fastställd adresslikhet, så att den en första gång upprepade läsinstruktionen undanlagras en andra gång i en kolumn, vars bitpositioner 49 och 50 dessförinnan har varit "0" satta. Den andra sekvensens läsinstruktioner med tillhörande adress Ax kallas första kategoris instruktioner om de utpekas innan samma adress Ax förekommer hos den andra sekvensen i samband med utpekningen av en skrivinstruktion.

Det antages att en skrivinstruktion med tillhörande adress A<sub>4</sub> utpekas efter utpekningen av ovannämnda en första gång upprepad läsinstruktion och av ett antal i figur 3 inte visade instruktioner med andra adresser än A3 och A4. Man erhåller, att denna skrivinstruktion undanlagras i en dessförinnan ledig kolumn. Det antages vidare att utpekningen av läsinstruktionen med tillhörande adress A4 upprepas en andra gång efter utpekningen av nämnda skrivinstruktion med adressen A<sub>4</sub>. Man erhåller ett avsökningsstopp i samband med läsning av den undanlagrade skrivinstruktionen med adressen A4, men man genomför ingen läsmarkering i bitposition 50. Den en andra gång upprepade läsinstruktionen med tillhörande adress A4 utgör en andra kategoris instruktion, vars tillhörande adress inte undanlagras i hjälpmminnet.

Den ena databehandlingsenhetens undanlagringsenhet omfattar en andra jämförelsekrets 60, vars utgång aktiveras vid likhet mellan den via ovannämnda adressgång 11 överförda adressen, vilken utpekas från de adressbitpositioner 18 som ingår i den andra databehandlingsenhetens instruktionsminne 15 och en av de under en avsökningsoperation från hjälpminnets adressbitpositioner 58 lästa adres-

serna. Den andra jämförelsesekretsen är ansluten till den första ingången hos en sjätte AND grind 61, vars andra ingång är ansluten till ovannämnda styrgrind 56, och vars utgång är ansluten till första ingången hos en sjunde AND styrgrind 62. Utgången hos styrgrind 62, vilken på sin andra ingång mottager de i hjälpminnets bitpositioner 50 undanlagrade läsmarkeringarna utgör ovannämnda återstartsignalutgång 26 och är ansluten till en rader OR grind 63. Från en aktiverad styrgrind 62 erhåller den i figur 2 visade OR grinden 27 en återstartsignal. Från en aktiverad rader OR grind 63 erhåller avsökningsanordningen 42 en raderorderpuls på grund av vilken omedelbart makuleras samtliga i hjälpminnet undanlagrade adressinformationer.

Man erhåller, att en radering av hjälpminnet och en återstart av exekveringen av den andra sekvensen genomföres om man påträffar en undanlagrad första kategori läsinstruktion vars tillhörande adress överensstämmer med den adress som tillhör en skrivinstruktion, vilken utpekas under exekveringen av den första sekvensen. Raderingen erfordras därför att den tillhörande databehandlingsenheten har på grund av den påträffade första kategoris insruktionen mottagit från sitt separatminne datainformation, som den inte hade mottagit om man konsekvent hade tagit hänsyn till den på förhand bestämda ordningsföljden, dvs. om man inte hade utpekat parallellt instruktionerna i den första och i den andra sekvensen.

Undanlagringsenheten omfattar en andra NOR grind 64, vars ingångar är anslutna till ovannämnda identifieringssignalingångar 10 och 33 och vars inverterande utgång är ansluten till OR grind 43. Då den första och den andra sekvensens utpekningar är avslutade beordras följaktligen en avsökningsoperation, vilken emellertid är resultatlös hos den undanlagringsenhet som ingår i den databehandlingsenhet, vilken har exekverat den första sekvensen. En åttonde AND styrgrind 65 har sina ingångar anslutna till

NOR grindarna 48 och 64 och sin utgång ansluten till rader OR grind 63. Man erhåller en raderorderpuls då den medelst NOR grind 64 igångsatta avsökningsoperationen är avslutad.

Under den sistnämnda avsökningsoperationen alstrar  
5 den andra sekvensens undanlagringsenhet uppdateringsinfor-  
mation, vilken utgörs av samtliga under exekveringen av  
den andra sekvensen utpekade och undanlagrade skrivad-  
resser. De från hjälpminnets bitpositioner 49 lästa skriv-  
markeringarna mottages av en nionde AND styrgrind 66,  
10 vilken har sin andra ingång ansluten till NOR grind 64  
och vars utgång är ansluten via en uppdaterings OR grind  
67 till ovannämnda orderterminal 39 hos uppdateringsen-  
heten 3. Medelst en andra AND grindanordning 68, vars  
aktiveringingssingång är ansluten till utgången hos styr-grind  
15 66, överförs de från hjälpminnets adressbitposi-tioner 58  
lästa uppdateringsadresserna via en OR grind-anordning 69  
till ovannämnda orderterminal 40 hos upp-dateringsenheten  
3.

En tionde AND styrgrind 70, vars första ingång  
20 mottager de i hjälpminnets bitpositioner 49 undanlagrade  
skrivmarkeringarna, har sin andra ingång ansluten till  
utgången hos styrgrind 61 och sin ovannämnda uppdate-  
ringsutgång 13 utgörande utgång ansluten till en tredje  
ingång hos stopp OR grinden 51. Man erhåller, att den på  
25 grund av aktiveringen av styrgrind 56 igångsatta avsök-  
ningsoperationen stoppas om medelst den andra jämförelse-  
kretsen 60 fastställs likhet mellan en under den första  
sekvensens exekvering utpekad skrivadress och en av de i  
hjälpminnet under den andra sekvensens exekvering undan-  
lagrade skrivadresserna.  
30

Den i figur 3 visade undanlagringsenheten omfattar  
slutligen en elfte AND styrgrind 71, vars första respektive  
medelst en pulsbakflank aktiverad andra ingång är ansluten  
till ovannämnda identifieringssignalingång 31 respektive  
35 terminal 36, vars tredje ingång är inverterande och utgör

ovannämnda uppdateringsingång 14, och vars utgång är ansluten till uppdaterings OR grind 67 och till aktiveringsingången hos en tredje AND grindanordning 72, vilken har sin ingång ansluten till undanlagringsenhetens terminal 37 och sin utgång ansluten till OR grindanordningen 69. Följaktligen överför OR grind 67 och OR grindanordning 69 hos den undanlagringsenhet, vilken är tillordnad den första sekvensen, som uppdateringsinformation en under den första sekvensens exekvering utpekad och i denna sekvens ingående skrivadress, om inte denna skrivadress är undanlagrad i det den andra sekvensen tillordnade hjälpminnet.

Om det till exempel skrivs data i en den första sekvensen tillordnad och medelst adressen A3 åtkomlig separatminnesplats, vore det fel att uppdatera den andra sekvensens separatminne då, som det enligt ovan har antagits, denna skrivadress A3 har dessförinnan undanlagrats i den andra sekvensens hjälpminne. Om det däremot gäller en uppdatering på grund av en i den första sekvensen ingående skrivinstruktion med adress A<sub>4</sub> och om som det enligt ovan har antagits, denna adress A<sub>4</sub> har dessförinnan undanlagrats i den andra sekvensens hjälpminne dels som tillhörande en första kategoris läsinstruktion och dels som tillhörande en skrivinstruktion, raderas hjälpminnets innehåll när man påträffar läsadressen A<sub>4</sub>. Därför aktiveras inte styrgrind 70 hos den andra sekvensens undanlagringsenhet, så att det på det ovan beskrivna sättet genomförs en korrekt uppdatering av det den andra sekvensen tillordnade separatminnet medelst styrgrind 71 hos den första sekvensens undanlagringsenhet och under användning av adress A<sub>4</sub>.

Enligt ett på ritningen inte visat undanlagrings- och uppdateringsförfarande undanlagras i respektive hjälpminnet den första sekvensens skrivadresser och den andra sekvensens skrivinstruktioner, dvs. skrivadresser och



tillhörande datainformation. Jämförelsen mellan var och en av de undanlagrade skrivadresserna tillhörande den första sekvensen och var och en av de undanlagrade läsadresserna tillhörande den andra sekvensen genomförs parallellt med uppdateringen av den andra sekvensens separatminne då den första sekvensens instruktionsutpekningar är avslutade, varvid en återstart av den andra sekvensens exekvering beordras på grund av en vid jämförelsen fastställd adresslikhet. Uppdateringen av separatminnet tillhörande den första sekvensen genomförs med hjälp av de undanlagrade skrivinstruktionerna tillhörande den andra sekvensen då den andra sekvensens instruktionsutpekningar är avslutade.

Medelst det sistnämnda undanlagrings- och uppdateringsförfarandet erhålles en höjning av databehandlingskapaciteten medelst den föreslagna parallellekveringen av båda sekvenser endast om man inte tvingas att återstarta den andra sekvensens exekvering.

Som helhetsverkan uppnår man medelst databehandlingsenheternas undanlagringsenheter, att den första och den andra sekvensen slutgiltigt exekveras i de på förhand avgjorda ordningsföljden felfritt, trots att man inledningsvis har beordrat att exekvera båda sekvenser parallellt.

## Patentkrav

1. Sätt att i en på förhand avgjord ordningsföljd  
exekvera två instruktionssekvenser, varvid exekveringen av  
5 den första respektive andra sekvensen omfattar utpekning  
av läsinstruktioner som innehåller var sin läsadress för  
hämtning av datainformation, vilken är lagrad i en av ett  
flertal medelst var sin adress åtkomliga minnesplatser hos  
ett första respektive andra separatminne, samt utpekning  
10 av skrivinstruktioner som innehåller var sin skrivadress  
och datainformation för överföring av datainformationen  
till en medelst skrivadressen åtkomlig och respektive sek-  
vens tillordnad separatminnesplats, varvid sekvensernas  
separatminnesplatser uppdateras sinsemellan med hänsyn  
15 till ordningsföljden och med hänsyn till de utpekade  
skrivinstruktionerna, och varvid i samband med exekverin-  
gen av den på grund av ordningsföljden andra sekvensen  
används datainformation som är icke på förhand garanterat  
oberoende av den datainformation som erhålles i samband  
20 med exekveringen av den på grund av ordningsföljden första  
sekvensen, k ä n n e t e c k n a t därav, att man

a) utan hänsyn till ordningsföljden exekverar pa-  
rallellt instruktionerna i båda sekvenser,

25 b) undanlagrar temporärt en adress, vilken erhålles  
på grund av en läsinstruktion som utpekats under den andra  
sekvensens exekvering, om denna adress dessförinnan inte  
har utpekats i samband med exekveringen av den andra sek-  
vensens skrivinstruktioner,

30 c) genomför en beroendejämförelse mellan den tempo-  
rärt undanlagrade läsadressen och var och en av de skriv-  
adresser som erhålles på grund av exekveringen av den  
första sekvensens skrivinstruktioner, och

35 d) återstartar exekveringen av den andra sekvensen  
om en adresslikhet fastställes medelst nämnda beroendejäm-  
förelse.

2. Sätt enligt patentkrav 1, k ä n n e t e c k -  
n a t därav, att man

5 a) undanlagrar temporärt en skrivadress, vilken  
erhålles på grund av en skrivinstruktion som utpekas under  
den andra sekvensens exekvering,

b) genomför en uppdateringsjämförelse mellan den  
temporärt undanlagrade skrivadressen och var och en av de  
skrivadresser som utpekas under den första sekvensens exe-  
kvering,

10 c) uppdaterar det andra separatminnet i samband med  
varje exekvering av en den första sekvensen tillhörande  
skrivinstruktion, om ingen adresslikhet fastställs me-  
delst nämnda uppdateringsjämförelse, och

15 d) förhindrar en uppdatering av det andra separat-  
minnet, om adresslikhet fastställs medelst nämnda uppdate-  
ringsjämförelse.

3. Anordning för att enligt patentkravet 1 exekvera  
två instruktionssekvenser i en på förhand avgjord ord-  
ningsföljd, omfattande en första startkrets (5, 7, 26, 29)  
20 för att starta exekveringen av den på grund av ordnings-  
följden första sekvensen och en första respektive andra  
instruktionsminnesenhet (4) för att lagra den på grund av  
ordningsföljden första respektive andra sekvensen och för  
att en i taget utpeka de lagrade instruktionerna, vilken  
25 är ansluten till en första respektive andra separatminnes-  
enhet (1, 20), vars minnesplatser är åtkomliga för data-  
informationsläsning/skrivning medelst från den tillhörande  
instruktionsminnesenhetens läs/skrivadressbitpositioner  
(17, 18, 21) utpekade läs/skrivadresser, varvid en uppdate-  
30 teringsenhet (3) uppdaterar sekvensernas separatminnes-  
platser sinsemellan med hänsyn till ordningsföljden och  
med hänsyn till de utpekade skrivinstruktionerna, och var-  
vid i samband med exekveringen av den andra sekvensen an-  
vänds datainformation som är icke på förhand garanterat  
35 oberoende av den datainformation som erhålles i samband

med exekveringen av den första sekvensen, k ä n n e -  
t e c k n a d därav, att anordningen omfattar

5 a) en andra startkrets (5, 8, 26, 27) för att star-  
ta den andra sekvensen, vars första aktiveringsingång (8)  
är ansluten till nämnda första startkrets,

10 b) en hjälpminnesenhet (41, 42) som ingångsidigt är  
ansluten till den andra instruktionsminnesenheten och som  
omfattar läsadressbitpositioner (50, 58) för att temporärt  
undanlagra en adress, vilken erhålles på grund av en läs-  
instruktion som utpekats under den andra sekvensens exekve-  
ring, om denna adress dessförinnan inte har utpekats i  
samband med exekveringen av den andra sekvensens skrivin-  
struktioner, och

15 c) en beroendejämförelsekrets (56, 60, 61, 62),  
vars ena jämförelseterminaler (11, 12) är anslutna till  
den första instruktionsminnesenhetens skrivadressbit-  
positioner (18, 21), vars andra jämförelseterminaler är  
anslutna till hjälpminnesenhetens nämnda läsadressbit-  
20 positioner (50, 58) och vars till en andra aktiveringsin-  
gång hos nämnda andra startkrets ansluten utgång (28) ak-  
tiveras vid överensstämmelse mellan de på beroendejäm-  
förelseterminalerna mottagna adresserna.

4. Anordning enligt patentkravet 3, k ä n n e -  
t e c k n a t därav,

25 att hjälpminnesenheten omfattar skrivadressbit-  
positioner (49, 58) för att temporärt undanlagra en ad-  
ress, vilken erhålles på grund av en skrivinstruktion som  
utpekats under den andra sekvensens exekvering

30 att anordningen vidare omfattar en uppdateringsjäm-  
förelsekrets (56, 60, 61, 62), vars ena jämförelsetermina-  
ler (11, 12) är anslutna till den första instruktionsmin-  
nesenhetens skrivadressbitpositioner (18, 21), vars andra  
jämförelseterminaler är anslutna till hjälpminnesenhetens  
nämnda skrivadressbitpositioner (49, 58) och vars utgång  
35 sänder ett första respektive andra logiskt uppdaterings-

signaltillstånd på grund av olikhet respektive likhet mellan de på uppdateringsjämförelseterminalerna mottagna adresserna, och

5 att anordningen dessutom omfattar en uppdaterings-  
styrkrets (67, 69, 71, 72), vilken aktiveras respektive  
desaktiveras vid mottagning av nämnda första respektive  
andra uppdateringssignaltillstånd, vars ingångsterminaler  
är anslutna till den första instruktionsminnesenhetens  
10 skrivadressbitpositioner (18, 21) och vars utgångstermi-  
naler (39, 40) är anslutna till uppdateringsenheten (3).

## Patenttivaatimukset

1. Menetelmä kahden käskysekvenssin suorittamiseksi ennaltamäärätyssä järjestyksessä, jolloin ensimmäisen  
5 vastaavasti toisen sekvenssin suorittaminen käsittää luku-  
käskyjen osoituksen, jotka sisältävät kukin lukuosoitteen-  
sa datainformaation noutoa varten, joka on tallennettu yh-  
teen useista osoitteensa avulla tavoitettavista muistipa-  
10 koista ensimmäisessä vastaavasti toisessa erillismuistissa  
sekä kirjoituskäskyjen osoituksen, jotka sisältävät kukin  
kirjoitusosoitteensa ja datainformaatiota datainformaation  
siirtämiseksi kirjoitusosoitteen avulla tavoitettavaan ja  
vastaavaan sekvenssiin liittyvään erillismuistipaikkaan,  
15 jolloin sekvenssien erillismuistipaikat päivitetään kes-  
kenään järjestys huomioonottaen ja osoitetut kirjoituskäs-  
kyt huomioonottaen ja jolloin suorituksen yhteydessä suo-  
ritusjärjestyksen perusteella käytetään datainformaatiota,  
joka ei ole ennalta taattua riippumatta datainformaatiios-  
20 ta, joka saadaan järjestyksen perusteella ensimmäisen sek-  
venssin suorituksen yhteydessä, t u n n e t t u siitä,  
että

a) ottamatta huomioon järjestystä suoritetaan rin-  
nakkaisesti käskyjä molemmissa sekvensseissa,

25 b) tallennetaan väliaikaisesti osoite, joka saadaan  
lukukäskyn perusteella, joka osoitetaan toisen sekvenssin  
suorituksen aikana, jos tätä osoitetta sitä ennen ei ole  
osoitettu toisen sekvenssin kirjoituskäskyjen suorituksen  
yhteydessä,

30 c) viedään läpi riippuvuusvertailu väliaikaisesti  
tallennetun lukuosoitteen ja kunkin kirjoitusosoitteista  
välillä, jotka saadaan ensimmäisen sekvenssin kirjoitus-  
käskyjen suorituksen perusteella ja

35 d) käynnistetään toisen sekvenssin suoritus uudel-  
leen, jos osoitteiden samankaltaisuus todetaan mainitun  
riippuvuusvertailun avulla.

2. Patenttivaatimuksen 1 mukainen menetelmä, t u n n e t t u siitä, että

a) tallennetaan väliaikaisesti kirjoitusosoite, joka saadaan kirjoitusosoitteen perusteella, joka osoite-  
5 taan toisen sekvenssin suorituksen aikana,

b) viedään läpi päivitysvertailu väliaikaisesti tallennetun kirjoitusosoitteen ja kunkin kirjoitusosoit-  
teista välillä, jotka osoitetaan ensimmäisen sekvenssin suorituksen aikana,

10 c) päivitetään toinen erillismuisti ensimmäiseen sekvenssiin kuuluvan kirjoituskäskyn kunkin suorituksen yhteydessä, jos mitään osoiteyhtäläisyyttä ei todeta mainitun päivitysvertailun avulla ja

15 d) estetään toisen erillismuistin päivitys, jos osoiteyhtäläisyys todetaan mainitun päivitysvertailun avulla.

3. Laite kahden käskysekvenssin suorittamiseksi patenttivaatimuksen 1 mukaisesti ennalta määrättyssä jär-  
jestyksessä käsittäen ensimmäisen käynnistyspiirin (5, 7,  
20 26, 29) järjestyksen perusteella ensimmäisen sekvenssin suorituksen käynnistämiseksi ja ensimmäisen vastaavasti toisen käskymuistiyksikön (4) järjestyksen perusteella ensimmäisen vastaavasti toisen sekvenssin tallentamiseksi ja tallennettujen käskyjen osoittamiseksi yksi kerrallaan,  
25 joka on liitetty ensimmäiseen vastaavasti toiseen erillismuistiyksikköön (1, 20), jonka muistipaikat ovat tavoitettavissa datainformaation lukua/kirjoitusta varten asianomaisen käskymuistiyksikön luku/kirjoitusosoisbittipaikoista (17, 18, 21) osoitettujen luku/kirjoitusosoitteiden avulla, jolloin päivitysyksikkö (3) päivittää sekvenssien erillismuistipaikat keskenään ottaen huomioon järjestyksen ja ottaen huomioon osoitetut kirjoituskäskyt ja jolloin toisen sekvenssin suorituksen yhteydessä käytetään informaatiota, jota ei ole ennalta taattu riippumatta datain-  
30 formaatiosta, joka saadaan ensimmäisen sekvenssin suori-  
35

tuksen yhteydessä, t u n n e t t u siitä, että laite käsittää

5 a) toisen käynnistyspiirin (5, 8, 26, 27) toisen sekvenssin käynnistämiseksi, jonka ensimmäinen aktivointisisääntulo (8) on liitetty mainittuun ensimmäiseen käynnistyspiiriin,

10 b) apumuistiyksikön (41, 42), joka on sisääntulon puolelta liitetty toiseen käskymuistiyksikköön ja joka käsittää lukuosoitebittipaikkoja (50, 58) osoitteen väliaikaiseksi tallentamiseksi, joka saadaan lukukäskyn perusteella, joka osoitetaan toisen sekvenssin suorituksen aikana, jos tätä osoitetta sitä ennen ei ole osoitettu toisen sekvenssin kirjoituskäskyjen suorituksen yhteydessä ja

15 c) riippuvuusvertailupiirin (56, 60, 61, 62), jonka toiset vertailuliittimet (11, 12) on liitetty ensimmäisen käskymuistiyksikön kirjoitusosoitebittipaikkoihin (18, 21), jonka toiset vertailuliittimet on liitetty apumuistiyksikön mainittuihin lukuosoitebittipaikkoihin (50, 58) ja jonka mainitun toisen käynnistyspiirin toiseen aktivointisisääntuloon liitetty ulostulo (28) aktivoidaan yhtä 20 pitävyyden vallitessa riippuvuusvertailuliittimiltä vastaanotettujen osoitteiden välillä.

4. Patenttivaatimuksen 3 mukainen laite, t u n n e t t u siitä,

25 että apumuistiyksikkö käsittää kirjoitusosoitebittipaikkoja (49, 58) osoitteen väliaikaiseksi tallentamiseksi, joka saadaan kirjoituskäskyn perusteella, joka osoitetaan toisen sekvenssin suorituksen aikana ja

30 että laite edelleen käsittää päivitysvertailupiirin (56, 60, 61, 62), jonka toiset vertailuliittimet (11, 12) on liitetty ensimmäisen käskymuistiyksikön kirjoitusosoitebittipaikkoihin (18, 21), jonka toiset vertailuliittimet on liitetty apumuistiyksikön mainittuihin kirjoitusosoitebittipaikkoihin (49, 58) ja jonka ulostulo lähettää ensimmäisen vastaavasti toisen loogisen päivityssignaalin 35



päivitysvertailuliittimiin vastaanotettujen osoitteiden välisen erilaisuuden vastaavasti yhteläisyyden perusteella ja

5           että laite tämän lisäksi käsittää päivityksen oh-  
jauspiirin (67, 69, 71, 72), joka aktivoidaan vastaavasti epäaktivoidaan vastaanotettaessa mainittu ensimmäinen vas-  
taavasti mainittu toinen päivityssignaali-tila, jonka si-  
sääntuloliittimet on liitetty ensimmäisen käskymuistiyk-  
sikön kirjoitusosoitebittipaikkoihin (18, 21) ja jonka  
10 ulostuloliittimet (39, 40) on liitetty päivitysyksikköön  
(3).

1/3

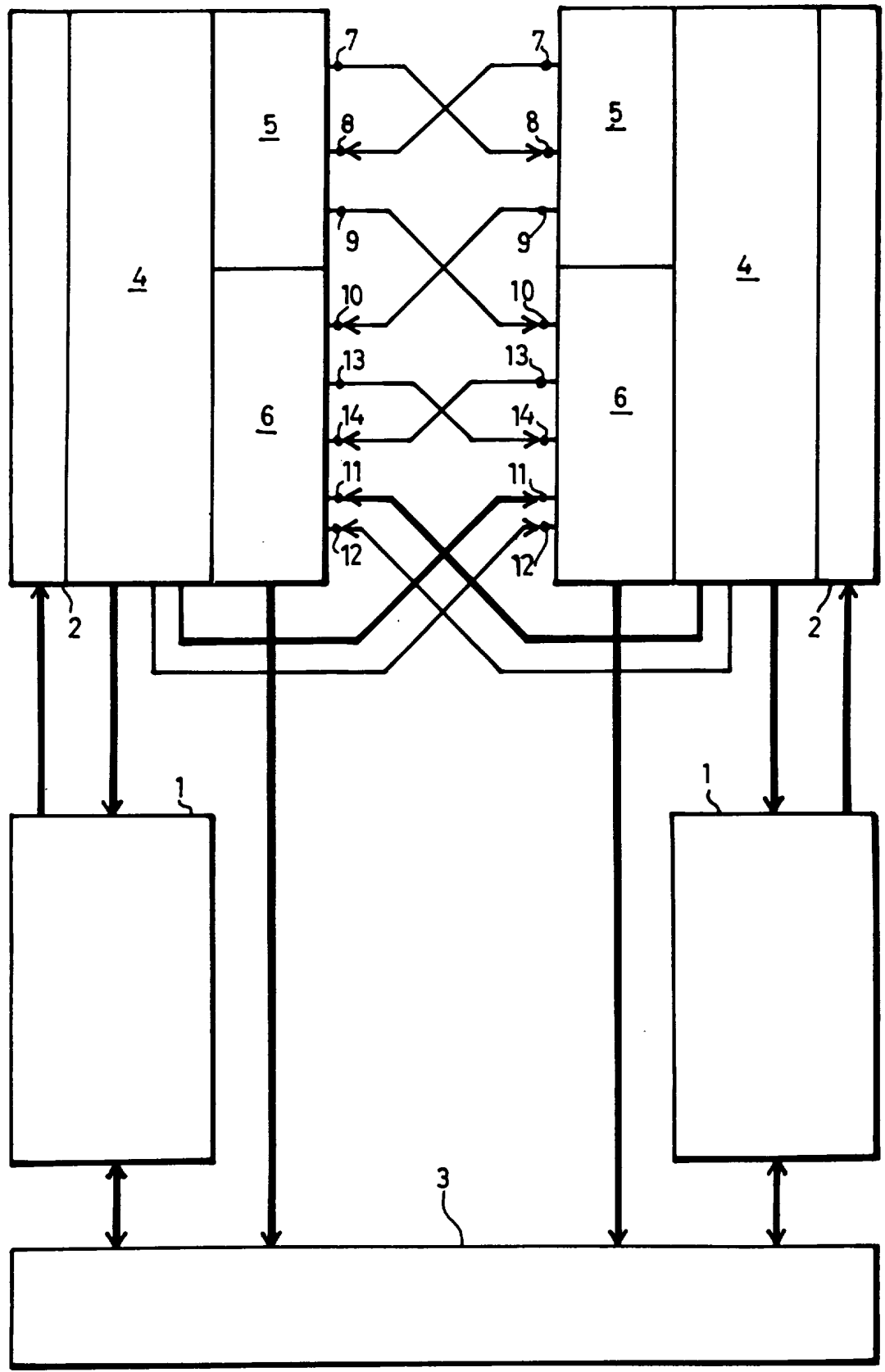


Fig.1

2/3

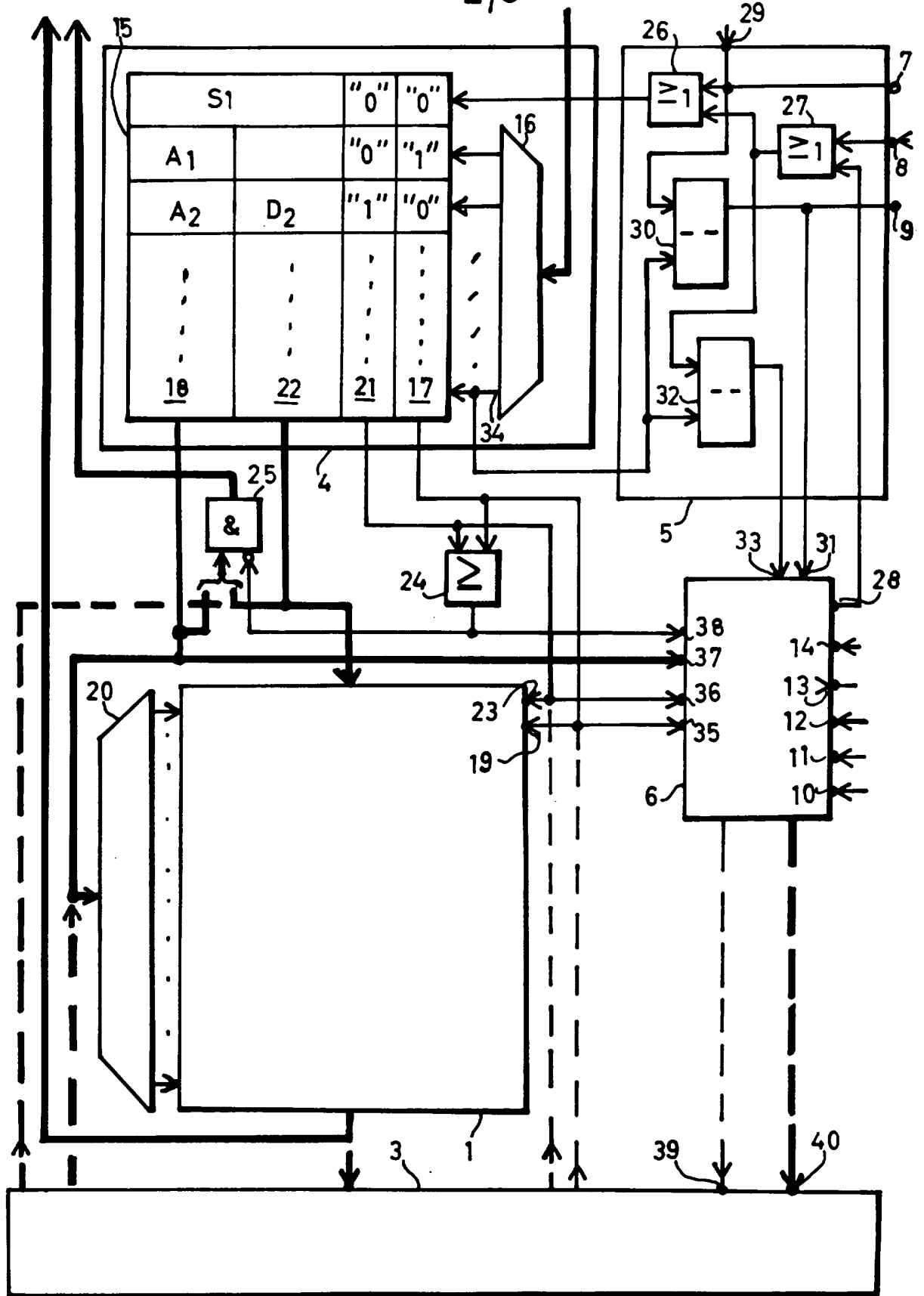


Fig. 2

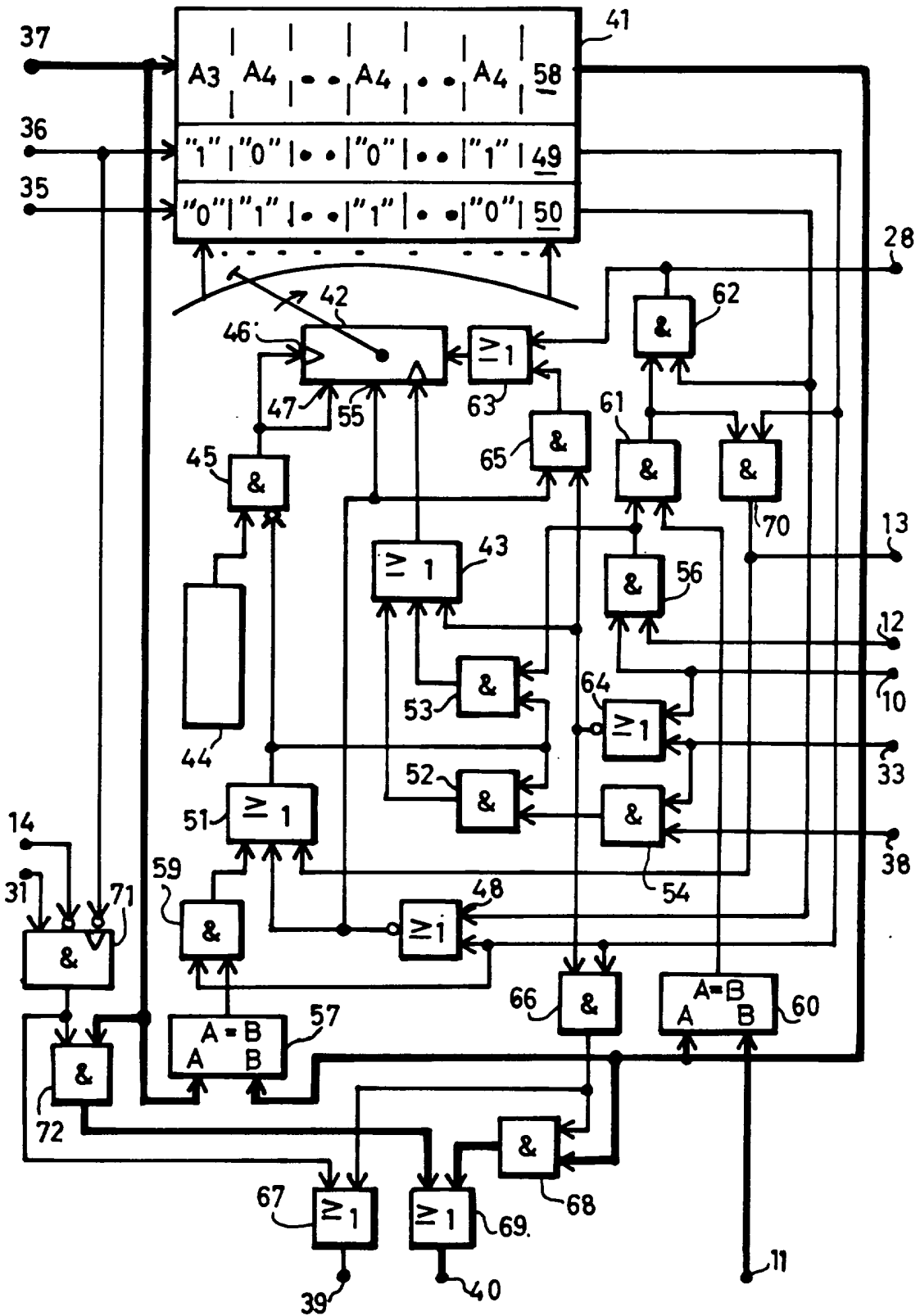


Fig. 3