

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/30
H05B 33/04
G09F 9/30

(11) 공개번호 10-2005-0045814
(43) 공개일자 2005년05월17일

(21) 출원번호 10-2004-0079389
(22) 출원일자 2004년10월06일

(30) 우선권주장 JP-P-2003-00381271 2003년11월11일 일본(JP)

(71) 출원인 세이코 엡슨 가부시키키가이샤
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1
(72) 발명자 가사이도시유키
일본국 나가노켄 스와시 오와 3-3-5 세이코 엡슨 가부시키키가이샤 내
(74) 대리인 문두현
문기상

심사청구 : 있음

(54) 화소 회로의 구동 방법, 화소 회로 및 전자 기기

요약

본 발명은 전류 프로그램 방식을 이용한 화소 회로에 있어서, Vth에 의존한 구동 전류의 변동을 억제함을 과제로 한다.

본 발명은 가변 전류원(4a)과 트랜지스터(T3)가 전기적으로 분리되어 있는 상태에서, 다이오드 접속된 트랜지스터(T3)의 게이트 전압을 자기의 임계 전압(Vth)에 따른 오프셋 전압(Vdd - Vth)으로 설정한다. 다음에, 가변 전류원(4a)과 트랜지스터(T3)가 전기적으로 접속되어 있는 상태에서, 오프셋 전압을 기준으로 하고, 또한 데이터 전류(Idata)와 그 공급 시간의 곱에 따른 데이터를 트랜지스터(T3)의 게이트에 접속된 커패시터(C1)에 기입한다. 그리고, 트랜지스터(T3)에 의해 커패시터(C1)에 보유된 데이터에 따른 구동 전류를 생성함으로써, 유기 EL 소자(OLED)의 휘도를 설정한다.

대표도

도 2

색인어

화소 회로, 화소 회로의 구동방법, 유기 EL 소자, 임계 전압

명세서

도면의 간단한 설명

- 도 1은 전기 광학 장치의 블록 구성도.
- 도 2는 제1 실시 형태에 관한 화소 회로도.
- 도 3은 제1 실시 형태에 관한 동작 타이밍 차트.
- 도 4는 제1 실시 형태에 관한 동작 설명도.
- 도 5는 제2 실시 형태에 관한 화소 회로도.

- 도 6은 제2 실시 형태에 관한 동작 타이밍 차트.
- 도 7은 제3 실시 형태에 관한 화소 회로도.
- 도 8은 제3 실시 형태에 관한 동작 타이밍 차트.
- 도 9는 제4 실시 형태에 관한 화소 회로도.
- 도 10은 제4 실시 형태에 관한 동작 타이밍 차트.
- 도 11은 제5 실시 형태에 관한 화소 회로도.
- 도 12는 제5 실시 형태에 관한 동작 타이밍 차트.
- 도 13은 제5 실시 형태에 관한 동작 설명도.
- 도 14는 제6 실시 형태에 관한 화소 회로도.
- 도 15는 제6 실시 형태에 관한 동작 타이밍 차트.
- 도 16은 제6 실시 형태에 관한 동작 설명도.
- 도 17은 종래의 화소 회로도.

※ 도면의 주요 부분에 대한 부호의 설명

- 1 표시부
- 2 화소
- 3 주사선 구동 회로
- 4 데이터선 구동 회로
- 4a 가변 전류원
- 5 제어 회로
- 6 스위칭 회로
- 7 프리차지 조정 회로
- 7a 전압 변경 회로
- 8 프리차지 촉진 회로
- T1 ~ T7 트랜지스터
- C1 ~ C2 커패시터
- OLED 유기 EL 소자

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화소 회로의 구동 방법, 화소 회로 및 전자 기기에 관한 것으로, 특히 전류 프로그램 방식에 있어서의 Vth 보상에 관한 것이다.

최근, 유기 EL(Electronic Luminescence) 소자를 이용한 디스플레이가 주목되고 있다. 유기 EL 소자는 자기(自己)를 흐르는 구동 전류에 따라 휘도가 설정되는 전류 구동형 소자의 하나이다. 유기 EL 소자를 이용한 화소로의 데이터 공급 방법에는 데이터선에 대한 데이터의 공급을 전압 베이스로 행하는 전압 프로그램 방식과, 데이터선에 대한 데이터의 공급을 전류 베이스로 행하는 전류 프로그램 방식이 있다. 전압 프로그램 방식의 문제의 하나로서, 구동 트랜지스터의 임계 전압(이하, 「Vth」라고 함)에 의존한 구동 전류의 변동을 들 수 있지만, 이것에 대한 대책도 종래부터 제안되어 있다.

도 17은 종래의 전압 프로그램 방식의 화소 회로도이다. 이 화소 회로는 유기 EL 소자(OLED), 커패시터(C1) 및 3개의 n 채널형 트랜지스터(T1 ~ T3)를 가지며, 트랜지스터(T3)의 게이트와 소스 사이에 커패시터(C1)가 설치된 구성으로 되어 있다. 이 화소 회로는 대향 전극의 전압(Vca)을 스윙(swing)하는 것에 의해, 다음과 같은 프로세스로 동작한다. 우선, 트랜지스터(T1)를 오프, 트랜지스터(T2)를 온 시켜, 유기 EL 소자(OLED)의 음극 전압을 $Vca = -18V$ 에 설정한다. 이것에 의해, 트랜지스터(T3)가 온으로 되기 때문에, 유기 EL 소자(OLED)의 양극 측은 $-Vth$ (Vth는 트랜지스터(T3)의 임계 전압)보다 낮은 전압이 되어, 커패시터(C1)에는 Vth 이상의 전압이 축적된다. 다음으로, 트랜지스터(T2)를 오프 시켜 트랜지스터(T3)의 게이트를 플로팅(floating) 상태로 한 후, 음극 전압을 $Vca = 10V$ 에 설정하여, 유기 EL 소자(OLED)에 역바이어스를 인가한다. 이것에 의해, 트랜지스터(T3)가 오프함과 동시에, 음극 전압(Vca)의 전압 변화를 받아, 트랜지스터(T3)의 게이트 전압이 Vth 이상이 되고, 트랜지스터(T3)가 다시 온 하기 때문에, 유기 EL 소자(OLED)의 양극 측은 거의 0V가 된다. 이 상태에서, 트랜지스터(T2)를 온 시킴과 동시에, 음극 전압을 $Vca = 0V$ 로 되돌리면, 유기 EL 소자(OLED)의 양극 측은 용량 결합에 의해 충분히 낮은 전압이 된 후에 $-Vth$ 에 정착하고, Vth가 커패시터(C1)에 보유된다. 그 후, 트랜지스터(T1)를 온, 트랜지스터(T2)를 오프 시켜, 화소의 계조를 규정하는 데이터 전압을 화소 회로에 공급한다. 유기 EL 소자(OLED)의 자기 용량을 커패시터(C1)의 그것보다 충분히 크게 설정해 두면, 음극 전압이 $Vca = 0V$ 의 경우, 유기 EL 소자(OLED)의 양극 측은 거의 $-Vth$ 로 유지되고, 커패시터(C1)에는 $Vth + Vdata$ 가 보유된다. 그리고, 트랜지스터(T1, T2)를 모두 오프 시켜, 음극 전압을 $Vca = -18V$ 에 설정한다. 커패시터(C1)에는 $Vth + Vdata$ 가 보유되어 있으므로, 이것에 비례한 채널 전류(구동 전류)가 트랜지스터(T3)의 채널을 흘러, 유기 EL 소자(OLED)가 발광한다. 이와 같이, 커패시터(C1)에 Vth를 미리 보유시킨 다음, Vth를 기준으로 한 데이터의 기입을 행함으로써, 트랜지스터(T3)의 Vth의 변동이 보상되어 Vth에 의존하지 않는 구동 전류를 생성할 수 있다.

발명이 이루고자 하는 기술적 과제

그런데, 일반적으로 전류 프로그램 방식에서는 전압 프로그램 방식과는 달리, 구동 트랜지스터의 Vth에 의존하는 일 없이 균일한 구동 전류를 생성할 수 있어, 이것이 전류 프로그램 방식을 채용하는 이점의 하나가 되고 있다. 다만, 그 전제로서, 전류 베이스로 공급된 데이터(전류 데이터)의 기입을 소정의 데이터 기입 기간내에 완전하게 종료하는 것이 조건으로 되어 있다. 그 때문에, 이 기간내에 데이터의 기입이 완전하게 종료하지 않는 케이스, 즉 데이터의 기입 부족이 생기는 케이스에서는 동일 계조를 표시할 때, Vth의 변동에 의존하여 본래 동일하게 되어야 할 구동 전류가 구동 트랜지스터마다 달라져 버린다. 이러한 케이스로서는 예를 들면, 대형 디스플레이와 같이 데이터선의 기생 용량이 매우 큰 경우, 고해상도 디스플레이와 같이 주사선의 수가 많고, 데이터 기입 기간을 충분히 확보할 수 없는 경우, 혹은 화소에 프로그램해야 할 전류가 매우 작은 경우(유기 EL 소자의 고효율화, 인광 재료의 사용시) 등을 들 수 있다. 또, 이들 케이스 이외에도, 콘트라스트(contrast)비의 확보를 우선하는 경우에는 설계 사양으로서 저계조 영역에 있어서의 기입 부족을 어느 정도 용인한 다음, 프로그램해야 할 전류의 범위를 넓게 설정하는 것도 있다.

본 발명은 이와 같은 사정을 감안하여 이루어진 것이고, 그 목적은 전류 프로그램 방식을 이용한 화소 회로에 있어서, Vth에 의존한 구동 전류의 변동을 억제하는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위해서, 제1 발명은 화소 회로의 구동 방법을 제공한다. 이 구동 방법은 데이터 전류를 가변으로 생성하는 가변 전류원과 제1 트랜지스터가 전기적으로 분리되어 있는 상태에서, 다이오드 접속된 제1 트랜지스터의 게이트 전압을 제1 트랜지스터의 임계 전압에 따른 오프셋 전압으로 설정하는 제1 단계와, 가변 전류원과 제1 트랜지스터가 전기적으로 접속되어 있는 상태에서, 오프셋 전압을 기준으로 설정되는 데이터로서, 또한 가변 전류원으로부터 데이터선을 거쳐 공급된 데이터 전류와 그 공급 시간의 곱에 따른 데이터를, 다이오드 접속된 제1 트랜지스터의 게이트에 접속된 커패시터에 기입하는 제2 단계와, 커패시터에 자기(自己)의 게이트가 접속된 제2 트랜지스터에 의해, 커패시터에 보유된 데이터에 따른 구동 전류를 생성함으로써 전기 광학 소자의 휘도를 설정하는 제3 단계를 가진다.

제1 발명에 있어서, 제1 트랜지스터는 제2 트랜지스터와 동일한 트랜지스터라도 좋다. 또한, 제1 트랜지스터 및 제2 트랜지스터는 커런트 미러(current mirror) 회로를 구성하는 한 쌍의 다른 트랜지스터라도 좋다.

제1 발명에 있어서, 제1 단계는 가변 전류원과 데이터선 사이에 설치된 스위칭 소자를 오프 하는 단계를 포함하고, 제2 단계는 스위칭 소자를 온 하는 단계를 포함하는 것이 바람직하다. 또한, 제1 발명에 있어서, 데이터선과 용량 결합한 단자의 전압을 가변으로 제어함으로써, 제1 단계에서 설정된 오프셋 전압을 조정하는 제4 단계를 더 설치해도 좋다. 이 경우, 제4 단계에서의 오프셋 전압의 변화량이 표시해야 할 계조에 따라 설정되는 것이 바람직하다. 또한, 제1 단계에서의 오프셋 전압의 설정에 있어서, 제1 트랜지스터를 온 시키는 전압 레벨을 가지는 소정의 전압을 데이터선에 공급하는 제5 단계를 더 설치해도 좋다.

제2 발명은, 정상적 또는 스위칭 트랜지스터의 도통 제어에 의해 선택적으로 다이오드 접속되는 동시에, 데이터선을 거쳐 가변 전류원으로부터 공급된 데이터 전류에 따라 데이터를 생성하는 제1 트랜지스터와, 제1 트랜지스터의 게이트에 접속되어 있는 동시에, 제1 트랜지스터에 의해 생성된 데이터가 기입되는 커패시터와, 커패시터에 자기(自己)의 게이트가 접속되어 있는 동시에, 커패시터에 보유된 데이터에 따라 구동 전류를 생성하는 제2 트랜지스터와, 제2 트랜지스터에 의해 생성된 구동 전류에 따라 휘도가 설정되는 전기 광학 소자를 가지는 화소 회로를 제공한다. 여기서, 제1 트랜지스터는 가변 전류원으로부터 전기적으로 분리되어 있는 상태에서, 자기의 게이트 전압을 자기의 임계 전압에 따른 오프셋 전압으로

설정한다. 그와 동시에, 제1 트랜지스터는 가변 전류원에 전기적으로 접속되어 있는 상태에서, 오프셋 전압을 기준으로 설정되는 데이터로서, 또한 가변 전류원으로부터 데이터선을 거쳐 공급된 데이터 전류와 그 공급 시간의 곱에 따른 데이터를 커패시터에 기입한다.

제2 발명에 있어서, 제1 트랜지스터는 제2 트랜지스터와 동일한 트랜지스터라도 좋고, 제1 트랜지스터 및 제2 트랜지스터가 커런트 미러 회로를 구성하는 한 쌍의 다른 트랜지스터라도 좋다

제2 발명에 있어서, 게이트 전압을 오프셋 전압으로 설정하는 기간에 있어서, 가변 전류원과 데이터선 사이를 전기적으로 분리하는 동시에, 커패시터에 데이터를 기입하는 기간에 있어서, 가변 전류원과 데이터선 사이를 전기적으로 접속하는 스위칭 회로를 추가해도 좋다. 또한, 데이터선과 용량 결합한 단자의 전압을 가변으로 제어함으로써, 오프셋 전압을 조정하는 프리차지 조정 회로를 추가하여도 좋다. 이 경우, 프리차지 조정 회로는 표시해야 할 계조에 따라 상기 오프셋 전압의 변화량을 제어하는 것이 바람직하다. 게다가, 게이트 전압을 오프셋 전압으로 설정하는 기간에 앞서, 제1 트랜지스터를 온시키는 전압 레벨을 가지는 소정의 전압을 데이터선에 공급하는 프리차지 촉진 회로를 추가해도 좋다.

제3 발명은, 상술한 제2 발명에 관한 화소 회로에 의해 구성된 전기 광학 장치를 실장한 전자 기기를 제공한다.

(제1 실시 형태)

도 1은, 본 실시 형태에 관한 전기 광학 장치의 블록 구성도이다. 표시부(1)는 예를 들면 TFT(Thin Film Transistor)에 의해 전기 광학 소자를 구동하는 액티브 매트릭스(active matrix) 형태의 표시 패널이다. 이 표시부(1)에는 m도트×n라인분의 화소군이 매트릭스 모양(이차원 평면적)으로 나열되어 있다. 표시부(1)에는 각각이 수평 방향으로 연장하고 있는 주사선 군(Y1 ~ Yn)과, 각각이 수직 방향으로 연장하고 있는 데이터선 군(X1 ~ Xm)이 설치되어 있고, 이들의 교차에 대응해 화소(2)가 배치되어 있다. 또한, 모노크로 패널에서는 하나의 화소(2)가 후술하는 하나의 화소 회로에 대응하지만, 칼라 패널과 같이 하나의 화소(2)가 RGB의 3개의 서브 화소로 구성되어 있는 경우에는 하나의 서브 화소가 하나의 화소 회로에 대응한다. 또, 후술하는 화소 회로의 구성과의 관계에서, 도 1에 나타난 하나의 주사선(Y)이 1개의 주사선을 가리키는 경우(도 11)와, 복수개의 주사선 세트를 가리키는 경우(도 2, 도 5, 도 7, 도 9, 도 14)가 있다.

제어 회로(5)는 도시하지 않은 상위 장치로부터 입력되는 수직 동기 신호(Vs), 수평 동기 신호(Hs), 도트 클럭(dot clock) 신호(DCLK) 및 계조 데이터(D) 등에 기초해, 주사선 구동 회로(3), 데이터선 구동 회로(4) 및 스위칭 회로(6)를 동기 제어한다. 이 동기 제어하에, 이들 회로(3, 4, 6)는 서로 협동해 표시부(1)의 표시 제어를 행한다.

주사선 구동 회로(3)는 시프트 레지스터(shift register), 출력 회로 등을 주체로 구성되어 있어, 주사선(Y1 ~ Yn)에 주사 신호(SEL)를 출력하는 것에 의해 주사선(Y1 ~ Yn)의 선 순차 주사를 행한다. 주사 신호(SEL)는 고전위 레벨(이하, 「H레벨」이라고 함) 또는 저전위 레벨(이하, 「L레벨」이라고 함)의 2치(値)화된 신호 레벨을 취하고, 데이터의 기입 대상이 되는 화소 행에 대응하는 주사선(Y)은 H레벨, 이외의 주사선(Y)은 L레벨에 각각 설정된다. 주사선 구동 회로(3)는 1 프레임의 화상을 표시하는 기간(1F) 마다 소정의 선택 순서로(일반적으로는 최상(最上)으로부터 최하(最下)로 향해), 각각의 주사선(Y)을 차례로 선택하는 선 순차 주사를 행한다. 한편, 데이터선 구동 회로(4)는 시프트 레지스터, 라인 래치(line latch) 회로, 출력 회로 등을 주체로 구성되어 있다. 본 실시 형태에서는 전류 프로그램 방식을 채용하고 있기 때문에, 데이터선 구동 회로(4)는 화소(2)의 표시 계조를 규정하는 계조 데이터에 의거하여, 데이터 전류(Idata)를 가변으로 생성하는 가변 전류원(도 2의 4a)을 포함한다. 데이터선 구동 회로(4)는 1개의 주사선(Y)을 선택하는 기간에 상당하는 1 수평 주사 시간(1H)에 있어서, 급회의 데이터를 기입하는 화소 행에 대한 데이터 전류(Idata)의 일체 출력과, 다음의 1H에서 기입을 행하는 화소 행에 관한 데이터의 점(点) 순차적인 래치를 동시에 행한다. 어느 1H에 있어서, 데이터선(X)의 갯수에 상당하는 m개의 데이터가 차례차례 래치된다. 그리고, 다음의 1H에 있어서, 래치된 m개의 데이터는 가변 전류원에서 전류 데이터(Idata)로 변환된 다음, 대응하는 데이터선(X1 ~ Xm)에 일체히 출력된다. 또한, 스위칭 회로(6)는 개개의 데이터선(X1 ~ Xm)에 대응한 m개의 스위칭 소자, 구체적으로는 m개의 스위칭 트랜지스터(T6)로 구성되어 있다. 데이터선 단위로 설치된 이들 트랜지스터(T6)는 일례로서 n채널형의 트랜지스터이고, 제어 회로(5)로부터 출력된 단일의 스위칭 신호(SWS)에 의해 공통으로 도통 제어된다. 이 도통 제어는 주사선 구동 회로(3)에 의한 선 순차 주사와 동기하여 행해진다.

도 2는 본 실시 형태에 관한 전류 프로그램 방식의 화소 회로도이다. 하나의 화소(2)는 유기 EL 소자(OLED), 능동 소자인 4개의 트랜지스터(T1 ~ T4) 및 데이터를 보유하는 커패시터(C1)로 구성되어 있다. 다이오드로서 표기된 유기 EL 소자(OLED)는 자기를 흐르는 구동 전류(Ioled)에 의해 휘도가 설정되는 전형적인 전류 구동형 소자이다. 이 구성예에서는 n채널형의 트랜지스터(T1, T2, T4)와 p채널형의 트랜지스터(T3)가 이용되고 있지만, 이것은 일례에 지나지 않고, 이것과는 다른 조합으로 채널 형태를 설정해도 좋다. 또한, 화소(2)에 접속된 데이터선(X)과 데이터선 구동 회로(4)의 일부를 구성하는 가변 전류원(4a) 사이에는 데이터선 단위로 설치된 단일의 스위칭 트랜지스터(T6)가 접속되어 있다. 본 명세서에서는 소스, 드레인 및 게이트를 갖는 3 단자형 소자인 트랜지스터에 관해서, 소스 또는 드레인의 한쪽을 「한쪽 단자」라고 부르고, 다른 쪽을 「다른쪽 단자」라고 부른다.

스위칭 트랜지스터(T1)의 게이트는 제1 주사 신호(SEL1)가 공급되는 1개의 주사선에 접속되고, 그 한쪽 단자는 데이터 전류(Idata)가 공급되는 1개의 데이터선(X)에 접속되어 있다. 이 스위칭 트랜지스터(T1)의 다른쪽 단자는 스위칭 트랜지스터(T2)의 한쪽 단자, 구동 트랜지스터(T3)의 한쪽 단자 및 스위칭 트랜지스터(T4)의 한쪽 단자에 공통 접속되어 있다. 스위칭 트랜지스터(T2)의 게이트는 스위칭 트랜지스터(T1)와 마찬가지로, 제1 주사 신호(SEL1)가 공급되는 주사선에 접속되어 있다. 이 스위칭 트랜지스터(T2)의 다른쪽 단자는 커패시터(C1)의 한쪽 전극 및 구동 트랜지스터(T3)의 게이트가 공통 접속된 노드(Ng)에 접속되어 있다. 커패시터(C1)의 다른쪽 전극과 구동 트랜지스터(T3)의 다른쪽 단자에는 전원 전압(Vdd)이 상시 공급된 Vdd 단자가 접속되어 있다. 제2 주사 신호(SEL2)가 게이트에 공급되는 스위칭 트랜지스터(T4)는 구동 트랜지스터(T3)의 한쪽 단자와 유기 EL 소자(OLED)의 애노드(양극) 사이에 설치되어 있다. 이 유기 EL 소자(OLED)의 캐소드(음극)에는 전원 전압(Vdd)보다 낮은 기준 전압(Vss)이 상시 공급된 Vss 단자에 접속되어 있다. 또한, 이 구성예에 있어서, 구동 트랜지스터(T3)는 구동 전류(Ioled)를 생성하는 구동 소자로서의 본래의 기능뿐만 아니라, 데이터 전류(Idata)에 따른 데이터를 커패시터(C1)에 기입하는 프로그래밍 소자로서의 기능도 겸비하고 있다.

도 3은, 도 2에 나타난 화소 회로의 동작 타이밍 차트이다. 상술한 1F에 해당하는 기간(t0 ~ t3)에 있어서의 일련의 동작 프로세스는 최초의 기간(t0 ~ t1)에 있어서의 프리차지 프로세스, 이것에 이어지는 기간(t1 ~ t2)에 있어서의 데이터 기입 프로세스, 및 최후의 기간(t2 ~ t3)에 있어서의 구동 프로세스로 대별된다.

우선, 프리차지 기간(t0 ~ t1)에서는 화소(2)의 내부에서 완결하는 프리차지가 행해지고, 이 프리차지에 의해 구동 트랜지스터(T3)의 Vth 보상이 행해진다. 구체적으로는, 제1 주사 신호(SEL1)가 H레벨이 되어 스위칭 트랜지스터(T1, T2)가 함께 온 한다. 이것에 의해, 데이터선(X)과 구동 트랜지스터(T3)의 한쪽 단자(드레인)가 전기적으로 접속되는 동시에, 구동 트랜지스터(T3)는 자기의 게이트와 자기의 드레인이 전기적으로 접속된 다이오드 접속이 된다. 이 기간(t0 ~ t1)에서는 스위칭 신호(SWS)가 L레벨이고 스위칭 트랜지스터(T6)가 오프 하고 있기 때문에, 화소(2) 내의 노드(Ng)와 가변 전류원(4a)은 아직 전기적으로 분리된 채로 되어 있다. 또, 제2 주사 신호(SEL2)가 L레벨이 되어 스위칭 트랜지스터(T4)가 오프 한다. 이것에 의해, 도 4(a)에 나타내듯이, 노드(Ng)와 가변 전류원(4a)이 전기적으로 분리되어 있는 상태에 있어서, Vdd 단자의 전원 전압(Vdd)에 의해 커패시터(C1)와 데이터선(X)의 프리차지가 행해진다. 이 프리차지에 의해 노드(Ng)의 전압, 즉 구동 트랜지스터(T3)의 게이트 전압(Vg)은 오프셋 전압(Vdd - Vth)으로 설정되고, 그 전압 레벨은 구동 트랜지스터(T3)의 임계 전압(Vth)에 의해 일의적으로 결정된다. 이와 같이, 데이터의 기입에 앞서 노드(Ng)의 전압(Vg)을 앞의 1F의 구동 프로세스에서 기입되어진 데이터에 의존한 전압 레벨로부터 프리차지 레벨에 상당하는 오프셋 전압(Vdd - Vth)으로 강제적으로 오프셋 시킨다(Vth 보상). 또한, 이 기간(t0 ~ t1)에서는 스위칭 트랜지스터(T4)가 오프 하고 있기 때문에, 유기 EL 소자(OLED)는 발광하지 않는다.

다음으로, 데이터 기입 기간(t1 ~ t2)에서는 앞의 프리차지 기간(t0 ~ t1)에서 설정된 오프셋 전압(Vdd - Vth)을 기준으로 커패시터(C1)에 대한 데이터의 기입이 행해진다. 이 기간(t1 ~ t2)에 있어서의 주사 신호(SEL1, SEL2)의 레벨은 프리차지 기간(t0 ~ t1)의 경우와 마찬가지로이기 때문에, 스위칭 트랜지스터(T1, T2)는 온, 스위칭 트랜지스터(T4)는 오프인 상태이다. 또, 타이밍 t1에 있어서, 스위칭 신호(SWS)가 H레벨로 상승하여, 오프 하고 있던 스위칭 트랜지스터(T6)가 온으로 바뀐다. 이것에 의해, 도 4(b)에 나타내듯이 노드(Ng)와 가변 전류원(4a)이 전기적으로 접속된다. 그 결과, 데이터 전류(Idata)의 경로가 형성되고, 이 경로는 Vdd 단자, 구동 트랜지스터(T3)의 채널, 가변 전류원(4a)의 순서로 된다(정확하게는, 스위칭 트랜지스터(T1, T6)의 채널도 포함된다). 노드(Ng)의 전압(Vg)은 수학식 1에 근거하여 산출된다.

(수학식 1)

$$Vg = Vdd - Vth - \Delta V$$

$$\Delta V = (Idata \cdot \Delta t) / C$$

여기서, Idata는 가변 전류원(4a)에 의해 생성된 데이터 전류(Idata)의 전류 레벨이고, Δt는 데이터 기입 기간(t1 ~ t2)에 있어서의 시간, 즉 데이터 전류(Idata)의 공급 시간이다. 또, 계수 C는 데이터선(X)의 배선 용량과 커패시터(C1)의 용량을 포함하는, 데이터 전류(Idata)의 구동 경로에 관한 총 용량이다. 동 수학식으로부터 알 수 있듯이, 전압 Vg는 오프셋 전압(Vdd - Vth)을 기준으로 하여 ΔV만큼 변동하고, 이 ΔV는 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따라 일의적으로 특정된다. 그리고, 커패시터(C1)에는 이 전압(Vg)에 상당하는 전하가 데이터로서 기입되어진다. 또한, 이 기간(t1 ~ t2)에서는 앞의 프리차지 기간(t0 ~ t1)과 마찬가지로, 스위칭 트랜지스터(T4)가 오프 상태이기 때문에, 유기 EL 소자(OLED)는 발광하지 않는다.

그리고, 구동 기간(t2 ~ t3)에서는 구동 트랜지스터(T3)의 채널 전류에 상당하는 구동 전류(Ioled)가 유기 EL 소자(OLED)에 공급되어, 유기 EL 소자(OLED)가 발광한다. 구체적으로는, 제1 주사 신호(SEL1) 및 스위칭 신호(SWS)가 L레벨로 하강하고, 스위칭 트랜지스터(T1, T2, T6)가 함께 오프 한다. 이것에 의해, 노드(Ng)는 가변 전류원(4a)으로부터 전기적으로 분리되지만, 이 분리 후에도 구동 트랜지스터(T3)의 게이트에는 커패시터(C1)에 보유된 데이터에 따른 전압이 계속 인가된다. 그리고, 제1 주사 신호(SEL1)의 하강과 「동기」하여, 제2 주사 신호(SEL2)가 H레벨로 상승한다. 본 명세서에서는, 「동기」라고 하는 용어를 동일 타이밍인 경우 뿐만 아니라, 설계상의 마진 등의 이유로 시간적인 오프셋을 허용하는 의미로 사용하고 있다. 이것에 의해, 도 4(c)에서 나타내듯이 Vdd 단자, 구동 트랜지스터(T3)의 채널, 유기 EL 소자(OLED), Vss 단자의 순서로 된 경로로 구동 전류(Ioled)가 흐른다. 구동 트랜지스터(T3)가 포화 영역에서 동작하는 것을 전제로 하여, 유기 EL 소자(OLED)를 흐르는 구동 전류(Ioled)(구동 트랜지스터(T3)의 채널 전류(Isd))는 수학식 2에 근거하여 산출된다. 동 수학식에 있어서, Vsg는 구동 트랜지스터(T3)의 게이트 - 소스간 전압이다. 또, 이득 계수 β는 구동 트랜지스터(T3)의 캐리어의 이동도 μ, 게이트 용량 A, 채널폭 W, 채널 길이 L로부터 일의적으로 특정되는 계수이다(β = μAW/L).

(수학식 2)

$$\begin{aligned} Ioled &= Isd \\ &= 1/2\beta(Vsg - Vth)^2 \end{aligned}$$

여기서, 구동 트랜지스터(T3)의 게이트 전압으로서 수학식 1에서 산출된 Vg를 대입하면, 수학식 2는 수학식 3과 같이 변형할 수 있다.

(수학식 3)

$$\begin{aligned} Ioled &= 1/2\beta(Vs - Vg - Vth)^2 \\ &= 1/2\beta \{Vdd - (Vdd - Vth - \Delta V) - Vth\}^2 \end{aligned}$$

$$= 1/2\beta \cdot \Delta V^2$$

$$= \beta/2(I_{data} \cdot \Delta t/C)^2$$

수학식 3에 있어서 유의해야 할 것은, 수학식의 변형 과정에서 V_{th} 가 상쇄되는 점이며, 이것은 구동 트랜지스터(T3)에 의해 생성되는 구동 전류(I_{oled})가 V_{th} 에 의존하지 않는 것을 의미한다. 유기 EL 소자(OLED)의 발광 휘도는 데이터 전류(I_{data})와 그 공급 시간(Δt)의 곱에 따른 구동 전류(I_{oled})에 의해 일의적으로 결정되고, 이것에 의해 화소(2)의 계조가 설정된다.

이와 같이, 본 실시 형태에서는 데이터의 기입에 앞서서는 프리차지에 있어서, 노드(Ng)를 오프셋 전압($V_{dd} - V_{th}$)으로 설정한 다음, 데이터 전류(I_{data})와 공급 시간(Δt)의 곱에 따른 데이터를 커패시터(C1)에 기입한다. 일반적으로, V_{th} 의 변동은 Δt 나 C의 그것보다 크기 때문에, V_{th} 보상을 행하는 것에 의해 표시부(1)에 있어서의 개개의 구동 트랜지스터(T3)의 특성이 변동하고 있어도, 각각의 화소(2)내에 있어서의 프리차지의 관련 정도가 동등하게 된다. 그 결과, 상술한 바와 같은 데이터의 기입 부족이 생기는 케이스라 하더라도, V_{th} 에 의존한 구동 전류의 변동을 억제할 수 있고, 표시 품질의 향상을 한층 더 꾀하는 것이 가능하게 된다.

또, 본 실시 형태에 의하면, 프리차지용의 특별한 회로를 화소(2)의 외부에 추가하는 일 없이, 화소(2)의 내부에서 완결하는 프리차지를 행하는 것이 가능하다. 이것은 회로 구성의 간략화 또는 저소비 전력화를 꾀하는데 있어서 유리하다.

(제2 실시 형태)

본 실시 형태는 상술한 제1 실시 형태의 기본 구성을 베이스로 하여, 표시해야 할 계조에 따라 프리차지 레벨에 상당하는 오프셋 전압($V_{dd} - V_{th}$)을 조정하는 수법에 관한 것이다. 도 5는 본 실시 형태에 관한 화소 회로도이다. 이 화소 회로의 특징은 도 2에 나타난 화소 회로에 프리차지 조정 회로(7)를 추가한 점에 있고, 그 이외의 점에 대해서는 도 2의 구성과 같기 때문에, 여기서의 설명을 생략한다. 프리차지 조정 회로(7)는 커패시터(C2)와, 출력전압(V_p)을 가변으로 설정하는 전압 변경 회로(7a)로 구성되어 있다. 커패시터(C2)의 한쪽 전극에는 스위칭 회로(6)의 일부를 구성하는 스위칭 트랜지스터(T6)의 한쪽 단자와 가변 전류원(4a)과의 접속단(端)이 접속되어 있다. 또, 커패시터(C2)의 다른쪽 전극에는 전압 변경 회로(7a)의 출력 단자가 접속되어 있고, 이 출력 단자의 전압(V_p)은 계조에 따라 전압 레벨이 가변으로 제어된다.

도 6은 도 5에 나타난 화소 회로의 동작 타이밍 차트이다. 1F에 상당하는 기간($t_0 \sim t_3$)은 프리차지 기간($t_0 \sim t_1$), 프리차지 조정 기간($t_1 \sim t_1'$), 데이터 기입 기간($t_1' \sim t_2$) 및 구동 기간($t_2 \sim t_3$)으로 대별된다. 제1 실시 형태와의 상위는 프리차지 기간($t_0 \sim t_1$)과 데이터 기입 기간($t_1' \sim t_2$) 사이에 프리차지 조정 기간($t_1 \sim t_1'$)을 마련한 점이고, 그 이외의 점에 대해서는 기본적으로 제1 실시 형태와 같다. 가변 전류원(4a)은 데이터 기입 기간($t_1' \sim t_2$)에 있어서 데이터 전류(I_{data})를 데이터선(X)으로 출력하고, 그 이외의 기간(동 도면에 있어서 사선으로 햇칭된 기간)에서는 하이 임피던스(high impedance) 상태, 즉 화소(2)로부터 전기적으로 분리된 상태로 설정된다.

우선, 프리차지 기간($t_0 \sim t_1$)에서는 제1 주사 신호(SEL1)가 H레벨이 되고, 구동 트랜지스터(T3)가 다이오드 접속되는 동시에, 데이터선(X)과 노드(Ng)가 전기적으로 접속된다. 또한, 이 기간($t_0 \sim t_1$)에서는 스위칭 신호(SWS)가 L레벨이고, 스위칭 트랜지스터(T6)가 오프 하고 있기 때문에, 데이터선(X)은 가변 전류원(4a) 및 프리차지 조정 회로(7)로부터 전기적으로 분리되어 있다. 이것에 의해, 커패시터(C1) 및 데이터선(X)이 프리차지 되고, 노드(Ng)의 전압(V_g) 및 데이터선(X)의 전압(V_x)은 프리차지 레벨로서 오프셋 전압($V_{dd} - V_{th}$)으로 설정된다.

다음의 프리차지 조정 기간($t_1 \sim t_1'$)에서는 제1 주사 신호(SEL1)가 일시적으로 L레벨이 되고, 스위칭 트랜지스터(T1, T2)가 함께 오프 하는 동시에, 스위칭 신호(SWS)가 H레벨이 되어 스위칭 트랜지스터(T6)가 온 한다. 이 기간($t_1 \sim t_1'$)에서는 가변 전류원(4a)을 하이 임피던스 상태로 유지한 다음, 프리차지 조정 회로(7)에 의해 앞서 설정된 프리차지 레벨($V_{dd} - V_{th}$)의 조정이 행해진다. 구체적으로는, 이 기간($t_1 \sim t_1'$) 내의 어느 타이밍에 있어서, 프리차지 조정 회로(7)의 일부인 전압 변경 회로(7a)는 출력전압(V_p)을 현재의 전압 레벨로부터 단계적으로 ΔV_p 만큼 저하시킨다. 이것에 의해, 커패시터(C2)와 비교하여 데이터선(X)의 배선 용량이 충분히 큰 것을 전제로, 커패시터(C2)를 거쳐 용량 결합한 데이터선(X)의 전압(V_x)은 앞서 설정된 오프셋 전압($V_{dd} - V_{th}$)을 기준으로 ΔV_p 만큼 저하한다($V_x = V_{dd} - V_{th} - \Delta V_p$). 여기서, 프리차지 레벨의 조정량에 상당하는 ΔV_p 는 이번에 표시해야 할 화소(2)의 계조에 따라 가변으로 설정된다. 즉, 데이터 전류(I_{data})가 비교적 저전류가 되는 저계조시에는 ΔV_p 를 작게 하여, 데이터선(X)의 전압(V_x)(프리차지 레벨)을 높게 설정한다. 이것에 의해, 이어지는 데이터의 기입 프로세스에 있어서, 데이터선(X) 및 커패시터(C1)를 차지(charge)하는데 필요한 부담을 경감하고, 데이터의 기입 부족의 억제를 꾀한다. 한편, 데이터 전류(I_{data})가 비교적 대전류가 되는 고계조시에는 저계조시보다 ΔV_p 를 크게 하여 프리차지 레벨을 낮게 설정한다.

이어지는 데이터 기입 기간($t_1' \sim t_2$)에서는 제1 주사 신호(SEL1)가 다시 상승하고, 노드(Ng)와 가변 전류원(4a)이 전기적으로 접속되어, 오프셋 전압($V_{dd} - V_{th}$)을 기준으로 한 데이터의 기입이 행해진다. 이것에 의해, 데이터선(X)의 전압(V_x)은 앞서 설정된 전압($V_{dd} - V_{th} - \Delta V_p$)을 기준으로 하여 데이터 전류(I_{data})에 의존한 전압값 ΔV 만큼 상승 또는 하강한다($V_x = V_{dd} - V_{th} - \Delta V_p + \Delta V$). 그리고, 구동 기간($t_2 \sim t_3$)에서는 구동 트랜지스터(T3)에 의해 생성된 구동 전류(I_{oled})가 유기 EL 소자(OLED)를 흘러 유기 EL 소자(OLED)가 발광한다. 제1 실시 형태와 마찬가지로, 구동 전류(I_{oled})는 데이터 전류(I_{data})와 그 공급 시간(Δt)의 곱에 따라 일의적으로 특정되고, 구동 트랜지스터(T3)의 V_{th} 에는 의존하지 않는다.

이와 같이 본 실시 형태에 의하면, 제1 실시 형태와 마찬가지로 구동 트랜지스터(T3)의 V_{th} 에 의존한 구동 전류(I_{oled})의 변동을 억제할 수 있다. 또, 본 실시 형태에서는 표시해야 할 화소(2)의 계조에 따라 프리차지 레벨을 조정하고 있다. 이것에 의해, 데이터의 기입 부족을 조래하는 일 없이 모든 계조 영역에 걸쳐서, 데이터의 기입을 효율적으로 행할 수 있다고 하는 효과도 있다. 또한, 본 실시 형태에 있어서, 프리차지 레벨의 조정을 표시해야 할 화소(2)의 계조에 관계없이 설정하는, 즉 단지 오프셋 전압의 값을 변화시키도록 기능시켜도 좋다. 그 경우, 프리차지 조정 회로(7)가 간략화된다.

또한, 본 실시 형태에 있어서 설명한 프리차지의 조정 수법은 후술하는 제5 및 제6 실시 형태에 관한 화소 회로에 대해서도 마찬가지로 적용 가능하다.

(제3 실시 형태)

본 실시 형태는 상술한 제1 실시 형태의 기본 구성을 베이스로 하여, 프리차지를 촉진하는 수법에 관한 것이다. 도 7은 본 실시 형태에 관한 화소 회로도이다. 이 화소 회로의 특징은 두가지이다. 첫 번째로, 도 2에 나타난 화소 회로에 프리차지 촉진 회로(8)를 추가한 점에 있다. 이 프리차지 촉진 회로(8)는 소정의 전압(Vb)을 출력하는 회로이다. 이 출력 전압(Vb)은 상술한 오프셋 전압(Vdd - Vth)의 근방이 바람직하지만, 구동 트랜지스터(T3)를 온 시키는 전압, 즉 (Vdd - Vth)이하이면 좋다. 두 번째로, 스위칭 회로(6)를 2개의 스위칭 트랜지스터 군(T6, T7)으로 구성한 점이다. 한쪽의 스위칭 트랜지스터(T6)는 데이터선(X)과 가변 전류원(4a) 사이에 설치되어 있고, 제1 스위칭 신호(SWS1)에 의해 도통 제어된다. 또, 다른 쪽의 스위칭 트랜지스터(T7)는 데이터선(X)과 프리차지 촉진 회로(8) 사이에 설치되어 있고, 제2 스위칭 신호(SWS2)에 의해 도통 제어된다.

도 8은 도 7에 나타난 화소 회로의 동작 타이밍 차트이다. 1F에 상당하는 기간(t0 ~ t3)은 프리차지 촉진 기간(t0 ~ t0'), 프리차지 기간(t0' ~ t1), 데이터 기입 기간(t1 ~ t2) 및 구동 기간(t2 ~ t3)으로 대별된다. 제1 실시 형태와의 상위는 프리차지 기간(t0' ~ t1)에 앞서 프리차지 촉진 기간(t0 ~ t0')을 마련한 점이고, 그 이외의 점은 기본적으로 제1 실시 형태와 같다.

우선, 프리차지 촉진 기간(t0 ~ t0')에서는 제1 주사 신호(SEL1) 및 제1 스위칭 신호(SWS1)가 L레벨이고, 스위칭 트랜지스터(T1, T2, T6)가 모두 오프 한다. 따라서, 데이터선(X)은 노드(Ng) 및 가변 전류원(4a)으로부터 전기적으로 분리된다. 이 상태에서, 제2 스위칭 신호(SWS2)가 H레벨이 되고 스위칭 트랜지스터(T7)가 온 한다. 이것에 의해, 프리차지 촉진 회로(8)로부터의 출력 전압(Vb)이 데이터선(X)에 공급되고, 데이터선(X)이 프리차지 된다. 프리차지의 촉진 프로세스를 마련하지 않는 경우, 프리차지 기간(t0 ~ t1)에 있어서의 프리차지 동작은 구동 트랜지스터(T3)의 오프 전류에 가까운 전류값으로 행해지고, 프리차지에 어느 정도의 시간을 필요로 한다. 그래서, 본 실시 형태에서는 프리차지에 앞서 구동 트랜지스터(T3)를 온 시키도록, 출력 전압(Vb)을 데이터선(X)에 공급한다. 이것에 의해, 구동 트랜지스터(T3)의 드레인 전압이 오프셋 전압(Vdd - Vth)에 가까운 값에 설정되고, 이어지는 프리차지 기간(t0' ~ t1)에 있어서의 프리차지 동작을 보조·촉진할 수 있다.

그 이후의 동작은 제1 실시 형태와 같기 때문에, 여기에서는 개략적인 설명으로 멈춘다. 프리차지 기간(t0' ~ t1)에서는 다이오드 접속된 구동 트랜지스터(T3)에 의한 프리차지가 행해지고, 노드(Ng)의 전압(Vg)이 오프셋 전압(Vdd - Vth)에 설정된다. 데이터 기입 기간(t1 ~ t2)에서는 앞의 프리차지 기간(t0 ~ t1)에서 설정된 오프셋 전압(Vdd - Vth)을 기준으로, 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따른 데이터의 기입이 행해진다. 그리고, 구동 기간(t2 ~ t3)에서는 구동 트랜지스터(T3)의 Vth에 의존하지 않는 구동 전류(Ioled)가 유기 EL 소자(OLED)를 흘러, 유기 EL 소자(OLED)가 발광한다.

이와 같이 본 실시 형태에 의하면, 상술한 각 실시 형태와 마찬가지로, 구동 트랜지스터(T3)의 Vth에 의존한 구동 전류(Ioled)의 변동을 억제할 수 있다. 또, 본 실시 형태에서는 프리차지에 앞서 구동 트랜지스터(T3)를 온 시키는 프로세스를 추가하고 있다. 이것에 의해, 이어지는 프리차지를 비교적 단시간에 완료할 수 있으므로, 일련의 동작 프로세스에 있어서의 시간적 제약의 완화를 꾀할 수가 있다.

또한, 본 실시 형태에 있어서, 설명한 프리차지의 촉진 수법은 후술하는 제5 및 제6 실시 형태에 관한 화소 회로에 대해서도 똑같이 적용 가능하다. 다만, 제6 실시 형태에 적용하는 경우, 프리차지 촉진 회로(8)의 출력 전압(Vb)을 오프셋 전압(V1 + Vth) 근방에 설정하는 것이 바람직하다.

(제4 실시 형태)

본 실시 형태는 도 1에 나타난 스위칭 회로(6)를 마련하는 일 없이 제1 실시 형태와 같은 동작을 실현하는 것이다. 도 9는 본 실시 형태에 관한 화소 회로도이다. 이 구성에는 도 2에 나타난 스위칭 트랜지스터(T6)를 없애, 그 대신에 화소(2)내의 스위칭 트랜지스터(T1, T2)를 별개의 주사 신호(SEL1a, SEL1b)로 제어하는 점에 특징이 있다. 또한, 이 이외의 점에 대해서는 제1 실시 형태와 같기 때문에, 여기서의 설명을 생략한다.

도 10은 도 9에 나타난 화소 회로의 동작 타이밍 차트이다. 1F에 상당하는 기간(t0 ~ t3)은 프리차지 기간(t0 ~ t1), 데이터 기입 기간(t1 ~ t2) 및 구동 기간(t2 ~ t3)으로 대별된다. 제1 실시 형태와 상위한 점은 프리차지의 종료 타이밍 t1(바꾸어 말하면, 데이터 기입의 개시 타이밍)이 주사 신호(SEL1b)의 상승에 의해 규정되는 점이다.

우선, 프리차지 기간(t0 ~ t1)에서는 주사 신호(SEL1a)가 H레벨이고 스위칭 트랜지스터(T2)가 온 하기 때문에, 구동 트랜지스터(T3)가 다이오드 접속된다. 그렇지만, 이 기간(t0 ~ t1)에서는 주사 신호(SEL1b)가 L레벨이고 스위칭 트랜지스터(T1)가 오프이기 때문에, 노드(Ng)는 가변 전류원(4a)으로부터 전기적으로 분리된 상태로 있다. 그 결과, 노드(Ng)가 오프셋 전압(Vdd - Vth)이 될 때까지, 커패시터(C1)의 프리차지가 행해진다. 이어지는 데이터 기입 기간(t1 ~ t2)에서는 주사 신호(SEL1b)가 H레벨로 상승하고, 노드(Ng)와 가변 전류원(4a)이 전기적으로 접속되어, 오프셋 전압(Vdd - Vth)을 기준으로 한 데이터의 기입이 행해진다. 그리고, 구동 기간(t2 ~ t3)에서는 구동 트랜지스터(T3)에 있어서 생성된 구동 전류(Ioled)가 유기 EL 소자(OLED)를 흘러, 유기 EL 소자(OLED)가 발광한다. 제1 실시 형태와 마찬가지로, 구동 전류(Ioled)는 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따라 결정되고, 구동 트랜지스터(T3)의 Vth에는 의존하지 않는다.

본 실시 형태에 의하면, 화소(2)의 외부에 스위칭 회로(6)를 마련하지 않아도 Vth 보상된 프리차지가 가능해진다. 이것에 의해, Vth에 의존한 구동 전류(Ioled)의 변동을 억제 할 수 있는 것 이외에, 전기 광학 장치의 전체적인 구성을 간략화할 수 있다.

(제5 실시 형태)

상술한 각 실시 형태는 도 2에 나타낸 화소 회로에 한정되는 것은 아니고, 이하에 서술하는 커런트 미러 형태의 구성예를 포함해, 전류 프로그램 방식의 화소 회로에 대하여 넓게 적용할 수 있다. 도 11은 본 실시 형태에 관한 화소 회로도이다. 하나의 화소(2)는 유기 EL 소자(OLED), 4개의 트랜지스터(T1 ~ T4) 및 커패시터(C1)로 구성되어 있다. 또한, 이 구성예에 있어서, 구동 트랜지스터(T3)는 구동 소자로서의 기능만을 갖고, 프로그래밍 소자로서의 기능은 이것과는 다른 프로그래밍 트랜지스터(T4)에 의해 실현된다. 또, 이 구성예에서는 n채널형 트랜지스터(T1, T2)와 p채널형 트랜지스터(T3, T4)가 사용되고 있지만, 이것은 일례에 지나지 않고, 이것과는 다른 조합으로 채널 형태를 설정해도 좋다.

스위칭 트랜지스터(T1)의 게이트는 주사 신호(SEL)가 공급되는 주사선에 접속되고, 그 한쪽 단자는 데이터 전류(Idata)가 공급되는 데이터선(X)에 접속되어 있다. 또, 이 스위칭 트랜지스터(T1)의 다른쪽 단자는 스위칭 트랜지스터(T2)의 한쪽 단자와 프로그래밍 트랜지스터(T4)의 한쪽 단자에 공통 접속되어 있다. 스위칭 트랜지스터(T2)의 게이트는 주사 신호(SEL)가 공급되는 주사선에 접속되고, 그 다른쪽 단자는 노드(Ng)에 접속되어 있다. 이 노드(Ng)에는 커런트 미러 회로를 구성하는 한 쌍의 트랜지스터(T3, T4)의 게이트 및 커패시터(C1)의 한쪽 전극이 공통 접속되어 있다. 구동 트랜지스터(T3)의 한쪽 단자, 프로그래밍 트랜지스터(T4)의 다른쪽 단자 및 커패시터(C1)의 다른쪽 전극에는 전원 전압(Vdd)이 상시 공급된 Vdd 단자가 접속되어 있다. 구동 트랜지스터(T3)의 다른쪽 단자에는 유기 EL 소자(OLED)의 애노드(양극)가 접속되어 있고, 이 유기 EL 소자(OLED)의 캐소드(음극)에는 기준 전압(Vss)이 상시 공급된 Vss 단자가 접속되어 있다. 트랜지스터(T3, T4)는 양자의 게이트가 서로 접속된 커런트 미러 회로를 구성하고 있다. 따라서, 프로그래밍 트랜지스터(T4)의 채널을 흐르는 데이터 전류(Idata)의 전류 레벨과 구동 트랜지스터(T3)의 채널을 흐르는 구동 전류(Ioled)의 전류 레벨은 비례 관계가 된다.

도 12는 도 11에 나타낸 화소 회로의 동작 타이밍 차트이다. 1F에 상당하는 기간(t0 ~ t3)은 프리차지 기간(t0 ~ t1), 데이터 기입 기간(t1 ~ t2) 및 구동 기간(t2 ~ t3)으로 대별된다.

우선, 프리차지 기간(t0 ~ t1)에서는 Vth 보상된 프리차지가 행해진다. 구체적으로는, 주사 신호(SEL)가 H레벨이 되고, 스위칭 트랜지스터(T1, T2)가 모두 온 한다. 이것에 의해, 데이터선(X)과 프로그래밍 트랜지스터(T4)의 한쪽 단자(드레인)가 전기적으로 접속되는 동시에, 프로그래밍 트랜지스터(T4)는 자기의 게이트와 자기의 드레인이 전기적으로 접속된 다이오드 접속이 된다. 이 기간(t0 ~ t1)에서는 스위칭 신호(SWS)가 L레벨이고 스위칭 트랜지스터(T6)가 오프 하고 있기 때문에, 화소(2)내의 노드(Ng)와 가변 전류원(4a)은 아직 전기적으로 분리된 상태로 되어 있다. 이것에 의해, 도 13(a)에 나타내듯이, Vdd 단자의 전원 전압(Vdd)에 의해 커패시터(C1)와 데이터선(X)의 프리차지가 행해진다. 이 프리차지에 의해 노드(Ng)의 전압, 즉 프로그래밍 트랜지스터(T4)의 게이트 전압(Vg)은 프로그래밍 트랜지스터(T4)의 임계 전압(Vth4)에 의존한 오프셋 전압(Vdd - Vth4)이 된다.

또한, 노드(Ng)와 가변 전류원(4a)의 전기적인 분리는 가변 전류원(4a)을 하이 임피던스 상태로 설정하는 것에 의해 실현해도 좋고, 스위칭 트랜지스터(T1, T2)를 별개로 도통 제어하는 것에 의해 실현해도 좋다. 이들 분리 수법을 채용하는 경우, 스위칭 회로(6)를 구성하는 스위칭 트랜지스터(T6)가 불필요하게 된다. 이 점은 후술하는 제6 실시 형태에 대해서도 같다.

다음에, 데이터 기입 기간(t1 ~ t2)에서는 앞의 프리차지 기간(t0 ~ t1)에서 설정된 오프셋 전압(Vdd - Vth4)을 기준으로, 커패시터(C1)에 대한 데이터의 기입이 행해진다. 이 기간(t1 ~ t2)에 있어서의 주사 신호(SEL)의 레벨은 프리차지 기간(t0 ~ t1)의 경우와 같기 때문에, 스위칭 트랜지스터(T1, T2)는 온 상태이다. 또한, 타이밍 t1에 있어서, 스위칭 신호(SWS)가 H레벨로 상승하고, 오프 하고 있던 스위칭 트랜지스터(T6)가 온으로 바뀐다. 이것에 의해, 도 13(b)에 나타내듯이 노드(Ng)와 가변 전류원(4a)이 전기적으로 접속된다. 그 결과, 데이터 전류(Idata)의 경로가 형성되고, 이 경로는 Vdd 단자, 프로그래밍 트랜지스터(T4)의 채널, 가변 전류원(4a)의 순서로 된다. 수학적 4에 나타내듯이, 노드(Ng)의 전압(Vg)은 앞서 설정된 오프셋 전압(Vdd - Vth4)을 기준으로 하여, 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따라 변동한다. 커패시터(C1)에는 이 전압(Vg)에 상당하는 전하가 데이터로서 기입된다. 또한, 이 기간(t1 ~ t2)에서는 Vdd 단자, 구동 트랜지스터(T3), 유기 EL 소자(OLED), Vss의 순서의 경로가 형성되고, 구동 전류(Ioled)가 유기 EL 소자(OLED)를 흐르기 때문에 유기 EL 소자(OLED)가 발광하기 시작한다.

(수학적 4)

$$Vg = Vdd - Vth4 - \Delta V$$

$$\Delta V = (Idata \cdot \Delta t) / C$$

이어지는 구동 기간(t2 ~ t3)에서는 구동 트랜지스터(T3)의 채널 전류(Isd)에 상당하는 구동 전류(Ioled)가 유기 EL 소자(OLED)에 공급되고, 이것에 의해, 화소(2)의 계조가 규정된다. 구체적으로는, 주사 신호(SEL) 및 스위칭 신호(SWS)가 L레벨로 하강하고, 스위칭 트랜지스터(T1, T2, T6)가 모두 오프 한다. 이것에 의해, 노드(Ng)는 가변 전류원(4a)으로부터 전기적으로 분리되지만, 이 분리 후에도 구동 트랜지스터(T3)의 게이트에는 커패시터(C1)에 보유된 데이터에 따른 전압이 계속 인가된다. 그 결과, 도 13(c)에 나타내는 바와 같은 경로로 구동 전류(Ioled)가 흐른다. 구동 트랜지스터(T3)가 포화 영역에서 동작하는 것을 전제로 하여, 유기 EL 소자(OLED)를 흐르는 구동 전류(Ioled)(구동 트랜지스터(T3)의 채널 전류(Isd))는 구동 트랜지스터(T3)의 임계 전압을 Vth3라고 하면 수학적 5에 의거해 산출된다.

(수학적 5)

$$\begin{aligned} I_{oled} &= I_{sd} \\ &= 1/2\beta(V_{sg} - V_{th3})^2 \end{aligned}$$

여기서, 구동 트랜지스터(T3)의 게이트 전압으로서 수학식 4에서 산출된 Vg를 대입하면, 수학식 5는 수학식 6과 같이 변형할 수 있다. 또한, 이 수학식 변형은 구동 트랜지스터(T3)의 임계 전압(Vth3)과 프로그래밍 트랜지스터(T4)의 임계 전압(Vth4)이 동일하다(Vth3 = Vth4 = Vth)는 것을 전제로 하고 있다. 동일 프로세스에서 제조되어 표시부(1)상에서 극히 근접하여 배치된 트랜지스터(T3, T4)에 관해서는, 실제의 제품에 있어서도 이들 전기적 특성을 거의 동일하게 설정하는 것이 가능하다.

(수학식 6)

$$\begin{aligned} I_{oled} &= 1/2\beta(V_s - V_g - V_{th3})^2 \\ &= 1/2\beta \{V_{dd} - (V_{dd} - V_{th4} - \Delta V) - V_{th3}\}^2 \\ &= 1/2\beta \cdot \Delta V^2 \\ &= \beta/2(I_{data} \cdot \Delta t / C)^2 \end{aligned}$$

수학식 6에 있어서 유의해야 할 것은, 수학식의 변형 과정에서 Vth3와 Vth4가 상쇄되는 점이고, 이것은 구동 트랜지스터(T3)에 의해 생성되는 구동 전류(Ioled)가 Vth3, Vth4에 의존하지 않는 것을 의미한다. 유기 EL 소자(OLED)의 발광 휘도는 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따른 구동 전류(Ioled)에 의해 일의적으로 결정되고, 이것에 의해 화소(2)의 계조가 설정된다.

본 실시 형태에 의하면, 상술한 각 실시 형태와 동일하게 Vth3, Vth4에 의존하지 않는 구동 전류(Ioled)를 생성할 수 있으므로, 그 변동을 억제 할 수 있는 것 외에, 프리차지용의 특별한 회로를 화소(2)의 외부에 마련하지 않아도 화소(2)내에서 완결하는 프리차지를 행하는 것이 가능해진다.

(제6 실시 형태)

도 14는 본 실시 형태에 관한 화소 회로도이다. 하나의 화소 회로는 유기 EL 소자(OLED), 4개의 n채널형 트랜지스터(T1 ~ T4) 및 커패시터(C1)로 구성되어 있다. 본 실시 형태에서는 예를 들면, 아몰퍼스 실리콘(amorphous silicon)에 의해 TFT가 형성되는 것을 상정하고 있기 때문에, 그 채널 형태를 n형으로 하고 있다. 또한, 이 구성에 있어서 구동 트랜지스터(T3)는 구동 소자로서의 본래의 기능뿐만 아니라 프로그래밍 소자로서의 기능도 겸비하고 있다.

스위칭 트랜지스터(T1)의 게이트는 제1 주사 신호(SEL1)가 공급되는 주사선에 접속되고, 그 한쪽 단자는 데이터 전류(Idata)가 공급되는 1개의 데이터선(X)에 접속되어 있다. 또한, 이 스위칭 트랜지스터(T1)의 다른쪽 단자는 스위칭 트랜지스터(T2)의 한쪽 단자와, 구동 트랜지스터(T3)의 한쪽 단자와, 스위칭 트랜지스터(T4)의 한쪽 단자에 공통 접속되어 있다. 스위칭 트랜지스터(T2)의 게이트는 제1 주사 신호(SEL1)가 공급되는 주사선에 접속되고, 그 다른쪽 단자는 노드(Ng)에 접속되어 있다. 이 노드(Ng)는 커패시터(C1)의 한쪽 전극과 구동 트랜지스터(T3)의 게이트에 공통 접속되어 있다. 이 커패시터(C1)의 다른쪽 전극은 노드(Ns)에 접속되어 있고, 이 노드(Ns)에는 구동 트랜지스터(T3)의 다른쪽 단자와 유기 EL 소자(OLED)의 애노드가 공통 접속되어 있다. 유기 EL 소자(OLED)의 캐소드는 기준 전압(Vss)이 상시 공급된 Vss 단자에 접속되어 있다. 또, 스위칭 트랜지스터(T4)의 게이트는 제2 주사 신호(SEL2)가 공급되는 주사선에 접속되고, 그 다른쪽 단자는 전원 전압(Vdd)이 상시 공급된 Vdd 단자에 접속되어 있다.

도 15는 도 14에 나타낸 화소 회로의 동작 타이밍 차트이다. 1F에 상당하는 기간(t0 ~ t3)은 프리차지 기간(t0 ~ t1), 데이터 기입 기간(t1 ~ t2) 및 구동 기간(t2 ~ t3)으로 대별된다.

우선, 프리차지 기간(t0 ~ t1)에서는 Vth 보상된 프리차지가 행해진다. 구체적으로는, 제1 주사 신호(SEL1)가 H레벨이 되고 스위칭 트랜지스터(T1, T2)가 모두 온 한다. 이것에 의해, 데이터선(X)과 노드(Ng)가 전기적으로 접속되는 동시에, 구동 트랜지스터(T3)는 자기의 게이트와 자기의 드레인이 전기적으로 접속된 다이오드 접속이 된다. 이 기간(t0 ~ t1)에서는 스위칭 신호(SWS)가 L레벨이고, 스위칭 트랜지스터(T6)가 오프 하고 있기 때문에, 화소(2)내의 노드(Ng)와 가변 전류원(4a)은 아직 전기적으로 분리된 채로 되어 있다. 또한, 제2 주사 신호(SEL2)도 L레벨이고, 스위칭 트랜지스터(T4)가 오프 하고 있기 때문에, 구동 트랜지스터(T3)의 한쪽 단자와 Vdd 단자 사이도 전기적으로 분리되어 있다. 이것에 의해, 도 16(a)에 나타내듯이, 커패시터(C1)와 데이터선(X)의 프리차지가 행해진다. 이 프리차지에 의해, 노드(Ns)의 전압(Vs)은 V1이 되는 동시에, 노드(Ng)의 전압(Vg)은 구동 트랜지스터(T3)의 Vth에 의존한 오프셋 전압(V1 + Vth)이 된다. 또한, V1의 구체값은 유기 EL 소자(OLED)의 리크 전류에 의존하고 있다.

다음으로, 데이터 기입 기간(t1 ~ t2)에서는 앞의 프리차지 기간(t0 ~ t1)에서 설정된 오프셋 전압(V1 + Vth)을 기준으로, 커패시터(C1)에 대한 데이터의 기입이 행해진다. 이 기간(t1 ~ t2)에 있어서의 주사 신호(SEL1, SEL2)의 레벨은 프리차지 기간(t0 ~ t1)의 경우와 같기 때문에, 스위칭 트랜지스터(T1, T2)는 온의 상태이고, 스위칭 트랜지스터(T4)는 오프의 상태이다. 또한, 타이밍 t1에 있어서, 스위칭 신호(SWS)가 H레벨로 상승하고, 오프 하고 있던 스위칭 트랜지스터(T6)가 온으로 바뀐다. 이것에 의해, 도 16(b)에 나타내듯이, 노드(Ng)와 가변 전류원(4a)이 전기적으로 접속된다. 그 결과, 데

이터 전류(Idata)의 경로가 형성되고, 이 경로는 가변 전류원(4a), 구동 트랜지스터(T3)의 채널, 유기 EL 소자(OLED), Vss 단자의 순서로 된다. 수학적 7에 나타내듯이, 노드(Ng)의 전압(Vg)은 앞서 설정된 오프셋 전압(V1 + Vth)을 기준으로 하여 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따라 변동한다.

(수학적 7)

$$Vg = V1 + Vth1 + \Delta V$$

$$\Delta V = (Idata \cdot \Delta t) / C$$

또, 노드(Ns)의 전압(Vs)은 수학적 8에 나타내듯이, 앞서 설정된 전압(V1)을 기준으로 하여 ΔV'만큼 변동한다. 이 ΔV'는 유기 EL 소자(OLED)의 특성(V-I 특성 및 Idata 특성)에 의존한 전압이다.

(수학적 8)

$$Vs = V1 + \Delta V'$$

이어지는 구동 기간(t2 ~ t3)에서는 구동 트랜지스터(T3)의 채널 전류(Isd)에 상응하는 구동 전류(Ioled)가 유기 EL 소자(OLED)에 공급되어 유기 EL 소자(OLED)가 발광한다. 구체적으로는, 제1 주사 신호(SEL1) 및 스위칭 신호(SWS)가 L레벨로 하강하고, 스위칭 트랜지스터(T1, T2, T6)가 모두 오프 한다. 이것에 의해, 노드(Ng)는 가변 전류원(4a)으로부터 전기적으로 분리된다. 그렇지만, 이 분리 후에도 구동 트랜지스터(T3)의 게이트에는 커패시터(C1)에 보유되어 있는 데이터에 따른 전압이 계속 인가된다. 또한, 제1 주사 신호(SEL1)의 하강과 동기하여, 제2 주사 신호(SEL2)가 H레벨로 상승하고, 스위칭 트랜지스터(T4)가 온 한다. 이것에 의해, 구동 트랜지스터(T3)의 한쪽 단자에는 Vdd 단자를 거쳐 전원 전압(Vdd)이 공급된다. 이것에 의해, 도 16(c)에 나타내는 바와 같은 경로로 구동 전류(Ioled)가 흐른다. 구동 트랜지스터(T3)가 포화 영역에서 동작하는 것을 전제로 하여, 유기 EL 소자(OLED)를 흐르는 구동 전류(Ioled)(구동 트랜지스터(T3)의 채널 전류(Isd))는 수학적 9에 의거하여 산출된다.

(수학적 9)

$$\begin{aligned} Ioled &= Isd \\ &= 1/2\beta(Vgs - Vth)^2 \end{aligned}$$

여기서, 구동 트랜지스터(T3)의 게이트 전압으로서 수학적 7로 산출된 Vg와 수학적 8에서 산출된 Vs를 대입하면, 수학적 9는 수학적 10과 같이 변형할 수 있다.

(수학적 10)

$$\begin{aligned} Ioled &= 1/2\beta(Vg - Vs - Vth)^2 \\ &= 1/2\beta \{(V1 + Vth + \Delta V) - (V1 + \Delta V') - Vth\}^2 \\ &= 1/2\beta(\Delta V - \Delta V')^2 \\ &= \beta/2(Idata \cdot \Delta t / C - \Delta V')^2 \end{aligned}$$

수학적 10에 있어서 유의해야 할 것은, 수학적 9의 변형 과정에서 Vth가 상쇄되는 점이고, 이것은 구동 트랜지스터(T3)에 의해 생성되는 구동 전류(Ioled)가 Vth에 의존하지 않는 것을 의미한다. 유기 EL 소자(OLED)의 발광 휘도는 데이터 전류(Idata)와 그 공급 시간(Δt)의 곱에 따른 구동 전류(Ioled)에 의해 일의적으로 결정되고, 이것에 의해 화소(2)의 계조가 설정된다.

본 실시 형태에 의하면, 상술한 각 실시 형태와 마찬가지로 Vth에 의존하지 않는 구동 전류(Ioled)를 생성할 수 있으므로, 그 변동을 억제할 수 있다. 그와 동시에, 프리차지용의 특별한 회로를 화소(2)의 외부에 마련하지 않아도 화소(2)내에서 완결하는 프리차지를 행하는 것이 가능해진다.

또한, 상술한 각 실시 형태에서는 스위칭 트랜지스터의 도통 제어에 의해 프로그래밍 소자로서 기능하는 트랜지스터가 선택적으로 다이오드 접속되는 화소 회로의 구성에 대해서 설명했다. 그렇지만, 프로그래밍 소자로서 기능하는 트랜지스터가 정상적으로 다이오드 접속되어 있는 화소 회로라도 본 발명을 적용 하는 것이 가능한 것은 당연하다.

또, 상술한 각 실시 형태에서는 전기 광학 소자로서 유기 EL 소자(OLED)를 이용한 예에 대해서 설명했다. 그렇지만, 본 발명은 이것에 한정되는 것은 아니고, 구동 전류에 따라 휘도가 설정되는 전기 광학 소자(무기 LED 표시 장치, 필드·에미션(emission) 표시 장치 등), 혹은 구동 전류에 따른 투과율·반사율을 나타내는 전기 광학 장치(일렉트로크로믹 표시 장치, 전기 영동 표시 장치 등)에 대해서도 넓게 적용할 수 있다.

게다가, 상술한 각 실시 형태에 관한 전기 광학 장치는 예를 들면, 텔레비전, 프로젝터, 휴대 전화기, 휴대 단말, 모바일형 컴퓨터, 퍼스널 컴퓨터 등을 포함한 여러가지 전자 기기에 실장 가능하다. 이러한 전자 기기에 상술한 전기 광학 장치를 실장하면, 전자 기기의 상품 가치를 한층 높일 수가 있어, 시장에 있어서의 전자 기기의 상품 호소·구매력의 향상을 꾀할 수가 있다.

발명의 효과

본 발명에서는 제1 트랜지스터의 게이트 전압을 오프셋 전압으로 미리 설정한 다음, 커패시터로의 데이터 기입이 전류 프로그램 방식에 의해 행해진다. 기입되는 데이터는 앞서 설정된 오프셋 전압을 기준으로 하고, 또한 데이터 전류와 그 공급 시간의 곱에 따라 설정된다. 이것에 의해, 커패시터에 보유된 데이터에 기초하여 구동 전류를 생성할 때, 구동 전류의 V_{th} 의존성을 저감할 수 있다. 그 결과, 데이터의 기입 부족이 생기는 케이스라 하더라도, 균일한 구동 전류를 생성할 수 있어, 전기 광학 소자를 원하는 휘도에 설정하는 것이 가능하게 된다.

(57) 청구의 범위

청구항 1.

화소 회로의 구동 방법에 있어서,

데이터 전류를 가변으로 생성하는 가변 전류원과 제1 트랜지스터가 전기적으로 분리되어 있는 상태에서, 다이오드 접속된 상기 제1 트랜지스터의 게이트 전압을 상기 제1 트랜지스터의 임계 전압에 따른 오프셋 전압으로 설정하는 제1 단계와,

상기 가변 전류원과 상기 제1 트랜지스터가 전기적으로 접속되어 있는 상태에서, 상기 오프셋 전압을 기준으로 설정되는 데이터로서, 또한 상기 가변 전류원으로부터 데이터선을 거쳐 공급된 상기 데이터 전류와 해당 데이터 전류의 공급 시간의 곱에 따른 데이터를, 상기 다이오드 접속된 상기 제1 트랜지스터의 게이트에 접속된 커패시터에 기입하는 제2 단계와,

상기 커패시터에 자기의 게이트가 접속된 제2 트랜지스터에 의해, 상기 커패시터에 보유된 상기 데이터에 따른 구동 전류를 생성함으로써, 전기 광학 소자의 휘도를 설정하는 제3 단계

를 갖는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 2.

제1항에 있어서,

상기 제1 트랜지스터는 상기 제2 트랜지스터와 동일한 트랜지스터인 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 3.

제1항에 있어서,

상기 제1 트랜지스터 및 상기 제2 트랜지스터는 커런트 미러(current mirror) 회로를 구성하는 한 쌍의 다른 트랜지스터인 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 4.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 단계는 상기 가변 전류원과 상기 데이터선 사이에 설치된 스위칭 소자를 오프(OFF)하는 단계를 포함하고,

상기 제2 단계는 상기 스위칭 소자를 온(On)하는 단계를 포함하는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 5.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 데이터선과 용량 결합한 단자의 전압을 가변으로 제어함으로써, 상기 제1 단계에서 설정된 상기 오프셋 전압을 조정하는 제4 단계를 더 갖는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 6.

제5항에 있어서,

상기 제4 단계에서의 상기 오프셋 전압의 변화량이 표시해야 할 계조에 따라 설정되는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 7.

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 단계에서의 상기 오프셋 전압의 설정에 앞서, 상기 제1 트랜지스터를 온 시키는 전압 레벨을 갖는 소정의 전압을 상기 데이터선에 공급하는 제5 단계를 더 갖는 것을 특징으로 하는 화소 회로의 구동 방법.

청구항 8.

화소 회로에 있어서,

정상적 또는 스위칭 트랜지스터의 도통 제어에 의해 선택적으로 다이오드 접속되는 동시에, 데이터선을 거쳐 가변 전류원으로부터 제공된 데이터 전류에 따라 데이터를 생성하는 제1 트랜지스터와,

상기 제1 트랜지스터의 게이트에 접속되어 있는 동시에, 상기 제1 트랜지스터에 의해 생성된 상기 데이터가 기입되는 커패시터와,

상기 커패시터에 자기의 게이트가 접속되어 있는 동시에, 상기 커패시터에 보유된 상기 데이터에 따라 구동 전류를 생성하는 제2 트랜지스터와,

상기 제2 트랜지스터에 의해 생성된 상기 구동 전류에 따라 휘도가 설정되는 전기 광학 소자를 갖고,

상기 제1 트랜지스터는,

상기 가변 전류원으로부터 전기적으로 분리되어 있는 상태에서, 자기의 게이트 전압을 자기의 임계 전압에 따른 오프셋 전압으로 설정함과 동시에,

상기 가변 전류원에 전기적으로 접속되어 있는 상태에서, 상기 오프셋 전압을 기준으로 설정되는 데이터로서, 또한 상기 가변 전류원으로부터 데이터선을 거쳐 공급된 상기 데이터 전류와 해당 데이터 전류의 공급 시간의 곱에 따른 데이터를 상기 커패시터에 기입하는 것을 특징으로 하는 화소 회로.

청구항 9.

제8항에 있어서,

상기 제1 트랜지스터는 상기 제2 트랜지스터와 동일한 트랜지스터인 것을 특징으로 하는 화소 회로.

청구항 10.

제9항에 있어서,

상기 제1 트랜지스터 및 상기 제2 트랜지스터는 커런트 미러 회로를 구성하는 한 쌍의 다른 트랜지스터인 것을 특징으로 하는 화소 회로.

청구항 11.

제8항 내지 제10항 중 어느 한 항에 있어서,

상기 게이트 전압을 상기 오프셋 전압으로 설정하는 기간에서, 상기 가변 전류원과 상기 데이터선 사이를 전기적으로 분리함과 동시에, 상기 커패시터에 데이터를 기입하는 기간에서, 상기 가변 전류원과 상기 데이터선 사이를 전기적으로 접속하는 스위칭 회로를 더 갖는 것을 특징으로 하는 화소 회로.

청구항 12.

제8항 내지 제10항 중 어느 한 항에 있어서,

상기 데이터선과 용량 결합한 단자의 전압을 가변으로 제어함으로써, 상기 오프셋 전압을 조정하는 프리차지 조정 회로를 더 갖는 것을 특징으로 하는 화소 회로.

청구항 13.

제12항에 있어서,

상기 프리차지 조정 회로는 표시해야 할 계조에 따라 상기 오프셋 전압의 변화량을 제어하는 것을 특징으로 하는 화소 회로.

청구항 14.

제8항 내지 제10항 중 어느 한 항에 있어서,

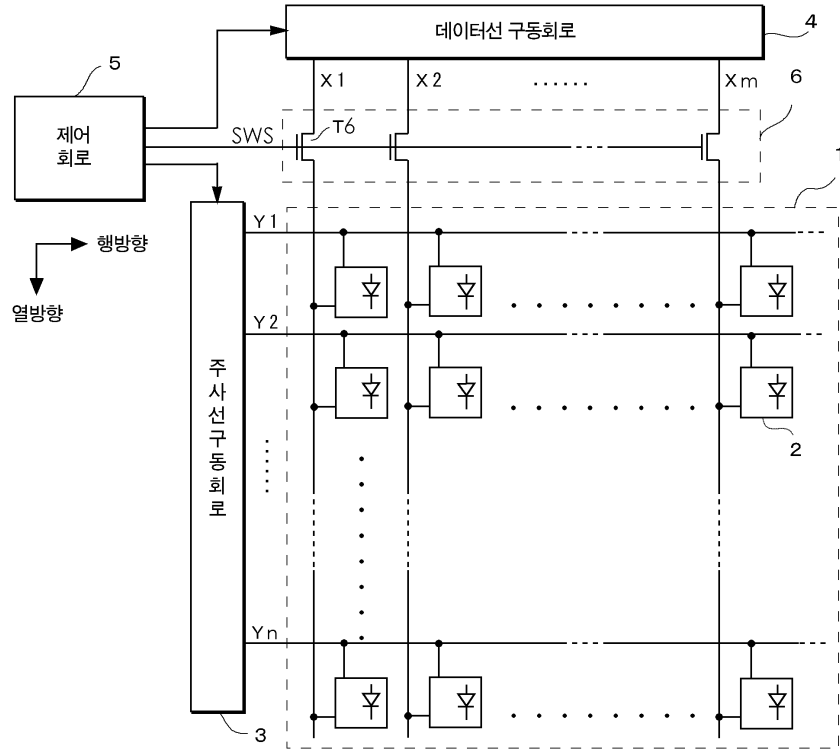
상기 게이트 전압을 상기 오프셋 전압으로 설정하는 기간에 앞서, 상기 제1 트랜지스터를 온 시키는 전압 레벨을 가지는 소정의 전압을 상기 데이터선에 공급하는 프리차지 촉진 회로를 더 갖는 것을 특징으로 하는 화소 회로.

청구항 15.

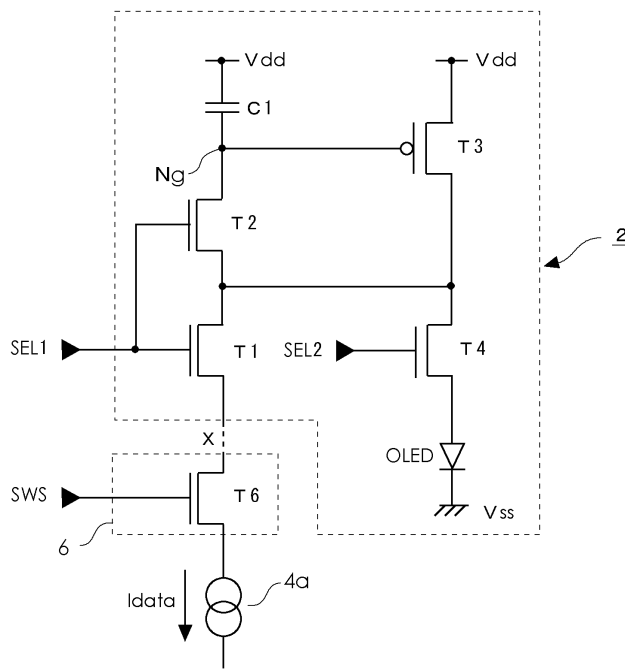
제8항에 기재된 화소 회로에 의해 구성된 전기 광학 장치를 실장한 것을 특징으로 하는 전자 기기.

도면

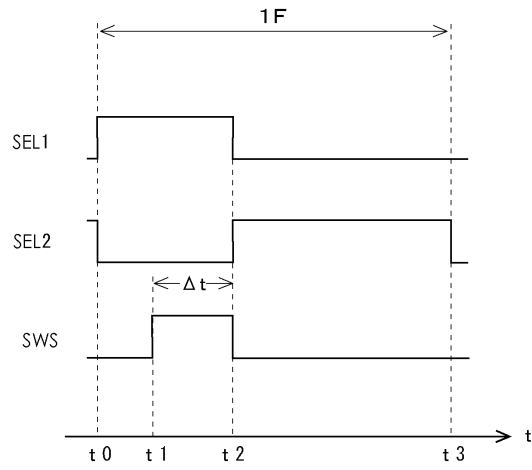
도면1



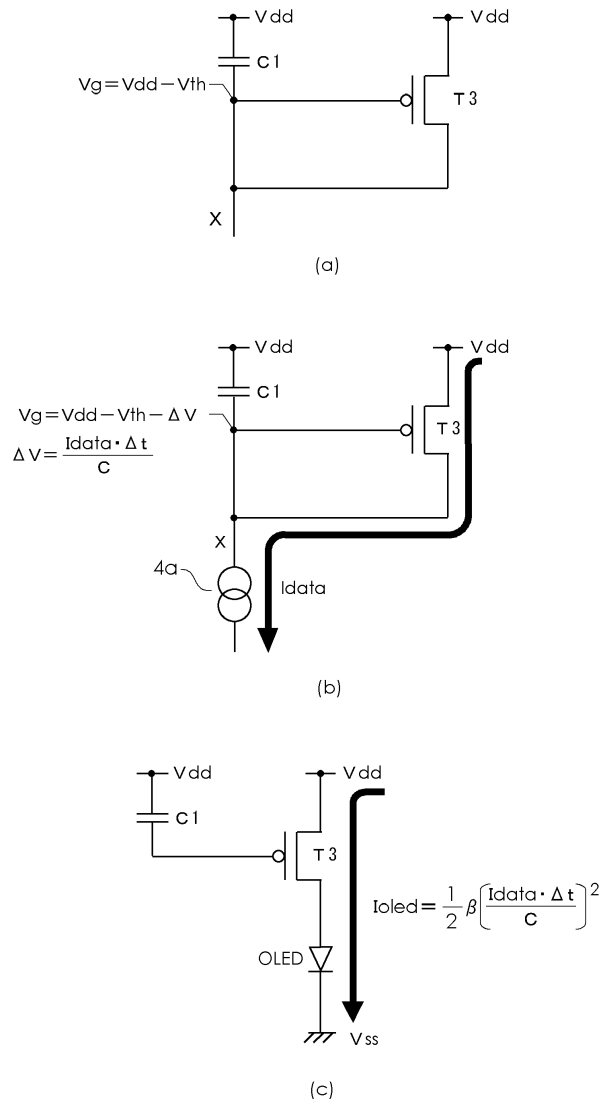
도면2



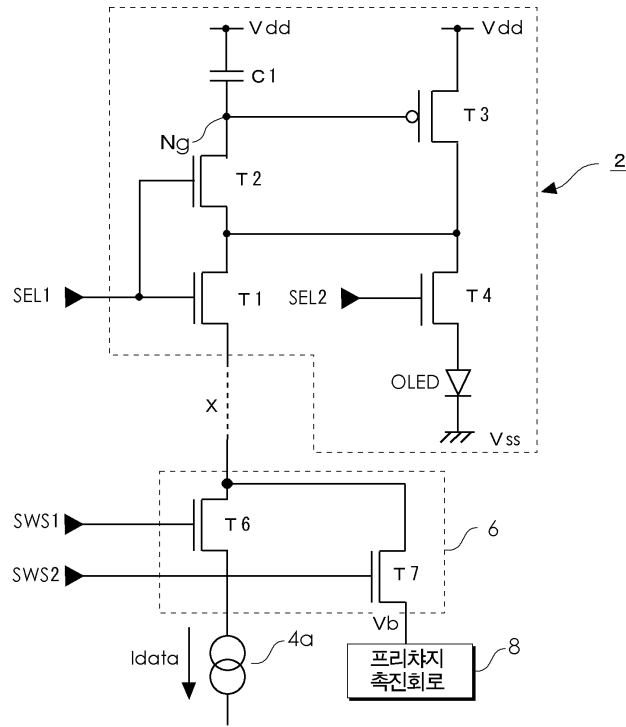
도면3



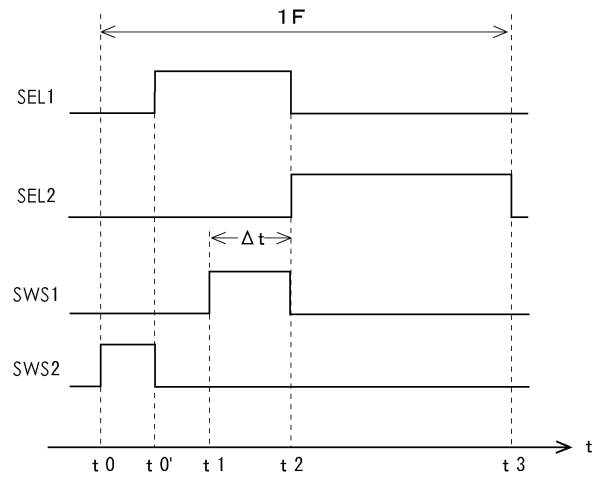
도면4



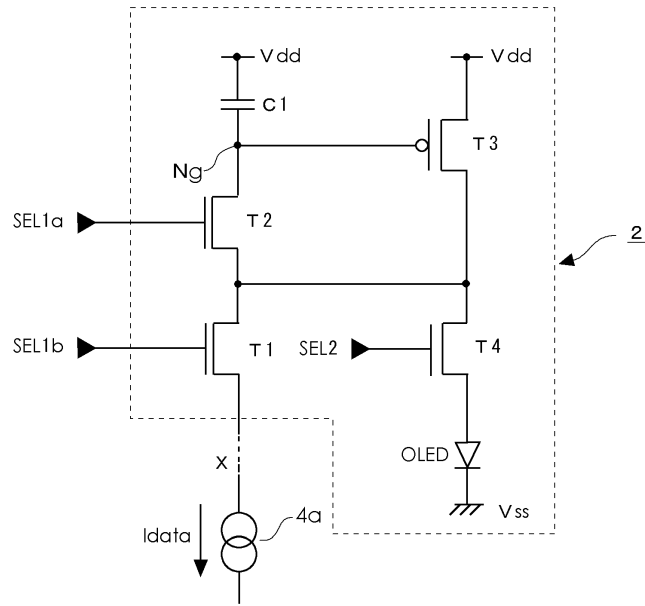
도면7



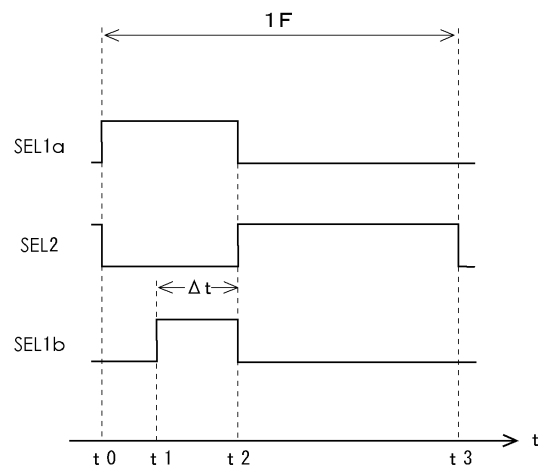
도면8



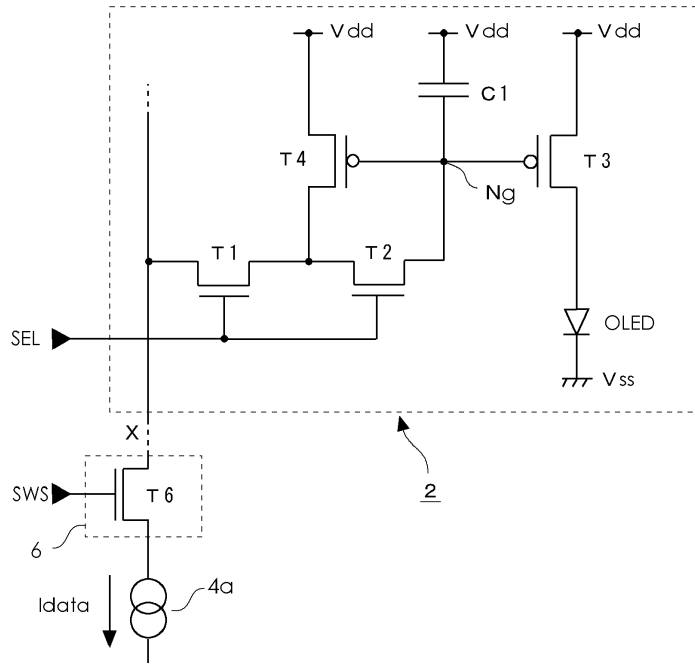
도면9



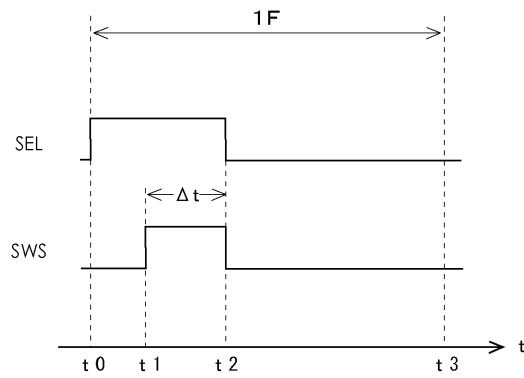
도면10



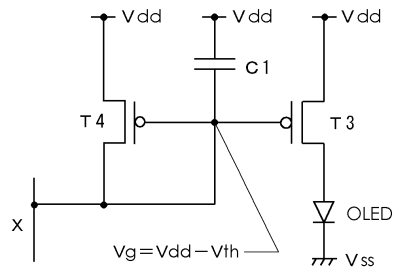
도면11



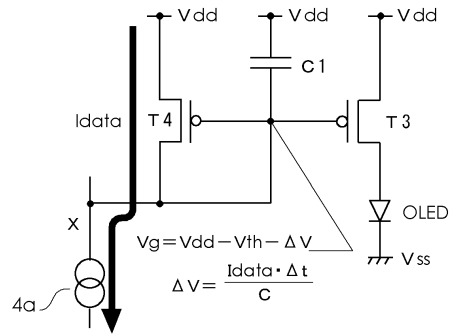
도면12



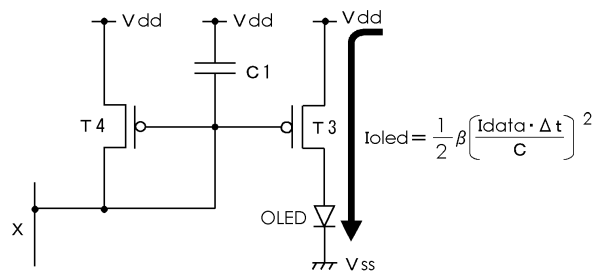
도면13



(a)

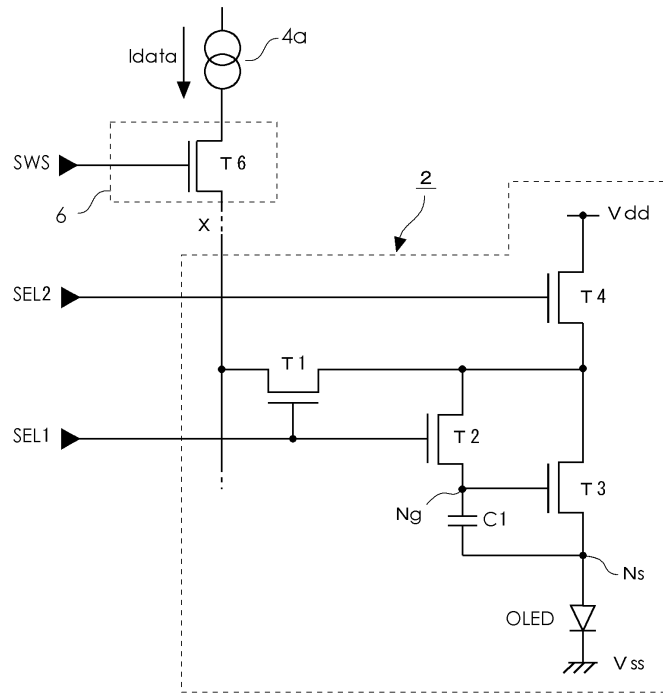


(b)



(c)

도면14



도면15

