



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년05월27일
(11) 등록번호 10-2256306
(24) 등록일자 2021년05월20일

(51) 국제특허분류(Int. Cl.)
G02F 1/1339 (2019.01) G02F 1/1362 (2006.01)
G02F 1/1368 (2006.01)
(52) CPC특허분류
G02F 1/13394 (2013.01)
G02F 1/13396 (2021.01)
(21) 출원번호 10-2015-0040176
(22) 출원일자 2015년03월23일
심사청구일자 2020년02월24일
(65) 공개번호 10-2016-0114232
(43) 공개일자 2016년10월05일
(56) 선행기술조사문헌
KR1020140102797 A*
KR1020050105570 A*
JP2008523437 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
장창순
서울특별시 노원구 공릉로34길 74 (공릉동, 태릉
현대아파트), 14동 508호
김이수
서울특별시 구로구 신도림로 11 (신도림동, e편
한세상대림2차아파트), 301동 1503호
(뒷면에 계속)
(74) 대리인
특허법인위더피플

전체 청구항 수 : 총 18 항

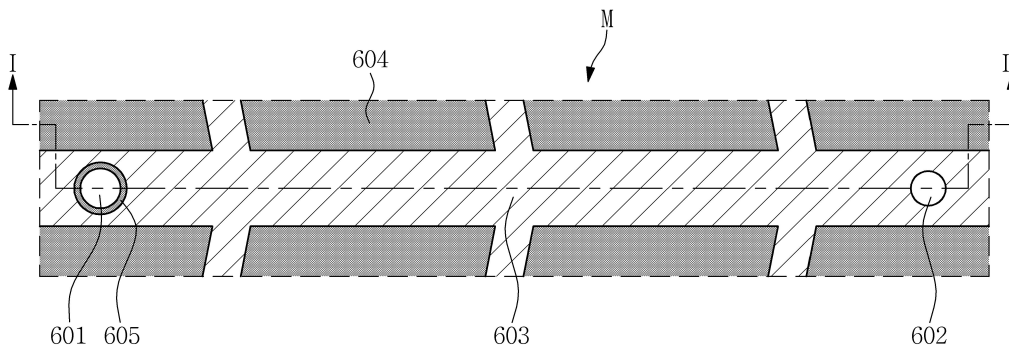
심사관 : 박정근

(54) 발명의 명칭 표시장치용 마스크 및 이를 이용하여 제조된 표시장치

(57) 요약

본 발명은 마스크의 톤(tone) 수를 줄일 수 있는 표시장치용 마스크 및 이를 이용하여 제조된 표시장치에 관한 것으로, 제 1 컬럼 스페이서, 제 2 컬럼 스페이서 및 차광부를 포함하는 광 차단부를 형성하기 위한 표시장치 제조용 마스크에 있어서, 제 1 컬럼 스페이서부에 대응하는 제 1 영역; 제 1 영역과 실질적으로 동일한 광 투과율을 가지며, 제 2 컬럼 스페이서부에 대응하는 제 2 영역; 차광부에 대응하는 제 3 영역; 화소 영역의 위치를 정의하는 제 4 영역; 및 제 1 영역과 상기 제 3 영역 사이에 위치하며, 제 4 영역과 실질적으로 동일한 광 투과율을 갖는 제 5 영역을 포함한다.

대표도 - 도12



(52) CPC특허분류

G02F 1/136209 (2013.01)

G02F 1/136286 (2013.01)

G02F 1/1368 (2013.01)

(72) 발명자

김희라

서울특별시 동작구 남부순환로 2047-7 (사당동, 그
린하우스빌), 604호

심이섭

경기도 수원시 영통구 청명북로 81 (영통동, 청명
마을주공아파트), 408동 1504호

명세서

청구범위

청구항 1

제 1 컬럼 스페이서, 제 2 컬럼 스페이서, 차광층 및 제 1 홈을 포함하는 광 차단부를 형성하기 위한 표시장치용 마스크에 있어서,

상기 제 1 컬럼 스페이서에 대응하는 제 1 영역;

상기 제 1 영역과 실질적으로 동일한 광 투과율을 가지며, 제 2 컬럼 스페이서에 대응하는 제 2 영역;

상기 차광층에 대응하는 제 3 영역;

화소 영역의 위치를 정의하는 제 4 영역;

상기 제 1 영역과 상기 제 3 영역 사이에 위치하여 상기 제 1 홈에 대응하며, 상기 제 4 영역과 실질적으로 동일한 광 투과율을 갖는 제 5 영역; 및

상기 제 5 영역 내에 위치한 홈을 포함하며,

상기 홈은 상기 제 1 영역보다 더 작은 크기를 가지며, 상기 제 1 영역과 동일한 형상을 갖는 표시장치용 마스크.

청구항 2

제 1 항에 있어서,

상기 제 5 영역은 상기 제 1 영역을 둘러싸는 표시장치용 마스크.

청구항 3

제 1 항에 있어서,

상기 제 1 내지 제 5 영역들의 광 투과율들이 아래와 같은 수학적식1로 정의되며,

<수학적식1>

$$T1=T2>T3>T4=T5$$

상기 T1, T2, T3, T4 및 T5는 각각 제 1 영역의 광 투과율, 제 2 영역의 광 투과율, 제 3 영역의 광 투과율, 제 4 영역의 광 투과율 및 제 5 영역의 광 투과율에 해당하는 표시장치용 마스크.

청구항 4

제 1 항에 있어서,

상기 제 1 내지 제 5 영역들의 광 투과율들이 아래와 같은 수학적식2로 정의되며,

<수학적식2>

$$T1=T2<T3<T4=T5$$

상기 T1, T2, T3, T4 및 T5는 각각 제 1 영역의 광 투과율, 제 2 영역의 광 투과율, 제 3 영역의 광 투과율, 제 4 영역의 광 투과율 및 제 5 영역의 광 투과율에 해당하는 표시장치용 마스크.

청구항 5

삭제

청구항 6

제 1 항에 있어서,

상기 홀의 광 투과율은 상기 제 1 영역의 광 투과율과 실질적으로 동일한 표시장치용 마스크.

청구항 7

제 1 항에 있어서,

상기 제 1 영역의 크기가 상기 제 2 영역의 크기보다 더 큰 표시장치용 마스크.

청구항 8

제 1 항에 있어서,

상기 제 1 영역 및 제 2 영역 중 적어도 하나는 원형 및 다각형 중 어느 하나의 형상을 갖는 표시장치용 마스크.

청구항 9

제 1 항에 있어서,

상기 광 차단부는 제 2 홀을 더 포함하며; 그리고,

상기 마스크는 상기 제 2 영역과 상기 제 3 영역 사이에 위치하여 상기 제 2 홀에 대응되며, 상기 제 4 영역과 실질적으로 동일한 광 투과율을 갖는 제 6 영역을 더 포함하는 표시장치용 마스크.

청구항 10

제 9 항에 있어서,

상기 제 6 영역은 제 5 영역과 다른 크기를 갖는 표시장치용 마스크.

청구항 11

제 10 항에 있어서,

상기 제 6 영역은 상기 제 5 영역보다 더 작은 표시장치용 마스크.

청구항 12

제 11 항에 있어서,

상기 제 6 영역은 0.5um 내지 1.5 um의 폭을 가지며, 상기 제 5 영역은 2um 내지 3um의 폭을 갖는 표시장치용 마스크.

청구항 13

제 1 항에 있어서,

상기 제 4 영역 및 제 5 영역은 각각 0%의 광 투과율을 갖는 표시장치용 마스크.

청구항 14

제 1 항에 있어서,

상기 제 1 영역 및 제 2 영역은 각각 100%의 광 투과율을 갖는 표시장치용 마스크.

청구항 15

제 1 항에 있어서,

상기 제 3 영역은 55%의 광 투과율을 갖는 표시장치용 마스크.

청구항 16

서로 마주보는 제 1 및 제 2 기관;
 상기 제 1 기관과 제 2 기관 사이에 위치한 액정층;
 상기 제 1 기관 상에 위치한 게이트 라인 및 데이터 라인;
 상기 게이트 라인 및 데이터 라인에 접속된 트랜지스터;
 상기 트랜지스터에 접속되며 화소 영역에 위치한 화소 전극;
 상기 화소 영역을 정의하는 광 차단부를 포함하며;
 상기 광 차단부는,
 상기 화소 영역을 정의하는 차광층;
 제 1 컬럼 스페이서;
 상기 제 1 컬럼 스페이서보다 작은 높이를 갖는 제 2 컬럼 스페이서;
 상기 제 1 컬럼 스페이서를 둘러싸는 제 1 홈; 및
 상기 제 2 컬럼 스페이서를 둘러싸는 제 2 홈을 가지며,
 상기 제 2 홈은 제 1 홈보다 더 작은 깊이를 갖는 표시장치.

청구항 17

삭제

청구항 18

제 16 항에 있어서,
 상기 제 2 홈은 제 1 홈보다 더 작은 폭을 갖는 표시장치.

청구항 19

삭제

청구항 20

제 16 항에 있어서,
 상기 광 차단부는 상기 제 1 기관 및 제 2 기관 중 어느 하나에 위치하는 표시장치.

청구항 21

제 1 항에 있어서,
 상기 제 1 영역 및 상기 홈은 각각 원의 형상을 갖는 표시장치용 마스크.

발명의 설명

기술 분야

[0001] 본 발명은 표시장치에 관한 것으로, 특히 마스크의 톤(tone) 수를 줄일 수 있는 표시장치용 마스크 및 이를 이용하여 제조된 표시장치에 대한 것이다.

배경 기술

[0002] 표시장치는 이의 셀갭을 유지하기 위한 컬럼 스페이서들을 포함한다. 이 컬럼 스페이서들은 서로 다른 높이를 갖는 메인 컬럼 스페이서와 서브 컬럼 스페이서를 포함할 수 있다.

[0003] 한편, 메인 컬럼 스페이서 및 서브 컬럼 스페이서는 광 차단부와 동일한 물질로 형성될 수 있다. 즉 광 차단부는 메인 컬럼 스페이서 및 서브 컬럼 스페이서를 포함할 수 있다. 광 차단부는 블랙 매트릭스라고도 불리며, 화

소 영역을 정의하는 개구 영역을 갖는다.

- [0004] 광 차단부는 메인 컬럼 스페이스에 대응되는 영역, 서브 컬럼 스페이스에 대응되는 영역, 광 차단부에 대응되는 영역 및 화소 영역에 대응되는 영역에서 각각 다른 높이를 갖는다. 이 때문에, 광 차단부를 제조하는데 사용되는 종래의 마스크는 총 4개의 서로 다른 광 투과율을 갖는 영역들을 포함한다. 다시 말하여, 종래의 광 차단부 제조용 마스크는 총 4개의 톤(tone)을 포함한다.
- [0005] 한편, 톤 수가 증가할수록 마스크의 제조비용은 증가한다.

발명의 내용

해결하려는 과제

- [0006] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 마스크의 톤 수를 줄여 표시장치의 제조비용을 줄일 수 있는 표시장치용 마스크 및 이를 이용하여 제조된 표시장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

- [0007] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 표시장치용 마스크는, 제 1 컬럼 스페이스, 제 2 컬럼 스페이스, 차광층 및 제 1 홈을 포함하는 광 차단부를 형성하기 위한 표시장치용 마스크에 있어서, 제 1 컬럼 스페이스에 대응하는 제 1 영역; 제 1 영역과 실질적으로 동일한 광 투과율을 가지며, 제 2 컬럼 스페이스에 대응하는 제 2 영역; 차광층에 대응하는 제 3 영역; 화소 영역의 위치를 정의하는 제 4 영역; 및 제 1 영역과 상기 제 3 영역 사이에 위치하여 제 1 홈에 대응하며, 제 4 영역과 실질적으로 동일한 광 투과율을 갖는 제 5 영역을 포함한다.
- [0008] 제 5 영역은 제 1 영역을 둘러싼다.
- [0009] 제 1 내지 제 5 영역들의 광 투과율들이 아래와 같은 수학식1로 정의되며,
- [0010] <수학식1>
- [0011] $T1=T2>T3>T4=T5$
- [0012] 상기 T1, T2, T3, T4 및 T5는 각각 제 1 영역의 광 투과율, 제 2 영역의 광 투과율, 제 3 영역의 광 투과율, 제 4 영역의 광 투과율 및 제 5 영역의 광 투과율에 해당한다.
- [0013] 제 1 내지 제 5 영역들의 광 투과율들이 아래와 같은 수학식2로 정의되며,
- [0014] <수학식2>
- [0015] $T1=T2<T3<T4=T5$
- [0016] T1, T2, T3, T4 및 T5는 각각 제 1 영역의 광 투과율, 제 2 영역의 광 투과율, 제 3 영역의 광 투과율, 제 4 영역의 광 투과율 및 제 5 영역의 광 투과율에 해당한다.
- [0017] 표시장치용 마스크는 제 5 영역에 위치한 홈을 더 포함한다.
- [0018] 홈의 광 투과율은 상기 제 1 영역의 광 투과율과 실질적으로 동일하다.
- [0019] 제 1 영역의 크기가 제 2 영역의 크기보다 더 크다.
- [0020] 제 1 영역 및 제 2 영역 중 적어도 하나는 원형 및 다각형 중 어느 하나의 형상을 갖는다.
- [0021] 광 차단부는 제 2 홈을 더 포함하며; 그리고, 마스크는 제 2 영역과 제 3 영역 사이에 위치하여 제 2 홈에 대응되며, 제 4 영역과 실질적으로 동일한 광 투과율을 갖는 제 6 영역을 더 포함한다.
- [0022] 제 6 영역은 제 5 영역과 다른 크기를 갖는다.
- [0023] 제 6 영역은 제 5 영역보다 더 작다.
- [0024] 제 6 영역은 0.5um 내지 1.5 um의 폭을 가지며, 제 5 영역은 2um 내지 3um의 폭을 갖는다.
- [0025] 제 4 영역 및 제 5 영역은 각각 0%의 광 투과율을 갖는다.

- [0026] 제 1 영역 및 제 2 영역은 각각 100%의 광 투과율을 갖는다.
- [0027] 제 3 영역은 55%의 광 투과율을 갖는다.
- [0028] 상기와 같은 목적을 달성하기 위한 본 발명에 따른 표시장치는, 서로 마주보는 제 1 및 제 2 기관; 제 1 기관과 제 2 기관 사이에 위치한 액정층; 제 1 기관 상에 위치한 게이트 라인 및 데이터 라인; 게이트 라인 및 데이터 라인에 접속된 트랜지스터; 트랜지스터에 접속되며 화소 영역에 위치한 화소 전극; 화소 영역을 정의하는 광 차단부를 포함하며; 광 차단부는, 화소 영역을 정의하는 차광층; 제 1 컬럼 스페이서; 제 1 컬럼 스페이서보다 큰 높이를 갖는 제 2 컬럼 스페이서; 제 1 컬럼 스페이서를 둘러싸는 제 1 홈을 갖는 표시장치.
- [0029] 광 차단부는 제 2 컬럼 스페이서를 둘러싸는 제 2 홈을 더 갖는다.
- [0030] 제 2 홈은 제 1 홈보다 더 작은 폭을 갖는다.
- [0031] 제 2 홈은 제 1 홈보다 더 작은 깊이를 갖는다.
- [0032] 광 차단부는 상기 제 1 기관 및 제 2 기관 중 어느 하나에 위치한다.

발명의 효과

- [0033] 본 발명에 따른 표시장치용 마스크는 다음과 같은 효과를 제공한다.
- [0034] 본 발명의 표시장치용 마스크는 제 1 컬럼 스페이서에 대응되는 제 1 영역과, 제 2 컬럼 스페이서에 대응되는 제 2 영역과, 차광층에 대응되는 제 3 영역과, 화소 영역에 대응되는 제 4 영역과, 그리고 제 1 영역을 둘러싸는 제 5 영역을 포함한다. 여기서, 제 1 영역의 광 투과율과 제 2 영역의 광 투과율이 동일하고, 제 4 영역의 광 투과율과 제 5 영역의 광 투과율이 동일하다. 그리고, 제 5 영역에 의해 제 1 컬럼 스페이서와 제 2 컬럼 스페이서가 서로 다른 높이를 가질 수 있다. 그러므로, 총 3개의 톤을 갖는 마스크에 의해서도 광 차단부는 메인 컬럼 스페이서에 대응되는 영역, 서브 컬럼 스페이서에 대응되는 영역, 광 차단부에 대응되는 영역 및 화소 영역에 대응되는 영역에서 각각 다른 높이를 가질 수 있다.

도면의 간단한 설명

- [0035] 도 1은 본 발명의 한 실시예에 따른 하나의 화소에 대한 평면도이다.
- 도 2는 도 1에서 광 차단부 및 화소 전극만을 따로 나타낸 도면이다.
- 도 3은 도 1 및 도 2의 I-I'의 선을 따라 자른 단면도이다.
- 도 4는 도 1의 II-II'의 선을 따라 자른 단면도이다.
- 도 5는 도 1의 화소 영역을 포함한 복수의 화소 영역들을 정의하는 광 차단부를 나타낸 도면이다.
- 도 6은 도 5의 A부에 대한 확대도이다.
- 도 7은 도 6의 I-I'의 선을 따라 자른 단면도이다.
- 도 8은 도 5의 A부에 대한 다른 확대도이다.
- 도 9는 도 8의 I-I'의 선을 따라 자른 단면도이다.
- 도 10은 도 6의 I-I'의 선을 따라 자른 다른 단면도이다.
- 도 11은 도 8의 I-I'의 선을 따라 자른 다른 단면도이다.
- 도 12는 도 6 및 도 7에 도시된 광 차단부를 형성하는데 사용되는 마스크의 일부분을 나타낸 도면이다.
- 도 13은 도 12의 I-I'의 선을 따라 자른 단면도이다.
- 도 14는 도 8 및 도 9에 도시된 광 차단부를 형성하는데 사용되는 마스크의 일부분을 나타낸 도면이다.
- 도 15는 도 14의 I-I'의 선을 따라 자른 단면도이다.
- 도 16은 도 8 및 도 9에 도시된 광 차단부를 형성하는데 사용되는 다른 마스크의 일부분을 나타낸 도면이다.
- 도 17은 도 16의 I-I'의 선을 따라 자른 단면도이다.

도 18은 마스크의 다른 구조를 나타낸 도면이다.

도 19는 제 5 영역 또는 제 6 영역의 폭에 따른 컬럼 스페이스의 높이 변화를 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0036] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 따라서, 몇몇 실시예에서, 잘 알려진 공정 단계들, 잘 알려진 소자 구조 및 잘 알려진 기술들은 본 발명이 모호하게 해석되는 것을 피하기 위하여 구체적으로 설명되지 않는다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0037] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 때, 이는 다른 부분 "바로 아래에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 아래에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0038] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있고, 이에 따라 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.
- [0039] 본 명세서에서 어떤 부분이 다른 부분과 연결되어 있다고 할 때, 이는 직접적으로 연결되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 전기적으로 연결되어 있는 경우도 포함한다. 또한, 어떤 부분이 어떤 구성요소를 포함한다고 할 때, 이는 특별히 그에 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0040] 본 명세서에서 제 1, 제 2, 제 3 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 이러한 구성 요소들은 상기 용어들에 의해 한정되는 것은 아니다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소들로부터 구별하는 목적으로 사용된다. 예를 들어, 본 발명의 권리 범위로부터 벗어나지 않고, 제 1 구성 요소가 제 2 또는 제 3 구성 요소 등으로 명명될 수 있으며, 유사하게 제 2 또는 제 3 구성 요소도 교호적으로 명명될 수 있다.
- [0041] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0042] 도 1은 본 발명의 한 실시예에 따른 하나의 화소에 대한 평면도이고, 도 2는 도 1에서 광 차단부 및 화소 전극만을 따로 나타낸 도면이고, 도 3은 도 1 및 도 2의 I-I'의 선을 따라 자른 단면도이고, 도 4는 도 1의 II-II'의 선을 따라 자른 단면도이다.
- [0043] 도 3 및 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시장치는 서로 마주보는 하부 패널(100) 및 상부 패널(200)과 그 사이에 위치한 액정층(300)을 포함한다.
- [0044] 먼저, 하부 패널(100)에 대하여 설명한다.
- [0045] 하부 패널(100)은, 도 1 내지 도 4에 도시된 바와 같이, 하부 기판(101), 게이트 라인(GL), 게이트 절연막(111), 반도체층(113), 저항성 접촉층(ohmic contact, 115), 소스 전극(SE), 드레인 전극(DE), 박막 트랜지스

터(TFT), 데이터 라인(DL), 제 1 보호막(120), 컬러 필터(125), 공통 전극(130), 제 2 보호막(220), 화소 전극(144) 및 광 차단부(315)를 포함한다.

- [0046] 하부 기판(101)은 투명한 유리 또는 플라스틱 등으로 이루어진 절연 기판이 될 수 있다.
- [0047] 도 1에 도시된 바와 같이, 게이트 라인(GL)은 하부 기판(101) 상에 위치한다. 게이트 라인(GL)은 서로 다른 폭을 갖는 라인부(411) 및 전극부(GE; 이하 게이트 전극)를 포함한다. 예를 들어, 게이트 전극(GE)이 라인부(411)보다 더 큰 폭을 가질 수 있다. 라인부(411) 및 전극부(GE)는 일체로 구성된다.
- [0048] 도시되지 않았지만, 게이트 라인(GL)은, 다른 층 또는 외부 구동회로와의 접속을 위해, 이의 접속 부분(예를 들어, 끝 부분)이 이의 다른 부분보다 더 큰 면적을 가질 수 있다.
- [0049] 게이트 라인(GL)은 알루미늄(Al)이나 알루미늄 합금과 같은 알루미늄 계열의 금속, 또는 은(Ag)이나 은 합금과 같은 은 계열의 금속, 또는 구리(Cu)나 구리 합금과 같은 구리 계열의 금속, 또는 몰리브덴(Mo)이나 몰리브덴 합금과 같은 몰리브덴 계열의 금속으로 만들어질 수 있다. 또는, 게이트 라인(GL)은, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 중 어느 하나로 만들어질 수 있다. 한편, 게이트 라인(GL)은 물리적 성질이 다른 적어도 두 개의 도전막을 포함하는 다중막 구조를 가질 수도 있다.
- [0050] 게이트 절연막(111)은 게이트 라인(GL) 상에 위치한다. 이때, 게이트 절연막(111)은 그 게이트 라인(GL)을 포함하는 하부 기판(101)의 전면(全面)에 형성된다. 게이트 절연막(111)은 질화 규소(SiNx) 또는 산화 규소(SiOx) 등으로 만들어질 수 있다. 게이트 절연막(111)은 물리적 성질이 다른 적어도 두 개의 절연층들을 포함하는 다중막 구조를 가질 수 있다.
- [0051] 반도체층(113)은 게이트 절연막(111) 상에 위치한다. 이때, 반도체층(113)은 게이트 전극(GE)과 적어도 일부 중첩한다. 반도체층(113)은 비정질 규소 또는 다결정 규소 등으로 만들어질 수 있다.
- [0052] 저항성 접촉층(115)은 반도체층(113) 상에 위치한다. 저항성 접촉층(115)은 인(phosphorus)과 같은 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 저항성 접촉층(115)은 쌍을 이루어 반도체층(113) 상에 위치할 수 있다.
- [0053] 소스 전극(SE) 및 드레인 전극(DE)은 저항성 접촉층(115) 상에 위치한다.
- [0054] 소스 전극(SE)은 데이터 라인(DL)으로부터 분기된 것으로, 도 1에 도시된 바와 같이, 이 소스 전극(SE)은 게이트 전극(GE)을 향해 돌출된 형태를 갖는다. 이때, 소스 전극(SE)은 드레인 전극(DE)의 일부를 둘러싸는 역 C자 형상을 이룰 수 있다. 소스 전극(SE)의 적어도 일부는 반도체층(113) 및 게이트 전극(GE)과 중첩된다. 한편, 이 소스 전극은 역 C자 대신, C자, U자 및 역 U자 중 어느 하나의 형태를 가질 수 있다.
- [0055] 소스 전극(SE)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막과 저저항 도전막을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(또는 몰리브덴 합금) 하부막과 알루미늄 (또는 알루미늄 합금) 상부막의 이중막, 몰리브덴 (또는 몰리브덴 합금) 하부막과 알루미늄 (또는 알루미늄 합금) 중간막과 몰리브덴 (또는 몰리브덴 합금) 상부막의 삼중막을 들 수 있다. 한편, 이 소스 전극(SE)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- [0056] 드레인 전극(DE)의 일측은 연결 전극(145)을 통해 화소 전극(144)에 연결된다. 드레인 전극(DE)의 일측은 연결 전극(145)과 중첩하고, 드레인 전극(DE)의 타측은 반도체층(113) 및 게이트 전극(GE)과 중첩된다.
- [0057] 드레인 전극(DE)은 전술된 소스 전극(SE)과 동일한 재료 및 구조(다중막 구조)를 가질 수 있다. 다시 말하여, 드레인 전극(DE)과 소스 전극(SE)은 동일한 공정으로 동시에 만들어질 수 있다.
- [0058] 게이트 전극(GE), 소스 전극(SE) 및 드레인 전극(DE)은 반도체층(113)과 함께 박막 트랜지스터(TFT)를 이룬다. 이때 이 박막 트랜지스터(TFT)의 채널(channel)은 소스 전극(SE)과 드레인 전극(DE) 사이의 반도체층(113) 부분에 형성된다. 채널 부분에 해당하는 반도체층(113) 부분은 그 반도체층(113)의 다른 부분은 비하여 더 낮은 두께를 갖는다.
- [0059] 데이터 라인(DL)은 영상 데이터 신호를 전달한다. 데이터 라인(DL)은 게이트 절연막(111) 상에 형성된다. 도시되지 않았지만, 데이터 라인(DL)은, 다른 층 또는 외부 구동회로와의 접속을 위해, 이의 접속 부분(예를 들어, 끝 부분)이 이의 다른 부분보다 더 큰 면적을 가질 수 있다.

- [0060] 데이터 라인(DL)은 게이트 라인(GL)과 교차한다. 데이터 라인(DL)은 지그재그 형상을 갖는다. 이때, 액정 표시 장치의 최대 투과율을 얻기 위해, 데이터 라인(DL)의 절곡부에 쉼기 형상의 돌출부가 위치할 수 있다. 여기서, 데이터 라인(DL)은 돌출부와 이 돌출부의 양측에 각각 위치한 라인부들로 구분될 수 있는 바, 돌출부의 끼인각은 라인부들 사이의 끼인각보다 더 작다.
- [0061] 데이터 라인(DL) 역시 전술된 소스 전극(SE)과 동일한 재료 및 구조(다중막 구조)를 가질 수 있다. 다시 말하여, 데이터 라인(DL)과 소스 전극(SE)은 동일한 공정으로 동시에 만들어질 수 있다.
- [0062] 제 1 보호막(120)은 데이터 라인(DL), 소스 전극(SE) 및 드레인 전극(DE) 상에 위치한다. 이때, 제 1 보호막(120)은 그 데이터 라인(DL), 소스 전극(SE) 및 드레인 전극(DE)을 포함한 하부 기판(101)의 전면(全面)에 형성된다.
- [0063] 제 1 보호막(120)은 질화 규소(SiNx) 또는 산화 규소(SiOx)와 같은 무기 절연물로 만들어질 수 있다. 한편, 이 제 1 보호막(120)은 무기 절연물로 만들어질 수도 있는 바, 이와 같은 경우 그 무기 절연물로서 감광성(photosensitivity)을 가지며 유전 상수(dielectric constant)가 약 4.0인 것이 사용될 수 있다. 제 1 보호막(120)은 또한, 유기막의 우수한 절연 특성을 확보하면서도 노출된 반도체층(113) 부분에 손상이 가해지지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수도 있다. 제 1 보호막(120)의 두께는 약 5000 Å 이상일 수 있고, 약 6000 Å 내지 약 8000 Å 일 수 있다.
- [0064] 제 1 보호막(120)은 이의 일부를 관통하는 하부 콘택홀(160a)을 갖는 바, 이 하부 콘택홀(160a)을 통해 드레인 전극(DE)의 일부가 노출된다.
- [0065] 컬러 필터(125)는 제 1 보호막(120) 상에 위치한다. 구체적으로, 컬러 필터(125)는 하부 기판(101)의 화소 영역(P)에 대응되는 제 1 보호막(125) 상에 위치한다. 컬러 필터(125)는 적색 컬러 필터, 녹색 컬러 필터 및 청색 컬러 필터를 포함할 수 있다. 예를 들어, 도 4에서 가장 좌측에 위치한 컬러 필터는 적색 컬러 필터이고, 가장 우측에 위치한 컬러 필터는 청색 컬러 필터이고, 그리고 중심에 위치한 컬러 필터는 녹색 컬러 필터일 수 있다.
- [0066] 공통 전극(130)은 제 1 보호막(120) 및 컬러 필터(125) 상에 위치한다. 이때, 공통 전극(130)은 제 1 보호막(120) 및 컬러 필터(125)를 포함한 하부 기판(101)의 전면(全面)에 형성된다. 단, 도 3에 도시된 바와 같이, 공통 전극(130)은 이의 일부를 관통하는 개구부를 갖는 바, 이 개구부는 하부 콘택홀(160a) 바로 위에 위치한다. 이 개구부는 하부 콘택홀(160a) 및 이후 설명할 상부 콘택홀(160b)을 둘러쌀 수 있을 만큼 충분히 큰 크기를 갖는다. 개구부 및 하부 콘택홀(160a)을 통해 드레인 전극(DE)의 일부가 노출된다.
- [0067] 공통 전극(130)은 ITO(Indium tin oxide) 또는 IZO(Indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다. 이때, ITO는 다결정 또는 단결정의 물질일 수 있으며, 또한 IZO 역시 다결정 또는 단결정의 물질일 수 있다. 한편, 공통 전극은 전술된 게이트 라인(GL)에 사용되는 물질 또는 데이터 라인(DL)에 사용되는 물질로 만들어질 수 있다.
- [0068] 제 2 보호막(220)은 공통 전극(130) 상에 위치한다. 즉, 제 2 보호막(220)은 공통 전극(130)을 포함한 하부 기판(101)의 전면(全面)에 형성된다.
- [0069] 제 2 보호막(220)은 전술된 제 1 보호막(120)에 사용되는 물질로 만들어질 수 있다.
- [0070] 제 2 보호막(220)은 이의 일부를 관통하는 상부 콘택홀(160b)을 갖는 바, 이 상부 콘택홀(160b)은 전술된 개구부의 바로 위에 위치한다. 이 개구부를 통해 하부 콘택홀(160a)과 상부 콘택홀(160b)이 연결되어 하나의 드레인 콘택홀(160)을 형성한다.
- [0071] 한편, 드레인 콘택홀(160)은 다음과 같은 방법으로 형성될 수 있다. 즉, 제 1 보호막(120) 상에 공통 전극(130)이 형성된 후, 포토리소그래피(photolithography) 및 식각 공정을 통해 그 공통 전극(130)의 일부가 제거되어 개구부가 형성된다. 이 개구부를 통해 제 1 보호막(120)이 드러난다. 이후, 그 개구부가 형성된 공통 전극(130)을 포함한 하부 기판(101)의 전면(全面)에 제 2 보호막(220)이 형성된다. 이때, 제 2 보호막(220)의 일부가 개구부를 통해 노출된 제 1 보호막(120)과 접촉한다. 다음으로, 포토리소그래피 공정 및 식각 공정을 통해 개구부에 위치한 제 2 보호막(220)과 제 1 보호막(120) 부분이 한꺼번에 제거되면서 드레인 콘택홀(160)이 형성된다. 이때, 드레인 콘택홀(160)은 개구부보다 충분히 작아야 한다. 그렇게 되어야만, 개구부의 내벽에 해당하는 공통 전극(130)의 노출면이 제 2 보호막(220)에 의해 충분히 가려질 수 있다. 이는 이후 그 드레인 콘택홀(160)에 삽입되는 화소 전극(144)과 공통 전극(130) 간의 단락을 방지하기 위함이다.
- [0072] 화소 전극(144)은 공통 전극(130)과 함께 전계를 생성한다. 화소 전극(144)은 제 2 보호막(220) 상에 위치한다.

구체적으로, 화소 전극(144)은 하부 기판(101)의 화소 영역(P)에 대응되는 제 2 보호막(220) 상에 위치한다.

- [0073] 화소 전극(144)은 줄기 전극(144a)과 이 줄기 전극(144a)으로부터 분기된 복수의 가지 전극(144b)들을 포함한다. 복수의 가지 전극(144b)들은 일정 간격 이격되어 배치된다. 줄기 전극(144a) 및 가지 전극(144b)들은 공통 전극(130)과 중첩된다.
- [0074] 선형 전극인 가지 전극(144b)들과 면형 전극인 공통 전극(130) 사이에 전계가 발생된다. 각 가지 전극(144b)은 데이터 라인(DL)과 실질적으로 동일한 방향으로 연장 된다. 각 가지 전극(144b)은 데이터 라인(DL)의 일부와 동일한 형상을 갖는다.
- [0075] 또한, 각 가지 전극(144b)은 썸기 형태의 돌출부를 가질 수 있다. 각 가지 전극(144b)의 돌출부는 실질적으로 데이터 라인(DL)의 돌출부와 동일한 형상을 갖는다.
- [0076] 한편, 가지 전극(144b)들은 화소 영역(P)의 외부로 더 연장될 수도 있다.
- [0077] 화소 전극(144)은 ITO(Indium tin oxide) 또는 IZO(Indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다. 이때, ITO는 다결정 또는 단결정의 물질일 수 있으며, 또한 IZO 역시 다결정 또는 단결정의 물질일 수 있다.
- [0078] 연결 전극(145)은 화소 전극(144)과 박막 트랜지스터(TFT) 사이에 연결된다. 연결 전극(145)은 화소 전극(144)과 일체로 구성된다. 연결 전극(145)은 화소 전극(144)의 줄기 전극(144a)으로부터 연장되어 박막 트랜지스터(TFT)의 드레인 전극(TFT) 상에 위치한다. 연결 전극(145)은 드레인 콘택홀(160)을 통해 드레인 전극(DE)에 연결된다.
- [0079] 연결 전극(145)은 전술된 화소 전극(144)과 동일한 물질로 만들어질 수 있다. 연결 전극(145)과 화소 전극(144)은 일체로 구성될 수 있다.
- [0080] 한편, 도 3에 도시된 바와 같이, 화소 전극(144)과 개구부의 내벽을 형성하는 공통 전극(130)의 노출면 사이에 제 2 보호막(220)의 일부(441)가 위치하는 바, 이에 의해 화소 전극(144)과 공통 전극(130) 간의 단락이 방지될 수 있다.
- [0081] 광 차단부(315)는 화소 영역(P)이 아닌 영역으로부터 광이 방출되는 것을 차단한다. 즉, 광 차단부(315)는 비화소 영역에서의 빛샘을 방지한다. 이를 위해, 광 차단부(315)는 화소 영역(P)에 해당하는 개구부를 갖는 바, 그 화소 영역(P)을 제외한 영역을 모두 가린다. 광 차단부(315)에 의해 화소 영역(P)이 정의된다.
- [0082] 광 차단부(315)는 3 내지 5의 유전율을 가질 수 있다.
- [0083] 도 2를 참조하여 광 차단부(315)를 구체적으로 설명한다.
- [0084] 광 차단부(315)는, 도 2에 도시된 바와 같이, 수평부(315a) 및 수직부(315b)를 포함한다. 한편, 도 2에 도시되지 않았지만, 광 차단부(315)는 제 1 컬럼 스페이서(도 5의 501) 및 제 2 컬럼 스페이서(도 5의 502)를 더 포함하는 바, 이들에 대해서는 차후 설명된다.
- [0085] 수평부(315a)는 게이트 라인(GL)을 따라 연장된다. 수평부(315a)는 게이트 라인(GL), 박막 트랜지스터(TFT), 연결 전극(145) 및 데이터 라인(DL)을 중첩한다. 이때, 박막 트랜지스터(TFT)의 게이트 전극(GE), 소스 전극(SE) 및 드레인 전극(DE)이 모두 수평부(315a)에 중첩된다.
- [0086] 수직부(315b)는 서로 인접한 수평부(315a)들 사이에 위치하여, 데이터 라인(DL)을 따라 연장된다. 수직부(315b)는 데이터 라인(DL)을 중첩한다.
- [0087] 광 차단부(315)의 수직부(315b)는 화소 전극(144)과 접촉할 수 있다. 예를 들어, 수직부(315b)는 화소 전극(144)의 상부면과 접촉할 수 있다. 여기서, 화소 전극(144)의 상부면은 가지 전극(144b)의 상부면을 의미한다. 가지 전극(144b)의 상부면은 액정층(300)을 향해 있다. 도 3에 따르면, 수직부(315b)는 가지 전극(144b)의 상부면 중 가장자리 부분과 접촉한다.
- [0088] 도 4에 도시된 바와 같이, 하나의 화소 전극(144)에 포함된 인접한 가지 전극(144b)들 사이의 간격(d1)은, 이 화소 전극(144)의 가지 전극(144b)과 다른 화소의 가지 전극 사이의 간격(d2)보다 크다. 여기서, 화소 전극(144)과 다른 화소 전극은 데이터 라인(DL)을 두고 인접하여 위치한다.
- [0089] 한편, 도시되지 않았지만, 화소 전극(144), 연결 전극(145), 제 2 보호막(220) 및 광 차단부(315) 상에 하부 배

향막이 위치할 수 있다. 하부 배향막은 수직 배향막일 수 있고, 광반응 물질을 포함하는 배향막일 수 있다.

- [0090] 하부 배향막은 폴리 아믹산(Polyamic acid), 폴리 실록산(Polysiloxane) 및 폴리 이미드(Polyimide) 중 어느 하나의 물질로 이루어질 수 있다.
- [0091] 상부 패널(200)은 상부 기관(201)을 포함한다. 상부 기관(201)은 투명한 유리 또는 플라스틱 등으로 이루어진 절연 기관이 될 수 있다.
- [0092] 한편, 도시되지 않았지만, 상부 패널(200)은 상부 배향막을 더 포함할 수 있다. 상부 배향막은 상부 기관 상에 위치한다.
- [0093] 상부 배향막은 전술된 하부 배향막과 동일한 물질로 이루어질 수 있다.
- [0094] 하부 기관(101)과 상부 기관(102) 간의 마주보는 면들을 각각 해당 기관의 상부면으로 정의하고, 그 상부면들의 반대편에 위치한 면들을 각각 해당 기관의 하부면으로 정의할 때, 하부 기관(101)의 하부면에 상부 편광판이 더 위치하고, 상부 기관(201)의 하부면에 하부 편광판이 더 위치할 수 있다.
- [0095] 상부 편광판의 투과축과 하부 편광판의 투과축은 직교하는 바, 이들 중 하나의 투과축과 게이트 라인(GL)의 라인부(411)는 서로 나란하게 배열된다. 한편, 표시장치는 상부 편광판 및 하부 편광판 중 어느 하나만을 포함할 수도 있다.
- [0096] 한편, 컬러 필터(125)는 하부 패널(100)이 아닌 상부 패널(200)에 위치할 수도 있다. 이와 같은 경우, 컬러 필터(125)는 상부 기관(201)의 화소 영역에 위치한다.
- [0097] 도 5는 도 1의 화소 영역(P)을 포함한 복수의 화소 영역(P)들을 정의하는 광 차단부(315)를 나타낸 도면이다.
- [0098] 광 차단부(315)는, 도 5에 도시된 바와 같이, 차광층(500), 제 1 컬럼 스페이서(501), 제 2 컬럼 스페이서(502) 및 홈(도시되지 않음)을 포함한다. 여기서, 차광층(500)은 전술된 수평부(315a) 및 수직부(315b)를 포함한다. 차광층(500)은 화소 영역(P)들을 정의하는 개구 영역(580)들을 갖는다.
- [0099] 차광층(500), 제 1 컬럼 스페이서(501), 제 2 컬럼 스페이서(502)는 일체로 구성된다.
- [0100] 제 1 및 제 2 컬럼 스페이서(501, 502)는, 도 5에 도시된 바와 같이, 게이트 라인(GL) 상에 위치한다. 다른 실시예로서, 제 1 및 제 2 컬럼 스페이서(501, 502)는 게이트 라인(GL) 대신 데이터 라인(DL) 상에 위치할 수도 있다. 또 다른 실시예로서, 제 1 및 제 2 컬럼 스페이서(501, 502)들 중 하나는 게이트 라인(GL) 상에 위치하고, 다른 하나는 데이터 라인(DL) 상에 위치할 수도 있다.
- [0101] 도 6은 도 5의 A부에 대한 확대도이고, 도 7은 도 6의 I-I'의 선을 따라 자른 단면도이다.
- [0102] 도 6에 도시된 바와 같이, 제 1 컬럼 스페이서(501) 및 제 2 컬럼 스페이서(502)는 원형의 형상을 갖는다. 다른 실시예로서, 제 1 및 제 2 컬럼 스페이서(501, 502)는 다각형의 형상을 가질 수도 있다.
- [0103] 도 7에 도시된 바와 같이, 제 1 컬럼 스페이서(501)는 제 2 컬럼 스페이서(502)보다 더 큰 높이를 갖는다. 즉, 제 1 컬럼 스페이서(501)의 높이(H1)는 제 2 컬럼 스페이서(502)의 높이(H2) 보다 더 크다. 또한, 제 1 컬럼 스페이서(501)는 제 2 컬럼 스페이서(502)보다 더 큰 폭을 갖는다. 즉, 제 1 컬럼 스페이서(501)의 폭(W1)은 제 2 컬럼 스페이서(502)의 폭(W2)보다 더 크다.
- [0104] 제 1 컬럼 스페이서(501)는 상부 기관(201)과 접촉할 수 있다. 즉, 제 1 컬럼 스페이서(501)의 상측 끝단과 상부 기관(201)이 서로 접촉할 수 있다. 반면, 제 2 컬럼 스페이서(502)는 상부 기관(201)과 접촉하지 않는다.
- [0105] 도 6 및 도 7에 도시된 바와 같이, 홈(544)은 제 1 컬럼 스페이서(501)의 둘레에 위치한다. 홈(544)은 제 1 컬럼 스페이서(501)를 둘러싼다. 예를 들어, 홈(544)은 제 1 컬럼 스페이서(501)의 주변을 둘러싸는 고리 형상을 가질 수 있다.
- [0106] 한편, 도 7에 따르면 하부 기관(101) 상에 광 차단부(315)가 위치한다. 이때, 도 7에 도시되어 있지는 않으나, 도 7의 광 차단부(315)와 하부 기관(101) 사이에 전술된 도 3 및 도 4의 광 차단부(315)와 하부 기관(101) 사이의 구성 요소들이 동일하게 배치된다.
- [0107] 도 8은 도 5의 A부에 대한 다른 확대도이고, 도 9는 도 8의 I-I'의 선을 따라 자른 단면도이다.
- [0108] 도 8에 도시된 바와 같이, 제 1 컬럼 스페이서(501) 및 제 2 컬럼 스페이서(502)는 원형의 형상을 갖는다. 다른 실시예로서, 제 1 및 제 2 컬럼 스페이서(501, 502)는 다각형의 형상을 가질 수도 있다.

- [0109] 도 8에 도시된 바와 같이, 제 1 컬럼 스페이서(501)는 제 2 컬럼 스페이서(502)보다 더 큰 높이를 갖는다. 또한, 제 1 컬럼 스페이서(501)는 제 2 컬럼 스페이서(502)보다 더 큰 폭을 갖는다.
- [0110] 제 1 컬럼 스페이서(501)는 상부 기관(201)과 접촉할 수 있다. 즉, 제 1 컬럼 스페이서(501)의 상측 끝단과 상부 기관(201)이 서로 접촉할 수 있다. 반면, 제 2 컬럼 스페이서(502)는 상부 기관(201)과 접촉하지 않는다.
- [0111] 도 8 및 도 9에 도시된 바와 같이, 제 1 홈(551)은 제 1 컬럼 스페이서(501)의 둘레에 위치한다. 제 1 홈(551)은 제 1 컬럼 스페이서(501)를 둘러싼다. 예를 들어, 제 1 홈(551)은 제 1 컬럼 스페이서(501)의 주변을 둘러싸는 고리 형상을 가질 수 있다.
- [0112] 도 8 및 도 9에 도시된 바와 같이, 제 2 홈(552)은 제 2 컬럼 스페이서(502)의 둘레에 위치한다. 제 2 홈(552)은 제 2 컬럼 스페이서(502)를 둘러싼다. 예를 들어, 제 2 홈(552)은 제 2 컬럼 스페이서(502)의 주변을 둘러싸는 고리 형상을 갖는다.
- [0113] 제 1 홈(551)은 제 2 홈(552)보다 더 큰 폭을 갖는다. 즉, 제 1 홈(551)의 폭(Wa)은 제 2 홈(552)의 폭(Wb)보다 더 크다. 또한, 제 1 홈(551)은 제 2 홈(552)보다 더 큰 깊이를 갖는다. 즉, 제 1 홈의 깊이(d1)는 제 2 홈의 깊이(d2)보다 더 크다.
- [0114] 한편, 도 9에 따르면 하부 기관(101) 상에 광 차단부(315)가 위치한다. 이때, 도 9에 도시되어 있지는 않으나, 도 9의 광 차단부(315)와 하부 기관(101) 사이에 전술된 도 3 및 도 4의 광 차단부(315)와 하부 기관(101) 사이의 구성 요소들이 동일하게 배치된다.
- [0115] 도 10은 도 6의 I-I'의 선을 따라 자른 다른 단면도이다.
- [0116] 도 10에 도시된 바와 같이, 차광층(500), 제 1 컬럼 스페이서(501), 제 2 컬럼 스페이서(502) 및 홈(544)을 포함하는 광 차단부(315)는 상부 기관(201)에 위치할 수도 있다.
- [0117] 제 1 컬럼 스페이서(501)는 하부 기관(101)과 접촉할 수 있다. 즉, 제 1 컬럼 스페이서(501)의 하측 끝단은 제 2 보호층(220)과 접촉하거나, 또는 연결 전극(145)과 접촉할 수 있다. 반면, 제 2 컬럼 스페이서(502)는 하부 기관(101)과 접촉하지 않는다.
- [0118] 도 11은 도 8의 I-I'의 선을 따라 자른 다른 단면도이다.
- [0119] 도 11에 도시된 바와 같이, 차광층(500), 제 1 컬럼 스페이서(501), 제 2 컬럼 스페이서(502), 제 1 홈(551) 및 제 2 홈(552)을 포함하는 광 차단부(315)는 상부 기관(201)에 위치할 수도 있다.
- [0120] 제 1 컬럼 스페이서(501)는 하부 기관(101)과 접촉할 수 있다. 즉, 제 1 컬럼 스페이서(501)의 하측 끝단은 제 2 보호층(220)과 접촉하거나, 또는 연결 전극(145)과 접촉할 수 있다. 반면, 제 2 컬럼 스페이서(502)는 하부 기관(101)과 접촉하지 않는다.
- [0121] 도 12는 도 6 및 도 7에 도시된 광 차단부(315)를 형성하는데 사용되는 마스크(M)의 일부분을 나타낸 도면이고, 도 13은 도 12의 I-I'의 선을 따라 자른 단면도이다.
- [0122] 마스크(M)는, 도 12 및 도 13에 도시된 바와 같이, 제 1 영역(601), 제 2 영역(602), 제 3 영역(603), 제 4 영역(604) 및 제 5 영역(605)을 포함한다.
- [0123] 제 1 영역(601)은 광 차단부(315)의 제 1 컬럼 스페이서(501)에 대응된다. 즉, 제 1 영역(601)은 제 1 컬럼 스페이서(501)의 위치를 정의한다. 제 1 영역(601)은 원의 형상을 가질 수 있다.
- [0124] 제 2 영역(602)은 제 2 컬럼 스페이서(502)에 대응된다. 즉, 제 2 영역(602)은 제 2 컬럼 스페이서(502)의 위치를 정의한다. 제 2 영역(602)은 제 1 영역(601)과 실질적으로 동일한 광 투과율을 갖는다. 제 2 영역(602)은 원의 형상을 가질 수 있다.
- [0125] 제 3 영역(603)은 차광층(500)에 대응된다. 즉, 제 3 영역(603)은 차광층(500)의 위치를 정의한다. 차광층(500)은 제 1 및 제 2 영역(601, 602)과 다른 광 투과율을 갖는다.
- [0126] 제 4 영역(604)은 화소 영역(P)에 대응된다. 즉, 제 4 영역(604)은 화소 영역(P)의 위치를 정의한다. 제 4 영역(604)은 전술된 광 차단부(315)의 개구 영역(580)에 대응된다. 제 4 영역(604)은 차광층(500), 제 1 영역(601) 및 제 2 영역(602)과 다른 광 투과율을 갖는다.
- [0127] 제 5 영역(605)은 홈(544)에 대응된다. 즉, 제 5 영역(605)은 홈(544)의 위치를 정의한다. 제 5 영역(605)은

제 1 영역(601)과 제 3 영역(603) 사이에 위치한다. 다시 말하여, 제 5 영역(605)은 제 1 영역(601)과 제 3 영역(603) 간의 경계부에 위치한다. 이때, 제 5 영역(605)은 제 1 영역(601)의 주변을 둘러싸는 고리 형상을 가질 수 있다. 제 5 영역(605)은 제 4 영역(604)과 실질적으로 동일한 광 투과율을 갖는다.

- [0128] 광 차단부(315)는 네거티브(negative) 타입의 포토레지스트를 포함하는 물질로 형성되거나, 또는 포지티브(positive) 타입의 포토레지스트를 포함하는 물질로 형성될 수 있다. 네거티브 타입의 포토레지스트는 광에 노출됨으로써 불용성(insoluble) 물질로 변환되는 반면, 포지티브 타입의 포토레지스트는 광에 노출됨으로써 가용성(soluble) 물질로 변환된다.
- [0129] 광 차단부(315)가 네거티브 타입의 포토레지스트를 포함하는 물질로 형성될 경우, 전술된 마스크(M)의 제 1 내지 제 5 영역들(601 내지 605) 간의 광 투과율들은 아래의 수학적식에 정의된 바와 같은 비교 관계를 가질 수 있다.
- [0130] <수학적식1>
- [0131] $T1=T2>T3>T4=T5$
- [0132] 위 수학적식1에서 T1, T2, T3, T4 및 T5는 각각 제 1 영역(601)의 광 투과율, 제 2 영역(602)의 광 투과율, 제 3 영역(603)의 광 투과율, 제 4 영역(604)의 광 투과율 및 제 5 영역(605)의 광 투과율을 의미한다.
- [0133] 예를 들어, 제 1 영역(601) 및 제 2 영역(602)은 각각 100%의 광 투과율을 가질 수 있고, 제 3 영역(603)은 55%의 광 투과율을 가질 수 있으며, 그리고 제 4 영역(604) 및 제 5 영역(605)은 각각 0%의 광 투과율을 가질 수 있다.
- [0134] 제 1 영역(601) 및 제 2 영역(602)은 가장 높은 광 투과율을 갖는다. 제 1 및 제 2 영역(602)의 광 투과율은 실질적으로 100%이다. 따라서, 제 1 영역(601)에 대응하여 위치한 제 1 컬럼 스페이스(501)와 제 2 영역(602)에 대응하여 위치한 제 2 컬럼 스페이스(502)가 상대적으로 큰 높이를 갖는다.
- [0135] 제 1 영역(601)은 제 2 영역(602)과 동일한 크기를 가질 수 있으며, 서로 다른 크기를 가질 수도 있다. 도 12 및 도 13에 도시된 바와 같이, 제 1 영역(601)이 제 2 영역(602)보다 더 큰 크기를 가질 수 있다.
- [0136] 제 1 컬럼 스페이스(501)의 높이는 홈(544)의 크기에 영향을 받으며, 홈(544)의 크기는 제 5 영역(605)의 크기에 좌우된다. 따라서, 제 5 영역(605)의 폭의 크기에 따라 제 1 컬럼 스페이스(501)의 높이가 변화한다. 이때, 제 5 영역(605)의 폭이 클수록 제 1 컬럼 스페이스(501)의 높이가 증가한다.
- [0137] 홈(544)에 의해 둘러싸인 제 1 컬럼 스페이스(501)는 제 2 컬럼 스페이스(502)보다 더 큰 높이를 갖는다.
- [0138] 제 3 영역(603)은 두 번째로 높은 광 투과율을 갖는다. 따라서, 제 3 영역(603)에 대응하여 위치한 차광층(500)은 제 2 컬럼 스페이스(502)보다 작은 높이를 갖는다.
- [0139] 제 4 영역(604)은 가장 낮은 광 투과율을 갖는다. 제 4 영역(604)의 광 투과율은 실질적으로 0%이다. 따라서, 제 4 영역(604)에 개구 영역(580) 위치한다.
- [0140] 반면, 광 차단부(315)가 포지티브 타입의 포토레지스트를 포함하는 물질로 형성될 경우, 전술된 마스크(M)의 제 1 내지 제 5 영역들(601 내지 605) 간의 광 투과율들은 아래의 수학적식에 정의된 바와 같은 비교 관계를 가질 수 있다.
- [0141] <수학적식2>
- [0142] $T1=T2<T3<T4=T5$
- [0143] 위 수학적식1에서 T1, T2, T3, T4 및 T5는 각각 제 1 영역(601)의 광 투과율, 제 2 영역(602)의 광 투과율, 제 3 영역(603)의 광 투과율, 제 4 영역(604)의 광 투과율 및 제 5 영역(605)의 광 투과율을 의미한다.
- [0144] 도 14는 도 8 및 도 9에 도시된 광 차단부(315)를 형성하는데 사용되는 마스크(M)의 일부분을 나타낸 도면이고, 도 15는 도 14의 I-I'의 선을 따라 자른 단면도이다.
- [0145] 마스크(M)는, 도 14 및 도 15에 도시된 바와 같이, 제 1 영역(601), 제 2 영역(602), 제 3 영역(603), 제 4 영역(604), 제 5 영역(605) 및 제 6 영역(606)을 포함한다.
- [0146] 제 1 영역(601)은 광 차단부(315)의 제 1 컬럼 스페이스(501)에 대응된다. 즉, 제 1 영역(601)은 제 1 컬럼 스페이스(501)의 위치를 정의한다. 제 1 영역(601)은 원의 형상을 가질 수 있다.

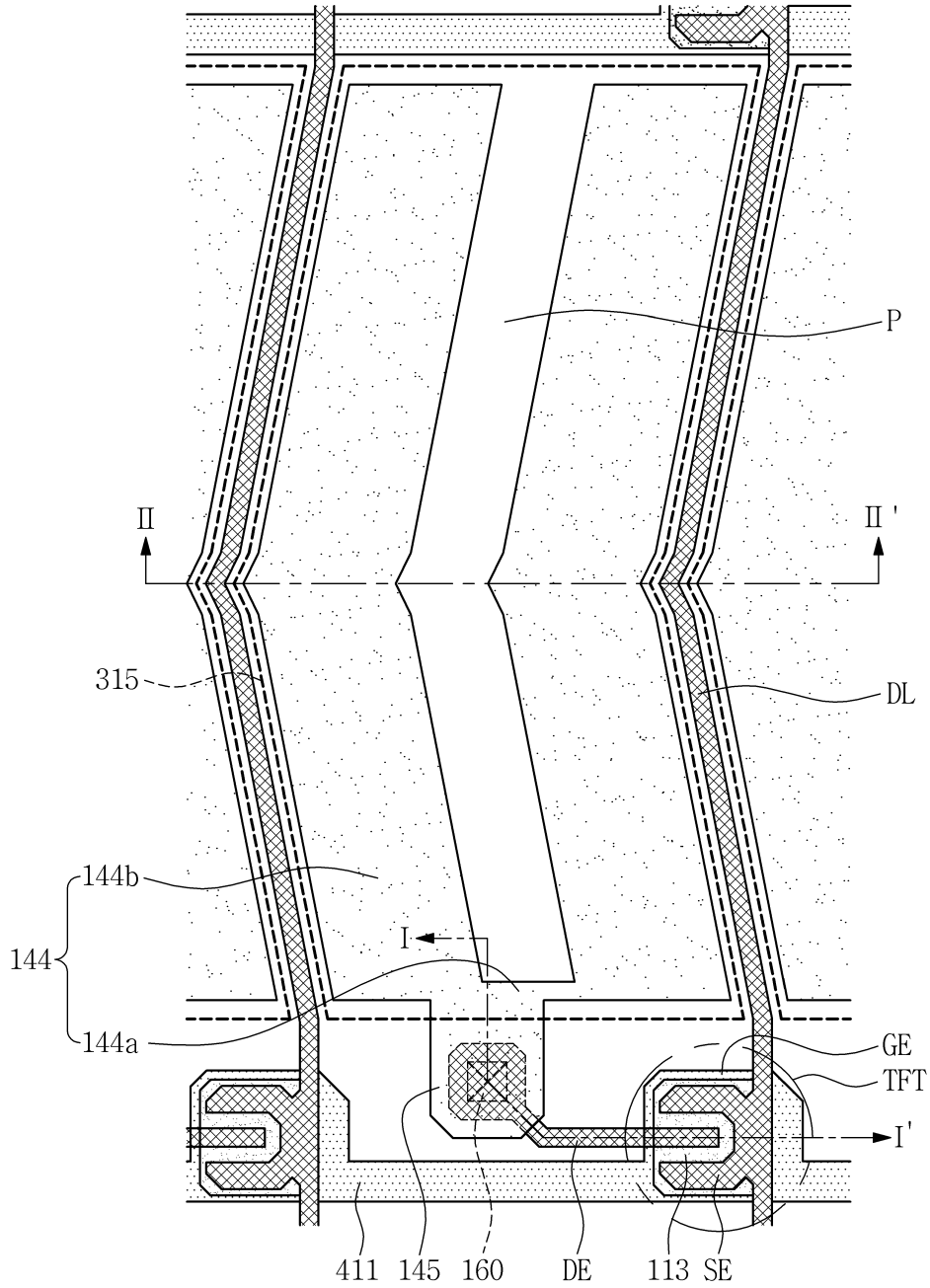
- [0147] 제 2 영역(602)은 제 2 컬럼 스페이스(502)에 대응된다. 즉, 제 2 영역(602)은 제 2 컬럼 스페이스(502)의 위치를 정의한다. 제 2 영역(602)은 제 1 영역(601)과 실질적으로 동일한 광 투과율을 갖는다. 제 2 영역(602)은 원의 형상을 가질 수 있다.
- [0148] 제 3 영역(603)은 차광층(500)에 대응된다. 즉, 제 3 영역(603)은 차광층(500)의 위치를 정의한다. 차광층(500)은 제 1 및 제 2 영역(601, 602)과 다른 광 투과율을 갖는다.
- [0149] 제 4 영역(604)은 화소 영역(P)에 대응된다. 즉, 제 4 영역(604)은 화소 영역(P)의 위치를 정의한다. 제 4 영역(604)은 전술된 광 차단부(315)의 개구 영역(580)에 대응된다. 제 4 영역(604)은 차광층(500), 제 1 영역(601) 및 제 2 영역(602)과 다른 광 투과율을 갖는다.
- [0150] 제 5 영역(605)은 제 1 홈(551)에 대응된다. 즉, 제 5 영역(605)은 제 1 홈(551)의 위치를 정의한다. 제 5 영역(605)은 제 1 영역(601)과 제 3 영역(603) 사이에 위치한다. 다시 말하여, 제 5 영역(605)은 제 1 영역(601)과 제 3 영역(603) 간의 경계부에 위치한다. 이때, 제 5 영역(605)은 제 1 영역(601)의 주변을 둘러싸는 고리 형상을 가질 수 있다. 제 5 영역(605)은 제 4 영역(604)과 실질적으로 동일한 광 투과율을 갖는다.
- [0151] 제 6 영역(606)은 제 2 홈(552)에 대응된다. 즉, 제 6 영역(606)은 제 2 홈(552)의 위치를 정의한다. 제 6 영역(606)은 제 2 영역(602)과 제 3 영역(603) 사이에 위치한다. 다시 말하여, 제 6 영역(606)은 제 2 영역(602)과 제 3 영역(603) 간의 경계부에 위치한다. 이때, 제 6 영역(606)은 제 2 영역(602)의 주변을 둘러싸는 고리 형상을 가질 수 있다. 제 6 영역(606)은 제 4 영역(604)과 실질적으로 동일한 광 투과율을 갖는다.
- [0152] 제 5 영역(605)은 제 6 영역(606)과 다른 폭을 가질 수 있다. 예를 들어, 제 5 영역(605)은 2 μ m 내지 3 μ m의 폭을 가질 수 있으며, 제 6 영역(606)은 0.5 μ m 내지 1.5 μ m의 폭을 가질 수 있다.
- [0153] 광 차단부(315)는 전술된 네거티브(negative) 타입의 포토레지스트를 포함하는 물질로 형성되거나, 또는 포지티브(positive) 타입의 포토레지스트를 포함하는 물질로 형성될 수 있다.
- [0154] 광 차단부(315)가 네거티브 타입의 포토레지스트를 포함하는 물질로 형성될 경우, 전술된 마스크(M)의 제 1 내지 제 6 영역(601 내지 606)들 간의 광 투과율들은 아래의 수학적식3에 정의된 바와 같은 비교 관계를 가질 수 있다.
- [0155] <수학적식3>
- [0156] $T1=T2>T3>T4=T5=T6$
- [0157] 위 수학적식1에서 T1, T2, T3, T4, T5 및 T6은 각각 제 1 영역(601)의 광 투과율, 제 2 영역(602)의 광 투과율, 제 3 영역(603)의 광 투과율, 제 4 영역(604)의 광 투과율, 제 5 영역(605)의 광 투과율 및 제 6 영역(606)의 광 투과율을 의미한다.
- [0158] 예를 들어, 제 1 영역(601) 및 제 2 영역(602)은 각각 100%의 광 투과율을 가질 수 있고, 제 3 영역(603)은 55%의 광 투과율을 가질 수 있다. 그리고 제 4 영역(604), 제 5 영역(605) 및 제 6 영역(606)은 각각 0%의 광 투과율을 가질 수 있다.
- [0159] 제 1 영역(601) 및 제 2 영역(602)은 가장 높은 광 투과율을 갖는다. 제 1 및 제 2 영역(601, 602)의 광 투과율은 실질적으로 100%이다. 따라서, 제 1 영역(601)에 대응하여 위치한 제 1 컬럼 스페이스(501)와 제 2 영역(602)에 대응하여 위치한 제 2 컬럼 스페이스(502)가 상대적으로 큰 높이를 갖는다.
- [0160] 제 1 영역(601)은 제 2 영역(602)과 동일한 크기를 가질 수 있으며, 서로 다른 크기를 가질 수도 있다. 도 14 및 도 15에 도시된 바와 같이, 제 1 영역(601)이 제 2 영역(602)보다 더 큰 크기를 가질 수 있다.
- [0161] 제 1 컬럼 스페이스(501)의 높이는 제 1 홈(551)의 크기에 영향을 받으며, 제 1 홈(551)의 크기는 제 5 영역(605)의 크기에 좌우된다. 따라서, 제 5 영역(605)의 폭(Wm1)의 크기에 따라 제 1 컬럼 스페이스(501)의 높이가 변화한다. 이때, 제 5 영역(605)의 폭(Wm1)이 클수록 제 1 컬럼 스페이스(501)의 높이가 증가한다.
- [0162] 제 2 컬럼 스페이스(502)의 높이는 제 2 홈(552)의 크기에 영향을 받으며, 제 2 홈(552)의 크기는 제 6 영역(606)의 크기에 좌우된다. 따라서, 제 6 영역(606)의 폭(Wm2)의 크기에 따라 제 2 컬럼 스페이스(502)의 높이가 변화한다. 이때, 제 6 영역(606)의 폭(Wm2)이 클수록 제 2 컬럼 스페이스(502)의 높이가 증가한다.
- [0163] 도 14 및 도 15에 도시된 바와 같이, 제 5 영역(605)이 제 6 영역(606)보다 더 큰 폭을 가질 경우, 제 1 컬럼 스페이스(501)는 제 2 컬럼 스페이스(502)보다 더 큰 높이를 갖는다.

605: 제 5 영역

M: 마스크

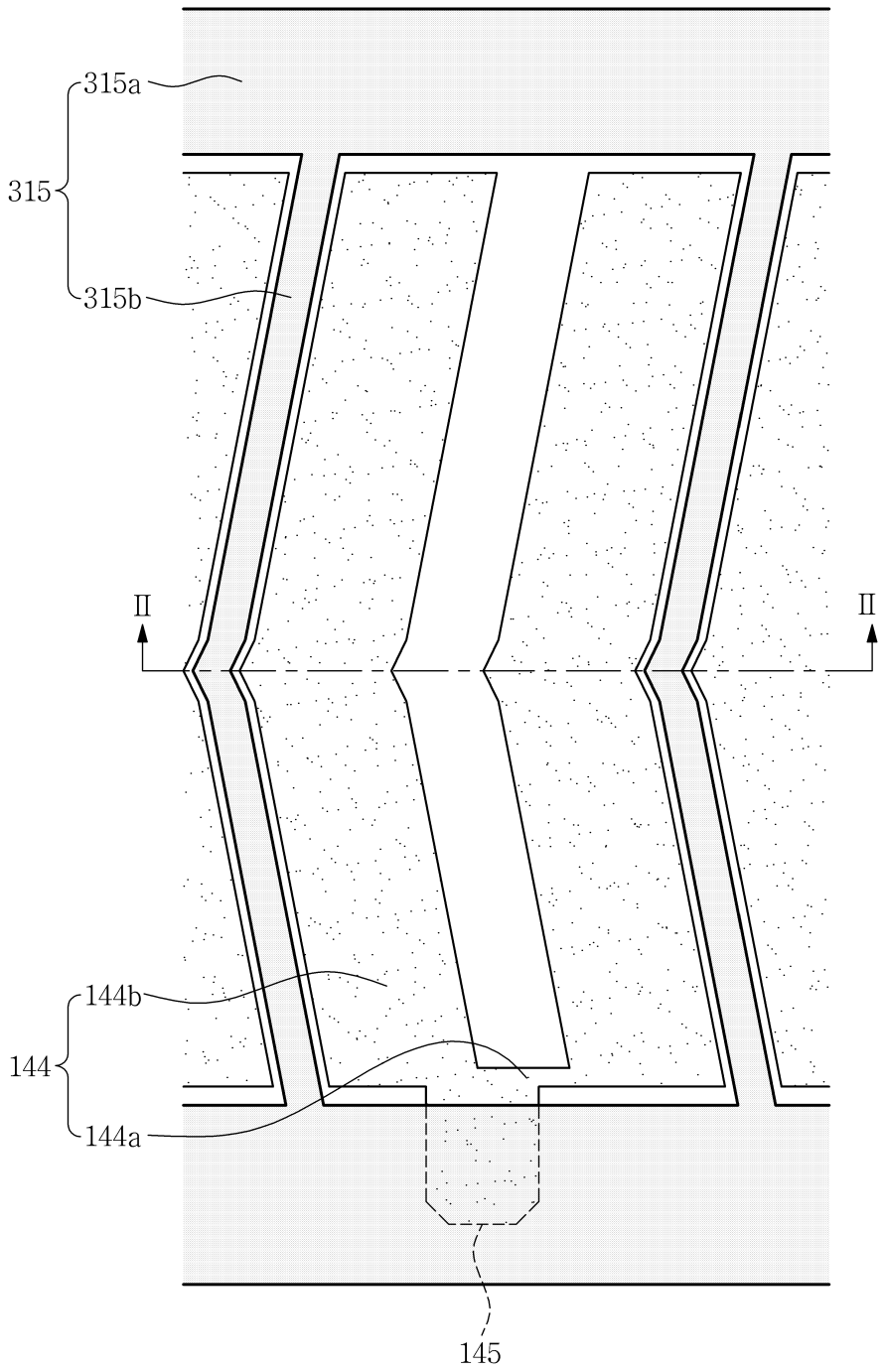
도면

도면1

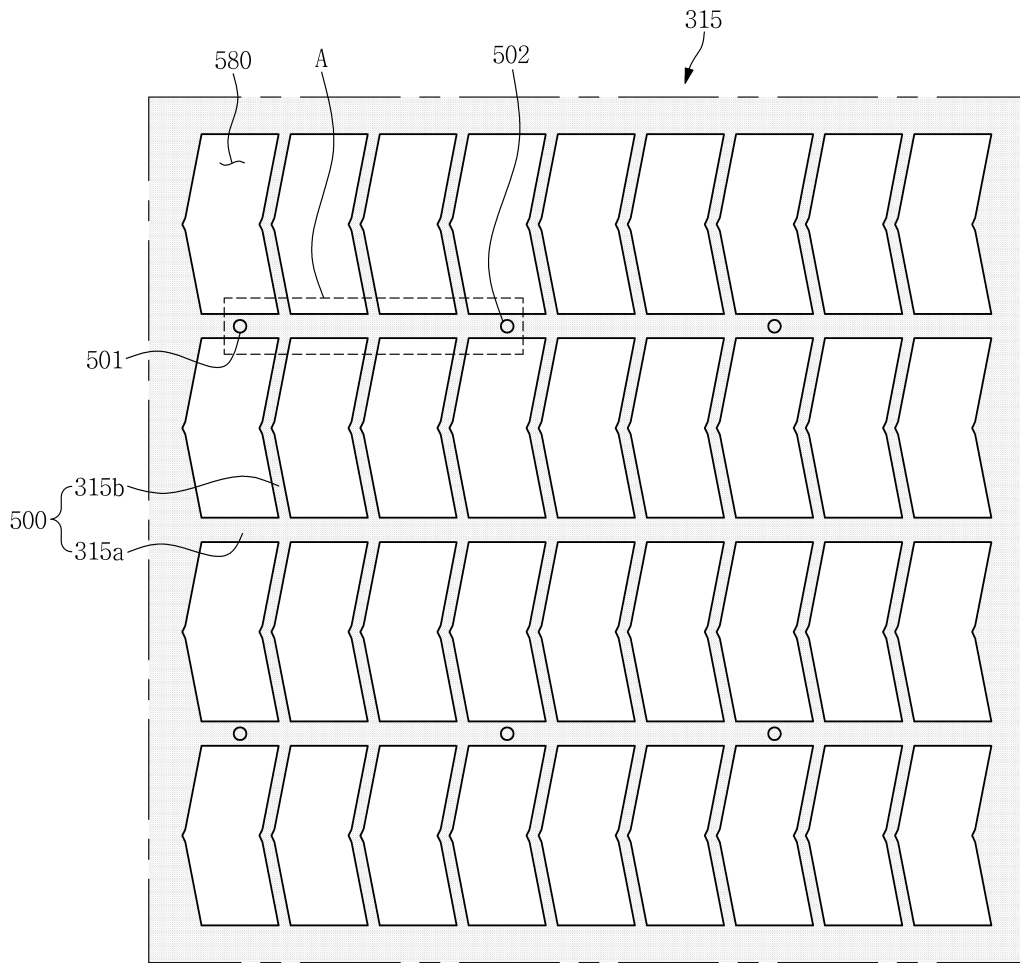


* GL : 411, GE

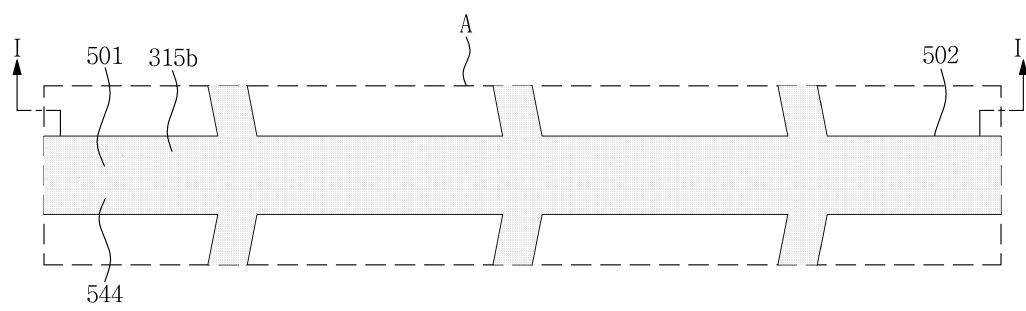
도면2



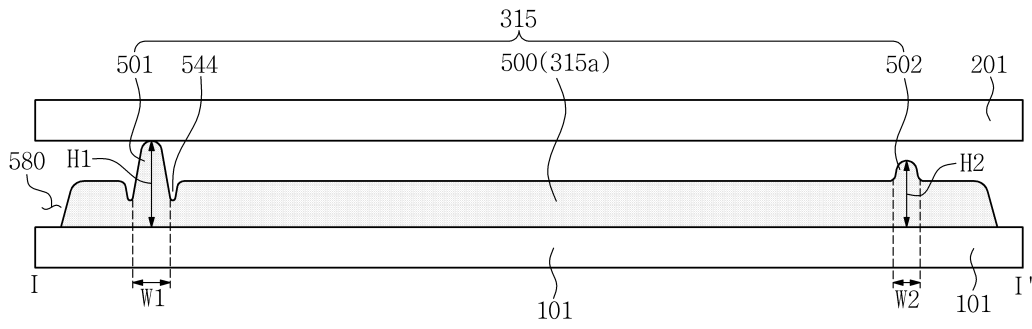
도면5



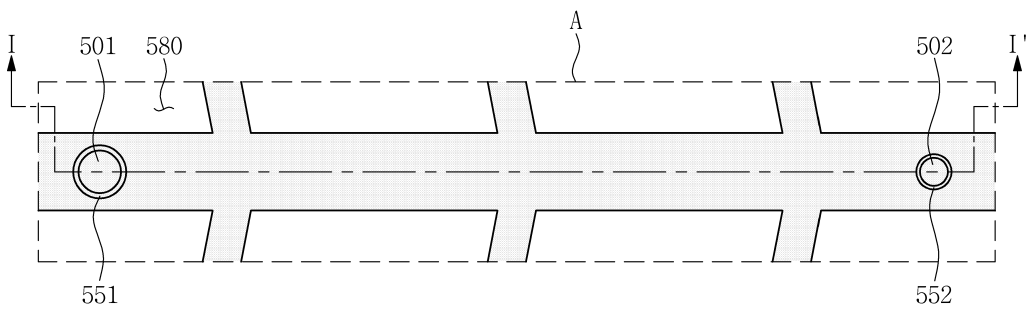
도면6



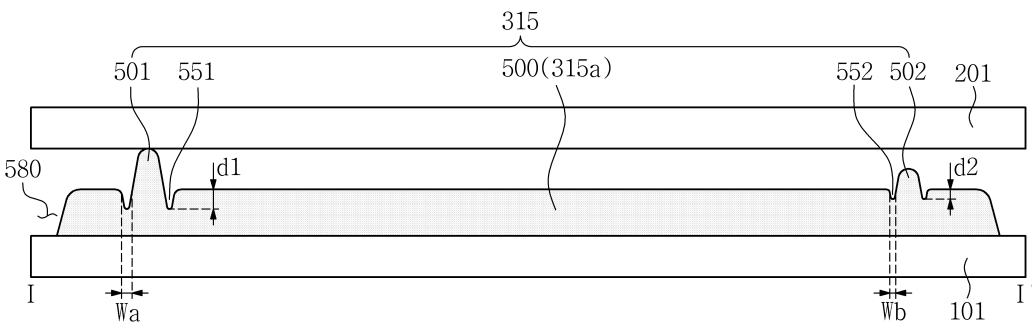
도면7



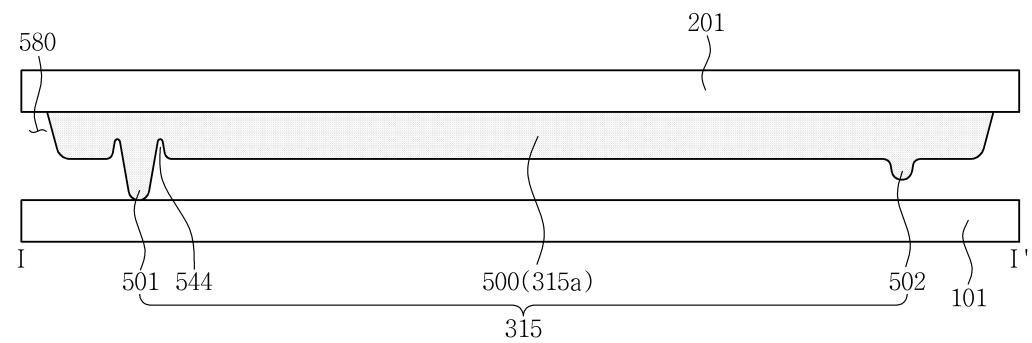
도면8



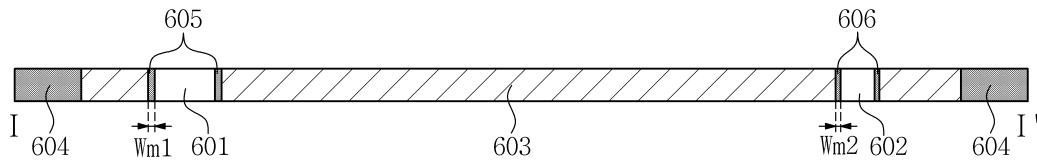
도면9



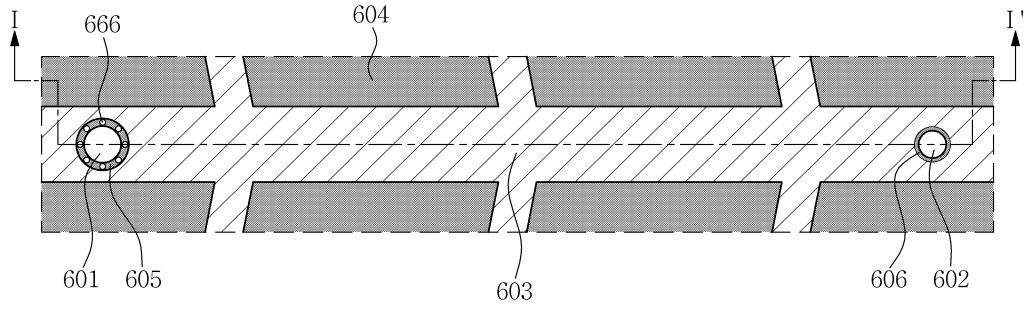
도면10



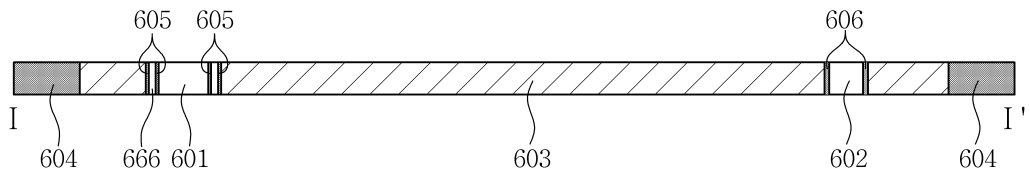
도면15



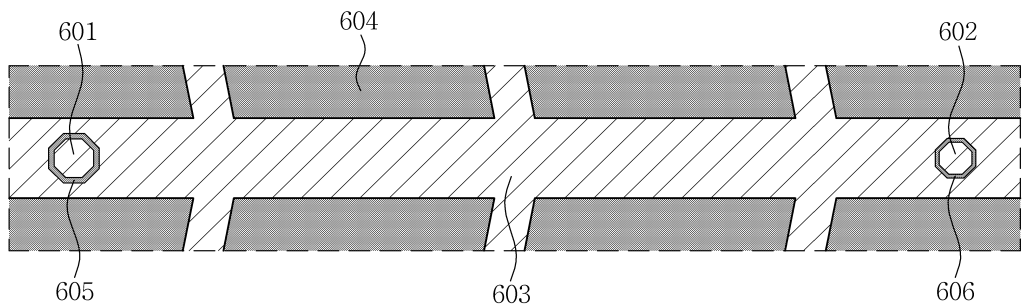
도면16



도면17



도면18



도면19

