

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5895525号
(P5895525)

(45) 発行日 平成28年3月30日 (2016. 3. 30)

(24) 登録日 平成28年3月11日 (2016. 3. 11)

(51) Int. Cl.

F I

HO4N 5/3745 (2011.01)

HO4N 5/335 745

請求項の数 8 (全 16 頁)

<p>(21) 出願番号 特願2011-288159 (P2011-288159) (22) 出願日 平成23年12月28日 (2011. 12. 28) (65) 公開番号 特開2013-138327 (P2013-138327A) (43) 公開日 平成25年7月11日 (2013. 7. 11) 審査請求日 平成26年7月18日 (2014. 7. 18)</p>	<p>(73) 特許権者 000004112 株式会社ニコン 東京都港区港南二丁目15番3号 (74) 代理人 100072718 弁理士 古谷 史旺 (74) 代理人 100116001 弁理士 森 俊秀 (72) 発明者 平田 友希 東京都千代田区有楽町一丁目12番1号 株式会社ニコン内 審査官 鈴木 明</p>
--	---

最終頁に続く

(54) 【発明の名称】 撮像素子

(57) 【特許請求の範囲】

【請求項1】

光を電荷に変換する第1光電変換部と、
光を電荷に変換する第2光電変換部と、
前記第1光電変換部で変換された電荷と、前記第2光電変換部で変換された電荷と、が
転送される拡散部と、
前記拡散部に接続される第1ゲートを有する第1トランジスタを含み、前記拡散部に転
送された電荷により生成された信号を信号線へ読み出す第1読出部と、
前記拡散部に接続される第2ゲートを有する第2トランジスタを含み、前記拡散部に転
送された電荷により生成された信号を前記信号線へ読み出す第2読出部と、を備え、
前記第1読出部及び前記第2読出部は、前記拡散部に転送された、前記第1光電変換部
で変換された電荷により生成された信号を前記信号線へ読み出した後に、前記第2光電変
換部で変換された電荷により生成された信号を前記信号線へ読み出す撮像素子。

【請求項2】

前記第1光電変換部で変換された電荷を前記拡散部へ転送する第1転送部と、
前記第1光電変換部で変換された電荷が前記第1転送部により生成された信号が前記信
号線へ読み出された後に、前記第2光電変換部で変換された電荷を前記拡散部へ転送する
第2転送部と、
を備える請求項1に記載の撮像素子。

【請求項3】

10

20

前記拡散部は、前記第1転送部により前記第1光電変換部で変換された電荷が転送される第1拡散部と、前記第1拡散部に接続され、前記第2転送部により前記第2光電変換部で変換された電荷が転送される第2拡散部と、を有する請求項2に記載の撮像素子。

【請求項4】

前記第1拡散部及び前記第2拡散部を接続する接続部を備える請求項3に記載の撮像素子。

【請求項5】

前記第1読出部は、前記拡散部に転送された電荷で印加された前記第1ゲートの電圧により生成された信号を前記信号線へ出力し、

前記第2読出部は、前記拡散部に転送された電荷で印加された前記第2ゲートの電圧により生成された信号を前記信号線へ出力する請求項1から請求項4のいずれか一項に記載の撮像素子。

10

【請求項6】

前記第1読出部は、前記第1ゲートの電圧により生成された信号を前記信号線へ出力する第3トランジスタを有し、

前記第2読出部は、前記第2ゲートの電圧により生成された信号を前記信号線へ出力する第4トランジスタを有する請求項1から請求項5のいずれか一項に記載の撮像素子。

【請求項7】

前記第1トランジスタ及び前記第2トランジスタは、電界効果型トランジスタである請求項1から請求項6のいずれか一項に記載の撮像素子。

20

【請求項8】

光を電荷に変換する第1光電変換部と、前記第1光電変換部で変換された電荷を転送する第1転送部と、前記第1転送部により前記第1光電変換部の電荷が転送される第1拡散部と、前記第1拡散部に接続された第1ゲートを有する第1トランジスタを含み、前記第1ゲートに印加された電圧により生成された信号を信号線へ読み出す第1読出部と、を備える第1画素と、

光を電荷に変換する第2光電変換部と、前記第2光電変換部で変換された電荷を転送する第2転送部と、前記第2転送部により前記第2光電変換部の電荷が転送される第2拡散部と、前記第2拡散部に接続された第2ゲートを有する第2トランジスタを含み、前記第2ゲートに印加された電圧により生成された信号を前記信号線へ読み出す第2読出部と、を備える第2画素と、

30

前記第1拡散部及び前記第2拡散部を接続する接続部と、を備え、

前記第2転送部は、前記第1転送部により前記第1光電変換部から前記第1拡散部へ転送された電荷で印加された前記第1ゲートの電圧により生成された信号と、前記第1転送部により前記第1光電変換部から前記第1拡散部へ転送された電荷で印加された前記第2ゲートの電圧により生成された信号と、が前記信号線へ読み出された後に、前記第2光電変換部で変換された電荷を前記第2拡散部へ転送する撮像素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、撮像素子に関する。

40

【背景技術】

【0002】

近年、多くの電子カメラに搭載されているCMOSセンサは、受光面に行列状に配置された複数の画素を有し、各画素で入射光に応じた電荷が蓄積される。そして、増幅トランジスタで蓄積された電荷量に応じた電気信号に変換し、選択トランジスタを介して垂直信号線に読み出される。一方、低ISO感度の実現及び画像品質向上のために、複数の画素で電荷を蓄積する領域を連結する画素混合の技術が考えられている（例えば、特許文献1参照）。

【先行技術文献】

50

【特許文献】

【0003】

【特許文献1】特開2007-150008号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

固体撮像素子のノイズの1つであるランダム性輝点の主因はRTSノイズ(Random Telegraph Signal Noise)であるが、RTSノイズの強さは、増幅トランジスタのゲート酸化膜容量 C_{ox} 、ゲート長 L 、ゲート幅 W の積に反比例することが知られている。ところが、近年の固体撮像素子の小型化や高解像度化に伴って、

10

増幅トランジスタの微細化が求められ、RTSノイズは悪化する傾向にある。

【0005】

上記課題に鑑み、本発明の目的は、増幅トランジスタのRTSノイズを低減できる撮像素子を提供することにある。

【課題を解決するための手段】

【0006】

本発明に係る撮像素子は、光を電荷に変換する第1光電変換部と、光を電荷に変換する第2光電変換部と、第1光電変換部で変換された電荷と、第2光電変換部で変換された電荷と、が転送される拡散部と、拡散部に接続される第1ゲートを有する第1トランジスタを含み、拡散部に転送された電荷により生成された信号を信号線へ読み出す第1読出部と、

20

拡散部に接続される第2ゲートを有する第2トランジスタを含み、拡散部に転送された電荷により生成された信号を信号線へ読み出す第2読出部と、を備え、第1読出部及び第2読出部は、拡散部に転送された、第1光電変換部で変換された電荷により生成された信号を信号線へ読み出した後に、第2光電変換部で変換された電荷により生成された信号を信号線へ読み出す。

【0007】

また、第1光電変換部で変換された電荷を拡散部へ転送する第1転送部と、第1光電変換部で変換された電荷が第1転送部により生成された信号が信号線へ読み出された後に、第2光電変換部で変換された電荷を拡散部へ転送する第2転送部と、を備える。

【0008】

また、拡散部は、第1転送部により第1光電変換部で変換された電荷が転送される第1拡散部と、第1拡散部に接続され、第2転送部により第2光電変換部で変換された電荷が転送される第2拡散部と、を有する。

30

また、第1拡散部及び第2拡散部を接続する接続部を備える。

【0009】

また、第1読出部は、拡散部に転送された電荷で印加された第1ゲートの電圧により生成された信号を信号線へ出力し、第2読出部は、拡散部に転送された電荷で印加された第2ゲートの電圧により生成された信号を信号線へ出力する。

【0010】

また、第1読出部は、第1ゲートの電圧により生成された信号を信号線へ出力する第3トランジスタを有し、第2読出部は、第2ゲートの電圧により生成された信号を信号線へ出力する。

40

また、第1トランジスタ及び第2トランジスタは、電界効果トランジスタである。

【0011】

本発明に係る撮像素子は、光を電荷に変換する第1光電変換部と、第1光電変換部で変換された電荷を転送する第1転送部と、第1転送部により第1光電変換部の電荷が転送される第1拡散部と、第1拡散部に接続された第1ゲートを有する第1トランジスタを含み、第1ゲートに印加された電圧により生成された信号を信号線へ読み出す第1読出部と、を備える第1画素と、光を電荷に変換する第2光電変換部と、第2光電変換部で変換された電荷を転送する第2転送部と、第2転送部により第2光電変換部の電荷が転送される第

50

2 拡散部と、第 2 拡散部に接続された第 2 ゲートを有する第 2 トランジスタを含み、第 2 ゲートに印加された電圧により生成された信号を信号線へ読み出す第 2 読出部と、を備える第 2 画素と、第 1 拡散部及び第 2 拡散部を接続する接続部と、を備え、第 2 転送部は、第 1 転送部により第 1 光電変換部から第 1 拡散部へ転送された電荷で印加された第 1 ゲートの電圧により生成された信号と、第 1 転送部により第 1 光電変換部から第 1 拡散部へ転送された電荷で印加された第 2 ゲートの電圧により生成された信号と、が信号線へ読み出された後に、第 2 光電変換部で変換された電荷を第 2 拡散部へ転送する。

【発明の効果】

【0012】

本発明に係る撮像素子は、増幅トランジスタの R T S ノイズを低減することができる。

10

【図面の簡単な説明】

【0013】

【図 1】固体撮像素子 101 の構成例を示す図である。

【図 2】画素部 102 の画素配置例を示す図である。

【図 3】画素 p1, p2 および読出回路 a の回路例を示す図である。

【図 4】増幅トランジスタ A M T r の半導体構成例を示す図である。

【図 5】増幅トランジスタ A M T r の並列読出しの効果を説明するための図である。

【図 6】F D 連結時のタイミングチャートである。

【図 7】画素混合時のタイミングチャートである。

【発明を実施するための形態】

20

【0014】

以下、本発明に係る撮像素子の実施形態について図面を用いて詳しく説明する。

[固体撮像素子 101 の構成]

図 1 は、本実施形態に係る固体撮像素子 101 の構成を示すブロック図である。

【0015】

図 1 において、固体撮像素子 101 は、画素部 102 と、垂直走査回路 103 と、コラム回路 104 と、水平出力回路 105 とを有する。

【0016】

画素部 102 は、N 行 M 列 (N, M は自然数) の行列状に配置された複数の画素を有し、例えば 3200 × 2400 画素などで構成される。ここで、一般的な固体撮像素子の場合、入射光量に応じた電荷を蓄積する回路と、蓄積された電荷量に応じた電気信号を読み出す回路とが各画素毎に 1 つずつ設けられているが、図 1 に示した固体撮像素子 101 では、入射光量に応じた電荷を蓄積する回路が各画素毎に 1 つずつ設けられ、蓄積された電荷量に応じた電気信号を読み出す回路は複数の画素 (図 1 の例では隣接するペアとなる行の 2 つの画素) で共用している。特に、本実施形態に係る固体撮像素子 101 では、電荷を蓄積する浮遊拡散領域 (F D) を複数の行 (図 1 の例では 2 行単位) で連結するための連結スイッチが配置されている。尚、画素部 102 の詳細な構成例については、後で説明する。

30

【0017】

垂直走査回路 103 は、画素部 102 の各画素で光電変換されて蓄積された電荷を各列に配置された垂直信号線 V L I N E に読み出すための複数のタイミング信号を出力する。尚、垂直走査回路 103 は、固体撮像素子 101 の外部から与えられるクロックや制御信号によって動作するが、図 1 では省略してある。

40

【0018】

コラム回路 104 は、P G A (P r o g r a m a b l e G a i n A m p l i f i e r : 可変ゲインアンプ) 回路、A D C (A n a l o g D i g i t a l C o n v e r t e r : A D 変換器) 回路などで構成される。

【0019】

水平出力回路 105 は、画素部 102 から行単位で読み出される信号を一時的に保持し、1 画素毎に固体撮像素子 101 の外部に読み出す。尚、水平出力回路 105 は、垂直走

50

査回路 103 の読み出しタイミングに同期して動作するが、図 1 では省略してある。

[画素部 102 の構成]

図 1 において、画素部 102 は、入射光量に応じた電荷を蓄積する画素 p_1 , p_2 と、蓄積された電荷量に応じた電気信号を読み出す読出回路 a と、電荷を蓄積する浮遊拡散領域 FD_1 , FD_2 を画素間で連結するか否かを切り替えるための連結スイッチ $FDSW$ とを有する。

【 0020 】

尚、図 1 では、ペアとなる 2 行を 1 組として、 $(n-1)$, (n) , $(n+1)$ の 3 組の 6 行 2 列で構成される 12 個の画素 (p_1 , p_2) を中心として描いてある。そして、各組は、画素 p_1 の行と画素 p_2 の行の 2 行で構成され、画素 p_1 と画素 p_2 とで共用される 1 つの読出回路 a が配置されている。ここで、 N 行 M 列の画素のうちペアとなる 2 行に配置された画素を画素 p_1 および画素 p_2 と表記する。従って、各列の画素 p_1 および画素 p_2 はそれぞれ $N/2$ 個となり、読出回路 a も $N/2$ 個である。尚、 n は 2 行を 1 つとする組番号に対応し、1 から $N/2$ までの整数である。また、以降の説明において、便宜上、 $N/2$ を K (K は 1 から $N/2$ までの整数) と置く。

10

【 0021 】

例えば図 1 の画素部 102 において、 $(n-1)$ 組の行の 1 列目は、画素 $p_1(n-1, 1)$ と、画素 $p_2(n-1, 1)$ とを有し、画素 $p_1(n-1, 1)$ または画素 $p_2(n-1, 1)$ から共用して信号を読み出す 1 つの読出回路 $a(n-1, 1)$ が配置されている。同様に、2 列目は、画素 $p_1(n-1, 2)$ と、画素 $p_2(n-1, 2)$ とを有し、画素 $p_1(n-1, 2)$ または画素 $p_2(n-1, 2)$ から共用して信号を読み出す 1 つの読出回路 $a(n-1, 2)$ が配置されている。

20

【 0022 】

次に、画素部 102 の画素配列について、図 2 を用いて説明する。図 2 において、画素部 102 は、 N 行 M 列 (K 組 M 列に対応) の $N \times M$ 個の画素 (画素 p_1 および画素 p_2) がベイヤー配列で配置されており、各組毎に RGB 三色のカラー信号が得られる。例えば $K=1$ 組目において、1 行 1 列目の画素 $p_1(1, 1)$ は R 画素、2 行 1 列目の画素 $p_2(1, 1)$ は G 画素、1 行 2 列目の画素 $p_1(1, 2)$ は G 画素、2 行 2 列目の画素 $p_2(1, 2)$ は B 画素で、その他の列および組 (行) も同様に RGB の各フィルタを有する画素が配置され、カラー画像を撮影することができる。

30

【 0023 】

ここで、各実施形態の説明において、 N 行 M 列 (K 組 M 列に対応) の $N \times M$ 個の画素 p_1 および画素 p_2 のうち特定の画素を指す場合は座標 (組番号, 列番号) を付加して、例えば画素 $p_1(1, 1)$, $p_2(1, 1)$ のように表記し、全ての画素に共通の場合は座標を省略して画素 p_1 または画素 p_2 と表記する。また、読出回路 a や連結スイッチ $FDSW$ についても同様に、特定の回路を指す場合は座標 (組番号, 列番号) を付加して、例えば読出回路 $a(1, 1)$ や連結スイッチ $FDSW(1, 1)$ のように表記し、全てに共通の場合は座標を省略して読出回路 a や連結スイッチ $FDSW$ と表記する。さらに、垂直信号線 $VLIN$ E やカラム回路 104 についても同様に、特定の回路を指す場合は (列番号) を付加して、例えば垂直信号線 $VLIN$ E (1) やカラム回路 104 (1) のように表記し、全てに共通の場合は列番号を省略して垂直信号線 $VLIN$ E やカラム回路 104 と表記する。

40

[回路例]

次に、画素 p_1 および画素 p_2 、読出回路 a 、連結スイッチ $FDSW$ の具体的な回路例について図 3 を用いて説明する。尚、図 3 は、図 1 に示した 1 列目の $(n-1)$, (n) , $(n+1)$ の 3 組に対応する 6 行分の画素 $p_1(n-1, 1)$ および画素 $p_2(n-1, 1)$ から画素 $p_1(n+1, 1)$ および画素 $p_2(n+1, 1)$ までの 6 個の画素と、読出回路 $a(n-1, 1)$ から読出回路 $a(n+1, 1)$ までの 3 つの読出回路 a と、連結スイッチ $FDSW(n-1, 1)$ から連結スイッチ $FDSW(n+1, 1)$ までの 3 つの連結スイッチ $FDSW$ の回路例を示している。

50

【0024】

例えば図3において、画素 $p1(n, 1)$ は、フォトダイオード $PD1(n, 1)$ と、転送トランジスタ $TXTr1(n, 1)$ と、浮遊拡散領域 $FD1(n, 1)$ とを有する。同様に、画素 $p2(n, 1)$ は、フォトダイオード $PD2(n, 1)$ と、転送トランジスタ $TXTr2(n, 1)$ と、浮遊拡散領域 $FD2(n, 1)$ とを有する。尚、その他の画素 $p1(n-1, 1)$ 、画素 $p2(n-1, 1)$ 、画素 $p1(n+1, 1)$ 、画素 $p2(n+1, 1)$ についても同じ回路構成である。

【0025】

読出回路 $a(n, 1)$ は、増幅トランジスタ $AMTr(n, 1)$ と、選択トランジスタ $SELTr(n, 1)$ と、リセットトランジスタ $RSTTr(n, 1)$ とを有する。尚、その他の読出回路 $a(n-1, 1)$ および読出回路 $a(n+1, 1)$ についても同様の回路構成である。

10

【0026】

連結スイッチ $FDSW(n, 1)$ は、連結トランジスタ $FDSWTr(n, 1)$ で構成される。尚、その他の連結スイッチ $FDSW(n-1, 1)$ および連結トランジスタ $FDSWTr(n+1, 1)$ についても同様の回路構成である。

【0027】

ここで、例えば連結スイッチ $FDSW(n, 1)$ および連結スイッチ $FDSW(n+1, 1)$ がオフの場合、読出回路 $a(n, 1)$ は、画素 $p1(n, 1)$ または画素 $p2(n, 1)$ で光電変換された電荷量に応じた電気信号を垂直信号線 $VLIN(1)$ に出力する。同様に、読出回路 $a(n+1, 1)$ は、画素 $p1(n+1, 1)$ または画素 $p2(n+1, 1)$ で光電変換された電荷量に応じた電気信号を垂直信号線 $VLIN(1)$ に出力する。その他の組またはその他の列の読出回路 a についても同様に動作する。

20

【0028】

このように、読出回路 a の上下に配置された連結スイッチ $FDSW$ がオフの場合は、読出回路 a はペアとなる2つの画素 $p1$ または画素 $p2$ から信号を読み出すだけの従来回路と同じである。尚、ペアとなる同じ組の2つの画素 $p1$ および画素 $p2$ の何れの画素で光電変換された信号を読み出すかは、垂直走査回路103から出力されるタイミング信号 $VTX1$ または $VTX2$ により選択される。ここで、先に説明した画素 $p1$ などの表記と同様に、垂直走査回路103から出力される各タイミング信号についても表記する。例えば

30

【0029】

一方、連結スイッチ $FDSW$ がオンの場合は、複数の浮遊拡散領域が連結スイッチ $FDSW$ によって電氣的に接続される。つまり、各組のペアとなる2つの画素の浮遊拡散領域 $FD1$ および $FD2$ を連結スイッチ $FDSW$ によって複数の組の他の浮遊拡散領域 $FD1$ および $FD2$ と連結することができ、且つ、複数の読出回路 a で並列に電気信号を垂直信号線 $VLIN$ に読み出すことができる。例えば図3において、連結スイッチ $FDSW(n, 1)$ は、画素 $p1(n-1, 1)$ および画素 $p2(n-1, 1)$ の浮遊拡散領域 $FD1(n-1, 1)$ および $FD2(n-1, 1)$ と、画素 $p1(n, 1)$ および画素 $p2(n, 1)$ の浮遊拡散領域 $FD1(n, 1)$ および $FD2(n, 1)$ とを連結することができる。且つ、読出回路 $a(n-1, 1)$ および読出回路 $a(n, 1)$ の増幅トランジスタ $AMTr(n-1, 1)$ と増幅トランジスタ $AMTr(n, 1)$ のゲートも接続されるので、選択トランジスタ $SELTr(n-1, 1)$ および選択トランジスタ $SELTr(n, 1)$ の両方をオンすることにより、読出回路 $a(n-1, 1)$ および読出回路 $a(n, 1)$ から連結された浮遊拡散領域に蓄積されている電荷量に応じた電気信号を垂直信号線 $VLIN(1)$ に並列に読み出すことができる。

40

50

【 0 0 3 0 】

さらに、連結スイッチ $FDSW(n+1, 1)$ をオンすると、画素 $p1(n-1, 1)$ および画素 $p2(n-1, 1)$ の浮遊拡散領域 $FD1(n-1, 1)$ および $FD2(n-1, 1)$ と、画素 $p1(n, 1)$ および画素 $p2(n, 1)$ の浮遊拡散領域 $FD1(n, 1)$ および $FD2(n, 1)$ と、画素 $p1(n+1, 1)$ および画素 $p2(n+1, 1)$ の浮遊拡散領域 $FD1(n+1, 1)$ および $FD2(n+1, 1)$ とを連結することができる。この場合、読出回路 $a(n-1, 1)$ と読出回路 $a(n, 1)$ と読出回路 $a(n+1, 1)$ の増幅トランジスタ $AMTr(n-1, 1)$ と増幅トランジスタ $AMTr(n, 1)$ と増幅トランジスタ $AMTr(n+1, 1)$ の3つのゲートも並列に接続されるので、選択トランジスタ $SELTTr(n-1, 1)$ と選択トランジスタ $SELTTr(n, 1)$ と選択トランジスタ $SELTTr(n+1, 1)$ とをオンすることにより、連結された浮遊拡散領域に蓄積されている電荷量に応じた電気信号を並列に垂直信号線 $VLINE(1)$ に読み出すことができる。

10

【 0 0 3 1 】

このように、複数の画素 $p1, p2$ の浮遊拡散領域 $FD1, FD2$ を連結し、且つ、複数の読出回路 a の増幅トランジスタ $AMTr$ で並列に垂直信号線 $VLINE$ に読み出すことができるので、増幅トランジスタ $AMTr$ に起因する RTS ノイズを低減することができる。

【 0 0 3 2 】

尚、図3の例では、わかり易いように浮遊拡散領域 $FD1$ または $FD2$ を各画素に設けたが、ペアとなる画素 $p1$ と画素 $p2$ で共用化してもよい。例えば n 組のペアとなる画素 $p1(n, 1)$ および画素 $p2(n, 1)$ には、それぞれ浮遊拡散領域 $FD1(n, 1)$ および浮遊拡散領域 $FD2(n, 1)$ が配置されているが、1つにまとめて $FD(n, 1)$ のようにしてもよい。いずれの場合でも、浮遊拡散領域 FD には複数のフォトダイオード $PD(PD1, PD2)$ から電荷が転送される。

20

【 0 0 3 3 】

また、本実施形態に係る固体撮像素子 101 では、ペアとなる2つの画素 $p1, p2$ に対して1つの読出回路 a を配置したが、従来のように各画素毎に読出回路を配置する場合でも、本実施形態のように連結スイッチ $FDSW$ を設けて各画素の浮遊拡散領域を連結し、連結した浮遊拡散領域に対応する複数の読出回路の増幅トランジスタ $AMTr$ により並列に信号を読み出すことにより同様の効果が得られる。

30

【 0 0 3 4 】

ここで、連結された浮遊拡散領域に蓄積されている電荷量に応じた電気信号を複数の読出回路 a で並列に垂直信号線 $VLINE$ に読み出すことによって、増幅トランジスタ $AMTr$ に起因する RTS ノイズが低減できる理由について説明する。

【 0 0 3 5 】

図4は、増幅トランジスタ $AMTr$ の半導体構造の一例を示す図である。図4において、 g はゲート、 s はソース、 d はドレインである。また、 Tox はゲート酸化膜、 L はゲート長、 W はゲート幅である。ここで、 RTS ノイズは、ゲート酸化膜 Tox の容量を Cox として、 RTS ノイズの強さ RTS は(式1)で表すことができ、ゲート酸化膜容量 Cox と、ゲート長 L と、ゲート幅 W とに反比例する。

40

$$RTS \propto 1 / (L \cdot W \cdot Cox) \quad \dots \quad (式1)$$

つまり、ゲート酸化膜容量 Cox 、ゲート長 L 、ゲート幅 W のいずれかを大きくすれば、 RTS ノイズは低減できるが、ゲート酸化膜容量 Cox 、ゲート長 L 、ゲート幅 W のいずれも大きくすると増幅トランジスタ $AMTr$ の半導体構造自体が大きくなってしまふ。これは、近年の固体撮像素子の高解像度化や小型化に伴う半導体の微細化に適していない。そこで、本実施形態に係る固体撮像素子 101 では、複数の読出回路 a の増幅トランジスタ $AMTr$ を並列にして動作させることにより、見かけ上のゲート幅 W を大きくして RTS ノイズを低減することができる。

【 0 0 3 6 】

50

例えば図5(a)は、1つの読出回路aの増幅トランジスタAMTrと選択トランジスタSELTTrが浮遊拡散領域FDに蓄積された電荷量に応じた電気信号を垂直信号線VLINに読み出す部分の回路を描いた図である。一方、図5(b)は、3つの読出回路aの増幅トランジスタAMTrと選択トランジスタSELTTrが連結された3つの浮遊拡散領域FDに蓄積された電荷量に応じた電気信号を垂直信号線VLINに読み出す部分の回路を描いた図である。ここで、光電変換するフォトダイオードPDの数が同じであれば、1つの浮遊拡散領域に蓄積される電荷量と連結後の複数の浮遊拡散領域FDに蓄積される電荷量とは同じであるが、図5(a)では1つの増幅トランジスタAMTrにより読み出され、図5(b)では3つの増幅トランジスタAMTrにより並列に読み出される点が異なる。これにより、図4で説明した増幅トランジスタAMTrのゲート幅Wが見かけ上3倍に広がったことと等価となり、(式1)のWが3倍になるので、RSTノイズの強さRSTを $1/3$ に低減することができる。

10

【0037】

次に、増幅トランジスタAMTrで並列読み出しを行う場合の具体例について説明する。本実施形態に係る固体撮像素子101は、垂直走査回路103が画素部102に出力する各タイミング信号のタイミングによって、様々な読み出し方を実現することができる。ここでは、1つの画素で光電変換された電荷を複数の画素の浮遊拡散領域に蓄積するFD連結を行う場合と、複数の画素で光電変換されて浮遊拡散領域に蓄積された電荷を混合する画素混合の場合の2つの具体例について説明する。

【FD連結のタイミングチャート】

20

まず、図3に示した回路において、FD連結による読み出しを行う場合のタイミングチャートについて図6を用いて説明する。尚、図6の各タイミング信号は、図1および図3のタイミング信号と同じものである。また、図6において、各タイミング信号は"Highレベル"でトランジスタがオン、"Lowレベル"でトランジスタがオフするものとする。さらに、図6において、1Hは1行毎に読み出す期間を示し、この期間で他の列の各画素からも同様に信号が読み出される。

【0038】

図6において、まずタイミング信号VFDSW(n-1)は"Lowレベル"なので連結スイッチFDSW(n-1,1)はオフである。そして、時刻T1からT2の期間でタイミング信号VRST(n-1), VRST(n)が"Highレベル"になるのでリセットトランジスタRSTTr(n-1,1), RSTTr(n,1)がオンし、浮遊拡散領域FD1(n-1,1), FD2(n-1,1), FD1(n,1), FD2(n,1)に蓄積されていた電荷がリセットされる。尚、他のリセットトランジスタRSTTrも同時にリセットするようにしてもよいが、ここでは動作がわかり易いように、読み出す画素に対応する浮遊拡散領域の電荷を読み出し前にその都度リセットするものとして説明する。また、リセットトランジスタRSTTr(n-1,1), RSTTr(n,1)の両方をオンにするようにしたが、少なくとも1つのリセットトランジスタRSTTrをオンするようにしてもよい。

30

【0039】

次に、時刻T3からT4の期間でタイミング信号VTX1(n-1)が"Highレベル"になるので転送トランジスタTXTr1(n-1,1)がオンし、フォトダイオードPD1(n-1,1)で光電変換された電荷が浮遊拡散領域FD1(n-1,1)およびFD2(n-1,1)に転送される。この時、時刻T1からT5の期間でタイミング信号VFDSW(n)が"Highレベル"になっており、連結スイッチFDSW(n,1)がオンの状態なので、フォトダイオードPD1(n-1,1)で光電変換された電荷は、浮遊拡散領域FD1(n-1,1)およびFD2(n-1,1)だけでなく、浮遊拡散領域FD1(n,1)およびFD2(n,1)にも分割して蓄積される。実際には、時刻T3からT4の期間はタイミング信号VSEL(n-1)およびVSEL(n)が"Highレベル"なので、選択トランジスタSELTTr(n-1,1)およびSELTTr(n,1)はオンされた状態にあり、増幅トランジスタAMTr(n-1,1)およびAMTr

40

50

($n, 1$)を介して並列に垂直信号線VLINE(1)に読み出される。尚、フォトダイオードPD1($n-1, 1$)のペアとなる行のフォトダイオードPD2($n-1, 1$)で光電変換された電荷を読み出す場合の動作およびタイミングについての詳しい説明は省略するが、図6のタイミングチャートの時刻T3からT4の期間でタイミング信号VTX2($n-1$)を”Highレベル”にして転送トランジスタTXTr2($n-1, 1$)をオンするようにすれば、上記の例と同様にフォトダイオードPD2($n-1, 1$)で光電変換された電荷を増幅トランジスタAMTr($n-1, 1$)およびAMTr($n, 1$)を介して並列に垂直信号線VLINE(1)に読み出すことができる。

【0040】

次に、時刻T5からT6の期間でタイミング信号VRST(n), VRST($n+1$)が”Highレベル”になるのでリセットトランジスタRSTTr($n, 1$), RSTTr($n+1, 1$)がオンし、浮遊拡散領域FD1($n, 1$), FD2($n, 1$), FD1($n+1, 1$), FD2($n+1, 1$)に蓄積されていた電荷がリセットされる。そして、時刻T7からT8の期間でタイミング信号VTX1(n)が”Highレベル”になるので転送トランジスタTXTr1($n, 1$)がオンする。この時、時刻T5からT9の期間でタイミング信号VFDSW($n+1$)が”Highレベル”になっており、連結スイッチFDSW($n+1, 1$)がオンの状態なので、フォトダイオードPD1($n, 1$)で光電変換された電荷は、浮遊拡散領域FD1($n, 1$), FD2($n, 1$), FD1($n+1, 1$)およびFD2($n+1, 1$)に分割して蓄積される。実際には、時刻T3からT4の期間と同様に、時刻T7からT8の期間はタイミング信号VSEL(n)およびVSEL($n+1$)が”Highレベル”なので、選択トランジスタSELTr($n, 1$)およびSELTr($n+1, 1$)はオンされた状態にあり、増幅トランジスタAMTr($n, 1$)およびAMTr($n+1, 1$)を介して並列に垂直信号線VLINE(1)に読み出される。尚、フォトダイオードPD2($n, 1$)で光電変換された電荷を読み出す場合の動作およびタイミングについては省略するが、例えば図6のタイミングチャートの時刻T7からT8の期間でタイミング信号VTX2(n)を”Highレベル”にして転送トランジスタTXTr2($n, 1$)をオンするようにすれば、同様にフォトダイオードPD2($n, 1$)で光電変換された電荷を増幅トランジスタAMTr($n, 1$)およびAMTr($n+1, 1$)を介して並列に垂直信号線VLINE(1)に読み出すことができる。

【0041】

以下、時刻T9以降において、フォトダイオードPD1($n+1, 1$)およびPD2($n+1, 1$)についても同様のタイミングで光電変換された電荷を2つの増幅トランジスタAMTr($n+1, 1$)およびAMTr($n+2, 1$)で並列に読み出すことができる。他の($n+2$)や($n+3$)の場合も同様のタイミングで動作し、固体撮像素子101から1画面分の画像データを読み出すことができる。

【0042】

このように、特定の画素で光電変換された電荷を連結された浮遊拡散領域に蓄積し、且つ、複数の読出回路aの増幅トランジスタAMTrで並列に垂直信号線VLINEに読み出すことにより、増幅トランジスタAMTrに起因するRTSノイズを低減することができる。

【0043】

尚、上記の説明では、1つの連結スイッチFDSWをオンして2つの読出回路aの増幅トランジスタAMTrで並列に信号を読み出すようにしたが、2つの連結スイッチFDSWをオンして3つの読出回路aの増幅トランジスタAMTrで並列に信号を読み出すようにしてもよい。また、3つ以上の連結スイッチFDSWをオンにしてもよく、この場合はオンする連結スイッチFDSWの数をJ個(Jは自然数)とすると、並列読出しする増幅トランジスタAMTrの数は(J+1)個になり、RSTノイズは理論的に $1/(J+1)$ に低減できる。尚、上記の実施形態では、オンする連結スイッチFDSWの数は、並列読出しする読出回路aの増幅トランジスタAMTrの数より1つ少ない場合について

10

20

30

40

50

説明したが、オンする連結スイッチFDSWの数が4つで、対応する3つの選択トランジスタSELT rのうち2つだけオンして、2つの増幅トランジスタAMTrで並列読み出しするようにしてもよい。この場合のRSTノイズは、理論的に $1/2$ に低減できる。つまり、並列読み出しする増幅トランジスタAMTrの数が2つ以上(J個以下)であれば同様の効果が得られる。

〔画素混合のタイミングチャート〕

次に、図3に示した回路において、画素混合による読み出しを行う場合のタイミングチャートについて図7を用いて説明する。尚、図7の各タイミング信号は、図1の垂直走査回路103および図3に示したタイミング信号と同じものである。また、図6と同様に、各タイミング信号は"Highレベル"でトランジスタがオン、"Lowレベル"でトランジスタがオフするものとする。さらに、図7において、1Hは1行毎に読み出す期間を示し、この期間に同じ行の各画素からも同様に信号が読み出される。

【0044】

まず、フォトダイオードPD1(n-1, 1), PD1(n, 1), PD1(n+1, 1)で光電変換された電荷を画素混合して読み出す場合の動作およびタイミング(時刻T11からT15までに対応)について説明する。尚、フォトダイオードPD2(n-1, 1), PD2(n, 1), PD2(n+1, 1)で光電変換された電荷を画素混合して読み出す場合の動作およびタイミングは、以下の説明において、タイミング信号VTX1(n-1), VTX1(n), VTX1(n+1)をタイミング信号VTX2(n-1), VTX2(n), VTX2(n+1)に置き換えて考えればよいので、重複する説明は省略する。

【0045】

図7において、タイミング信号VFDSW(n-1)は"Lowレベル"なので連結スイッチFDSW(n-1, 1)はオフである。そして、時刻T11からT12の期間でタイミング信号VRST(n-1), VRST(n), VRST(n+1)が"Highレベル"になるのでリセットトランジスタRSTTr(n-1, 1), RSTTr(n, 1), RSTTr(n+1, 1)がオンし、浮遊拡散領域FD1(n-1, 1), FD2(n-1, 1), FD1(n, 1), FD2(n, 1), FD1(n+1, 1), FD2(n+1, 1)に蓄積されていた電荷がリセットされる。尚、他のリセットトランジスタRSTTrも同時にリセットするようにしてもよいが、ここでは動作がわかり易いように、読み出す画素に対応する浮遊拡散領域の電荷を読み出し前にその都度リセットするものとして説明する。また、リセットトランジスタRSTTr(n-1, 1), RSTTr(n, 1), RSTTr(n+1, 1)を全てオンにするようにしたが、少なくとも1つのリセットトランジスタRSTTrをオンするようにしてもよい。

【0046】

次に、時刻T13からT14の期間でタイミング信号VTX1(n-1), VTX1(n), VTX1(n+1)が"Highレベル"になるので転送トランジスタTXTr1(n-1, 1), TXTr1(n, 1), TXTr1(n+1, 1)がオンし、フォトダイオードPD1(n-1, 1), PD1(n, 1), PD1(n+1, 1)で光電変換された電荷の転送が行われるが、時刻T11からT15の期間でタイミング信号VFDSW(n)およびVFDSW(n+1)が"Highレベル"になっており、連結スイッチFDSW(n, 1)およびFDSW(n+1, 1)がオンの状態なので、フォトダイオードPD1(n-1, 1), PD1(n, 1), PD1(n+1, 1)で光電変換された電荷は、浮遊拡散領域FD1(n-1, 1), FD2(n-1, 1), FD1(n, 1), FD2(n, 1), FD1(n+1, 1), FD2(n+1, 1)にも分割して蓄積される。ここで、時刻T13からT14の期間はタイミング信号VSEL(n-1), VSEL(n), VSEL(n+1)が"Highレベル"なので、選択トランジスタSELT r(n-1, 1), SELTr(n, 1), SELTr(n+1, 1)はオンされた状態にあり、3つの増幅トランジスタAMTr(n-1, 1), AMTr(n, 1), AMTr(n+1, 1)を介して並列に信号が垂直信号線VLIN E(1)に読み出される。

【0047】

尚、同じ読出回路 a のペアとなる行のフォトダイオード $PD2(n-1, 1)$ 、 $PD2(n, 1)$ 、 $PD2(n+1, 1)$ で光電変換された電荷を読み出す場合の動作およびタイミングは、図7のタイミングチャートの時刻 $T13$ から $T14$ の期間でタイミング信号 $VTX2(n-1)$ 、 $VTX2(n)$ 、 $VTX2(n+1)$ を "Highレベル" にして転送トランジスタ $TXTr2(n-1, 1)$ 、 $TXTr2(n, 1)$ 、 $TXTr2(n+1, 1)$ をオンするようにすれば、同様に $PD2(n-1, 1)$ 、 $PD2(n, 1)$ 、 $PD2(n+1, 1)$ で光電変換された電荷を画素混合して3つの増幅トランジスタ $AMTr(n-1, 1)$ 、 $AMTr(n, 1)$ 、 $AMTr(n+1, 1)$ を介して並列に垂直信号線 $VLINE(1)$ に読み出すことができる。

10

【0048】

次に、フォトダイオード $PD2(n, 1)$ 、 $PD2(n+1, 1)$ 、 $PD2(n+2, 1)$ で光電変換された電荷を画素混合して読み出す場合の動作およびタイミング(時刻 $T15$ から $T19$ までに対応)について説明する。尚、フォトダイオード $PD1(n, 1)$ 、 $PD1(n+1, 1)$ 、 $PD1(n+2, 1)$ で光電変換された電荷を画素混合して読み出す場合の動作およびタイミングは、以下の説明において、タイミング信号 $VTX2(n)$ 、 $VTX2(n+1)$ 、 $VTX2(n+2)$ をタイミング信号 $VTX1(n)$ 、 $VTX1(n+1)$ 、 $VTX1(n+2)$ に置き換えて考えればよいので、重複する説明は省略する。

【0049】

図7において、時刻 $T15$ から $T16$ の期間でタイミング信号 $VIRST(n)$ 、 $VIRST(n+1)$ 、 $VIRST(n+2)$ が "Highレベル" になるのでリセットトランジスタ $RSTTr(n, 1)$ 、 $RSTTr(n+1, 1)$ 、 $RSTTr(n+2, 1)$ がオンし、浮遊拡散領域 $FD1(n, 1)$ 、 $FD2(n, 1)$ 、 $FD1(n+1, 1)$ 、 $FD2(n+1, 1)$ 、 $FD1(n+2, 1)$ 、 $FD2(n+2, 1)$ に蓄積されていた電荷がリセットされる。そして、時刻 $T17$ から $T18$ の期間でタイミング信号 $VTX2(n)$ 、 $VTX2(n+1)$ 、 $VTX2(n+2)$ が "Highレベル" になるので転送トランジスタ $TXTr2(n, 1)$ 、 $TXTr2(n+1, 1)$ 、 $TXTr2(n+2, 1)$ がオンする。この時、時刻 $T15$ から $T17$ の期間でタイミング信号 $VFDSW(n+1)$ および $VFDSW(n+2)$ が "Highレベル" で連結スイッチ $FDSW(n+1, 1)$ および $FDSW(n+2, 1)$ がオンの状態なので、フォトダイオード $PD2(n, 1)$ 、 $PD2(n+1, 1)$ 、 $PD2(n+2, 1)$ で光電変換された電荷は、浮遊拡散領域 $FD1(n, 1)$ 、 $FD2(n, 1)$ 、 $FD1(n+1, 1)$ 、 $FD2(n+1, 1)$ 、 $FD1(n+2, 1)$ 、 $FD2(n+2, 1)$ に分割して蓄積される。ここで、時刻 $T13$ から $T14$ の期間と同様に、時刻 $T17$ から $T18$ の期間はタイミング信号 $VSEL(n)$ 、 $VSEL(n+1)$ 、 $VSEL(n+2)$ が "Highレベル" なので、選択トランジスタ $SELTr(n, 1)$ 、 $SELTr(n+1, 1)$ 、 $SELTr(n+2, 1)$ はオンされた状態にあり、3つの増幅トランジスタ $AMTr(n, 1)$ 、 $AMTr(n+1, 1)$ 、 $AMTr(n+2, 1)$ を介して並列に信号が垂直信号線 $VLINE(1)$ に読み出される。

20

30

40

【0050】

尚、フォトダイオード $PD1(n, 1)$ 、 $PD1(n+1, 1)$ 、 $PD1(n+2, 1)$ で光電変換された電荷を読み出す場合の動作およびタイミングは、例えば図7のタイミングチャートの時刻 $T17$ から $T18$ の期間でタイミング信号 $VTX1(n)$ 、 $VTX1(n+1)$ 、 $VTX1(n+2)$ を "Highレベル" にして転送トランジスタ $TXTr1(n, 1)$ 、 $TXTr1(n+1, 1)$ 、 $TXTr1(n+2, 1)$ をオンするようにすれば、同様に $PD1(n, 1)$ 、 $PD1(n+1, 1)$ 、 $PD1(n+2, 1)$ で光電変換された電荷を画素混合して3つの増幅トランジスタ $AMTr(n, 1)$ 、 $AMTr(n+1, 1)$ 、 $AMTr(n+2, 1)$ を介して並列に垂直信号線 $VLINE(1)$ に読み出すことができる。

50

【 0 0 5 1 】

以下、時刻 T 1 9 以降において、フォトダイオード P D 1 (n + 1 , 1) , P D 1 (n + 2 , 1) , P D 1 (n + 3 , 1) および P D 2 (n + 1 , 1) , P D 2 (n + 2 , 1) , P D 2 (n + 3 , 1) についても同様のタイミングで光電変換された電荷を画素混合して3つの増幅トランジスタ A M T r (n + 1 , 1) , A M T r (n + 2 , 1) , A M T r (n + 3 , 1) を介して並列に垂直信号線 V L I N E (1) に読み出すことができる。また、他の (n + 4) や (n + 5) においても同様のタイミングで動作し、固体撮像素子 1 0 1 から 1 画面分の画像データを画素混合して読み出すことができる。

【 0 0 5 2 】

このように、複数の画素で光電変換された電荷を画素混合して読み出す場合に、複数の読出回路 a の増幅トランジスタ A M T r で並列に垂直信号線 V L I N E に読み出すことにより、増幅トランジスタ A M T r に起因する R T S ノイズを低減することができる。

10

【 0 0 5 3 】

尚、上記の説明では、2つの連結スイッチ F D S W をオンして3つの読出回路 a の増幅トランジスタ A M T r で並列に画素混合した信号を読み出すようにしたが、1つの連結スイッチ F D S W をオンして2つの読出回路 a の増幅トランジスタ A M T r で並列に画素混合した信号を読み出すようにしてもよい。また、3つ以上の連結スイッチ F D S W をオンにしてもよく、この場合は先に F D 連結で説明したように、オンする連結スイッチ F D S W の数を J 個とすると、並列読出しする増幅トランジスタ A M T r の数は (J + 1) 個になり、R S T ノイズは理論的に $1 / (J + 1)$ に低減できる。尚、上記の実施形態では、オンする連結スイッチ F D S W の数は、並列読出しする読出回路 a の増幅トランジスタ A M T r の数より1つ少ない場合について説明したが、オンする連結スイッチ F D S W の数が4つで、対応する3つの選択トランジスタ S E L T r のうち2つだけオンして、2つの増幅トランジスタ A M T r で並列読出しするようにしてもよい。この場合の R S T ノイズは、理論的に $1 / 2$ に低減できる。つまり、並列読出しする増幅トランジスタ A M T r の数が2つ以上 (J 個以下) であれば同様の効果が得られる。

20

【 0 0 5 4 】

また、上記の画素混合の実施形態では、1画素置きに配置される複数の画素 p 1 同士または複数の画素 p 2 同士の電荷を混合するようにしたが、これは図 2 で説明したベイヤー配列の同色同士を混合するためであり、モノクロの撮像素子や配列が異なる撮像素子の場合は、1画素置きである必要はなく、画素 p 1 と画素 p 2 の電荷を複数の画素で混合するようにしてもよい。

30

【 0 0 5 5 】

以上、各実施形態で説明したように、本実施形態に係る固体撮像素子 1 0 1 は、低 I S O 感度の実現及び画像品質向上のために、複数の画素で電荷を蓄積する領域を連結する画素混合の技術などにおいて、撮影画像に現れるランダム性輝点の原因である増幅トランジスタ A M T r の R T S ノイズを低減することができる。

【 0 0 5 6 】

尚、上記の実施形態では、行方向に画素混合や F D 連結する例について説明したが、列方向であっても構わない。また、画素が行列状に配置されない八二カム配置の固体撮像素子であっても同様に連結スイッチ F D S W を設けて、複数の読出回路 a の増幅トランジスタ A M T r で並列に信号を読み出すことにより、同様の効果を得ることができる。

40

【 0 0 5 7 】

また、上記の F D 連結および画素混合の各実施形態では、2つの画素 p 1 と画素 p 2 の読出回路 a を共有する構成にしたが、画素毎に読出回路 a を配置する構成でも構わない。この場合、連結スイッチ F D S W は、画素毎に配置される。

【 0 0 5 8 】

また、本発明に係る撮像素子について、各実施形態で例を挙げて説明してきたが、その精神またはその主要な特徴から逸脱することなく他の多様な形で実施することができる。そのため、上述した実施形態はあらゆる点で単なる例示に過ぎず、限定的に解釈してはな

50

らない。本発明は、特許請求の範囲によって示されるものであって、明細書本文にはなんら拘束されない。さらに、特許請求の範囲の均等範囲に属する変形や変更は、全て本発明の範囲内である。

【符号の説明】

【0059】

101・・・固体撮像素子

102・・・画素部

103・・・垂直走査回路

104・・・カラム回路

105・・・水平出力回路

a・・・読出回路

p1, p2・・・画素

VLINE・・・垂直信号線

PD1, PD2・・・フォトダイオード

TXTr1, TXTr2・・・転送トランジスタ

FD1, FD2・・・浮遊拡散領域

FDSW・・・連結スイッチ

AMTr・・・増幅トランジスタ

SELTr・・・選択トランジスタ

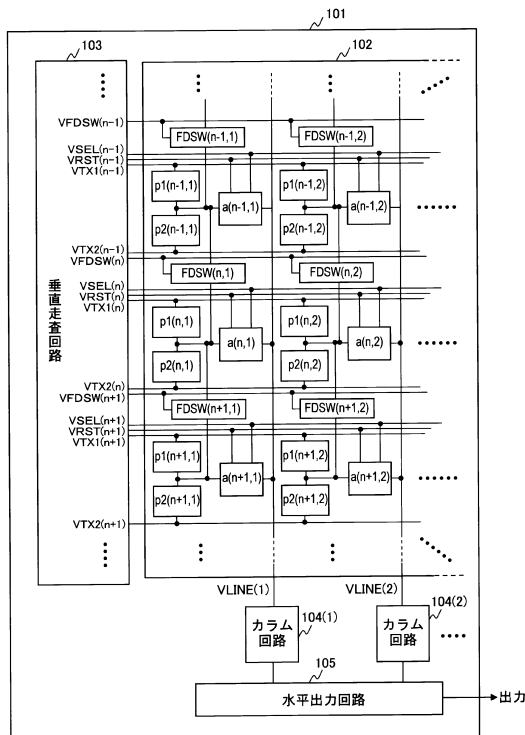
RSTTr・・・リセットトランジスタ

VTX1, VTX2, VFDSW, VRST, VSEL・・・タイミング信号

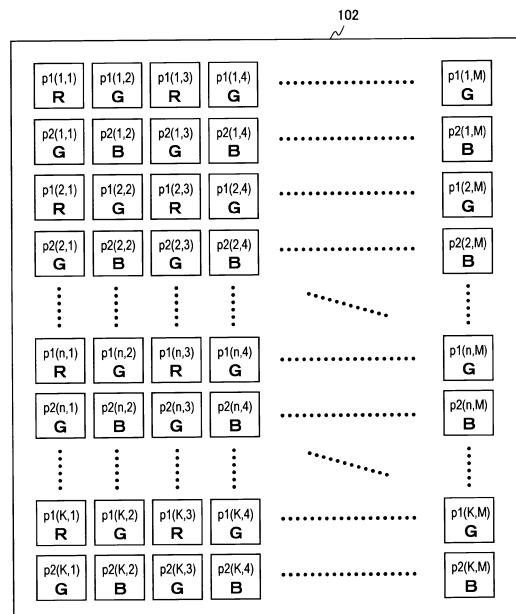
10

20

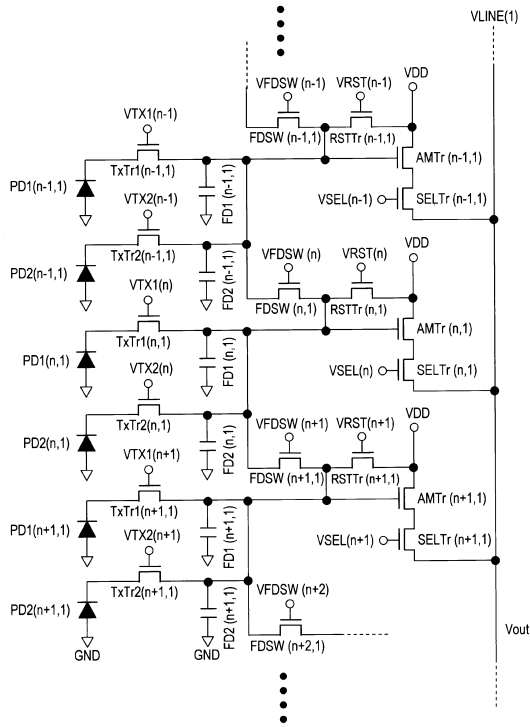
【図1】



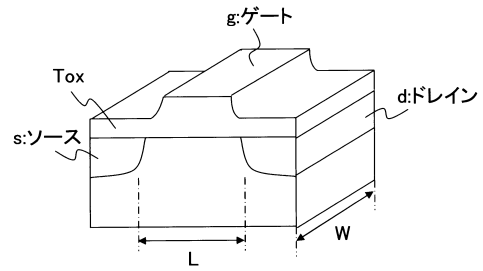
【図2】



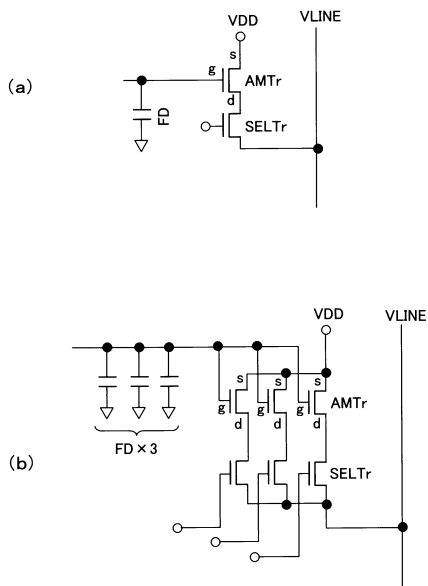
【 図 3 】



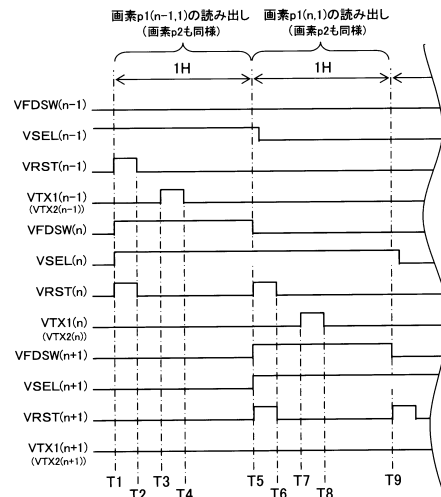
【 図 4 】



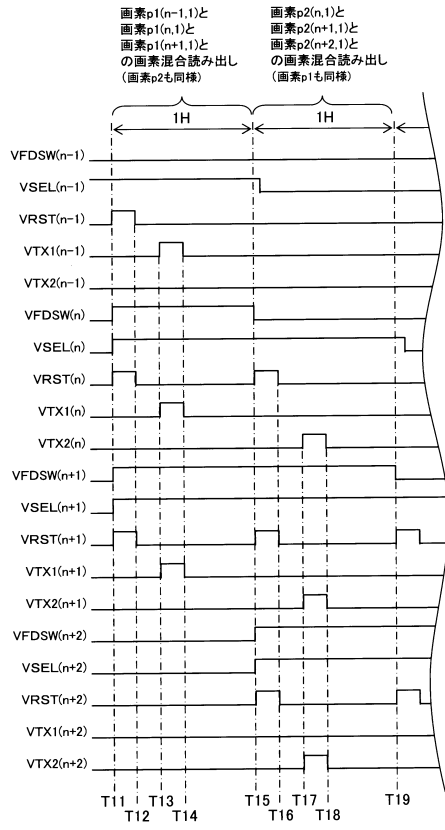
【 図 5 】



【 図 6 】



【図7】



フロントページの続き

(56)参考文献 特開2009-033316(JP,A)
特表2008-546313(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378

H01L 27/14 - 27/148