



(12) 发明专利

(10) 授权公告号 CN 112188726 B

(45) 授权公告日 2021. 11. 12

(21) 申请号 202011126105.3

H05K 3/00 (2006.01)

(22) 申请日 2020.10.20

(56) 对比文件

(65) 同一申请的已公布的文献号
申请公布号 CN 112188726 A

CN 103513141 A, 2014.01.15

CN 204652771 U, 2015.09.16

CN 207099444 U, 2018.03.13

(43) 申请公布日 2021.01.05

CN 211090107 U, 2020.07.24

(73) 专利权人 深圳市强达电路股份有限公司
地址 518000 广东省深圳市宝安区福海街
道和平社区福园一路3号福发工业园
A-1栋厂房101-401

CN 206923129 U, 2018.01.23

CN 203457414 U, 2014.02.26

CN 203368902 U, 2013.12.25

CN 208258170 U, 2018.12.18

(72) 发明人 郭先锋 祝小华

CN 101266135 A, 2008.09.17

CN 109168266 A, 2019.01.08

US 2012279050 A1, 2012.11.08

(74) 专利代理机构 深圳众邦专利代理有限公司
44545

审查员 赵萌

代理人 李国松

(51) Int. Cl.

H05K 1/02 (2006.01)

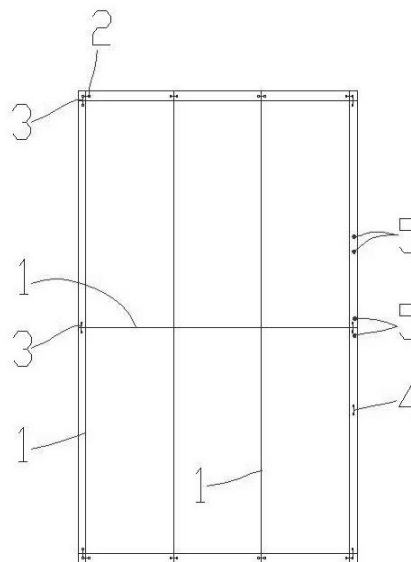
权利要求书1页 说明书4页 附图3页

(54) 发明名称

一种通过电测试进行V_CUT深度检测的多层板

(57) 摘要

本发明提供了一种通过电测试进行V_CUT深度检测的多层板,所述多层板包括测试端子、端子连接线、V_CUT深度测试线和蚀刻因子测试线,所述SET交货单元的外层线路上设有测试端子,所述测试端子之间设有端子连接线,在所述SET交货单元的内层线路,设有V_CUT深度测试线,所述V_CUT深度测试线连接在所述UNIT单元的网络连接线上。本发明对于多层板,能够实现精确的V_CUT深度控制,同时实现V_CUT测试,避免漏V_CUT而造成生产返工或者报废;减少了人工检测的麻烦,提供了生产效率;避免了V_CUT过深或者过浅,造成的断板或者无法分板;能够有效的对蚀刻线路进行有效的蚀刻参数检测,避免了单独的线宽间距检测的麻烦。



1. 一种通过电测试进行蚀刻因子检测和V_CUT深度检测的多层板,其特征在于,所述多层板包括由至少2个UNIT单元组合在一起的SET交货单元、测试端子、端子连接线、V_CUT深度测试线和蚀刻因子测试线,所述SET交货单元的外层线路上设有测试端子,所述测试端子之间设有端子连接线,在所述SET交货单元的内层线路,设有V_CUT深度测试线,所述V_CUT深度测试线和所述端子连接线横跨连接在所述UNIT单元的网络连接线上;

所述多层板之间的叠层结构根据完成板厚和V_CUT深度进行设计,所述V_CUT深度测试线包括上V_CUT深度测试线和下V_CUT深度测试线;分别实现对V_CUT深度的上限和下限进行检测;

所述V_CUT深度测试线和蚀刻因子测试线对应位置还设有二次钻孔,所述二次钻孔的孔直径大于所述V_CUT深度测试线或蚀刻因子测试线的宽度;

所述V_CUT深度测试线和蚀刻因子测试线连接的电性能网络中,均有金属化孔和外层线路导通,所述外层线路为金属化孔的孔环或者与金属化孔连接的焊盘;

所述V_CUT深度测试线和蚀刻因子测试线的线宽均不大于所述多层板对应线路层的最小线宽;

所述蚀刻因子测试线分为三部分,SET交货单元之间V_CUT处线宽为多层板要求控制线宽公差的值加上相应线路层的补偿值;

所述电测试过程中,还包括蚀刻因子测试,所述蚀刻因子测试为通过金属导通孔,在相应层设置相应最小线宽的控制线,蚀刻后通过对金属导通孔的对应焊盘的测试,确认板子内最小线宽是否满足生产需求,或者在内层蚀刻出来之后立即进行监测,避免了寻找最小线宽,打切片,切片测量的麻烦。

2. 如权利要求1所述的通过电测试进行蚀刻因子检测和V_CUT深度检测的多层板,其特征在于,所述多层板至少为6层板。

3. 如权利要求1所述的通过电测试进行蚀刻因子检测和V_CUT深度检测的多层板,其特征在于,所述测试端子和端子连接线设置在外层线路。

一种通过电测试进行V_CUT深度检测的多层板

技术领域

[0001] 本发明涉及一种多层线路板的生产检测,尤其是通过电测试进行V_CUT深度检测的多层板。

背景技术

[0002] 电路板可称为印刷线路板或印刷电路板,它使电路迷你化、直观化,对于固定电路的批量生产和优化用电器布局起重要作用。随着生产的全球化和小型化,电路板也朝着多层高密度的方向发展,同时对于降低功耗也提出了很高的要求,随着要求的不断增多,对线路板的检测和质量控制也成为减少报废和提升品质的一个关键环节;线路板在成型加工后,厂商需要根据客户的图纸要求,事先在线路板的特定位置用转盘刀具切割好的一条条分割线,即V-CUT操作,其目的是为了更方便后续SMT电路板组装完成后的「分板(De-panel)」之用。因此,为了提高线路板的良品率,在完成V-CUT切割后,还需要对V-CUT切割进行检验,以及及时发现漏V-CUT的情况并进行返工,从而避免出现漏V-CUT的情况。

[0003] 然而,由于现目前,在检验V-CUT情况时,通常都采用人工目测方式进行检验。这样一来,一方面实现漏检、误检的概率高,另一方面因为漏检、误检出现的返工率也会增加,从而导致极大程度上增加了工人的工作量,降低了线路板的生产效率,也导致线路板的质量无法得到保障;还有就是无法准确的判断V_CUT的操作质量,V_CUT深造成容易断板,V_CUT浅造成无法分板,在贴装元器件后返工造成成本上升,同时报废率大幅度提升。

发明内容

[0004] 本发明要解决的技术问题是提供一种多层板的电测试,在测试的同时,实现对V_CUT的深度,V_CUT残厚的检测,同时也对板内最小线宽的检测,实现板子的生产中质量的检测,提升品质,同时也降低了人工成本,实现了多工序的一次性操作。

[0005] 为解决上述技术问题,本发明采用下述技术方案:一种通过电测试进行V_CUT深度检测的多层板,所述多层板包括由至少2个UNIT单元组合在一起的SET交货单元,测试端子、端子连接线、V_CUT深度测试线和蚀刻因子测试线,所述SET交货单元的外层线路上设有测试端子,所述测试端子之间设有端子连接线,在所述SET交货单元的内层线路,设有V_CUT深度测试线,所述V_CUT深度测试线连接在所述UNIT单元的网络连接线上。

[0006] 根据本发明的设计构思,本发明所述多层板至少为6层板。

[0007] 根据本发明的设计构思,本发明所述蚀刻因子测试线分为三部分,SET交货单元之间V_CUT处线宽为多层板要求控制线宽公差的值加上相应线路层的补偿值。

[0008] 根据本发明的设计构思,本发明所述多层板之间的叠层结构根据完成板厚和V_CUT深度进行设计,所述V_CUT深度测试线包括上V_CUT深度测试线和下V_CUT深度测试线;分别实现对V_CUT深度的上限和下限进行检测。

[0009] 根据本发明的设计构思,本发明所述V_CUT深度测试线和蚀刻因子测试线对应位置还设有二次钻孔,所述二次钻孔的孔直径大于所述V_CUT深度测试线或蚀刻因子测试线

的宽度。

[0010] 根据本发明的设计构思,本发明所述测试单子和端子连接线设置在外层线路。

[0011] 根据本发明的设计构思,本发明所述V_CUT 深度测试线和蚀刻因子测试线连接的电性能网络中,均有金属化孔和外层线路导通,所述外层线路为金属化孔的孔环或者与金属化孔连接的焊盘。

[0012] 根据本发明的设计构思,本发明所述V_CUT 深度测试线和蚀刻因子测试线的线宽均不大于所述多层板对应线路层的最小线宽。

[0013] 特别是单元尺寸小,定位困难的多层板,

[0014] 与现有技术相比,本发明具有下述有益效果:(1)对于多层板,能够实现精确的V_CUT深度控制,同时实现V_CUT测试,避免漏V_CUT而造成生产返工或者报废;

[0015] 2)减少了人工检测的麻烦,提供了生产效率;

[0016] 3)避免了V_CUT过深或者过浅,造成的断板或者无法分板;

[0017] 4)能够有效的对蚀刻线路进行有效的蚀刻参数检测,避免了单独的线宽间距检测的麻烦;

[0018] 5)提升了产品品质,有效的降低了人工成本。

附图说明

[0019] 图1 为本发明的电测试进行蚀刻因子检测和V-CUT深度检测外层结构示意图;

[0020] 图2为本发明的电测试进行蚀刻因子检测和V-CUT深度检测内层结构示意图;

[0021] 图3为本发明一个叠层结构示意图。

具体实施方式

[0022] 首先,需要进行说明的是,本发明通过对多层板结构的设计,实现了V_CUT的深度,V_CUT残厚的检测,同时也对板内最小线宽的检测,实现板子的生产中质量的检测,切实有效的解决了现有生产中的问题。

[0023] 参见图1和图2,本发明的一种通过电测试进行蚀刻因子检测和V-CUT深度检测的多层板,特别是结构小,定位不方便的多层板,以及为了贴片生产的方便,需要大片生产的PCB板,所述多层板之间V_CUT至少包括两个UNIT单元组合,或者是单一的UNIT单元为了生产的方便增加工艺边,所述工艺边和UNIT之间通过V_CUT的方式进行连接和分板,在需要V_CUT的地方设置V_CUT线1。

[0024] 在所述需要V_CUT的SET交货单元中,包括了测试端子2、端子连接线3、V_CUT 深度测试线6和蚀刻因子测试线4,所述SET交货单元的外层线路上设有测试端子2,所述测试端子2之间设有端子连接线3,在所述SET交货单元的内层线路,设有V_CUT深度测试线,所述V_CUT深度测试线连接在所述UNIT单元的网络连接线上。

[0025] 所述多层板为内层需要多张PP叠层结构的四层板或者是6层以上的多层板,为了准确的确认各叠层结构之间的厚度,优选通过芯板和PP片的厚度来调节之间的厚度。

[0026] 在芯板和PP片进行叠层时,在所述工艺边添加对应的铜箔条,所述铜箔条对应的位置设有金属孔和测试焊盘,在V_CUT时,V_CUT 机的微电流测试实现V_CUT的深度测量控制。

[0027] 所述多层板之间的叠层结构根据完成板厚和V_CUT深度进行设计,所述V_CUT深度测试线包括上V_CUT深度测试线和下V_CUT深度测试线;分别实现对V_CUT深度的上限和下限进行检测。

[0028] 为了更好的进行质量控制,还包括设置蚀刻因子测试线4,所述蚀刻因子测试线4分为三部分,SET交货单元之间V_CUT处线宽为多层板要求控制线宽公差的值加上相应线路层的补偿值。所述V_CUT 深度测试线6和蚀刻因子测试线4对应位置还设有二次钻孔,所述二次钻孔的孔直径大于所述V_CUT 深度测试线6或蚀刻因子测试线4的宽度。

[0029] 所述内层的深度测试线和蚀刻因子测试线4设置在相应的内层线路层,在深度测试线和蚀刻因子测试线4的两端设有带有孔环的金属化孔5,所述金属化孔5在所述多层板的工艺边上,所述深度测试线贯穿V_CUT 线,且设有二次钻孔,所述蚀刻因子测试线4通过或者不通过所述V_CUT线1,且对应设置或者不设置二次钻孔。

[0030] 所述V_CUT 深度测试线6和蚀刻因子测试线4连接的电性能网络中,均有金属化孔5和外层线路导通,所述外层线路有金属化孔5的孔环或者与金属化孔5连接的焊盘。

[0031] 所述V_CUT 深度测试线6和蚀刻因子测试线4的线宽均不大于所述多层板对应线路层的最小线宽。且所述测试单子和端子连接线3设置在外层线路。

[0032] 实施例一

[0033] 一个四层的多层板,所述板厚厚度要求2.0mm,为了保证层间厚度,芯板厚度要求含铜芯板0.5mm,按照V-CUT分板需求,所述V_CUT余厚应该控制在0.5-0.7mm,确保能够准确分板同时不易断板。因此按照需求,2.0mm完成板厚,压合后成品板厚应控制在 $1.9\text{mm} \pm 10\%$ mm的范围内,因此需要实用多层的芯板或者多张的PP片叠层结构处理。

[0034] 在多层板的外层添加测试端子2和端子连接线3,确保通过电测试能够准确的确认是否漏V_CUT,在所述叠层结构中,在所述叠层的 $0.6 \pm 0.1\text{mm}$ 处和 $1.3 \pm 0.1\text{mm}$ 处电镀夹边位置放置铜箔, V_CUT机和V_CUT刀片金属导通连接,所述V_CUT机上安装有微电流测试,当V_CUT刀片和铜箔接触时微电流测试导通,实现准确的深度位置控制,当上V_CUT深度测试线深度准确确定后,根据设计叠层的要求,对称调整所述上下V_CUT刀片的深度,进行下V_CUT深度测试线的测试,并且标注所述上V_CUT深度测试线和下V_CUT深度测试线的具体位置,调整V_CUT 到的保留间距在V_CUT余厚的控制范围内。

[0035] 为了进一步减少工作的麻烦,在所述电测试过程中,还包括蚀刻因子测试,所述蚀刻因子测试为通过金属导通孔,在相应层设置相应最小线宽的控制线,例如,四层板第三层最小线宽5mil,补偿1.2mil,要求生产出的导线最小3mil,对应蚀刻因子测试线4的线宽为 $2\text{mil} + 1.2\text{mil}$,蚀刻后通过对金属导通孔的对应焊盘的测试,可以直接确认板子内最小线宽是否满足生产需求,或者在内层蚀刻出来之后立即进行监测,避免了寻找最小线宽,打切片,切片测量的麻烦。也可以实现外层线路的蚀刻因子的控制检测。

[0036] 对于电镀夹边增加铜箔的V_CUT测试的处理,需要大板V_CUT生产。

[0037] 实施例二

[0038] 参考图3,对于一个六层以上的多层板,芯板的数量和PP片的数量多,叠层结构调整种类多,以八层板板厚要求2.0mm为例,按照需求,2.0mm完成板厚,压合后成品板厚应控制在 $1.9\text{mm} \pm 10\%$ mm的范围内,按照V-CUT分板需求,所述V_CUT余厚应该控制在0.5-0.7mm,确保能够准确分板同时不易断板。

[0039] 八层板需要三张芯板,同时要至少三张PP片,这样就提供了多种的叠层结构,为了保证层间厚度,中间芯板8厚度按照含铜0.4mm控制,其余的两张芯板分别为0.3mm控制,能够很轻松的保证在0.5mm和1.3mm的厚度位置设置铜箔层。

[0040] 在多层板的外层添加测试端子2和端子连接线3,确保通过电测试能够准确的确认是否漏V_CUT,在所述叠层结构中,第三层工艺边和电镀夹边铺铜,实现微电流检测,同样第六层也是工艺边和电镀夹边铺铜,方便实现微电流检测,需要V-CUT的地方预留V_CUT空间,V_CUT空间处不铺铜。

[0041] 同时第三层和第六层作为上V_CUT深度测试线控制检测层9,第四层和第五层作为下V_CUT深度测试线控制检测层10,避免了添加铜箔层的麻烦。在V_CUT机的微电流测试或者相应的导通测试中,快速的实现上V_CUT深度测试线和下V_CUT深度测试线通断的测试,最简单的办法通过设置相应的导通孔和导通孔连接的测试焊盘,通过万用表进行通断测试,实现准确的深度测量控制。当实现准确的深度位置控制后,根据设计叠层的要求,对称调整所述上下V_CUT刀片的深度,且标注所述上V_CUT深度测试线和下V_CUT深度测试线的具体位置,调整V_CUT 到的保留间距在V_CUT余厚的控制范围内。

[0042] 为了进一步减少工作的麻烦,在所述电测试过程中,还包括蚀刻因子测试,所述蚀刻因子测试为通过金属导通孔,在相应层设置相应最小线宽的控制线,例如,某层最小线宽5mil,补偿1.2mil,要求生产出的导线最小3mil,对应蚀刻因子测试线4的线宽为2mil+1.2mil,蚀刻后通过对金属导通孔的对应焊盘的测试,可以直接确认板子内最小线宽是否满足生产需求,或者在内层蚀刻出来之后立即进行监测,避免了寻找最小线宽,打切片,切片测量的麻烦。也可以实现外层线路的蚀刻因子的控制检测。

[0043] 为了避免工艺边添加过多的V_CUT 深度测试线6和内层蚀刻因子测试线7,所述每一个交货单元上设置唯一的V_CUT 深度测试线6和内层蚀刻因子测试线7即可。

[0044] 以上对本发明所提供的通过电测试进行蚀刻参数检测和V_CUT深度检测的多层板进行了详细介绍。本发明应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想。应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明的前提下,还可以对本发明进行若干改进和修饰,这些改进和修饰也落入本发明权利要求的保护范围内。

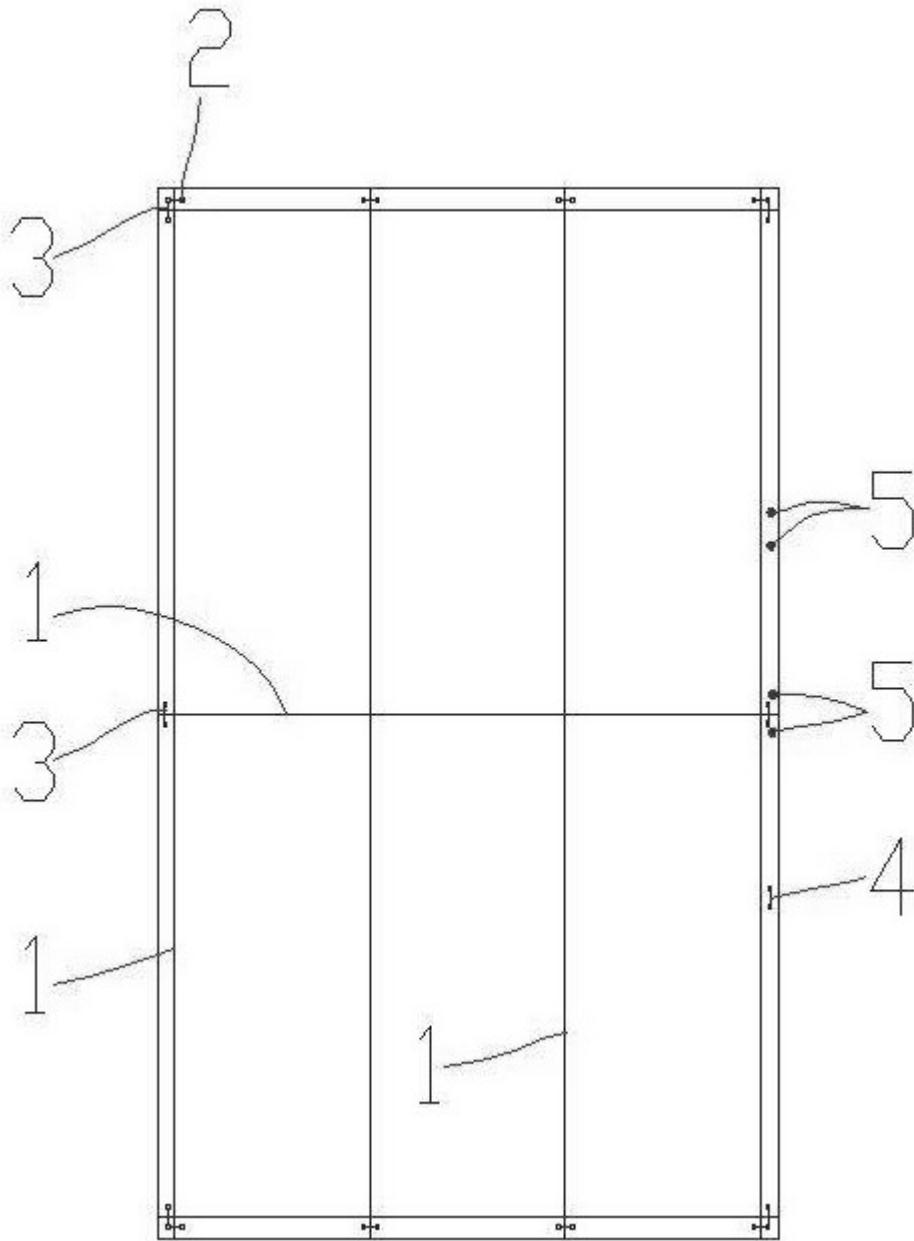


图1

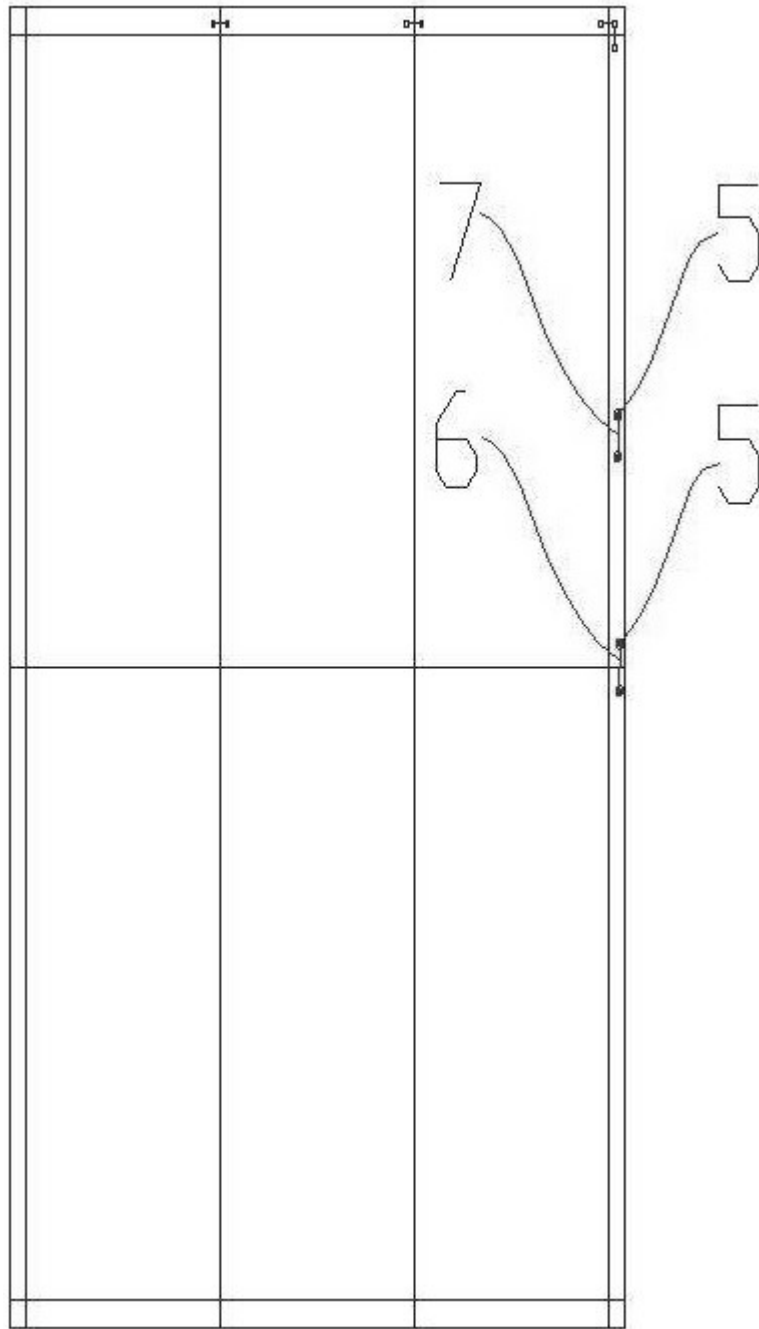


图2

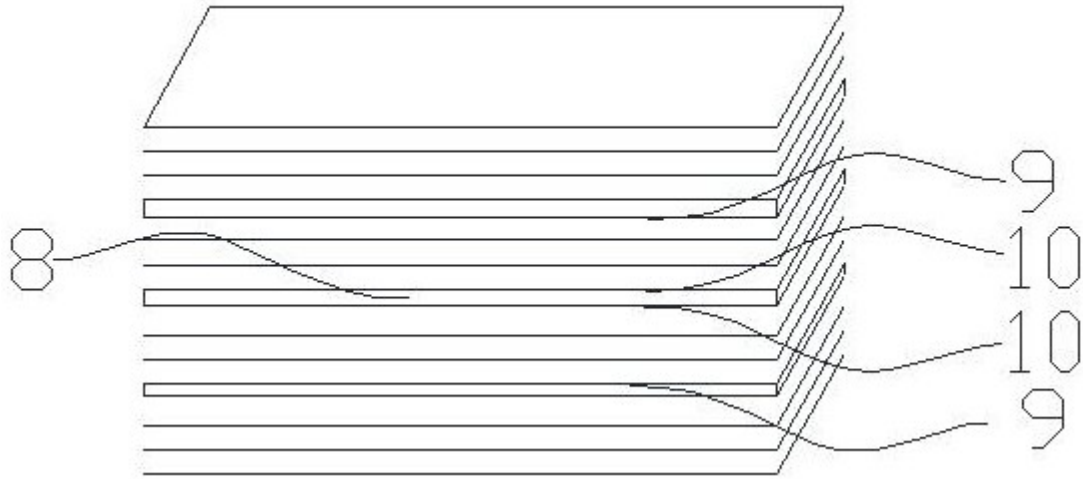


图3