



(12) 发明专利

(10) 授权公告号 CN 103050519 B

(45) 授权公告日 2016. 02. 10

(21) 申请号 201210004445. 8

US 2011037096 A1, 2011. 02. 17,

(22) 申请日 2012. 01. 06

审查员 韩颖姝

(73) 专利权人 上海华虹宏力半导体制造有限公司

地址 201203 上海市浦东新区张江高科技园区祖冲之路 1399 号

(72) 发明人 刘冬华 段文婷 钱文生 胡君 石晶

(74) 专利代理机构 上海浦一知识产权代理有限公司 31211

代理人 丁纪铁

(51) Int. Cl.

H01L 29/737(2006. 01)

H01L 29/10(2006. 01)

H01L 21/331(2006. 01)

(56) 对比文件

CN 102097464 A, 2011. 06. 15,

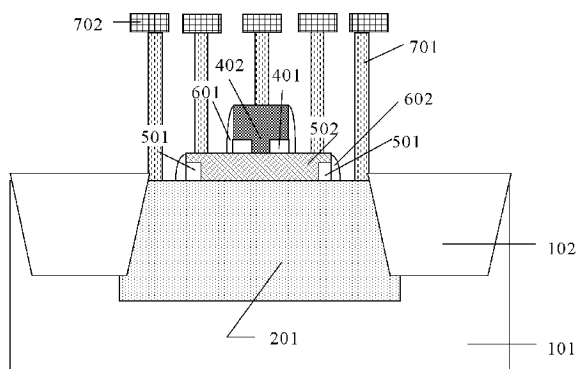
权利要求书1页 说明书6页 附图3页

(54) 发明名称

锗硅 HBT 器件及制造方法

(57) 摘要

本发明公开了一种锗硅 HBT, 集电区由形成于有源区中的一 N 型离子注入区组成, 基区由形成于有源区上的 P 型锗硅外延层组成, 发射区由形成于基区上部的 N 型多晶硅组成。基区的尺寸小于有源区的尺寸, 通过在基区周侧的有源区上方形成金属接触来引出集电极。本发明能大大缩小器件的面积、减小器件的基区 - 集电区的结电容、提高器件的频率特征, 集电区不需要成本昂贵的外延工艺, 能降低工艺成本。本发明公开了一种锗硅 HBT 器件的制造方法。



1. 一种锗硅 HBT 器件的制造方法,其特征在于,包括如下步骤:

步骤一、采用光刻刻蚀工艺在硅衬底上形成浅沟槽和有源区;

步骤二、在所述浅沟槽中填充氧化物形成浅槽场氧;

步骤三、在所述有源区中进行 N 型杂质离子注入形成集电区;所述集电区的 N 型离子注入工艺条件为:注入剂量  $1e12cm^2 \sim 5e14cm^2$ ,注入能量为 20KeV  $\sim$  400KeV;

步骤四、在所述有源区上方形成基区,所述基区由一 P 型硅锗外延层刻蚀后形成;所述基区的尺寸小于所述有源区的尺寸,且所述基区位于所述有源区的中央区域的上方;所述基区和所述集电区形成接触;

步骤五、在所述基区上方形成发射区,所述发射区由 N 型多晶硅刻蚀后形成;所述发射区的尺寸小于所述基区的尺寸,且所述发射区位于所述基区的中央区域的上方;所述发射区和所述基区形成接触;和所述发射区相接触的所述基区为本征基区,所述本征基区外侧的为外基区;

所述发射区的 N 型多晶硅采用离子注入工艺进行掺杂并采用热退火工艺进行激活,离子注入的工艺条件为:注入杂质为磷或砷、注入剂量  $5e14cm^2 \sim 1e16cm^2$ 、注入能量为 20KeV  $\sim$  400KeV,热退火的工艺条件为:退火温度为 950 $^{\circ}C \sim 1050^{\circ}C$ 、退火时间为 5 秒  $\sim$  30 秒;

步骤六、采用离子注入工艺在所述外基区中掺入 P 型杂质;

步骤七、在所述外基区的顶部形成金属接触,该金属接触和所述外基区接触并引出基极;在所述发射区的顶部形成金属接触,该金属接触和所述发射区接触并引出发射极;在所述基区外侧的所述有源区中形成金属接触,该金属接触和所述集电区接触并引出集电极。

2. 如权利要求 1 所述的锗硅 HBT 器件的制造方法,其特征在于:步骤四中形成所述基区前还包括形成基区窗口的步骤,先在所述硅衬底上淀积第一介质层,再刻蚀所述第一介质层形成所述基区窗口,所述基区窗口位于所述有源区的中央区域的上方,所述基区窗口定义出所述集电区和所述基区的接触区域。

3. 如权利要求 1 所述的锗硅 HBT 器件的制造方法,其特征在于:步骤五中形成所述发射区前还包括形成发射区窗口的步骤,先在所述硅衬底上淀积第二介质层,所述第二介质层和所述锗硅外延层相接触;刻蚀所述第二介质层形成发射区窗口,所述发射区窗口位于所述基区的正上方且比所述基区的尺寸要小;所述发射区窗口定义出所述基区和所述发射区的接触区域。

4. 如权利要求 1 所述的锗硅 HBT 器件的制造方法,其特征在于:步骤六中的所述外基区的 P 型杂质之后,还包括在所述发射区的侧面和所述基区的侧面形成氧化硅侧墙的工艺。

## 锗硅 HBT 器件及制造方法

### 技术领域

[0001] 本发明涉及半导体集成电路制造领域,特别是涉及一种锗硅异质结双极晶体管(HBT)器件;本发明还涉及一种锗硅 HBT 器件的制造方法。

### 背景技术

[0002] 由于现代通信对高频带下高性能、低噪声和低成本 RF 组件的需求,现有的 Si 材料器件无法满足性能规格、输出功率和线性度新的要求,功率锗硅(SiGe)HBT 则在更高、更宽的频段的功放中发挥重要作用。与砷化镓器件相比,虽然 SiGe HBT 在频率上还处劣势,但 SiGe HBT 凭着更好的热导率和良好的衬底机械性能,较好地解决了功放的散热问题, SiGe HBT 还具有更好的线性度、更高集成度; SiGe HBT 仍然属于硅基技术,和 CMOS 工艺有良好的兼容性, SiGe BiCMOS 工艺为功放与逻辑控制电路的集成提供极大的便利,也降低了工艺成本。

[0003] 国际上目前已经广泛采用 SiGe HBT 作为高频大功率功放器件应用于无线通讯产品,如手机中的功率放大器和低噪声放大器等。为了提高射频功率放大器的输出功率,在器件正常工作范围内通过提高工作电流和提高工作电压都是有效的方式。通过各种工艺设计和器件设计来减小锗硅 HBT 的集电区电阻对降低功耗和提高器件的最高振荡频率也至关重要。同时,减小器件的尺寸对提高集成电路的集成度和减小一些寄生参数(如基区电阻、集电区电阻、电容等)、提高器件的性能也是重要的手段。

[0004] 现有的 SiGe HBT 采用高掺杂的集电区埋层,以降低集电区电阻,采用高浓度高能量 N 型注入,连接集电区埋层,形成集电极引出端(collector pick-up)。集电区埋层上外延中低掺杂的集电区,在位 P 型掺杂的 SiGe 外延形成基区,然后重 N 型掺杂多晶硅构成发射极,最终完成 HBT 的制作。在发射区窗口打开时可选择中心集电区局部离子注入,调节 HBT 的击穿电压和特征频率。另外采用深槽隔离降低集电区和衬底之间的寄生电容,改善 HBT 的频率特性。该器件工艺成熟可靠,但主要缺点有:1、集电区外延成本高;2、collector pick-up 的形成靠高剂量、大能量的离子注入,才能将集电区埋层引出,因此所占器件面积很大;3、深槽隔离工艺复杂,而且成本较高;4、HBT 工艺的光刻层数较多。

### 发明内容

[0005] 本发明所要解决的技术问题是提供一种锗硅 HBT 器件,能缩小器件的面积,减少基区和集电区的结电容以及降低工艺成本。本发明还提供一种锗硅 HBT 器件的制造方法。

[0006] 为解决上述技术问题,本发明提供的锗硅 HBT 器件形成于硅衬底上,有源区由浅槽场氧隔离,包括:集电区,由形成于所述有源区中的一 N 型离子注入区组成。基区,由形成于所述有源区上的 P 型锗硅外延层组成,所述基区在所述有源区的表面和所述集电区相接触;所述基区的尺寸小于所述有源区的尺寸、且所述基区位于所述有源区的中间区域的上方。发射区,由形成于所述基区上部的 N 型多晶硅组成,所述发射区和所述基区相接触,所述发射区的尺寸小于所述基区的尺寸、且所述发射区位于所述基区的中间区域的上方;

在所述发射区的顶部形成有金属接触,该金属接触和所述发射区接触并引出发射极。和所述发射区相接触的所述基区为本征基区,所述本征基区外侧的所述基区为外基区,所述外基区的掺杂浓度大于所述本征基区的掺杂浓度;在所述外基区的顶部形成有金属接触,该金属接触和所述外基区接触并引出基极。在所述基区周侧的所述有源区上方形成有金属接触,该金属接触和所述集电区接触并引出集电极。

[0007] 进一步的改进是,在所述发射区的侧面和所述基区的侧面都形成有氧化硅侧墙。

[0008] 为解决上述技术问题,本发明提供的锗硅 HBT 器件的制造方法包括如下步骤:

[0009] 步骤一、采用光刻刻蚀工艺在硅衬底上形成浅沟槽和有源区。

[0010] 步骤二、在所述浅沟槽中填充氧化物形成浅槽场氧。

[0011] 步骤三、在所述有源区中进行 N 型杂质离子注入形成集电区。

[0012] 步骤四、在所述有源区上方形成基区,所述基区由一 P 型硅锗外延层刻蚀后形成;所述基区的尺寸小于所述有源区的尺寸,且所述基区位于所述有源区的中央区域的上方;所述基区和所述集电区形成接触。

[0013] 步骤五、在所述基区上方形成发射区,所述发射区由 N 型多晶硅刻蚀后形成;所述发射区的尺寸小于所述基区的尺寸,且所述发射区位于所述基区的中央区域的上方;所述发射区和所述基区形成接触;和所述发射区相接触的所述基区为本征基区,所述本征基区外侧的为外基区。

[0014] 步骤六、采用离子注入工艺在所述外基区中掺入 P 型杂质。

[0015] 步骤七、在所述外基区的顶部形成金属接触,该金属接触和所述外基区接触并引出基极;在所述发射区的顶部形成金属接触,该金属接触和所述发射区接触并引出发射极;在所述基区外侧的所述有源区中形成金属接触,该金属接触和所述集电区接触并引出集电极。

[0016] 进一步的改进是,步骤三中所述集电区的 N 型离子注入工艺条件为:注入剂量  $1e12cm^{-2} \sim 5e14cm^{-2}$ ,注入能量为 20KeV  $\sim$  400KeV。

[0017] 进一步的改进是,步骤四中形成所述基区前还包括形成基区窗口的步骤,先在所述硅衬底上淀积第一介质层,再刻蚀所述第一介质层形成所述基区窗口,所述基区窗口位于所述有源区的中央区域的上方,所述基区窗口定义出所述集电区和所述基区的接触区域。

[0018] 进一步的改进是,步骤五中形成所述发射区前还包括形成发射区窗口的步骤,先在所述硅衬底上淀积第二介质层,所述第二介质层和所述锗硅外延层相接触;刻蚀所述第二介质层形成发射区窗口,所述发射区窗口位于所述基区的正上方且比所述基区的尺寸要小;所述发射区窗口定义出所述基区和所述发射区的接触区域。

[0019] 进一步的改进是,步骤五中所述发射区的 N 型多晶硅的采用离子注入工艺进行掺杂并采用热退火工艺进行激活,离子注入的工艺条件为:注入杂质为磷或砷、注入剂量  $5e14cm^{-2} \sim 1e16cm^{-2}$ 、注入能量为 20KeV  $\sim$  400KeV,热退火的工艺条件为:退火温度为 950 $^{\circ}C \sim$  1050 $^{\circ}C$ 、退火时间为 5 秒  $\sim$  30 秒。

[0020] 进一步的改进是,步骤六中的所述外基区的 P 型杂质之后,还包括在所述发射区的侧面和所述基区的侧面形成氧化硅侧墙的工艺。

[0021] 本发明器件的集电区不需要使用埋层引出,而是直接在有源区表面的形成接触孔

引出,故能大大缩小器件的面积;面积的缩小也能减小器件的基区-集电区的结电容,从而能提高器件的频率特征。本发明的集电区是通过离子注入形成,不需要成本昂贵的外延工艺,在加上本发明器件的所占面积较小,能提高电路的集成度,最后能使工艺成本大大降低。

### 附图说明

[0022] 下面结合附图和具体实施方式对本发明作进一步详细的说明:

[0023] 图 1 是本发明实施例锗硅 HBT 器件结构示意图;

[0024] 图 2A-图 2F 是本发明实施例锗硅 HBT 器件的制造方法的各步骤中的器件结构示意图。

### 具体实施方式

[0025] 如图 1 所示,是本发明实施例锗硅 HBT 器件结构示意图。本发明实施例锗硅 HBT 器件形成于硅衬底 101 上,有源区由浅槽场氧 102 隔离,包括:

[0026] 集电区 201,由形成于所述有源区中的一 N 型离子注入区组成。

[0027] 基区 502,由形成于所述有源区上的 P 型锗硅外延层组成,所述基区 502 在所述有源区的表面和所述集电区 201 相接触。所述基区 502 的尺寸小于所述有源区的尺寸、且所述基区 502 位于所述有源区的中间区域的上方。所述集电区 201 和所述基区 502 的接触区域由基区窗口定义,所述基区窗口由第一介质层 501 刻蚀后形成,本发明实施例中所述第一介质层 501 为二氧化硅介质层。

[0028] 发射区 402,由形成于所述基区 502 上部的 N 型多晶硅组成,所述发射区 402 和所述基区 502 相接触,所述发射区 402 的尺寸小于所述基区 502 的尺寸、且所述发射区 402 位于所述基区 502 的中间区域的上方。所述发射区 402 和所述基区 502 的接触区域由发射区窗口定义,所述发射区窗口由第二介质层 401 刻蚀后形成,本发明实施例中所述第二介质层 401 为二氧化硅介质层。

[0029] 和所述发射区 402 相接触的所述基区 502 为本征基区,所述本征基区外侧的所述基区 502 为外基区,所述外基区的掺杂浓度大于所述本征基区的掺杂浓度。

[0030] 在所述发射区 402 的侧面和所述基区 502 的侧面分别形成有氧化硅侧墙 601 和 602。

[0031] 在所述发射区 402 的顶部形成有金属接触 701,该金属接触 701 和所述发射区 402 接触并引出发射极。在所述外基区的顶部形成有金属接触 701,该金属接触 701 和所述外基区接触并引出基极。在所述基区 502 周侧的所述有源区上方形成有金属接触 701,该金属接触 701 和所述集电区 201 接触并引出集电极。最后通过金属层 702 实现器件的互连。

[0032] 如图 2A 至图 2F 所示,是本发明实施例锗硅 HBT 器件的制造方法的各步骤中的器件结构示意图。本发明实施例锗硅 HBT 器件的制造方法包括如下步骤:

[0033] 步骤一、如图 2A 所示,采用光刻刻蚀工艺在 P 型衬底硅衬底 101 上形成浅沟槽和有源区。

[0034] 步骤二、如图 2A 所示,在所述浅沟槽中填充氧化物,并经刻蚀和研磨之后形成浅槽场氧 102。

[0035] 步骤三、如图 2B 所示,在所述有源区中进行 N 型杂质离子注入形成集电区 201。所述集电区 201 的 N 型离子注入工艺条件为:注入剂量  $1e12cm^2 \sim 5e14cm^2$ ,注入能量为 20KeV  $\sim$  400KeV。

[0036] 步骤四、如图 2B 所示,在所述硅衬底 101 上淀积第一介质层 202,该第一介质层 202 为二氧化硅介质层,厚度为 50 埃至 300 埃。

[0037] 如图 2C 所示,采用光刻和干刻工艺刻蚀所述第一介质层 202 形成所述基区窗口,刻蚀后所述第一介质层 202 用 301 标示。所述基区窗口位于所述有源区的中央区域的上方,所述基区窗口定义出所述集电区 201 和后续形成的基区的接触区域。

[0038] 如图 2C 所示,在所述硅衬底 101 的上方外延生长一层 P 型硅锗外延层 302,所述基区窗口区域内的所述硅锗外延层 302 和所述有源区中的所述集电区 201 的表面接触且为单晶结构,所述基区窗口区域外部的所述硅锗外延层 302 和所述第一介质层 301 表面接触为多晶结构。

[0039] 步骤五、如图 2D 所示,在所述硅衬底 101 上淀积第二介质层 401,该第二介质层 401 为二氧化硅介质层并和所述硅锗外延层 302 接触。采用光刻和干刻工艺刻蚀所述第二介质层 401 形成所述发射区窗口。所述发射区窗口位于所述基区窗口的中央区域的上方且比所述基区窗口的尺寸小,所述发射区窗口定义出所述硅锗外延层 302 和后续形成的发射区的接触区域。

[0040] 如图 2D 所示,在所述硅衬底 101 上淀积 N 型多晶硅 402,所述发射区窗口区域内的所述 N 型多晶硅 402 和所述硅锗外延层 302 表面接触,所述发射区窗口外部的所述 N 型多晶硅 402 和所述第二介质层 401 表面接触。采用离子注入工艺对所述 N 型多晶硅 402 进行掺杂并采用热退火工艺进行激活,所述 N 型多晶硅 402 的离子注入的工艺条件为:注入杂质为磷或砷、注入剂量  $5e14cm^2 \sim 1e16cm^2$ 、注入能量为 20KeV  $\sim$  400KeV,热退火的工艺条件为:退火温度为  $950^\circ C \sim 1050^\circ C$ 、退火时间为 5 秒  $\sim$  30 秒。

[0041] 如图 2D 所示,采用光刻工艺用光刻胶定义出发射区的形成区域,以所述光刻胶为掩模将所述发射区的区域外部的所述 N 型多晶硅 402 和所述第二介质层 401 都去除,最后形成如图 2D 所示的发射区 402。

[0042] 步骤六、如图 2D 所示,所述发射区 402 形成之后,以定义所述发射区 402 的光刻胶为掩模,在所述发射区 402 外部的所述硅锗外延层 302 中进行外基区注入,该外基区注入的工艺条件为:注入杂质为硼或二氟化硼、注入剂量  $5e14cm^2 \sim 1e16cm^2$ 、注入能量为 5KeV  $\sim$  20KeV。外基区注入之后再去除所述光刻胶。

[0043] 如图 2E 所示,采用光刻刻蚀工艺对所述硅锗外延层 302 进行刻蚀,将基区区域外的所述硅锗外延层 302 和所述第一介质层 301 都去除从而形成所述基区 502,刻蚀后的所述第一介质层 301 用 501 标示。所述基区 502 形成后,由图 2E 能看出,所述发射区 402 的尺寸小于所述基区 502 的尺寸,且所述发射区 402 位于所述基区 502 的中央区域的上方;所述发射区 402 和所述基区 502 形成接触;和所述发射区 402 相接触的所述基区 502 为本征基区,所述本征基区外侧的为外基区,所述外基区中包括了所述外基区注入的 P 型杂质,故所述外基区的掺杂浓度大于所述本征基区的掺杂浓度。

[0044] 如图 2F 所示,淀积一层氧化物介质层并刻蚀在所述发射区 402 的侧面和所述基区 502 的侧面分别形成氧化硅侧墙 601 和 602。

[0045] 步骤七、在所述外基区的顶部形成金属接触 701, 该金属接触 701 和所述外基区接触并引出基极; 在所述发射区 402 的顶部形成金属接触 701, 该金属接触 701 和所述发射区 402 接触并引出发射极; 在所述基区 502 外侧的所述有源区中形成金属接触 701, 该金属接触 701 和所述集电区 201 接触并引出集电极。

[0046] 如图 2A 至图 2F 所示, 是本发明实施例锗硅 HBT 器件的制造方法的各步骤中的器件结构示意图。本发明实施例锗硅 HBT 器件的制造方法包括如下步骤:

[0047] 步骤一、如图 2A 所示, 采用光刻刻蚀工艺在 P 型衬底硅衬底 101 上形成浅沟槽和有源区。

[0048] 步骤二、如图 2A 所示, 在所述浅沟槽中填充氧化物, 并经刻蚀和研磨之后形成浅槽场氧 102。

[0049] 步骤三、如图 2B 所示, 在所述有源区中进行 N 型杂质离子注入形成集电区 201。所述集电区 201 的 N 型离子注入工艺条件为: 注入剂量  $1e12cm^2 \sim 5e14cm^2$ , 注入能量为 20KeV  $\sim$  400KeV。

[0050] 步骤四、如图 2B 所示, 在所述硅衬底 101 上淀积第一介质层 202, 该第一介质层 202 为二氧化硅介质层, 厚度为 50 埃至 300 埃。

[0051] 如图 2C 所示, 采用光刻和干刻工艺刻蚀所述第一介质层 202 形成所述基区窗口, 刻蚀后所述第一介质层 202 用 301 标示。所述基区窗口位于所述有源区的中央区域的上方, 所述基区窗口定义出所述集电区 201 和后续形成的基区的接触区域。

[0052] 如图 2C 所示, 在所述硅衬底 101 的上方外延生长一层 P 型硅锗外延层 302, 所述基区窗口区域内的所述硅锗外延层 302 和所述有源区中的所述集电区 201 的表面接触且为单晶结构, 所述基区窗口区域外部的所述硅锗外延层 302 和所述第一介质层 301 表面接触为多晶结构。

[0053] 步骤五、如图 2D 所示, 在所述硅衬底 101 上淀积第二介质层 401, 该第二介质层 401 为二氧化硅介质层并和所述硅锗外延层 302 接触。采用光刻和干刻工艺刻蚀所述第二介质层 401 形成所述发射区窗口。所述发射区窗口位于所述基区窗口的中央区域的上方且比所述基区窗口的尺寸小, 所述发射区窗口定义出所述硅锗外延层 302 和后续形成的发射区的接触区域。

[0054] 如图 2D 所示, 在所述硅衬底 101 上淀积 N 型多晶硅 402, 所述发射区窗口区域内的所述 N 型多晶硅 402 和所述硅锗外延层 302 表面接触, 所述发射区窗口外部的所述 N 型多晶硅 402 和所述第二介质层 401 表面接触。采用离子注入工艺对所述 N 型多晶硅 402 进行掺杂并采用热退火工艺进行激活, 所述 N 型多晶硅 402 的离子注入的工艺条件为: 注入杂质为磷或砷、注入剂量  $5e14cm^2 \sim 1e16cm^2$ 、注入能量为 20KeV  $\sim$  400KeV, 热退火的工艺条件为: 退火温度为 950°C  $\sim$  1050°C、退火时间为 5 秒  $\sim$  30 秒。

[0055] 如图 2D 所示, 采用光刻工艺用光刻胶定义出发射区的形成区域, 以所述光刻胶为掩模将所述发射区的区域外部的所述 N 型多晶硅 402 和所述第二介质层 401 都去除, 最后形成如图 2D 所示的发射区 402。

[0056] 步骤六、如图 2D 所示, 所述发射区 402 形成之后, 以定义所述发射区 402 的光刻胶为掩模, 在所述发射区 402 外部的所述硅锗外延层 302 中进行外基区注入, 该外基区注入的工艺条件为: 注入杂质为硼或二氟化硼、注入剂量  $5e14cm^2 \sim 1e16cm^2$ 、注入能量为 5KeV  $\sim$

20KeV。外基区注入之后再去除所述光刻胶。

[0057] 如图 2E 所示,采用光刻刻蚀工艺对所述硅锗外延层 302 进行刻蚀,将基区区域外的所述硅锗外延层 302 和所述第一介质层 301 都去除从而形成所述基区 502,刻蚀后的所述第一介质层 301 用 501 标示。所述基区 502 形成后,由图 2E 能看出,所述发射区 402 的尺寸小于所述基区 502 的尺寸,且所述发射区 402 位于所述基区 502 的中央区域的上方;所述发射区 402 和所述基区 502 形成接触;和所述发射区 402 相接触的所述基区 502 为本征基区,所述本征基区外侧的为外基区。

[0058] 如图 2F 所示,先在所述硅衬底 101 的正面淀积一层氧化物介质层,采用全面刻蚀工艺对该氧化物介质层进行刻蚀,所述硅衬底 101 上方的平面处的氧化物介质层都被去除,而在所述发射区 402 的侧面和所述基区 502 的侧面分别形成氧化硅侧墙 601 和 602。

[0059] 步骤七、如图 1 所示,在所述外基区的顶部形成金属接触 701,该金属接触 701 和所述外基区接触并引出基极;在所述发射区 402 的顶部形成金属接触 701,该金属接触 701 和所述发射区 402 接触并引出发射极;在所述基区 502 外侧的所述有源区中形成金属接触 701,该金属接触 701 和所述集电区 201 接触并引出集电极。最后形成金属层 702 的图形实现器件的互连。

[0060] 以上通过具体实施例对本发明进行了详细的说明,但这些并非构成对本发明的限制。在不脱离本发明原理的情况下,本领域的技术人员还可做出许多变形和改进,这些也应视为本发明的保护范围。



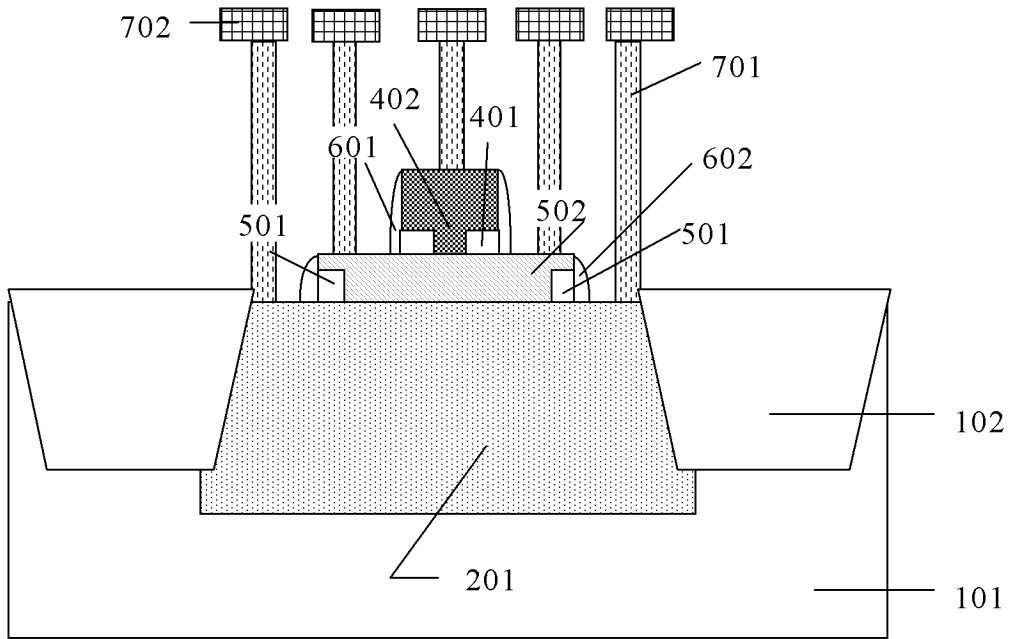


图 1

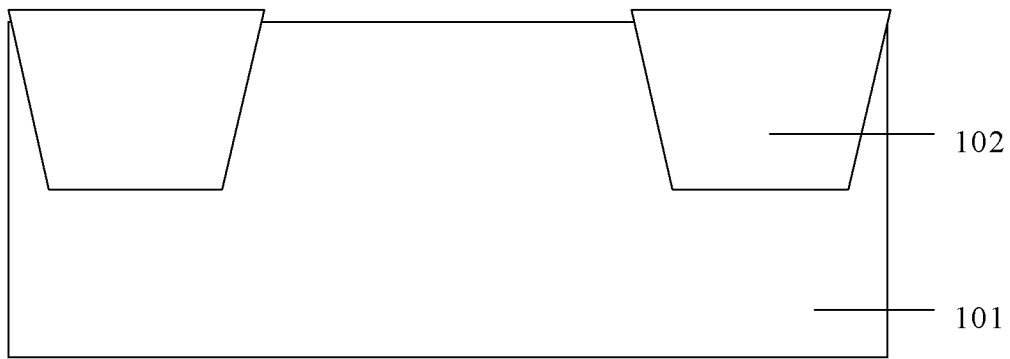


图 2A

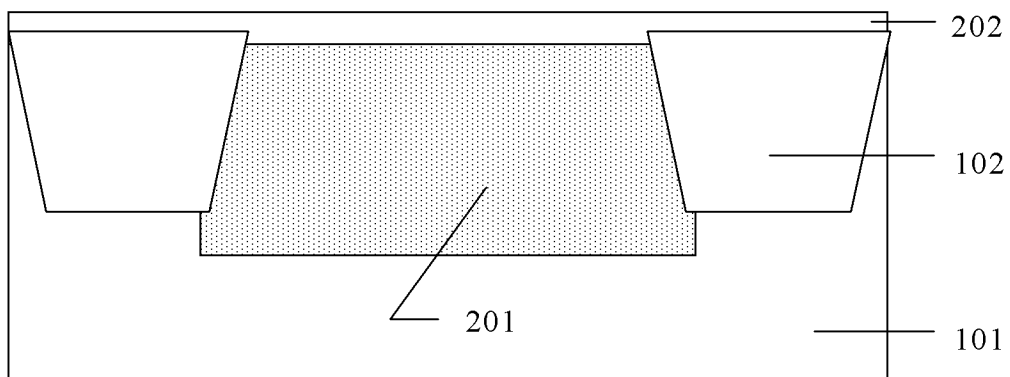


图 2B

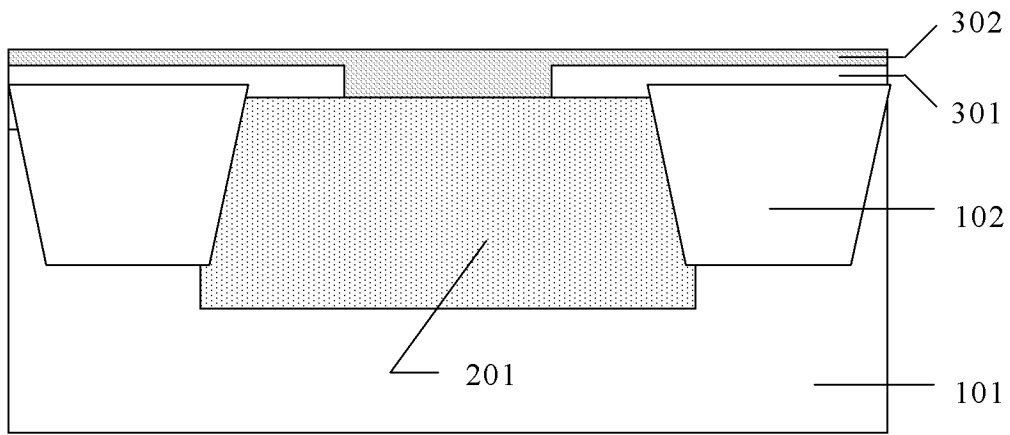


图 2C

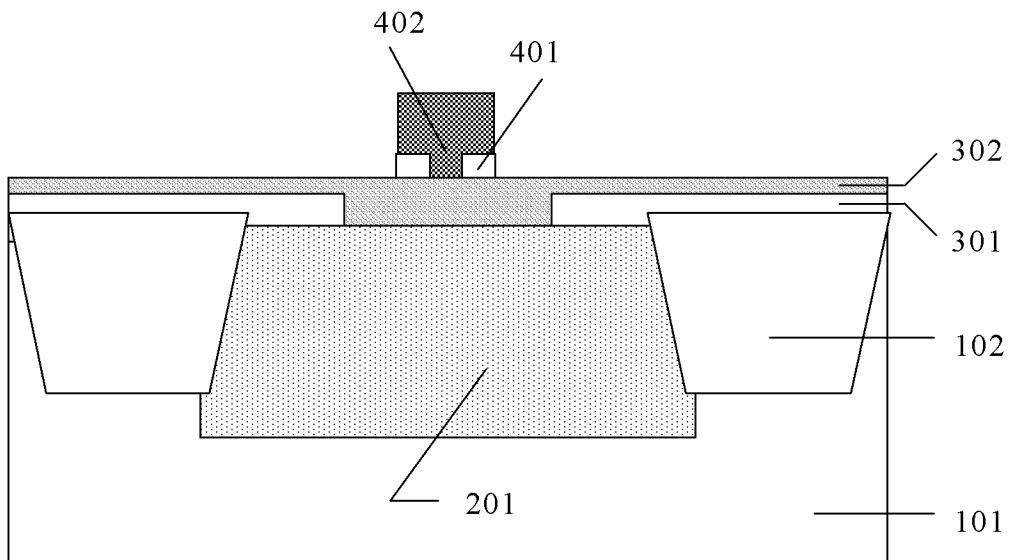


图 2D

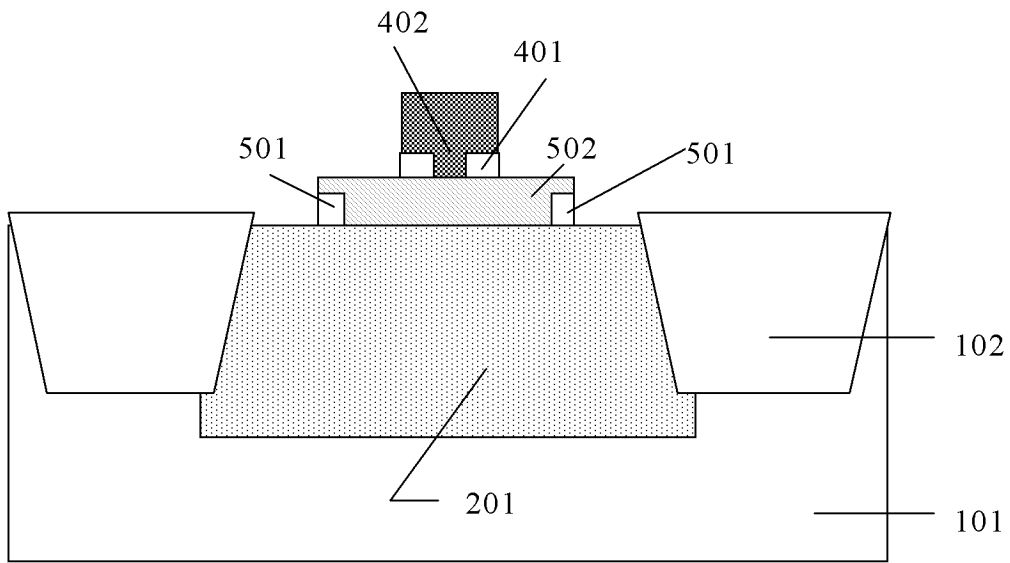


图 2E

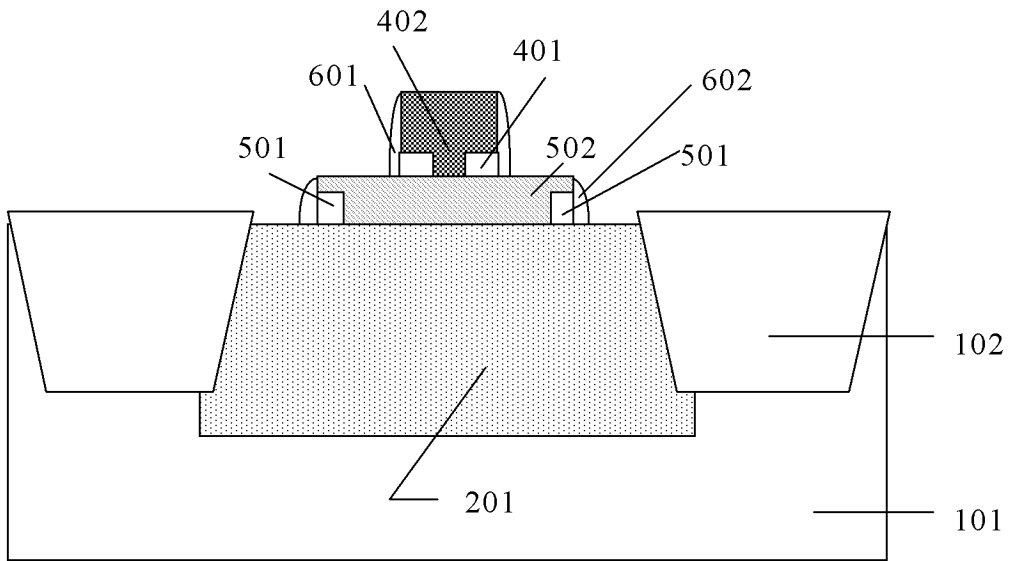


图 2F