

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4461687号
(P4461687)

(45) 発行日 平成22年5月12日(2010.5.12)

(24) 登録日 平成22年2月26日(2010.2.26)

(51) Int.Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 550
G09G 3/20 (2006.01)	G09G 3/20 611A
H01L 51/50 (2006.01)	G09G 3/20 612E
	G09G 3/20 621A
	請求項の数 14 (全 25 頁) 最終頁に続く

(21) 出願番号	特願2003-44352(P2003-44352)	(73) 特許権者	000002369
(22) 出願日	平成15年2月21日(2003.2.21)		セイコーエプソン株式会社
(65) 公開番号	特開2004-252307(P2004-252307A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成16年9月9日(2004.9.9)	(74) 代理人	100095728
審査請求日	平成18年1月19日(2006.1.19)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(72) 発明者	小澤 徳郎
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	片山 茂憲
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	橋本 直明
			最終頁に続く

(54) 【発明の名称】 電気光学パネル、その駆動回路及び駆動方法、並びに電子機器

(57) 【特許請求の範囲】

【請求項1】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、

前記画素は、

電荷を保持する電荷保持手段と、

高電位電源と低電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段と、

前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、

前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子と、

前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子と、を備える電気光学パネルの駆動回路であって、

保持期間においては、前記第1スイッチング素子及び前記第3スイッチング素子をオフ状態にする一方、前記第2スイッチング素子をオン状態にするように制御し、読出期間においては、前記第1スイッチング素子をオフ状態にし、且つ、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御する制御手段と、

前記保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記

10

20

低電位電源として前記第 1 低電位よりも低い第 2 低電位を供給する電源供給手段と、
を備える電気光学パネルの駆動回路。

【請求項 2】

前記制御手段は、読出期間と保持期間とを交互に所定周期で繰り返し、1 周期に占める
前記保持期間が前記読出期間よりも長くなるように設定する

ことを特徴とする請求項 1 に記載の電気光学パネルの駆動回路。

【請求項 3】

前記電気光学パネルは、前記走査線、前記データ線、前記電荷保持手段、前記反転手段
、前記第 1 乃至第 3 スwitching 素子、及び前記反転手段の出力と接続される画素電極が
形成される第 1 基板、対向電極が形成される第 2 基板、及び前記第 1 基板と前記第 2 基板
とに挟持される電気光学素子を備えることを特徴とする請求項 1 又は 2 に記載の電気光学
パネルの駆動回路。

10

【請求項 4】

前記電荷保持手段は、前記画素電極、前記対向電極及び前記電気光学素子を含む電気光
学容量である

ことを特徴とする請求項 3 に記載の電気光学パネルの駆動回路。

【請求項 5】

前記読出期間から前記保持期間へ移行するタイミングで、基準電位を中心として極性を
反転させた対向電極電位を前記対向電極に供給する対向電極駆動手段を備えたことを特徴
とする請求項 3 または 4 に記載の電気光学パネルの駆動回路。

20

【請求項 6】

所定周期で基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供
給する対向電極駆動手段と、

前記電気光学素子に印加すべき 2 値の電圧を指示する画像データに基づいて、
前記画像データの指示する電圧を前記電気光学素子に印加できるように前記対向電極電位
の極性に応じた出力画像データを生成して前記データ線へ供給するデータ供給手段と、

前記データ供給手段から出力される前記出力画像データに同期して、当該出力画像デー
タを書き込むべき前記画素の前記第 1 スwitching 素子がオン状態となるように前記走査
線の電位を制御する制御手段と、

を備えることを特徴とする 3 乃至 5 のいずれかに電気光学パネルの駆動回路。

30

【請求項 7】

前記データ供給手段は、前記画像データと前記対向電極電位の極性を示す信号との排
他的論理和を演算して前記出力画像データを生成する論理回路を備えたことを特徴とする
請求項 6 に記載の電気光学パネルの駆動回路。

【請求項 8】

前記反転手段は、P チャンネル型の薄膜トランジスタと N チャンネル型の薄膜トランジス
タを備え、前記第 1 乃至第 3 スwitching 素子は薄膜トランジスタで構成されることを特
徴とする請求項 1 乃至 7 のうちいずれか 1 項に記載の電気光学パネルの駆動回路。

【請求項 9】

請求項 1 乃至 8 のうちいずれか 1 項に記載した電気光学パネルの駆動回路を備えたこ
と

40

を特徴とする電気光学パネル。

【請求項 10】

請求項 1 乃至 9 のうちいずれか 1 項に記載した電気光学パネルの駆動回路を備えたこ
と

を特徴とする電子機器。

【請求項 11】

複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して
設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段と、高電位電源と低
電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段

50

と、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルの駆動方法であって、

保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、且つ、前記第2スイッチング素子をオン状態にするように制御し、

読出期間においては、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御し、且つ、前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給する

10

ことを特徴とする電気光学パネルの駆動方法。

【請求項12】

読出期間と保持期間とを交互に所定周期で繰り返し、

前記保持期間においては、前記第1スイッチング素子及び前記第3スイッチング素子をオフ状態にする一方、前記第2スイッチング素子をオン状態にするように制御し、

前記読出期間においては、前記第1スイッチング素子をオフ状態にし、且つ、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御し、

20

1周期に占める前記保持期間が前記読出期間よりも長くなるように設定する

ことを特徴とする請求項11に記載の電気光学パネルの駆動方法。

【請求項13】

前記電気光学パネルは、前記反転手段の出力と接続される画素電極が形成される第1基板、対向電極が形成される第2基板、及び前記第1基板と前記第2基板とに挟持される電気光学素子を備え、

前記読出期間から前記保持期間へ移行するタイミングで、基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給する

ことを特徴とする請求項11又は12に記載の電気光学パネルの駆動方法。

【請求項14】

所定周期で基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給し、

前記電気光学素子に印加すべき2値の電圧を指示する画像データに基づいて、前記画像データの指示する電圧を前記電気光学素子に印加できるように前記対向電極電位の極性に応じた出力画像データを生成して前記データ線へ供給し、

前記データ線へ供給される前記出力画像データに同期して、当該出力画像データを書き込むべき前記画素の前記第1スイッチング素子がオン状態となるように前記走査線の電位を制御する

ことを特徴とする請求項13に記載の電気光学パネルの駆動方法。

【発明の詳細な説明】

30

40

【0001】

【発明の属する技術分野】

本発明は、複数のデータ線と複数の走査線との交差に対応して設けられた各画素内に記憶手段を有する電気光学パネル、その駆動回路及び駆動方法、並びにこれを用いた電子機器に関する。

【0002】

【従来の技術】

電気光学物質として液晶を用いる液晶パネルとしてアクティブマトリックス型のものがある。この液晶パネルは、複数の走査線と複数のデータ線とを備え、データ線と走査線との交差に対応して、画素がマトリックス状に配置されている。さらに、画素内にSRAM(

50

Static Random Access Memory) を備え、消費電力を低減する技術も公知である(例えば、特許文献1)。

【0003】

図21に、従来の画素の構成を示す。従来の画素は、液晶容量LC、トランジスタTr1~Tr3、及びトランジスタTr4並びにTr5で構成されるインバータを備える。この回路構成において、液晶容量LCには1ビットの画像データに応じた電荷が蓄積される。そして、所定周期で液晶容量LCに蓄積した電荷を再書き込みする。具体的には、Tr1をオフ状態にして、Tr2及びTr3のオン・オフを、Tr2:オフ、Tr3:オフ Tr2:オフ、Tr3:オン Tr2:オフ、Tr3:オフに制御することによって電荷の再書き込みを実行する。そして、液晶容量LCに電荷を保持する期間にあっては、Tr2

10

【0004】

この画素構成によれば、電荷の再書き込み時に液晶に印加する電圧極性を反転させることができ、かつ、データ線を介して画像データを再書き込みする必要がないので液晶パネルの消費電力を削減することができる。

【0005】

【特許文献1】

特開2002-207453号公報(図22、図24)

【0006】

【発明が解決しようとする課題】

しかしながら、従来の技術において、電荷の再書き込みから電荷の保持に切り替わると、液晶容量LCとインバータの入力容量との間で容量結合が発生し、電荷がそれらの間で移動する。このため、再書き込み時に液晶容量LCに高電位VDDに対応する電荷が書き込まれているとすれば、再書き込みから保持に切り替わるタイミングで、液晶容量LCの電位が低下してインバータの入力電位が高電位VDDを下回る。従って、インバータを構成するトランジスタTr4のオフ抵抗が低下し、誤動作が生じ易くなるといった問題があった。また、トランジスタTr4のオフ抵抗が低下すると、リーク電流が発生し、消費電力の増大を招くといった問題もあった。

20

【0007】

また、特許文献1には、対向電極電位(対向電極電位)を1フレーム毎に極性を反転させる技術が開示されているが、画素に記憶されている画像データの書き換えについては、対向電極電位を画素に書き込むべき画像データに反映させる点については開示がない。さらに、従来の技術は、再書き込み期間(読出期間)が保持期間より長く、消費電力が大きい。

30

【0008】

本発明は、上述した事情に鑑みてなされたものであり、誤動作を防止すると共に消費電力を削減可能な電気光学パネルの駆動回路等を提供することを解決課題とする。

【0009】

【課題を解決するための手段】

上記課題を解決するために、本発明に係る電気光学パネルは、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する保持容量と、高電位電源と低電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記保持容量との間に設けられた第1スイッチング素子と、前記保持容量と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記保持容量と前記反転手段の出力との間に設けられた第3スイッチング素子と、前記反転手段の出力と接続される画素電極と、前記画素電極と対向する対向電極と、前記画素電極と前記対向電極との間に挟持される電気光学素子と、を備えることを特徴とする。

40

【0010】

この発明によれば、電気光学素子に蓄積される電荷とは、独立した保持容量に蓄積される

50

電荷を用いてデータを画素内に記憶することができる。電気光学素子は、印加電圧に応じて透過率や発光量が調整されるので、そこに一旦蓄積された電荷は移動させないことが望ましい。本発明では、電気光学素子の電気光学容量と反転手段の入力容量とが結合して、電気光学素子に蓄積された電荷が入力容量に移動することがない。従って、高品質の画像を表示することが可能となる。なお、電気光学素子とは、電気エネルギーによって、透過率又は発光量が調整される物質の意味である。例えば、電荷保持能力を有する電気光学素子としては、液晶などがあり、直流で駆動されるものとしては、有機発光ダイオード素子等が該当する。

【0011】

次に、本発明に係る電気光学パネルの駆動回路は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段と、高電位電源と低電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルを駆動するものであって、保持期間においては、前記第1スイッチング素子及び前記第3スイッチング素子をオフ状態にする一方、前記第2スイッチング素子をオン状態にするように制御し、読出期間においては、前記第1スイッチング素子をオフ状態にし、且つ、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御する制御手段と、前記保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、前記読出期間においては前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給する電源供給手段とを備える。

【0012】

この発明によれば、読出期間における高電位電源の電位は保持期間よりも高電位であり、読出期間における低電位電源の電位は保持期間よりも低電位である。反転手段の出力信号は、保持期間と比較して読出期間の方が大振幅となるから、電荷保持手段には大振幅に対応する電荷が書き込まれる。そして、読出期間から保持期間へ移行すると、第2スイッチング素子がオン状態となって電荷保持手段と反転手段の入力容量が容量結合して電荷の移動が生じる。この際、反転手段の入力信号の振幅は低下するが、反転手段の電源電圧は下がっているので、振幅が低下した入力信号であっても反転手段は正常に動作し、また、リーク電流を低減させることができる。

【0013】

次に、本発明に係る電気光学パネルの駆動回路は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段と、高電位電源と低電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルを駆動するものであって、読出期間と保持期間とを交互に所定周期で繰り返し、前記保持期間においては、前記第1スイッチング素子及び前記第3スイッチング素子をオフ状態にする一方、前記第2スイッチング素子をオン状態にするように制御し、前記読出期間においては、前記第1スイッチング素子をオフ状態にし、且つ、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御し、1周期に占める前記保持期間が前記読出期間よりも長くなるように設定する制御手段を備える。

【0014】

この発明によれば、読出期間と保持期間とを所定周期で交互に繰り返すので、データ線を介してデータを書き込まなくても電気光学素子へ安定した電圧を印加することができる。また、読出期間は保持期間より短いので、電力を無駄に消費することがない。従って、消費電力を大幅に削減することができる。

【0015】

ここで、前記電気光学パネルは、前記走査線、前記データ線、前記電荷保持手段、前記反転手段、前記第1乃至第3スイッチング素子、及び前記反転手段の出力と接続される画素電極が形成される第1基板、対向電極が形成される第2基板、及び前記第1基板と前記第2基板とに挟持される電気光学素子を備えることが好ましい。あるいは、前記電気光学パネルは、前記走査線、前記データ線、前記反転手段、前記第1乃至第3スイッチング素子、及び前記反転手段の出力と接続される画素電極が形成される第1基板、対向電極が形成される第2基板、及び前記第1基板と前記第2基板とに挟持される電気光学素子を備え、前記電荷保持手段は、前記画素電極、前記対向電極及び前記電気光学素子を含む電気光学容量であることが好ましい。

10

【0016】

また、上述した電気光学パネルの駆動回路は、前記読出期間から前記保持期間へ移行するタイミングで、基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給する対向電極駆動手段を備えることが好ましい。この場合には、対向電極電位の極性切替時に電気光学素子に大振幅の電圧を印加することができるから、電気光学素子の応答速度が早くなり、動画やポインタの移動、あるいはスクロール表示等の動きが滑らかなる。さらに、読出期間には電気光学素子に大振幅の電圧が印加されるので、当該期間において実効電圧を稼ぐことができ、その分、保持期間中に電気光学素子に印加する電圧を下げる事ができる。これにより、消費電力を削減することができる。

20

【0017】

また、本発明に係る電気光学パネルの駆動回路は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段、入力信号を反転した出力信号を出力する反転手段、前記反転手段の出力と接続される画素電極、前記画素電極と対向する対向電極、前記画素電極と前記対向電極との間に挟持される電気光学素子、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子、及び前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルを駆動するものであって、所定周期で基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給する対向電極駆動手段と、前記電気光学素子に印加すべき2値の電圧を指示する画像データに基づいて、前記画像データの指示する電圧を前記電気光学素子に印加できるように前記対向電極電位の極性に応じた出力画像データを生成して前記データ線へ供給するデータ供給手段と、前記データ供給手段から出力される前記出力画像データに同期して、当該出力画像データを書き込むべき前記画素の前記第1スイッチング素子がオン状態となるように前記走査線の電位を制御する制御手段と、を備えることを特徴とする。

30

【0018】

この発明によれば、対向電極電位の極性に応じた出力画像データを生成してデータ線へ供給するから、対向電極電位が一方の極性になるまで、データの書き換えを待つ必要がない。従って、画素に記憶されるデータの書き換えを必要に応じてそくざに実行することができる。この結果、表示画面の切替えが速くなり、動画やポインタの移動、あるいはスクロール表示等の動きが滑らかなる。

40

【0019】

また、本発明に係る電気光学パネルの駆動回路は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、入力信号を反転した出力信号を出力する反転手段、前記反転手段の出力と接続される画素電極、前記画素電極と対向する対向電極、前記画素電極と前記対向電極との間に挟持される

50

電気光学素子、前記データ線と前記画素電極との間に設けられた第1スイッチング素子、前記画素電極と前記反転手段の入力との間に設けられた第2スイッチング素子、及び前記画素電極と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルを駆動するものであって、所定周期で基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給する対向電極駆動手段と、前記電気光学素子に印加すべき2値の電圧を指示する画像データに基づいて、前記画像データの指示する電圧を前記電気光学素子に印加できるように前記対向電極電位の極性に応じた出力画像データを生成して前記データ線へ供給するデータ供給手段と、前記データ供給手段から出力される前記出力画像データに同期して、当該出力画像データを書き込むべき前記画素の前記第1スイッチング素子がオン状態となるように前記走査線の電位を制御する制御手段と、を備える。この発明によれば、上述した発明と同様に、表示画面の切替えが速くなり、動画やポインタの移動、あるいはスクロール表示等の動きが滑らかになる。

10

【0020】

ここで、前記データ供給手段は、前記画像データと前記対向電極電位の極性を示す信号との排他的論理和を演算して前記出力画像データを生成する論理回路を備えることが好ましい。例えば、イクスクルーシブノア回路が該当する。

【0021】

また、前記反転手段は、Pチャンネル型の薄膜トランジスタとNチャンネル型の薄膜トランジスタを備え、前記第1乃至第3スイッチング素子は薄膜トランジスタで構成してもよい。

【0022】

次に、本発明に係る電子機器は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられ電気光学素子を含む各画素を備えた電気光学パネルと、上述した電気光学パネルの駆動回路と、を備える。このような電子機器としては、例えば、例えば、ビデオカメラに用いられるビューファインダ、携帯電話機、ノート型コンピュータ、ビデオプロジェクタ等が該当する。

20

【0023】

本発明に係る電気光学パネルの駆動方法は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段と、高電位電源と低電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルを駆動する方法であって、保持期間においては、前記反転手段へ前記高電位電源として第1高電位を供給するとともに前記低電位電源として第1低電位を供給し、且つ、前記第2スイッチング素子をオン状態にするように制御し、読出期間においては、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御し、且つ、前記反転手段へ前記高電位電源として前記第1高電位よりも高い第2高電位を供給するとともに前記低電位電源として前記第1低電位よりも低い第2低電位を供給することを特徴とする。

30

40

【0024】

この発明によれば、読出期間における高電位電源の電位は保持期間よりも高電位であり、読出期間における低電位電源の電位は保持期間よりも低電位である。反転手段の出力信号は、保持期間と比較して読出期間の方が大振幅となるから、電荷保持手段には大振幅に対応する電荷が書き込まれる。そして、読出期間から保持期間へ移行すると、第2スイッチング素子がオン状態となって電荷保持手段と反転手段の入力容量が容量結合して電荷の移動が生じる。この際、反転手段の入力信号の振幅は低下するが、反転手段の電源電圧は下がっているので、振幅が低下した入力信号であっても反転手段は正常に動作し、また、リーク電流を低減させることができる。

【0025】

50

次に、本発明に係る電気光学パネルの駆動方法は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段と、高電位電源と低電位電源とからの電力によって動作し、入力信号を反転した出力信号を出力する反転手段と、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子と、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子と、前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルを駆動する方法であって、読出期間と保持期間とを交互に所定周期で繰り返し、前記保持期間においては、前記第1スイッチング素子及び前記第3スイッチング素子をオフ状態にする一方、前記第2スイッチング素子をオン状態にするように制御し、前記読出期間においては、前記第1スイッチング素子をオフ状態にし、且つ、前記電荷保持手段に書き込まれた電荷を読み出して再書き込みを実行するように前記第2スイッチング素子及び前記第3スイッチング素子のオン・オフを制御し、1周期に占める前記保持期間が前記読出期間よりも長くなるように設定することを特徴とする。

10

【0026】

この発明によれば、読出期間と保持期間とを所定周期で交互に繰り返すので、データ線を介してデータを書き込まなくても電気光学素子へ安定した電圧を印加することができる。また、読出期間は保持期間より短いので、電力を無駄に消費することがない。従って、消費電力を大幅に削減することができる。

【0027】

ここで、前記電気光学パネルは、前記反転手段の出力と接続される画素電極が形成される第1基板、対向電極が形成される第2基板、及び前記第1基板と前記第2基板とに挟持される電気光学素子を備え、前記読出期間から前記保持期間へ移行するタイミングで、基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給することが好ましい。この場合には、対向電極電位の極性切替時に電気光学素子に大振幅の電圧を印加することができるから、電気光学素子の応答速度が早くなり、動画やポインタの移動、あるいはスクロール表示等の動きが滑らかなる。さらに、読出期間には電気光学素子に大振幅の電圧が印加されるので、当該期間において実効電圧を稼ぐことができ、その分、保持期間中に電気光学素子に印加する電圧を下げる可以降低。これにより、消費電力を削減することができる。

20

30

【0028】

次に、本発明に係る電気光学パネルの駆動方法は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、電荷を保持する電荷保持手段、入力信号を反転した出力信号を出力する反転手段、前記反転手段の出力と接続される画素電極、前記画素電極と対向する対向電極、前記画素電極と前記対向電極との間に挟持される電気光学素子、前記データ線と前記電荷保持手段との間に設けられた第1スイッチング素子、前記電荷保持手段と前記反転手段の入力との間に設けられた第2スイッチング素子、及び前記電荷保持手段と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルの駆動する方法であって、所定周期で基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給し、前記電気光学素子に印加すべき2値の電圧を指示する画像データに基づいて、前記画像データの指示する電圧を前記電気光学素子に印加できるように前記対向電極電位の極性に応じた出力画像データを生成して前記データ線へ供給し、前記データ線へ供給される前記出力画像データに同期して、当該出力画像データを書き込むべき前記画素の前記第1スイッチング素子がオン状態となるように前記走査線の電位を制御することを特徴とする。

40

【0029】

この発明によれば、対向電極電位の極性に応じた出力画像データを生成してデータ線へ供給するから、対向電極電位が一方の極性になるまで、データの書き換えを待つ必要がない。従って、画素に記憶されるデータの書き換えを必要に応じてそくざに実行することができる。この結果、表示画面の切替えが速くなり、動画やポインタの移動、あるいはスクロ

50

ール表示等の動きが滑らかになる。

【 0 0 3 0 】

次に、本発明に係る電気光学パネルの駆動方法は、複数のデータ線、複数の走査線、及び前記データ線と前記走査線との交差に対応して設けられた各画素を有し、前記画素は、入力信号を反転した出力信号を出力する反転手段、前記反転手段の出力と接続される画素電極、前記画素電極と対向する対向電極、前記画素電極と前記対向電極との間に挟持される電気光学素子、前記データ線と前記画素電極との間に設けられた第1スイッチング素子、前記画素電極と前記反転手段の入力との間に設けられた第2スイッチング素子、及び前記画素電極と前記反転手段の出力との間に設けられた第3スイッチング素子とを備える電気光学パネルの駆動する方法であって、所定周期で基準電位を中心として極性を反転させた対向電極電位を前記対向電極に供給し、前記電気光学素子に印加すべき2値の電圧を指示する画像データに基づいて、前記画像データの指示する電圧を前記電気光学素子に印加できるように前記対向電極電位の極性に応じた出力画像データを生成して前記データ線へ供給し、前記データ線へ出力される前記出力画像データに同期して、当該出力画像データを書き込むべき前記画素の前記第1スイッチング素子がオン状態となるように前記走査線の電位を制御することを特徴とする。この発明によれば、上述した発明と同様に、表示画面の切替えが速くなり、動画やポインタの移動、あるいはスクロール表示等の動きが滑らかになる。

10

【 0 0 3 1 】

【発明の実施の形態】

< 1 . 第1実施形態 >

< 1 - 1 : 電気光学装置の全体構成 >

まず、本発明に係る電気光学パネルを用いた電気光学装置として、電気光学材料として液晶を用いた液晶装置を一例にとって説明する。図1は本発明の第1実施形態に係わる液晶装置の電氣的構成を示すブロック図である。液晶装置は、主要部として液晶パネルAA、電源供給回路300、タイミング発生回路400、及びデータ供給回路500を備える。

20

【 0 0 3 2 】

液晶パネルAAは、素子基板と対向基板とを備え、それらの間に液晶が充填されて構成される。素子基板には、画像表示領域A、走査線駆動回路100、及びデータ線駆動回路200が形成される。これらの回路は、画像表示領域Aにおけるトランジスタと同一のプロセスで同時に形成される。なお、このトランジスタは、薄膜トランジスタ (Thin Film Transistor : 以下、「TFT」と称する) によって構成される。

30

【 0 0 3 3 】

画像表示領域Aには、図1に示されるように、複数の走査線2が、X方向に沿って平行に配列して形成される一方、複数のデータ線3が、Y方向に沿って平行に配列して形成されている。そして、走査線2とデータ線3との交差付近においては、画素Pがマトリクス状に配置されている。画素Pの詳細は後述するが、画素Pは、素子基板に形成される画素電極、対向基板に形成される対向電極、及びこれらの基板間に挟持される液晶で構成される液晶容量LCを有する。

【 0 0 3 4 】

タイミング発生回路400は、各種のタイミング信号を生成し、液晶パネルAA、電源供給回路300及び対向電極駆動回路600に供給する。第1フィールド信号FLD1及び第2フィールド信号FLD2は、1フィールド周期の信号であって、画素Pを構成する所定のトランジスタを制御する。X走査開始パルスSPXは、水平走査の開始を指示するパルスであって、ハイレベルでアクティブとなる1水平走査周期のパルスである。Xクロック信号CKXは、画像データDと同期した信号である。

40

【 0 0 3 5 】

Y走査開始パルスSPYは、垂直走査の開始を指示するパルスであって、ハイレベルでアクティブとなるパルスである。Yクロック信号YCKは2水平走査周期の信号である。極性反転信号KHは、液晶に印加する電圧の極性を指示する信号である。この例では、所定

50

の基準電位を中心として対向電極の電位を1フィールド周期で反転するとともに、これに同期して、画素電極の電位を反転させる。これにより、液晶に印加される電圧は1フィールド周期でその極性が反転されることになる。

【0036】

電源供給回路300は、第1高電位VDD、第2高電位VHH、第1低電位VSS、及び第2低電位VLLを生成する定電圧源と選択回路とを備える。そして、所定期間に第2高電位VHHを高電位電源VDDMとして出力すると同時に第2低電位VLLを低電位電源VSSMとして出力する一方、他の期間に第1高電位VDDを高電位電源VDDMとして出力すると同時に第1低電位VSSを低電位電源VSSMとして出力する。高電位電源VDDMと低電位電源VSSMとは各画素Pに供給される。さらに、電源供給回路300は、走査線駆動回路100、データ線駆動回路200、タイミング発生回路400、及びデータ供給回路500に対して所定の電源を供給する。

10

【0037】

データ線駆動回路200は、シフトレジスタ、第1ラッチ回路群、及び第2ラッチ回路群を備える。シフトレジスタはX転送開始パルスSPXをXクロック信号CKXに同期して順次シフトして、画像データDをサンプリングするサンプリングパルスを生成し、これを第1データラッチ回路群に供給する。第1データラッチ回路群は、画像データDをサンプリングパルスに基づいてラッチして点順次データをサンプルする。第2データラッチ回路群は点順次データをラッチパルスLPに従ってラッチして線順次データを生成する。この線順次データは1ビットの画像データであり、図示せぬイクスクルーシブオア回路を介して出力画像データとして各データ線3に供給される。なお、イクスクルーシブオア回路の一方の入力端子には極性反転信号KHが供給され、他方の入力端子には線順次データが供給されるようになっている。

20

【0038】

<1-2:画素の構成>

図2は、1画素の構成を示す回路図である。この図に示すように、1画素Pは、第1トランジスタTR1、第2トランジスタTR2、第3トランジスタTR3、インバータINV、保持容量C及び液晶容量LCを備える。インバータINVは反転回路として機能し、第4トランジスタTR4及び第5トランジスタTR5を備える。これらのトランジスタは、スイッチング素子として機能し、またTFTによって構成されている。

30

【0039】

第1トランジスタTR1のソースはデータ線3に接続され、そのゲートは走査線2に接続され、さらに、ドレインは保持容量Cの一方の端子に接続される。従って、走査線2を介して供給される走査信号WRTがハイレベル(アクティブ)となると、データ線3の電位がトランジスタTR1を介して保持容量Cに取り込まれる。これにより、出力画像データDoutに応じた電荷が保持容量Cに蓄積される。

【0040】

トランジスタTR2は保持容量CとインバータINVの入力との間に設けられており、ソースが保持容量Cの一端と接続され、ドレインがインバータINVの入力と接続され、さらに、ゲートには第2制御線L2を介して第2フィールド信号FLD2が供給されるようになっている。トランジスタTR3は、保持容量CとインバータINVの出力との間に設けられており、ソースが保持容量Cの一端と接続され、ドレインがインバータINVの出力と接続され、さらに、ゲートには第1制御線L1を介して第1フィールド信号FLD1が供給されるようになっている。また、インバータINVの出力には画素電極6が接続される。画素電極6、これに対向する対向電極158及び液晶によって液晶容量LCが構成される。

40

【0041】

<1-3:液晶パネルAAの駆動>

次に、液晶パネルAAの駆動動作について、読出動作と書込動作に分かち説明する。書込動作とは、データ線3を介して出力画像データDoutを画素Pに書き込むことであり、

50

読出動作とは、一旦、画素 P に書き込んだ出力画像データ D o u t を画素 P の内部で再書き込みすること及び出力画像データ D o u t を保持することをいう。

【 0 0 4 2 】

< 1 - 3 - 1 : 読出動作 >

まず、読出動作について説明する。読出動作時には、画素 P の内部にデータ線 3 の電位を取り込む必要がないので、走査信号 W R T を非アクティブとしてトランジスタ T R 1 をオフ状態とする。

【 0 0 4 3 】

図 3 に、読出動作時における図 2 に示す画素 P 及びその周辺構成の等価回路を示す。この図において、スイッチ S W 2 はトランジスタ T R 2 に、スイッチ S W 3 はトランジスタ T R 3 に相当する。また、電荷保持手段は保持容量 C に、電気光学素子は液晶（液晶容量 L C ）に相当する。図 4 は、図 3 に示す等価回路における読出動作時のタイミングチャートである。この図に示すように、読出動作の 1 フィールド期間 T f は、読出期間 T 1 と保持期間 T 2 とによって構成される。

【 0 0 4 4 】

読出期間 T 1 は保持期間 T 2 より短く設定される。これは、読出期間 T 1 においては、後述するように電荷の再書き込みを実行するため電力を消費するが、保持期間 T 2 においては電力を殆ど消費しないため、前者の時間を後者より短時間とすることで、消費電力を低減するためである。

【 0 0 4 5 】

また、1 フィールド周期 T f 内に読出期間 T 1 と保持期間 T 2 を設けたのは、表示ムラを無くすためである。即ち、読出期間 T 1 をランダムに設定し、その他の期間を保持期間 T 2 とすると、液晶の印加電圧が変動するので階調差として人に認識されることがあるが、所定周期で読出期間 T 1 と保持期間 T 2 とを繰り返せば、液晶の電圧変動に基づく諧調変動が人の視覚特性によって積分され、階調差を認識させないようにできるからである。

【 0 0 4 6 】

まず、読出期間 T 1 のうち期間 T 1 A では、第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 が非アクティブとなる。このとき、電荷保持手段（保持容量 C ）は、インバータ I N V 及び電気光学素子（液晶容量 L C ）から分離される。そして、インバータ I N V の入力容量には所定の電荷が蓄積される。この場合、インバータ I N V の入力論理レベルは、スイッチ S W 2 がオフされる前の状態と同じである。

【 0 0 4 7 】

次に、期間 T 1 B において第 2 フィールド信号 F L D 2 の非アクティブが維持された状態で第 1 フィールド信号 F L D 1 がアクティブとなる。このとき、電荷保持手段（保持容量 C ）は、インバータ I N V の出力及び電気光学素子（液晶容量 L C ）と接続される。インバータ I N V の出力論理レベルは出力論理レベルを反転したものとなるから、電荷保持手段には前の論理レベルを反転した論理レベルとなる電荷が書き込まれる。

【 0 0 4 8 】

次に、期間 T 1 C において第 1 フィールド信号 F L D 1 及び第 2 フィールド信号 F L D 2 が非アクティブとなる。これにより、電荷保持手段（保持容量 C ）が、インバータ I N V 及び電気光学素子（液晶容量 L C ）から分離される。このように再書込期間において、電荷保持手段には、論理レベルを反転する電荷が書き込まれる。これにより、リーク電流による電荷保持手段の電圧低下が防止される。

【 0 0 4 9 】

次に、保持期間 T 2 においては、第 1 フィールド信号 F L D 1 が非アクティブの状態、第 2 フィールド信号 F L D 2 が非アクティブ（ローレベル）からアクティブ（ハイレベル）へと遷移する。このとき、電荷保持手段とインバータ I N V の入力容量とが結合して電荷の移動が起こる。電荷保持手段には論理レベルを反転する電荷が書き込まれているから、インバータ I N V の出力論理レベルは反転する。

【 0 0 5 0 】

10

20

30

40

50

また、図4に一点鎖線で示すように読出期間T1から保持期間T2へ切り替わるタイミングで、対向電極電位LCCOMの極性が反転する。この結果、当該タイミングにおいて、液晶の印加電圧の極性が反転することになる。

【0051】

図5に電気光学素子に対する印加電圧を示す。この図に示すように読出期間T1に電気光学素子に印加される電圧をV1、保持期間に電気光学素子に印加される電圧をV2とすると、実効電圧Vrmsは、以下の式で与えられる。

$$V_{rms} = (T1 \cdot V1 + T2 \cdot V2) / T_f$$

【0052】

ここで、図4に示す例において、V1及びV2は、極1と極2の電位差で与えられる。V1 = VHH - VLL、V2 = VHH - VSS = VDD - VLLとなる。また、インバータINVには、高電位電源VDDMと低電位電源VSSMが供給されるが、読出期間T1において、高電位電源VDDMは第2高電位VHHとなり、低電位電源VSSMは第2低電位VLLとなる。そして、保持期間T2において、高電位電源VDDMは第1高電位VDDとなり、低電位電源VSSMは第1低電位VSSとなる。すなわち、読出期間T1は保持期間T2と比較してインバータINVの電源電圧を昇圧している。これは、インバータINVを構成するトランジスタTR4及びTR5を誤動作させることなく正常に反転動作させるためである。この点について図6を参照して説明する。

10

【0053】

図6は画素Pの各部における電位を示す詳細なタイミングチャートである。なお、同図において、“STG”は、図2に示すように電荷保持手段たる保持容量CとトランジスタTR2及びTR3との接続点の電位（以下、保持電位と称する）を示す符号であり、“PXL”はインバータINVの出力電位を示す符号である。

20

【0054】

ここで、保持容量Cの容量値をCh1、インバータINVの入力容量をCinとする。仮に、読出期間T1において高電位電源VDDMを第1高電位VDDとし、低電位電源VSSMを第1低電位VSSにし、保持電位STGがハイレベル即ち、STG = VDDであったとする。この場合、読出期間T1の終了直前において、保持容量Cに蓄積される電荷量Qは、 $Q = Ch1 \cdot VDD$ となる。

【0055】

30

そして、読出期間T1から保持期間T2へ移行すると、トランジスタTR2がオフ状態からオン状態へ変化し、保持容量Cと入力容量Cinとが容量結合される。保持容量Cに蓄積されていた電荷が入力容量Cへ移動すると、インバータINVの入力電位Vは、 $V = Ch1 \cdot VDD / (Ch1 + Cin)$ となる。つまり、インバータINVの入力電位Vは第1高電位VDDを下回る。これによって、インバータINVを構成するトランジスタTR4のオフ抵抗値が低下し、トランジスタTR4は完全なオフ状態ではなくなり、リーク電流が流れるとともに誤動作が生じ易くなる。

【0056】

これに対して、本実施形態では、読出期間T1において高電位電源VDDMを第2高電位VHHとし、低電位電源VSSMを第2低電位VLLにしている。従って、読出期間T1の終了直前において、保持容量Cに蓄積される電荷量Qは、 $Q = Ch1 \cdot VHH$ となる。また、読出期間T1から保持期間T2へ移行して、保持容量Cと入力容量Cinとが容量結合されると、インバータINVの入力電位Vは、 $V = Ch1 \cdot VHH / (Ch1 + Cin)$ となる。

40

【0057】

第2高電位VHHは、第1高電位VDDよりも高電位であるから、読出期間T1においてインバータINVの電源電圧を昇圧しない場合と比較して、入力電位Vを高電位にすることができる。これにより、トランジスタTR4のオフ抵抗値の低下を防止し、リーク電流値を低減するとともに信頼性を向上させることができる。

【0058】

50

ここで、トランジスタTR4の閾値電圧を V_{th4} としたとき、トランジスタTR4のオフ状態を維持するためには、 $|V_{th4}| > |C_{h1} \cdot V_{HH} / (C_{h1} + C_{in}) - V_{DD}|$ であることが好ましい。この場合には、トランジスタTR4のゲート-ソース間電圧が閾値電圧 V_{th4} を下回るので、トランジスタTR4を確実にオフさせることができる。

【0059】

また、トランジスタTR5の閾値電圧を V_{th5} としたとき、トランジスタTR5のオフ状態を維持するためには、 $|V_{th5}| > |C_{h1} \cdot V_{LL} / (C_{h1} + C_{in}) - V_{SS}|$ であることが好ましい。この場合には、トランジスタTR5のドレイン-ゲート間電圧が閾値電圧 V_{th5} を下回るので、トランジスタTR5を確実にオフさせることができる。

10

【0060】

図6に示す例では、保持期間T2において保持電位STG(入力電位V)が、第2高電位VDDを上回るので、トランジスタTR4を確実にオフさせることができる。

【0061】

また、読出期間T1から保持期間T2へ移行するタイミングで、対向電極電位LCCOMの極性を反転させる。これによって、対向電極電位LCCOMの極性切替時に液晶容量LCに大振幅の電圧を印加することができるから、液晶の応答速度が早くなり、動画やポインタの移動、あるいはスクロール表示等の動きが滑らかなる。さらに、読出期間T1には液晶に大振幅の電圧が印加されるので、当該期間において実効電圧を稼ぐことができ、その分、保持期間T2中に液晶に印加する電圧を下げる可以降低。これにより、消費電力を削減することができる。

20

【0062】

< 1 - 3 - 2 : 書込動作 >

次に、書込動作について説明する。書込動作時には、画素Pの内部にデータ線3の電位を取り込む必要があるため、走査信号をアクティブとしてトランジスタTR1をオン状態とする。

【0063】

図7に、書込動作時における図2に示す画素及びその周辺構成の等価回路を示す。この図において、スイッチSW1はトランジスタTR1に相当する。また、データ供給手段は、データ線駆動回路200に相当する。データ供給手段は、その出力段に排他的論理和を演算するイクスクルーシブオア回路EXORを備える。イクスクルーシブオア回路EXORの一方の入力端子には画像データDが供給され、その他方の入力端子には対向電極電位LCCOMが供給される。なお、対向電極電位LCCOMの代わりに極性反転信号KHを供給してもよい。画像データDは、電気光学素子に印加すべき2値の電圧を指示する。出力画像データDoutの論理レベルは、次のようになる。

30

- 1) $D = 0, LCCOM = 0 \quad D_{out} = 0$
- 2) $D = 0, LCCOM = 1 \quad D_{out} = 1$
- 3) $D = 1, LCCOM = 0 \quad D_{out} = 1$
- 4) $D = 1, LCCOM = 1 \quad D_{out} = 0、$

40

【0064】

すなわち、出力画像データDoutの論理レベルは、画像データDがハイレベル(1)であれば対向電極電位LCCOMの論理レベルを反転したものとなり、画像データDがローレベル(0)であれば対向電極電位LCCOMの論理レベルと一致する。このように出力画像データDoutの論理レベルを画像データD及び対向電極電位LCCOMの論理レベル(極性)に基づいて決定したのは、以下の理由による。

【0065】

例えば、液晶パネルAAがノーマリーブランクであるとするとき、画像データDが“1”で白を表示させ、画像データDが“0”で黒を表示させる。この場合、画像データDが“1”では電気光学素子(液晶)に電圧を印加する必要がある一方、画像データDが“0”で

50

は、電気光学素子（液晶）に電圧を印加しない必要がある。電気光学素子に印加される電圧は、対向電極電位 L C C O M と画素電極の電位によって決定される。従って、対向電極電位 L C C O M の極性を所定周期で反転させる場合には、画像データ D の論理レベルと一致するように電気光学素子に 2 値の電圧が印加できるように、対向電極電位 L C C O M の論理レベルに応じて出力画像データ D o u t の論理レベルを定めたのである。

【 0 0 6 6 】

なお、イクスクルーシブオア回路 E X O R を省略することも可能ではあるが、この場合には、対向電極電位 L C C O M がローレベルになるのを待って書き込み動作を開始する必要がある。従って、データ転送効率を向上させるためには、イクスクルーシブオア回路 E X O R を用いることが好ましい。これにより、画素 P に記憶されるデータの書き換え速度及び画面の切替えが早くなる。そして、動画、スクロール動作、あるいはポインタの動き等が滑らかになり、表示性能が大幅に向上する。

10

【 0 0 6 7 】

図 8 は、図 7 に示す等価回路における書込動作を含むタイミングチャートである。この例にあっては、書き込み期間 T 3 において、出力画像データ D o u t が画素 P に書き込まれる。書き込み動作は、画素 P に記憶されているデータを書き換える場合にのみ実行される。上述した読出動作により再書き込みが実行されるため、リーク電流によって電気光学素子への印加電圧が低下することがない。従って、データを書き換える必要のない場合には、書き込み動作は適宜省略される。これによって、容量性の負荷である走査線 2 やデータ線 3 を駆動する回数を減らし、消費電力を削減することができる。

20

【 0 0 6 8 】

時刻 t 1 において、画像データ D がハイレベル（ 1 ）からローレベル（ 0 ）へと変化する。このとき、対向電極電位 L C C O M はローレベル（ V L L ）となっているから、時刻 t 1 における出力画像データ D o u t はローレベル（ V S S ）となる。

【 0 0 6 9 】

書き込み期間 T 3 においては、走査信号 W R T がアクティブとなり、スイッチ S W 1 （トランジスタ T R 1 ）がオン状態となる。すると、データ線 3 を介してローレベルの出力画像データ D o u t が画素 P に取り込まれる。このとき、電気光学素子の極 1 の電位は、第 1 低電位 V S S となる。また、第 1 フィールド信号 F L D 2 はハイレベルであり、スイッチ S W 3 （トランジスタ T R 3 ）はオン状態となっている。従って、時刻 t 1 の時点で、電荷保持手段（保持容量 C ）に新たな論理レベルに応じた電荷が取り込まれ電気光学素子に画像データに応じた電圧を印加できる。

30

【 0 0 7 0 】

このように書込動作を実行することによって、消費電力を削減しつつ、データの書き換え速度及び画面の切替えを高速で実行することが可能となる。

【 0 0 7 1 】

< 2 . 第 2 実施形態 >

第 2 実施形態に関わる電気光学装置は、画素 P の構成及びその駆動波形の詳細を除いて、図 1 に示す第 1 実施形態の電気光学装置と同様に構成されている。図 9 は、第 2 実施形態に関わる液晶パネル A A の 1 画素 P ' の構成を示す回路図である。画素 P ' は、保持容量 C を省略すると共に保持容量 C の位置に液晶容量 L C を配置した点を除いて、第 1 実施形態で説明した画素 P と同様に構成されている。

40

【 0 0 7 2 】

図 1 0 に、読出動作時における図 9 に示す画素及びその周辺構成の等価回路を示す。この図において、スイッチ S W 2 は第 2 トランジスタ T R 2 に、スイッチ S W 3 は第 3 トランジスタ T R 3 に相当する。電荷保持能力を有する電気光学素子としては、液晶の他、無機エレクトロルミネッセンス素子やプラズマ素子、マイクロ誘電体表示素子、電気泳動表示素子、有機発光ダイオード素子等が該当する。

【 0 0 7 3 】

次に、この液晶パネル A A の動作を読出動作と書き込み動作に分けて説明する。読出動作

50

における第1フィールド信号FLD1及び第2フィールド信号FLD2の信号波形、並びに高電位電源VDDM及び低電位電源VSSMの電圧波形は図4に示す第1実施形態ものと同じである。但し、第2実施形態は保持容量Cが省略されているので、電荷の移動が第1実施形態と相違する。そこで、図4を参照しつつ、第2実施形態における読出動作を説明する。

【0074】

まず、読出期間T1の期間T1Aにおいて第1フィールド信号FLD1及び第2フィールド信号FLD2が非アクティブとなる。このとき、スイッチSW2及びSW3がともにオフ状態となり、電気光学素子(液晶容量LC)がインバータINVから分離される。

【0075】

次に、期間T1Bにおいて、第1フィールド信号FLD1がアクティブとなる一方、第2フィールド信号FLD2が非アクティブになると、スイッチSW2がオン状態となって、電気光学素子(液晶容量LC)とインバータINVとが接続される。これにより、液晶容量LCとインバータINVの入力容量Cinとが容量結合され電荷が移動する。この際、インバータINVの出力論理レベルは、1回反転する。

【0076】

次に、期間T1Cにおいて、第1フィールド信号FLD1及び第2フィールド信号FLD2が非アクティブとなると、インバータINVの入力が電気光学素子から分離される。

【0077】

次に、保持期間T2においては、第1フィールド信号FLD1が非アクティブの状態、第2フィールド信号FLD2が非アクティブ(ローレベル)からアクティブ(ハイレベル)へと遷移する。このとき、スイッチSW2がオン状態となってインバータINVの出力と電気光学素子とが接続される。上述したように期間T1Bにおいて、インバータINVの出力論理レベルは反転しているから、保持期間T2において、電気光学素子の極1に印加される電位は極性が反転されることになる。また、図4に一点鎖線で示すように読出期間T1から保持期間T2へ切り替わるタイミングで、電気光学素子の極2の電位(対向電極電圧LCCOM)の極性が反転する。この結果、当該タイミングにおいて、電気光学素子(液晶容量LC)に印加される電圧極性が反転することになる。

【0078】

上述した期間T1Bにおいて、スイッチSW3がオン状態となり、液晶容量LCとインバータINVの入力容量Cinとが容量結合され電荷が移動すると、インバータINVの入力電位は、スイッチSW3がオン状態となる前の液晶容量LCの電位より低下する。このため、トランジスタTR4は完全なオフ状態ではなくなり、リーク電流が流れるとともに誤動作が生じ易くなる。

【0079】

しかしながら、本実施形態では、読出期間T1において高電位電源VDDMを第2高電位VHHとし、低電位電源VSSMを第2低電位VLLにしている。従って、期間T1Bにおいて容量結合によってインバータINVの入力電位が若干低下しても、第4トランジスタTR4又は第5トランジスタTR5がオフ状態を維持できる。換言すれば、第4トランジスタTR4又は第5トランジスタTR5のオフ状態を維持できるように、第2高電位VHHと第1高電位VDDとの電位差及び第2低電位VLLと第1低電位VSSとの電位差が選ばれている。

【0080】

図11は画素の各部における電位を示す詳細なタイミングチャートである。なお、同図において、STGは、図2に示すようにインバータINVの入力電位を示す符号であり、PXLは液晶容量LCの電位を示す符号である。この例では、保持期間T2においてインバータINVの入力電位STGが、第2高電位VDDを上回るため、トランジスタTR4を確実にオフさせることができる。

【0081】

次に、書込動作について説明する。書込動作時には、画素Pの内部にデータ線3の電位

10

20

30

40

50

を取り込む必要があるので、走査信号WRTをアクティブとしてトランジスタTR1をオン状態とする。

【0082】

図12に、書込動作時における図9に示す画素P'及びその周辺構成の等価回路を示す。この図において、スイッチSW1はトランジスタTR1に相当する。また、データ線駆動回路200は、その出力段にイクスクルーシブノア回路EXNORを備える。イクスクルーシブノア回路EXNORの一方の入力端子には画像データDが供給され、その他方の入力端子には対向電極電位LCCOMが供給される。なお、対向電極電位LCCOMの代わりに極性反転信号KHを供給してもよい。出力画像データDoutの論理レベルは、画像データDがローレベル(0)であれば対向電極電位LCCOMの論理レベルを反転したものと
10

【0083】

これにより、液晶容量LCに逆極性の電圧を書き込むことが可能となる。なお、イクスクルーシブノア回路EXNORを省略することも可能ではあるが、この場合には、対向電極電位LCCOMがローレベルになるのを待って書き込み動作を開始する必要がある。従って、データ転送効率を向上させるためには、イクスクルーシブノア回路EXNORを用いることが好ましい。これにより、画素Pに記憶されるデータの書き換え速度及び画面の切替えが早くなる。そして、動画、スクロール動作、あるいはポインタの動き等が滑らかになり、表示性能が大幅に向上する。
20

【0084】

図13は、図12に示す等価回路における書込動作を含むタイミングチャートである。この例にあっては、書き込み期間T3において、出力画像データDoutが画素Pに書き込まれる。上述した読出動作により再書き込みが実行されるため、リーク電流によって電気光学素子への印加電圧が低下することがなく、データを書き換える必要のない場合には、書き込み動作は適宜省略される。これによって、容量性の負荷である走査線2やデータ線3を駆動する回数を減らし、消費電力を削減することができる。

【0085】

書き込み期間T3において、画像データDはローレベル(0)である。このとき、対向電極電位LCCOMはローレベル(VLL)となっているから、時刻t1における出力画像データDoutはハイレベル(VDD)となる。書き込み期間T3においては、走査信号WRTがアクティブとなり、スイッチSW1(トランジスタTR1)がオン状態となる。すると、データ線3を介してハイレベルの出力画像データDoutが画素Pに取り込まれる。このとき、電気光学素子の極1の電位は、第1高電位VDDとなる。その後、書き込み期間T3終了と同時にスイッチSW2がオフ、スイッチSW3がオンとなり、Doutが反転した信号が電気光学素子に書き込まれる。
30

【0086】

当該期間T3において、第2フィールド信号FLD2はローレベルとなるから、スイッチSW3(第3トランジスタTR3)はオフ状態となっている。従って、インバータINVの出力がデータ線3を介してデータ線駆動回路200の出力と接続されることはない。このように書込動作を実行することによって、消費電力を削減しつつ、データの書き換え速度及び画面の切替えを高速で実行することが可能となる。
40

【0087】

以上、説明したように第2実施形態においては、保持容量Cを省略することができるので、1画素P'の占有面積を縮小させることができ、より高精細な液晶パネルAAを構成することが可能となる。

【0088】

さらに、第2実施形態の液晶パネルにあっては、出力画像データDoutの代わりに、アナログの画像信号をデータ線駆動回路200から出力することによって、画素P'のメモリを使用しない多階調表示も可能である。
50

【 0 0 8 9 】

図 1 4 は、多諧調表示における画素 P' とその周辺回路の等価回路を示すブロック図であり、図 1 5 は、そのタイミングチャートである。これらの図に示すように、データ線 3 には、出力画像データ D o u t の代わりにアナログの画像信号 G S を供給する。

【 0 0 9 0 】

第 1 フィールド信号 F L D 1 は常にアクティブである一方、第 2 フィールド信号 F L D 2 は常に非アクティブである。従って、スイッチ S W 2 は常にオン状態であり、スイッチ S W 3 は常にオフ状態である。そして、走査信号 W R T がアクティブになると、スイッチ S W 1 がオン状態となり、画像信号 G S がスイッチ S W 1 を介して電気光学素子（液晶容量 L C）に書き込まれる。このときインバータの入力容量は電気光学素子に印加されている電圧を保持する保持容量として機能する。この後、走査信号 W R T が非アクティブになると、電気光学素子に画像信号 G S の電位に応じた電荷が保持される。これによって、画像信号 G S のレベルに応じた画像が表示される。

10

【 0 0 9 1 】

< 3 . 応用例 >

< 3 - 1 : 液晶パネルの機械的構成 >

上述した第 1 実施形態及び第 2 実施形態の液晶パネルの機械的構成について図 1 6 及び図 1 7 を参照して説明する。図 1 6 は、液晶パネル A A の構成を示す斜視図であり、図 1 7 は、図 1 における Z - Z' 線の断面図である。

【 0 0 9 2 】

これらの図に示されるように、液晶パネル A A は、画素電極 6 等が形成されたガラスや半導体等の素子基板 1 5 1 と、対向電極 1 5 8 等が形成されたガラス等の透明な対向基板 1 5 2 とを、スペーサ 1 5 3 が混入されたシール材 1 5 4 によって一定の間隙を保って、互いに電極形成面が対向するように貼り合わせるとともに、この間隙に電気光学材料としての液晶 1 5 5 を封入した構造となっている。なお、シール材 1 5 4 は、対向基板 1 5 2 の基板周辺に沿って形成されるが、液晶 1 5 5 を封入するために一部が開口している。このため、液晶 1 5 5 の封入後に、その開口部分が封止材 1 5 6 によって封止されている。

20

【 0 0 9 3 】

ここで、素子基板 1 5 1 の対向面であって、シール材 1 5 4 の外側一辺においては、データ線駆動回路 2 0 0 が形成されて、Y 方向に延在するデータ線 3 を駆動する構成となっている。さらに、この一辺には複数の接続電極 1 5 7 が形成されて、タイミング発生回路からの各種信号や画像信号を入力する構成となっている。また、この一辺に隣接する一辺には、走査線駆動回路 1 0 0 が形成されて、X 方向に延在する走査線 2 をそれぞれ両側から駆動する構成となっている。

30

【 0 0 9 4 】

一方、対向基板 1 5 2 の対向電極 1 5 8 は、素子基板 1 5 1 との貼合部分における 4 隅のうち、少なくとも 1 箇所において設けられた導通材によって、素子基板 1 5 1 との電氣的導通が図られている。ほかに、対向基板 1 5 2 には、液晶パネル A A の用途に応じて、例えば、第 1 に、ストライプ状や、モザイク状、トライアングル状等に配列したカラーフィルタが設けられ、第 2 に、例えば、クロムやニッケルなどの金属材料や、カーボンやチタンなどをフォトレジストに分散した樹脂ブラックなどのブラックマトリクスが設けられ、第 3 に、液晶パネル A A に光を照射するバックライトが設けられる。特に色光変調の用途の場合には、カラーフィルタは形成されずにブラックマトリクスが対向基板 1 5 2 に設けられる。

40

【 0 0 9 5 】

くわえて、素子基板 1 5 1 および対向基板 1 5 2 の対向面には、それぞれ所定方向にラビング処理された配向膜などが設けられる一方、その各背面側には配向方向に応じた偏光板（図示省略）がそれぞれ設けられる。ただし、液晶 1 5 5 として、高分子中に微小粒として分散させた高分子分散型液晶を用いれば、前述の配向膜、偏光板等が不要となる結果、光利用効率が高まるので、高輝度化や低消費電力化などの点において有利である。

50

【 0 0 9 6 】

なお、データ線駆動回路 2 0 0、走査線駆動回路 1 0 0 等の周辺回路の一部または全部を、素子基板 1 5 1 に形成する替わりに、例えば、T A B (Tape Automated Bonding) 技術を用いてフィルムに実装された駆動用 I C チップを、素子基板 1 5 1 の所定位置に設けられる異方性導電フィルムを介して電気的および機械的に接続する構成としても良いし、駆動用 I C チップ自体を、C O G (Chip On Glass) 技術を用いて、素子基板 1 5 1 の所定位置に異方性導電フィルムを介して電気的および機械的に接続する構成としても良い。

【 0 0 9 7 】

また、上述した各実施形態においては、液晶パネルの素子基板 1 5 1 をガラス等の透明な絶縁性基板により構成して、当該基板上にシリコン薄膜を形成するとともに、当該薄膜上にソース、ドレイン、チャンネルが形成された T F T によって、画素のスイッチング素子 (T F T 5 0) やデータ線駆動回路 2 0 0、および走査線駆動回路 1 0 0 の素子を構成するものとして説明したが、本発明はこれに限られるものではない。

10

【 0 0 9 8 】

例えば、素子基板 1 5 1 を半導体基板により構成して、当該半導体基板の表面にソース、ドレイン、チャンネルが形成された絶縁ゲート型電界効果トランジスタによって、画素のスイッチング素子や各種の回路の素子を構成しても良い。このように素子基板 1 5 1 を半導体基板により構成する場合には、透過型の表示パネルとして用いることができないため、画素電極 6 をアルミニウムなどで形成して、反射型として用いられることとなる。また、単に、素子基板 1 5 1 を透明基板として、画素電極 6 を反射型にしても良い。

20

【 0 0 9 9 】

< 3 - 2 : 電子機器 >

次に、上述した液晶装置を各種の電子機器に適用される場合について説明する。

< 3 - 2 - 1 : プロジェクタ >

まず、この液晶装置をライトバルブとして用いたプロジェクタについて説明する。図 1 8 は、プロジェクタの構成例を示す平面図である。

【 0 1 0 0 】

この図に示されるように、プロジェクタ 1 1 0 0 内部には、ハロゲンランプ等の白色光源からなるランプユニット 1 1 0 2 が設けられている。このランプユニット 1 1 0 2 から射出された投射光は、ライトガイド 1 1 0 4 内に配置された 4 枚のミラー 1 1 0 6 および 2 枚のダイクロイックミラー 1 1 0 8 によって R G B の 3 原色に分離され、各原色に対応するライトバルブとしての液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G に入射される。

30

【 0 1 0 1 】

液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G の構成は、上述した液晶パネル A A と同等であり、画像信号処理回路 (図示省略) から供給される R、G、B の原色信号でそれぞれ駆動されるものである。そして、これらの液晶パネルによって変調された光は、ダイクロイックプリズム 1 1 1 2 に 3 方向から入射される。このダイクロイックプリズム 1 1 1 2 においては、R および B の光が 9 0 度に屈折する一方、G の光が直進する。したがって、各色の画像が合成される結果、投射レンズ 1 1 1 4 を介して、スクリーン等にカラー画像が投写されることとなる。

40

【 0 1 0 2 】

ここで、各液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G による表示像について着目すると、液晶パネル 1 1 1 0 G による表示像は、液晶パネル 1 1 1 0 R、1 1 1 0 B による表示像に対して左右反転することが必要となる。

【 0 1 0 3 】

なお、液晶パネル 1 1 1 0 R、1 1 1 0 B および 1 1 1 0 G には、ダイクロイックミラー 1 1 0 8 によって、R、G、B の各原色に対応する光が入射するので、カラーフィルタを設ける必要はない。

【 0 1 0 4 】

50

< 3 - 2 - 2 : モバイル型コンピュータ >

次に、この液晶パネルを、モバイル型のパーソナルコンピュータに適用した例について説明する。図 19 は、このパーソナルコンピュータの構成を示す斜視図である。図において、コンピュータ 1200 は、キーボード 1202 を備えた本体部 1204 と、液晶表示ユニット 1206 とから構成されている。この液晶表示ユニット 1206 は、先に述べた液晶パネル 1005 の背面にバックライトを付加することにより構成されている。

【 0 1 0 5 】

< 3 - 2 - 3 : 携帯電話 >

さらに、この液晶パネルを、携帯電話に適用した例について説明する。図 20 は、この携帯電話の構成を示す斜視図である。図において、携帯電話 1300 は、複数の操作ボタン 1302 とともに、反射型の液晶パネル 1005 を備えるものである。この反射型の液晶パネル 1005 にあっては、必要に応じてその前面にフロントライトが設けられる。

10

【 0 1 0 6 】

なお、図 18 ~ 図 20 を参照して説明した電子機器の他にも、液晶テレビや、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、タッチパネルを備えた装置等などが挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 実施形態に係る電気光学装置の全体構成を示すブロック図である。

20

【 図 2 】 同装置の液晶パネル A A を構成する画素 P の回路図である。

【 図 3 】 同パネルの読出動作時における画素 P 及びその周辺構成の等価回路を示すブロック図である。

【 図 4 】 図 3 に示す等価回路における読出動作時のタイミングチャートである。

【 図 5 】 実効電圧を説明するための概念図である。

【 図 6 】 画素 P の各部における電位を示す詳細なタイミングチャートである。

【 図 7 】 同装置の書込動作時における画素 P 及びその周辺構成の等価回路を示すブロック図である。

【 図 8 】 図 7 に示す等価回路における書込動作時のタイミングチャートである。

30

【 図 9 】 本発明の第 2 実施形態に用いられる液晶パネル A A を構成する画素 P ' の回路図である。

【 図 10 】 同パネルの読出動作時における画素 P ' 及びその周辺構成の等価回路を示すブロック図である。

【 図 11 】 画素 P ' の各部における電位を示す詳細なタイミングチャートである。

【 図 12 】 同パネルの書込動作時における画素 P ' 及びその周辺構成の等価回路を示すブロック図である。

【 図 13 】 図 12 に示す等価回路における書込動作時のタイミングチャートである。

【 図 14 】 多諧調表示における画素 P ' とその周辺回路の等価回路を示すブロック図である。

40

【 図 15 】 図 14 に示す等価回路のタイミングチャートである。

【 図 16 】 液晶パネルの構造を説明するための斜視図である。

【 図 17 】 液晶パネルの構造を説明するための一部断面図である。

【 図 18 】 同液晶装置を適用した電子機器の一例たるビデオプロジェクタの断面図である。

【 図 19 】 同液晶装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。

【 図 20 】 同液晶装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。

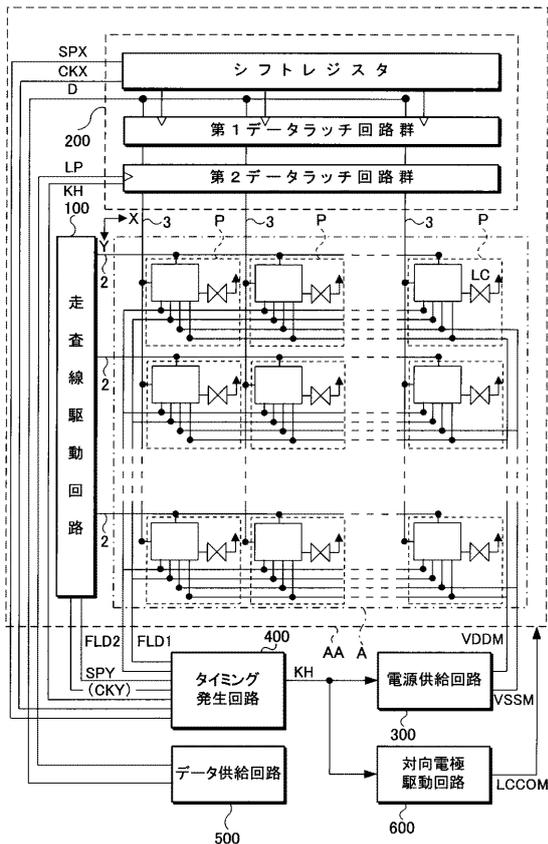
【 図 21 】 従来の画素の構成を示す回路図である。

50

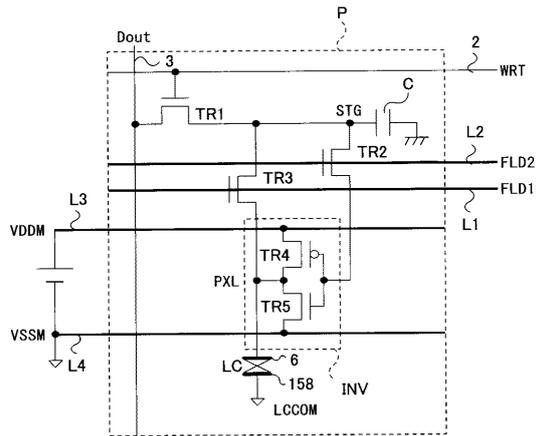
【符号の説明】

2 ... 走査線、3 ... データ線、6 ... 画素電極、100 ... 走査線駆動回路（制御手段）、155 ... 液晶（電気光学素子）、200 ... データ線駆動回路（データ供給手段）、300 ... 電源供給回路（電源供給手段）、400 ... タイミング発生回路（制御手段）、158 ... 対向電極、P, P' ... 画素、C ... 保持容量、VDDM ... 高電位電源、VSSM ... 低電位電源、VDD ... 第1高電位、VHH ... 第2高電位、VSS ... 第1低電位、VLL ... 第2低電位、INV ... インバータ（反転手段）、SW1 ~ SW3 ... スイッチ（第1 ~ 第3スイッチング素子）、TR1 ~ TR3 ... 第1 ~ 第3トランジスタ（第1 ~ 第3スイッチング素子、薄膜トランジスタ）、AA ... 液晶パネル（電気光学パネル）

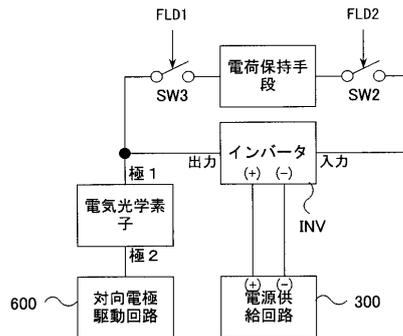
【図1】



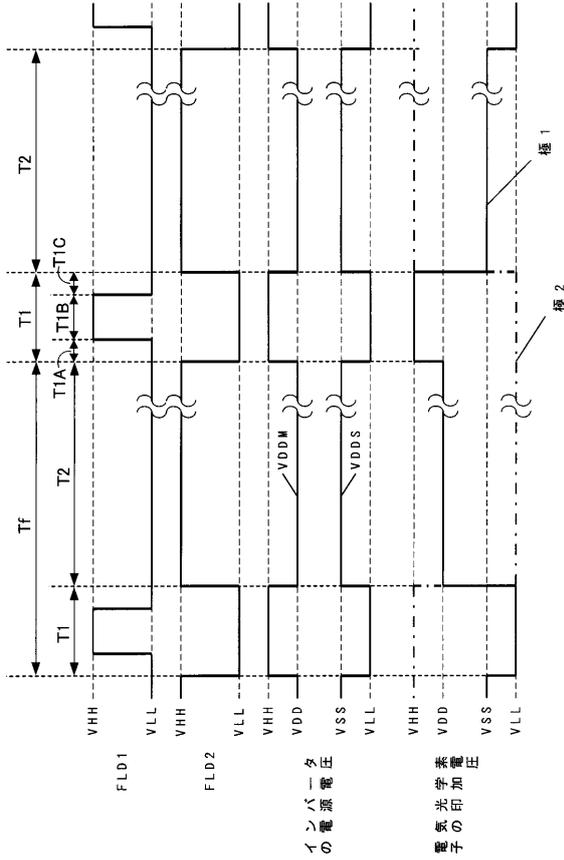
【図2】



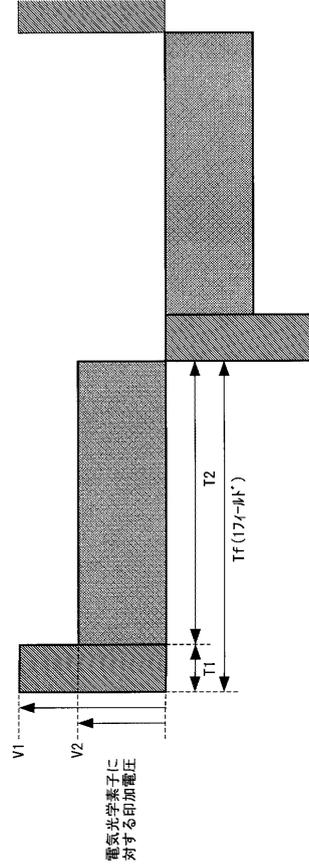
【図3】



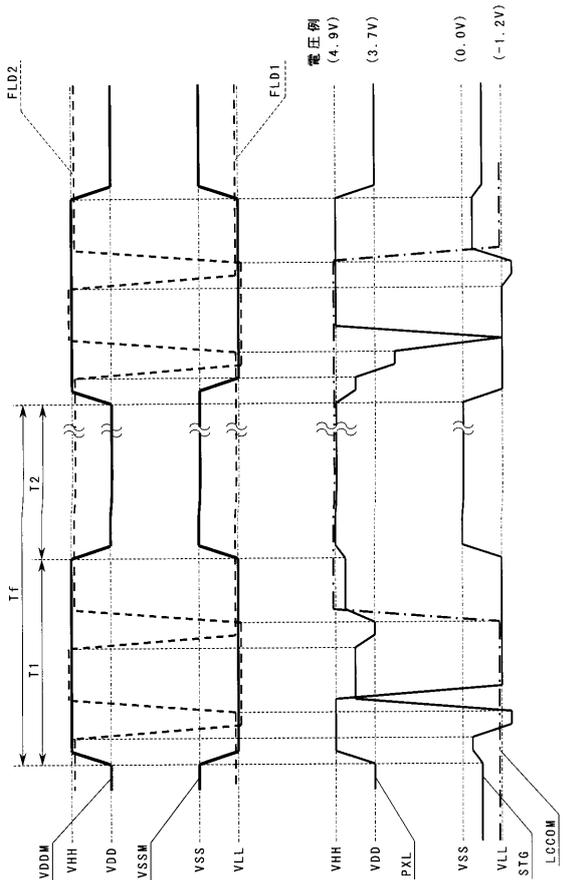
【図4】



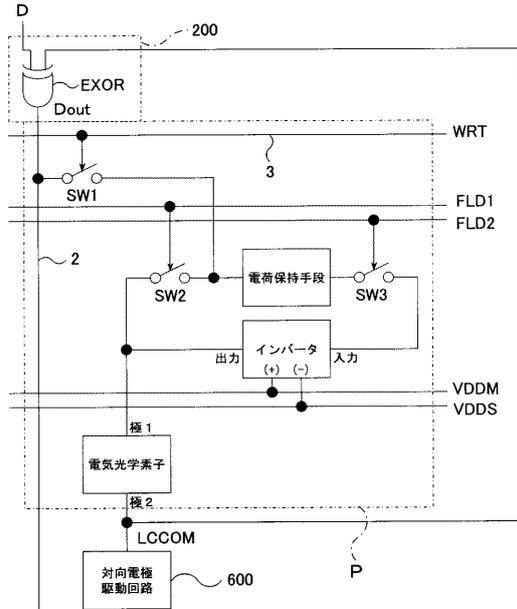
【図5】



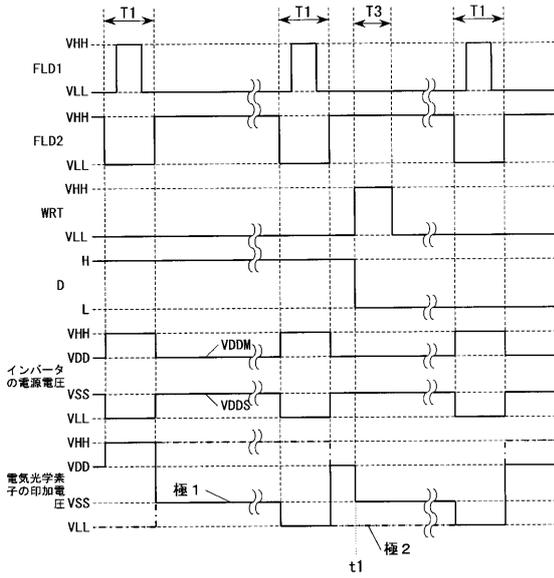
【図6】



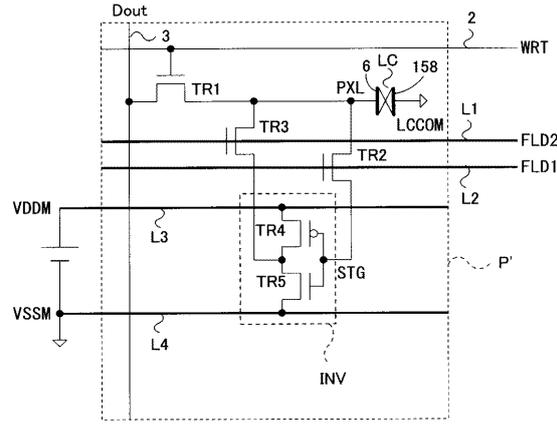
【図7】



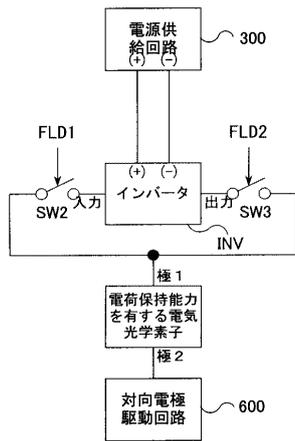
【図8】



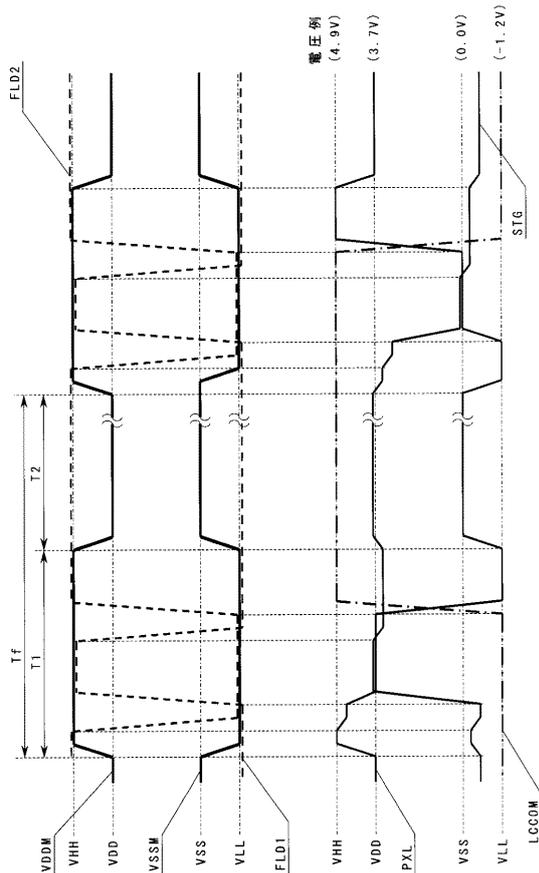
【図9】



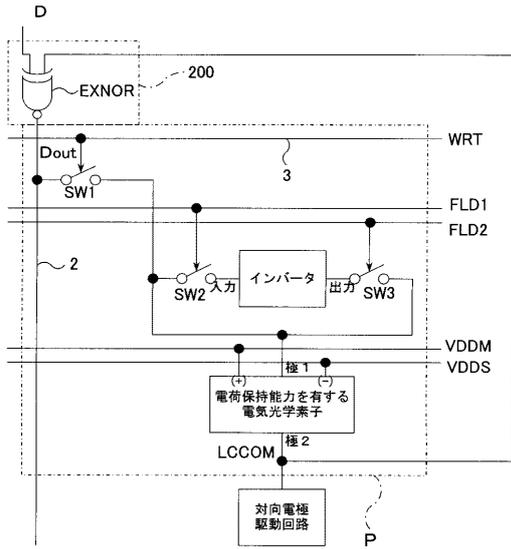
【図10】



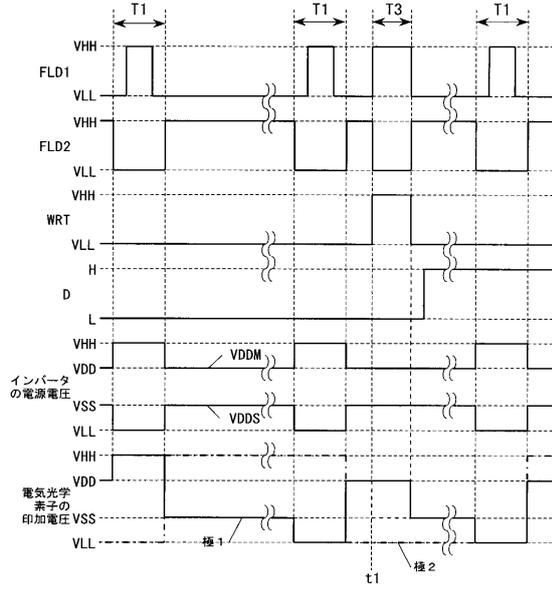
【図11】



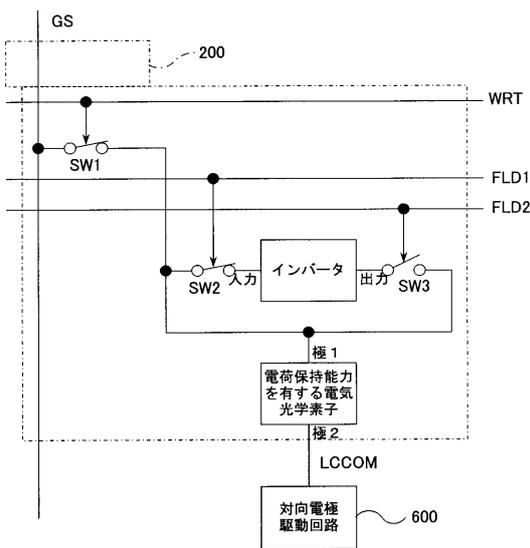
【図12】



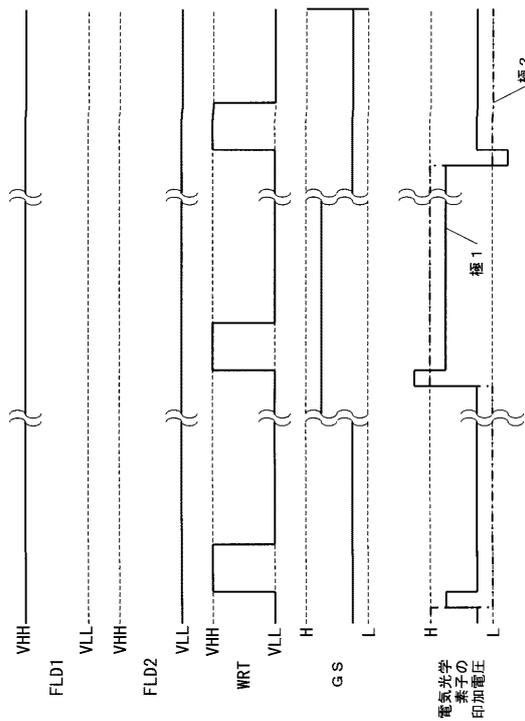
【図13】



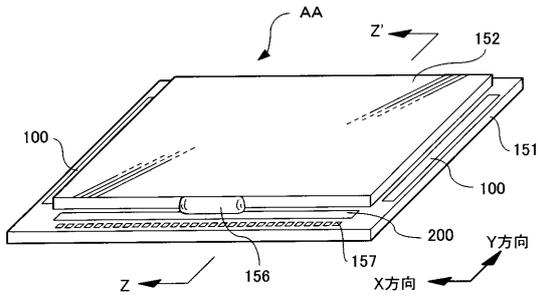
【図14】



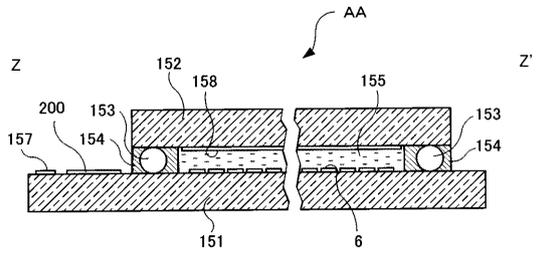
【図15】



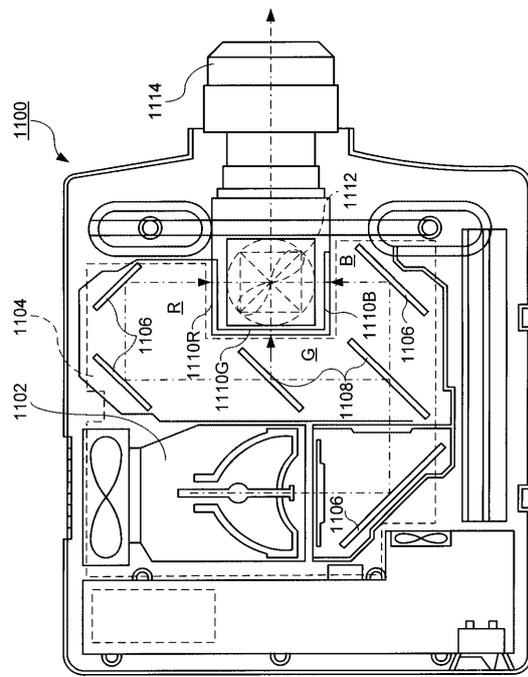
【図16】



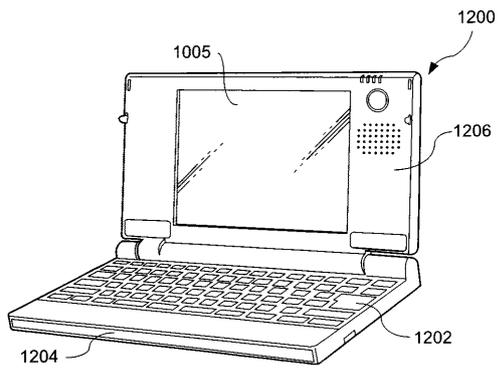
【図17】



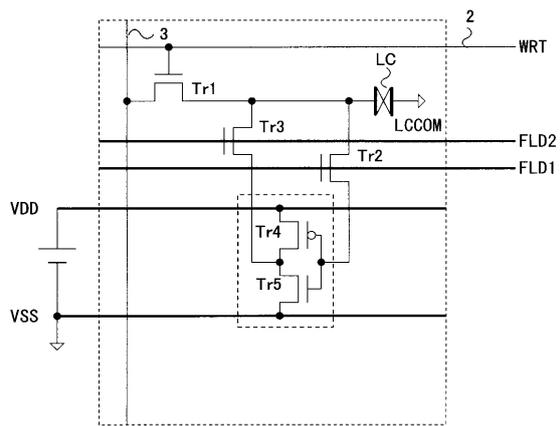
【図18】



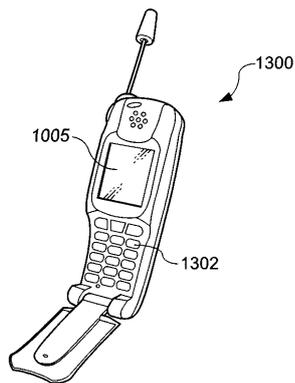
【図19】



【図21】



【図20】



フロントページの続き

(51) Int.Cl.

F I

G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 4 E
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 7 0 E
H 0 5 B	33/14	A

(56) 参考文献 特開 2 0 0 2 - 2 0 7 4 5 3 (J P , A)

特開 2 0 0 2 - 2 2 9 5 3 2 (J P , A)

特開 2 0 0 1 - 1 4 7 4 1 5 (J P , A)

特開 2 0 0 2 - 2 9 7 0 8 2 (J P , A)

特開 2 0 0 2 - 1 3 2 2 2 6 (J P , A)

特開 2 0 0 2 - 3 2 8 6 6 1 (J P , A)

(58) 調査した分野(Int.Cl. , D B 名)

G09G 3/36

G02F 1/133

G09G 3/20

H01L 51/50