

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5720365号
(P5720365)

(45) 発行日 平成27年5月20日 (2015.5.20)

(24) 登録日 平成27年4月3日 (2015.4.3)

(51) Int. Cl. F I
 HO4W 28/14 (2009.01) HO4W 28/14
 HO4W 28/06 (2009.01) HO4W 28/06
 HO4W 4/04 (2009.01) HO4W 4/04 190

請求項の数 8 (全 13 頁)

(21) 出願番号	特願2011-72717 (P2011-72717)	(73) 特許権者	000000295
(22) 出願日	平成23年3月29日 (2011.3.29)		沖電気工業株式会社
(65) 公開番号	特開2012-209687 (P2012-209687A)		東京都港区虎ノ門一丁目7番12号
(43) 公開日	平成24年10月25日 (2012.10.25)	(74) 代理人	100132001
審査請求日	平成25年11月15日 (2013.11.15)		弁理士 伊藤 政幸
		(74) 代理人	100064414
			弁理士 磯野 道造
		(72) 発明者	川本 康貴
			東京都港区西新橋三丁目16番11号 沖
			電気工業株式会社内
		(72) 発明者	久保 祐樹
			東京都港区西新橋三丁目16番11号 沖
			電気工業株式会社内
		審査官	小林 正明

最終頁に続く

(54) 【発明の名称】 情報通信装置、および送信制御プログラム

(57) 【特許請求の範囲】

【請求項1】

制御部と通信部と記憶部とを備える情報通信装置において、
 前記制御部は、
 まだ送信されていないフレームに対応する送信要求を所定の順序で前記記憶部に記憶させる制御と、
 前記送信要求に対する所定の並べ替え順序に従って、前記記憶部に記憶されている送信要求を並べ替える制御と、
 前記並べ替えた送信要求に対応するフレームを、送信先によって決まっている送信タイミングのときに前記通信部に送信させる制御と、を実行し、
 前記並べ替え順序は、
 前記記憶部に記憶されている送信要求のうち、同一の送信先に対する複数のフレームの送信要求が連続するように、前記送信要求を並べ替える手順である
 ことを特徴とする情報通信装置。

【請求項2】

前記並べ替え順序は、
 前記記憶部に記憶されている送信要求を、当該送信要求に対応するフレームの送信タイミングが早い順になるように並べ替える手順である
 ことを特徴とする請求項1に記載の情報通信装置。

【請求項3】

前記並べ替え順序は、

前記記憶部に記憶されている送信要求のうち、前記情報通信装置が前記送信タイミングを知らないフレームに対応する送信要求を先頭にまとめるように前記送信要求を並べ替える手順である

ことを特徴とする請求項 1 に記載の情報通信装置。

【請求項 4】

前記並べ替え順序は、

前記記憶部に記憶されている送信要求のうち、前記情報通信装置が前記送信タイミングを知らないフレームに対応する送信要求を最後にまとめるように前記送信要求を並べ替える手順である

ことを特徴とする請求項 1 に記載の情報通信装置。

【請求項 5】

前記並べ替え順序は、

前記記憶部に記憶されている送信要求のうち、送信されるフレームに対応する先頭の送信要求と、送信先が同一となる送信要求が、前記先頭の送信要求に連続するように、前記送信要求を並べ替える手順である

ことを特徴とする請求項 1 に記載の情報通信装置。

【請求項 6】

制御部と通信部と記憶部とを備える情報通信装置において、

前記制御部は、

まだ送信されていないフレームを所定の順序で前記記憶部に記憶させる制御と、

前記フレームに対する所定の並べ替え順序に従って、前記記憶部に記憶されているフレームを並べ替える制御と、

前記並べ替えたフレームを、送信先によって決まっている送信タイミングのときに前記通信部に送信させる制御と、を実行し、

前記並べ替え順序は、

前記記憶部に記憶されているフレームのうち、同一の送信先に対する複数のフレームが連続するように、前記フレームを並べ替える手順であり、

前記記憶部に記憶されているフレームのうち、前記情報通信装置が前記送信タイミングを知らないフレームを先頭にまとめるように前記フレームを並べ替える手順である

ことを特徴とする情報通信装置。

【請求項 7】

制御部と通信部と記憶部とを備える情報通信装置において、

前記制御部は、

まだ送信されていないフレームを所定の順序で前記記憶部に記憶させる制御と、

前記フレームに対する所定の並べ替え順序に従って、前記記憶部に記憶されているフレームを並べ替える制御と、

前記並べ替えたフレームを、送信先によって決まっている送信タイミングのときに前記通信部に送信させる制御と、を実行し、

前記並べ替え順序は、

前記記憶部に記憶されているフレームのうち、同一の送信先に対する複数のフレームが連続するように、前記フレームを並べ替える手順であり、

前記記憶部に記憶されているフレームのうち、前記情報通信装置が前記送信タイミングを知らないフレームを最後にまとめるように前記フレームを並べ替える手順である

ことを特徴とする情報通信装置。

【請求項 8】

通信部と記憶部とを備える情報通信装置の制御部に実行させる送信制御プログラムにおいて、

まだ送信されていないフレームに対応する送信要求を所定の順序で前記記憶部に記憶させる処理と、

10

20

30

40

50

前記送信要求に対する所定の並べ替え順序に従って、前記記憶部に記憶されている送信要求を並べ替える処理と、

前記並べ替えた送信要求に対応するフレームを、送信先によって決まっている送信タイミングのときに前記通信部に送信させる処理と、を実行させ、

前記並べ替え順序は、

前記記憶部に記憶されている送信要求のうち、同一の送信先に対する複数のフレームの送信要求が連続するように、前記送信要求を並べ替える手順である

ことを特徴とする送信制御プログラム。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、複数の無線端末、つまりノードから構成されるセンサネットワーク（WSN（Wireless Sensor Networks））における無線通信の技術に関する。

【背景技術】

【0002】

IEEE（登録商標）802.15.4は、無線通信のMAC層やPHY層などの上位レイヤを規定する通信規格の一つである。送信側ノードがデータやコマンドなどを送信するときは、上位レイヤからのフレーム送信要求があった順番で、対象となる受信側ノードに対し、データフレームやコマンドフレームなどのフレームを送信する。

20

【0003】

そして、IEEE802.15.4eでは、IEEE802.15.4に対して様々な機能が追加規定されている。その機能の一つとしてCSL（Coordinated Sampled Listening）がある。CSLとは、端的にいえば、送信側ノードが受信側ノードの間欠受信タイミング（単に、「受信タイミング」と称する場合もある）に同期してフレームを送信する省電力通信方法である。受信側ノードは、間欠受信タイミングを迎えると、自身が持つ電池の出力電力を高めて起動状態になり、送信側ノードから送信されるフレームを受信できるように受信待機する。また、受信側ノードは、間欠受信タイミング以外のタイミングでは電池の出力電力を抑えて休止状態（スリープ）になり、フレームを受信できないが、消費電力を抑える。CSLの詳細については、例えば、特許文献1に開示されている。

30

【0004】

CSLにより送信側ノードがフレームを送信する際、上位レイヤからフレーム送信要求がなされてから実際にフレームを送信するまでには、相当量のタイムラグが存在する。このようなタイムラグが存在するのは、主に、送信側ノードが、受信側ノードの間欠受信タイミングを事前に知っている場合には、その間欠受信タイミングに合わせてフレームを送信するためである。もし、送信側ノードが、その間欠受信タイミングを知らない場合には、上位レイヤからのフレーム送信要求がなされた後、受信側ノードの間欠受信タイミングを探索し、探索した間欠受信タイミングに合わせてフレームを送信する。このような探索は、一般的に、既知の間欠受信タイミングに合わせてフレームを送信するのに要する時間と比べて膨大な時間を要する。

40

【0005】

また、CSLでは、「フレーム連続送信機能」という機能がある。これは、送信側ノードが受信側ノードに対し、ある程度まとまった量を持つフレームを連続送信することを可能にする機能である。フレームには、フレームの連続送信の有無を示すフレームペンディングビットが含まれている。フレームペンディングビットがONであるときは、フレームの連続送信が開始する。フレームペンディングビットがOFFであるときは、フレームの連続送信が終了する。

【0006】

送信側ノードは、前記したタイムラグの間に、同一の受信側ノードに対するフレーム送信要求が連続的に発生した場合には、フレーム送信要求により生成されたフレームに含ま

50

れるフレームペンディングビットをONにして、そのフレームを連続送信する。受信側ノードは、そのフレームを受信すると、休止状態にはならず、受信待機を継続する。

【0007】

送信側ノードは、同一の受信側ノードへの送信が連続して発生した回数だけ、対象フレームのフレームペンディングビットをONにして、当該受信側ノードの間欠受信タイミングに合わせてまとめて送信する。よって、フレームの送信に要する時間を短縮することができる。

【0008】

従来では、送信側ノードがフレームを送信するときには、フレームを送信する順番が定められている。例えば、送信側ノードが備える記憶部は、FIFO (First In First Out) 形式で、フレーム送信要求をバッファリングするFIFOバッファとして実装する。そして、FIFOバッファにフレーム送信要求が記憶される順番と同じ順番で、フレーム送信要求に対応するフレームの送信が実行される。

10

【先行技術文献】

【特許文献】

【0009】

【特許文献1】欧州特許出願公開第1657852号明細書

【発明の概要】

【発明が解決しようとする課題】

【0010】

20

しかし、このような方法でフレームを送信すると、以下の問題が生じる。

まず、CSLによるフレーム連続送信機能を利用するためには、FIFOバッファにおいて、宛先が同一となるフレーム送信要求が連続的にバッファリングされている必要がある。しかし、そのようなフレーム送信要求をFIFOバッファに記憶する段階では、必ずしも連続的にバッファリングされるとは限らない。よって、フレーム連続送信機能を利用できない場合が生じ、無線通信におけるスループットの低下を招く。

【0011】

例えば、FIFOバッファには、先頭から「受信側ノードA宛フレーム送信要求1(A1)」、「受信側ノードB宛フレーム送信要求1(B1)」、「受信側ノードA宛フレーム送信要求2(A2)」が、この順番でバッファリングされていたとする。この場合、B1が存在しなければ、A1およびA2に対応するフレームを連続送信することができる。しかし、B1のせいで、前記連続送信はできず、スループットの低下を招く。

30

【0012】

また、基本的には、送信側ノードは、どの受信側ノードがいつ間欠受信を行うか、という受信側ノードそれぞれの間欠受信タイミングを把握している。つまり、送信側ノードは、受信側ノードの間欠受信タイミングの順番を把握することができる。したがって、FIFOバッファにおいて、フレーム送信要求が、前記した間欠受信タイミングの順番に従ってバッファリングされていれば、フレームの送信を円滑に行うことができる。しかし、そのようなフレーム送信要求をFIFOバッファにバッファリングする段階では、必ずしも前記した間欠受信タイミングの順番に従ってバッファリングされるとは限らない。よって、フレームの送信が滞る場合があり、無線通信におけるスループットの低下を招く。

40

【0013】

例えば、FIFOバッファには、先頭から「受信側ノードA宛フレーム送信要求1(A1)」、「受信側ノードB宛フレーム送信要求1(B1)」という順番でバッファリングされていたとする。そして、現時点からB1に対応するフレームの受信タイミングを迎えるまでの時間 t_{B1} が、現時点からA1に対応するフレームの受信タイミングを迎えるまでの時間 t_{A1} よりも短いとする。このとき、時間 t_{B1} を迎えた場合であっても、先頭に待機しているフレーム送信要求は、A1であり、B1ではない。このため、B1に対応するフレームの送信は、時間 t_{B1} の受信タイミングではできず、時間 t_{A1} の後に迎える、受信側ノードBの次の受信タイミングになってしまう。つまり、その次の受信タイミ

50

ングまでの間、B 1 に対応するフレームの送信が滞り、スループットの低下を招く。

【0014】

そこで、このような事情を鑑みて、本発明では、無線通信におけるスループットを向上することを目的とする。

【課題を解決するための手段】

【0015】

前記目的を達成するため、本発明は、
制御部と通信部と記憶部とを備える情報通信装置において、
前記制御部は、

まだ送信されていないフレームに対応する送信要求を所定の順序で前記記憶部に記憶させる制御と、

前記送信要求に対する所定の並べ替え順序に従って、前記記憶部に記憶されている送信要求を並べ替える制御と、

前記並べ替えた送信要求に対応するフレームを、送信先によって決まっている送信タイミングのときに前記通信部に送信させる制御と、を実行する

ことを特徴とする。

詳細は、後記する。

【発明の効果】

【0016】

本発明によれば、無線通信におけるスループットを向上することができる。

【図面の簡単な説明】

【0017】

【図1】第1の実施形態における情報通信装置の構成を示した図である。

【図2】第2の実施形態における情報通信装置の構成を示した図である。

【発明を実施するための形態】

【0018】

以下、本発明を実施するための形態（以下、「実施形態」という。）について、適宜図面を参照しながら説明する。

【0019】

第1の実施形態

図1は、第1の実施形態における情報通信装置の構成を示した図である。第1の実施形態の情報通信装置1は、例えば、IEEE802.15.4eの通信規格に従う無線通信を行うセンサネットワークを構成するノードである。センサネットワークを構成するノードそれぞれは、基本的には、CSLで動作しているものとする。情報通信装置1は、通信部11、制御部12、記憶部13といったハードウェアの構成を備える。また、情報通信装置1は、要求FIFOバッファ131、要求ソート部132、要求発行タイミング設定部133、フレーム生成部134、およびフレーム送信部135といったソフトウェアの構成を備える。

【0020】

通信部11は、アンテナを介してセンサネットワークの他のノードとフレームを送受信するインターフェースである。

制御部12は、例えば、CPU (Central Processing Unit) であり、後記する情報通信装置1が行う処理を実行する。

【0021】

記憶部13は、例えば、ROM (Read Only Memory)、RAM (Random Access Memory)、EEPROM (Erasable Programmable Read Only Memory) などである。記憶部13は、前記した要求FIFOバッファ131、要求ソート部132、要求発行タイミング設定部133、フレーム生成部134、およびフレーム送信部135をプログラムとして記憶している他、CSLによる通信、間欠動作による、またはよらない通信、キャリアセンスなどを実行するためのプログラムも記憶している。また、記憶部13は、例えば、生成

10

20

30

40

50

したフレーム送信要求をF I F O形式で記憶する。

【0022】

要求F I F Oバッファ131は、M A C層やP H Y層などの上位レイヤからなされるフレーム送信要求をF I F O形式でバッファリングする。フレーム送信要求は、当該フレームの宛先、つまり受信側ノードの識別情報、および当該受信側ノードへフレームを送信するときの送信タイミングを示す情報を含む。受信側ノードへの送信タイミングとは、例えば、受信側ノードの間欠受信タイミングである。上位レイヤは、受信側ノードへの送信タイミングを事前に把握しているときは、その送信タイミングをフレーム送信要求に含める。受信側ノードへの送信タイミングを事前に把握していないときは、当該受信側ノードへの送信タイミングを探索して、決定する。前記探索は、例えば、一定期間に亘って当該受信側ノードへWakeUp信号を送信し、対応する受信確認(Ack)を受信する、という手順をとる。

10

なお、送信側ノードは、送信タイミングを迎えるまでは送信待機しており、上位レイヤにより送信待機時間が設定される。受信側ノードへの送信タイミングを事前に把握していないときは、送信待機時間としてその最大値が設定される。この最大値は、例えば、上位レイヤが設定する。

【0023】

要求ソート部132は、要求F I F Oバッファ131にバッファリングされたフレーム送信要求を、所定のアルゴリズムに従って所定のタイミングで並べ替える。要求ソート部132は、本発明の特徴を構成する。前記アルゴリズムの詳細については、後記する。

20

【0024】

要求発行タイミング設定部133は、要求F I F Oバッファ131において先頭にあるフレーム送信要求を、当該フレーム送信要求に含まれる送信タイミングでフレーム生成部134に開示して送る。このとき、要求発行タイミング設定部133は、要求F I F Oバッファ131に対し、フレーム送信要求をフレーム生成部134に開示するように命令する。なお、フレーム送信要求の「開示」とは、そのフレーム送信要求に対応するフレーム生成の「許可」を意味する。

要求発行タイミング設定部133は、C S Lによる無線通信を行っている場合、フレームの連続送信が可能なときは、つまり、フレーム送信要求の宛先が連続するとき、フレーム生成部134に対しフレームの連続送信がなされる旨を通知する。

30

【0025】

フレーム生成部134は、要求発行タイミング設定部133から開示されたフレーム送信要求および必要に応じて上位レイヤからの所定の情報に従ってフレームを生成する。フレーム生成部134は、要求発行タイミング設定部133からフレームの連続送信がなされる旨を通知されたときは、生成したフレームのフレームペンディングビットをONにする。

【0026】

フレーム送信部135は、フレーム生成部134が生成したフレームを、対応するフレーム送信要求に含まれる宛先に送信する。

【0027】

本実施形態の情報通信装置1の処理は、制御部12が記憶部13に記憶されているプログラムを実行し、ソフトウェアとハードウェアとが協働することで実現される。この処理は、制御部12が主体となって、主に、以下の手順で進行する。

40

【0028】

すなわち、まず、制御部12は、要求F I F Oバッファ131により、上位レイヤから取得するフレーム送信要求を、その取得の順番でバッファリングする。

次に、制御部12は、要求ソート部132により、バッファリングされたフレーム送信要求を、所定のアルゴリズムを用いて、所定のタイミングで並べ替える。なお、本実施形態において、前記アルゴリズムを「ソートアルゴリズム」と称し、前記タイミングを「ソートタイミング」と称する場合がある。

50

次に、制御部 1 2 は、要求発行タイミング設定部 1 3 3 により、並べ替えられたフレーム送信要求を、当該フレーム送信要求に含まれる送信タイミングでフレーム生成部 1 3 4 に開示する。

次に、制御部 1 2 は、フレーム生成部 1 3 4 により、開示されたフレーム送信要求に従ってフレームを生成する。

最後に、制御部 1 2 は、フレーム送信部 1 3 5 により、生成したフレームを、対応するフレーム送信要求に含まれる宛先に送信する。

【 0 0 2 9 】

要求ソート部 1 3 2 によるソートタイミングとして、例えば、以下のタイミングが挙げられる。

10

ソートタイミング (1) : 上位レイヤから新たなフレーム送信要求を取得し、要求 F I F O バッファ 1 3 1 に追加した時 (書き込み時) 。

ソートタイミング (2) : 予め決定した一定期間ごと。記憶部 1 3 は、当該一定期間を示す値を記憶している。

ソートタイミング (3) : 要求発行タイミング設定部 1 3 3 から要求 F I F O バッファ 1 3 1 に対し、フレーム送信要求をフレーム生成部 1 3 4 に開示するように命令した時 (読み出し時) 。

なお、ソートタイミング (1) ~ (3) を適宜組み合わせてもよい。

20

【 0 0 3 0 】

要求ソート部 1 3 2 によるソートアルゴリズムとして、例えば、以下のアルゴリズムが挙げられる。

【 0 0 3 1 】

ソートアルゴリズム (1) : 現時点から、宛先となる受信側ノードへフレームを送信するタイミングまでの期間が短い順 (早い順) にフレーム送信要求を並べ替えるアルゴリズム。つまり、受信側ノードの間欠受信タイミングの順番と同じ順番でフレームを送信することができるようにフレーム送信要求を並べ替える。これにより、受信側ノードの間欠受信タイミングを迎えたときに、相応のフレームを滞りなく送信することができる。

【 0 0 3 2 】

ソートアルゴリズム (2) : 宛先が同一であるフレーム送信要求が連続するように並べ替えるアルゴリズム。このように並べ替えることで、C S L を利用できるようになり、フレームの送信を短時間で実行することができる。また、着目する宛先が一つで済むため、ソートアルゴリズム (1) よりも簡易に実装することができる。

30

なお、制御部 1 2 は、並べ替えられたフレーム送信要求に対して生成したフレームについては、フレームの連続送信が可能であるため、フレームペンディングビットが O N に設定される。

【 0 0 3 3 】

ソートアルゴリズム (3) : 要求発行タイミング設定部 1 3 3 によりフレーム生成部 1 3 4 に開示されたフレーム送信要求の宛先と同一の宛先を持つフレーム送信要求を、要求 F I F O バッファ 1 3 1 の先頭に連続して配置するように並べ替えるアルゴリズム。このように並べ替えることで、C S L を利用できるようになり、フレームの送信を短時間で実行することができる。また、開示されたフレーム送信要求の宛先に着目すればよいため、ソートアルゴリズム (1) よりも簡易に実装することができる。

40

なお、制御部 1 2 は、並べ替えられたフレーム送信要求に対して生成したフレームについては、フレームの連続送信が可能であるため、フレームペンディングビットが O N に設定される。

【 0 0 3 4 】

ソートアルゴリズム (4) : 宛先へのフレーム送信タイミングを知らないフレーム送信要求は、要求 F I F O バッファ 1 3 1 の最後にまとめて配置するように並べ替えるアルゴ

50

リズム。このように並べ替えることで、多大な時間を要するフレームの送信を後回しにするとともに、フレーム送信タイミングを知っているフレームの送信は短時間で完了することができる。よって、記憶部 13 の記憶容量を迅速に確保することができる。

【0035】

ソートアルゴリズム(5)：宛先へのフレーム送信タイミングを知らないフレーム送信要求は、要求FIFOバッファ131の先頭にまとめて配置するように並べ替えるアルゴリズム。このように並べ替えることで、多大な時間を要するフレームの送信であっても、その送信タイミングを早期の段階で把握することができる。よって、ソートアルゴリズム(5)の並べ替えを行わない場合と比べて当該フレームの送信をより短時間で完了することができる。

10

CSLの機能により、送信側ノードが、フレーム送信タイミングが不明であるが、CSLで動作している受信側ノードに対してフレームを送信すると、受信側ノードが返すAckには、自身の受信タイミングを示す値が記述される。よって、Ackを読み出した送信側ノードは、受信側ノードへのフレーム送信タイミングを知ることになり、当該受信側ノードへのフレームの送信を短時間で完了することができる。

なお、矛盾が生じない範囲において、ソートアルゴリズム(1)~(5)を適宜組み合わせてもよい。

【0036】

第1の実施形態によれば、上位レイヤからどのような順番でフレーム送信要求がなされたとしても、フレームの送信の効率を高めるようにフレーム送信要求を並べ替えることで、無線通信におけるスループットを向上することができる。

20

【0037】

第2の実施形態

第2の実施形態について説明する。その説明の際、第1の実施形態と共通する事項については、基本的には、その説明を省略し、主に、相違する事項について説明する。

第1の実施形態では、バッファリングしたフレーム送信要求を並べ替えたが、第2の実施形態では、フレーム送信要求に対して生成したフレームをバッファリングし、バッファリングしたフレームを並べ替える。

【0038】

図2は、第2の実施形態における情報通信装置の構成を示した図である。なお、第2の実施形態における情報通信装置1aにおいて、第1の実施形態における情報通信装置1と同一となる構成には同一の符号を付す。情報通信装置1aは、前記したフレーム生成部134およびフレーム送信部135に加え、要求取得部136、フレームFIFOバッファ137、フレームソート部138およびフレーム送信タイミング設定部139といったソフトウェアの構成を備える。よって、記憶部13は、前記したフレーム生成部134、フレーム送信部135、要求取得部136、フレームFIFOバッファ137、フレームソート部138およびフレーム送信タイミング設定部139をプログラムとして記憶している他、CSLによる通信、間欠動作による、またはよらない通信、キャリアセンスなどを実行するためのプログラムも記憶している。また、記憶部13は、例えば、生成したフレームをFIFO形式で記憶する。

30

40

【0039】

要求取得部136は、上位レイヤからなされるフレーム送信要求を取得し、当該フレーム送信要求に対応するフレームを生成する旨をフレーム生成部134に通知する。

【0040】

フレームFIFOバッファ137は、フレーム生成部134が生成したフレームをFIFO形式でバッファリングする。

【0041】

フレームソート部138は、フレームFIFOバッファ137にバッファリングされたフレームを、所定のアルゴリズムに従って所定のタイミングで並べ替える。フレームソート部138は、本発明の特徴を構成する。前記アルゴリズムの詳細については、後記する

50

。

【0042】

フレーム送信タイミング設定部139は、フレームFIFOバッファ137において先頭にあるフレームを、当該フレームに対応するフレーム送信要求に含まれていた送信タイミングでフレーム送信部135に開示して送る。このとき、フレーム送信タイミング設定部139は、フレームFIFOバッファ137に対し、フレームをフレーム送信部135に開示するように命令する。なお、フレームの「開示」とは、そのフレームの送信の「許可」を意味する。

フレーム送信タイミング設定部139は、CSLによる無線通信を行っている場合、フレームの連続送信が可能なときは、つまり、フレームの宛先が連続するときは、連続送信するフレームのフレームペンディングビットをONにする。

10

【0043】

本実施形態の情報通信装置1aの処理は、制御部12が主体となって、主に、以下の手順で進行する。

【0044】

すなわち、まず、制御部12は、要求受信部136により、上位レイヤからフレーム送信要求を取得し、フレーム送信要求および必要に応じて上位レイヤからの所定の情報に基づいてフレームを生成する旨をフレーム生成部134に通知する。

次に、制御部12は、フレーム生成部134により、前記フレーム送信要求に対応するフレームを生成する。

20

次に、制御部12は、フレームFIFOバッファ137により、フレーム生成部134が生成したフレームを、その生成の順番で、つまり、フレーム送信要求の取得の順番でバッファリングする。

次に、制御部12は、フレームソート部138により、バッファリングされたフレームを、所定のアルゴリズムを用いて、所定のタイミングで並べ替える。なお、本実施形態において、前記アルゴリズムを「ソートアルゴリズム」と称し、前記タイミングを「ソートタイミング」と称する場合がある。

次に、制御部12は、フレーム送信タイミング設定部139により、並べ替えられたフレームを、対応するフレーム送信要求に含まれていた送信タイミングでフレーム送信部135に開示する。

30

最後に、制御部12は、フレーム送信部135により、開示されたフレームを、対応するフレーム送信要求に含まれていた宛先に送信する。

【0045】

フレームソート部138によるソートタイミングとして、例えば、以下のタイミングが挙げられる。

ソートタイミング(1a)：フレーム生成部134が新たに生成したフレームをフレームFIFOバッファ137に追加した時(書き込み時)。

ソートタイミング(2a)：予め決定した一定期間ごと。記憶部13は、当該一定期間を示す値を記憶している。

40

ソートタイミング(3a)：フレーム送信タイミング設定部139からフレームソート部138に対し、フレームをフレーム送信部135に開示するように命令した時(読み出し時)。

なお、ソートタイミング(1a)~(3a)を適宜組み合わせてもよい。

【0046】

フレームソート部138によるソートアルゴリズムとして、例えば、以下のアルゴリズムが挙げられる。

【0047】

ソートアルゴリズム(1a)：現時点から、宛先となる受信側ノードへフレームを送信

50

するタイミングまでの期間が短い順（早い順）にフレームを並べ替えるアルゴリズム。つまり、受信側ノードの間欠受信タイミングの順番と同じ順番になるようにフレームを並べ替える。これにより、受信側ノードの間欠受信タイミングを迎えたときに、相応のフレームを滞りなく送信することができる。

【 0 0 4 8 】

ソートアルゴリズム（2 a）：宛先が同一であるフレームが連続するように並べ替えるアルゴリズム。このように並べ替えることで、CSLを利用できるようになり、フレームの送信を短時間で実行することができる。また、着目する宛先が一つで済むため、ソートアルゴリズム（1 a）よりも簡易に実装することができる。

なお、並べ替えられたフレームについては、フレームの連続送信が可能であるため、フレームペンディングビットがONに設定される。

10

【 0 0 4 9 】

ソートアルゴリズム（3 a）：フレーム送信タイミング設定部 1 3 9 によりフレーム送信部 1 3 5 に開示されたフレームの宛先と同一の宛先を持つフレームを、フレーム FIFO バッファ 1 3 7 の先頭に連続して配置するように並べ替えるアルゴリズム。このように並べ替えることで、CSLを利用できるようになり、フレームの送信を短時間で実行することができる。また、開示されたフレームの宛先に着目すればよいため、ソートアルゴリズム（1 a）よりも簡易に実装することができる。

なお、制御部 1 2 は、並べ替えられたフレームについては、フレームの連続送信が可能であるため、フレームペンディングビットがONに設定される。

20

【 0 0 5 0 】

ソートアルゴリズム（4 a）：宛先へのフレーム送信タイミングを知らないフレームは、フレーム FIFO バッファ 1 3 7 の最後にまとめて配置するように並べ替えるアルゴリズム。このように並べ替えることで、多大な時間を要するフレームの送信を後回しにするとともに、フレーム送信タイミングを知っているフレームの送信は短時間で完了することができる。よって、記憶部 1 3 の記憶容量を迅速に確保することができる。

【 0 0 5 1 】

ソートアルゴリズム（5 a）：宛先へのフレーム送信タイミングを知らないフレームは、フレーム FIFO バッファ 1 3 7 の先頭にまとめて配置するように並べ替えるアルゴリズム。このように並べ替えることで、多大な時間を要するフレームの送信であっても、その送信タイミングを早期の段階で把握することができる。よって、ソートアルゴリズム（5 a）の並べ替えを行わない場合と比べて当該フレームの送信をより短時間で完了することができる。

30

なお、矛盾が生じない範囲において、ソートアルゴリズム（1 a）～（5 a）を適宜組み合わせてもよい。

【 0 0 5 2 】

制御部 1 2 は、フレーム送信タイミング設定部 1 3 9 の機能により、フレーム FIFO バッファ 1 3 7 が先頭に配置されたフレームをフレーム送信部 1 3 5 に渡すとき、フレームの生成時ではできなかった処理を実行することができる。前記処理としては、例えば、（1）フレームのシーケンス番号を当該フレームに付与する処理、（2）タイムスタンプを当該フレームに付与する処理、（3）フレームの認証子を当該フレームに付与する処理、（4）フレームの暗号化が挙げられる。

40

【 0 0 5 3 】

第 2 の実施形態によれば、上位レイヤからどのような順番でフレーム送信要求がなされたとしても、フレームの送信の効率を高めるようにフレームを並べ替えることで、無線通信におけるスループットを向上することができる。

特に、第 1 の実施形態と比較すると、フレームの送信タイミングを迎えていないためにフレームを送信することができない期間であっても、フレームを生成することは可能であるため、フレーム送信の効率がよい。

【 0 0 5 4 】

50

その他

前記実施形態は、本発明を実施するために好適のものであるが、その実施形式はこれらに限定されるものでなく、本発明の要旨を変更しない範囲内において種々変形することが可能である。

【 0 0 5 5 】

例えば、本実施形態では、記憶部 1 3 は、要求 F I F O バッファ 1 3 1 により、フレーム送信要求を F I F O 形式で記憶していた。しかし、F I F O 形式以外にも、例えば L I F O (Last In First Out) 形式や F I L O (First In Last Out) 形式のように所定の順序で記憶するようにしてもよい。

【 0 0 5 6 】

また、本実施形態で説明した種々の技術を適宜組み合わせさせた技術を実現することもできる。

また、本実施形態で説明したソフトウェアの全部または一部の構成をハードウェアとして実現することもできる。

【 0 0 5 7 】

その他、ハードウェア、ソフトウェア等の具体的な構成について、本発明の趣旨を逸脱しない範囲で適宜変更が可能である。

【符号の説明】

【 0 0 5 8 】

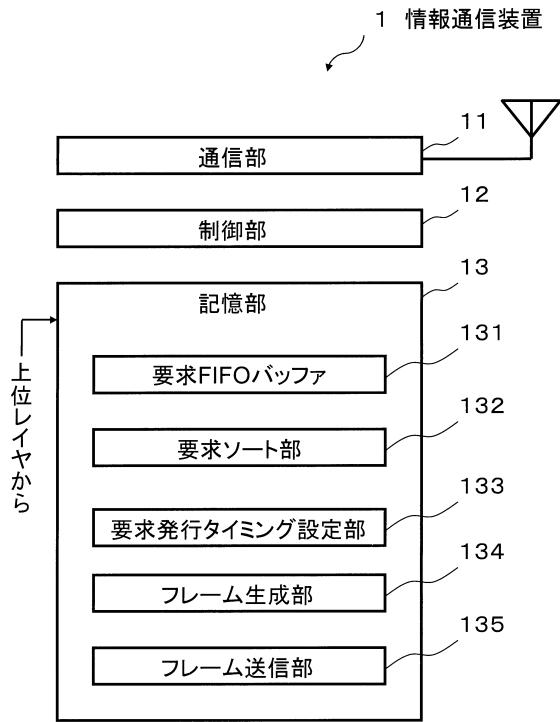
- | | | |
|-------|-------------------|----|
| 1 | 情報通信装置 | 20 |
| 1 1 | 通信部 | |
| 1 2 | 制御部 | |
| 1 3 | 記憶部 | |
| 1 3 1 | 要求 F I F O バッファ | |
| 1 3 2 | 要求ソート部 | |
| 1 3 3 | 要求発行タイミング設定部 | |
| 1 3 4 | フレーム生成部 | |
| 1 3 5 | フレーム送信部 | |
| 1 3 6 | 要求取得部 | |
| 1 3 7 | フレーム F I F O バッファ | 30 |
| 1 3 8 | フレームソート部 | |
| 1 3 9 | フレーム送信タイミング設定部 | |

10

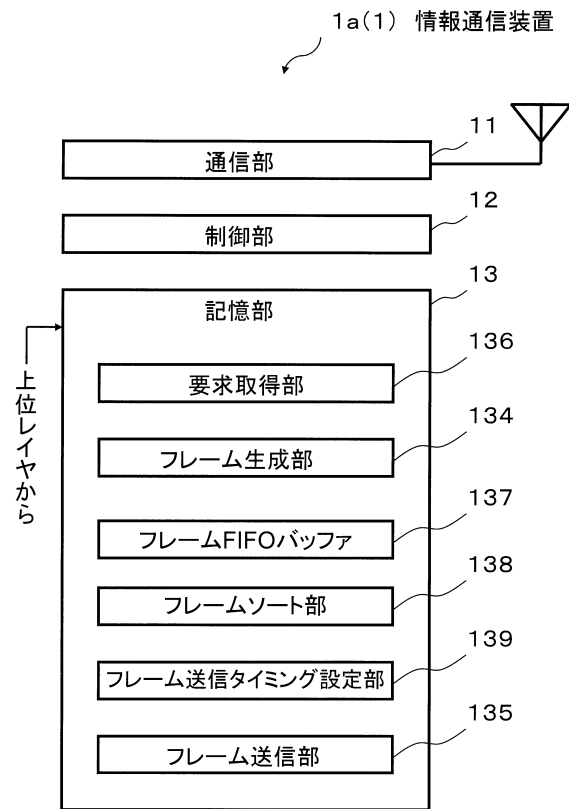
20

30

【図1】



【図2】



フロントページの続き

- (56)参考文献 特開2006-238341(JP,A)
特開2005-318487(JP,A)
特開2003-078565(JP,A)
国際公開第2009/096332(WO,A1)
特開2005-006293(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04W 28/14
H04W 4/04
H04W 28/06