



(12)发明专利申请

(10)申请公布号 CN 108054163 A

(43)申请公布日 2018.05.18

(21)申请号 201711222954.7

H01Q 21/08(2006.01)

(22)申请日 2017.11.29

(30)优先权数据

15/406,514 2017.01.13 US

(71)申请人 日月光半导体制造股份有限公司

地址 中国台湾高雄市楠梓加工区经三路26
号

(72)发明人 江忠信 纪光庭

(74)专利代理机构 北京律盟知识产权代理有限公司 11287

代理人 蕭輔寬

(51)Int.Cl.

H01L 23/66(2006.01)

H01Q 1/22(2006.01)

H01Q 21/06(2006.01)

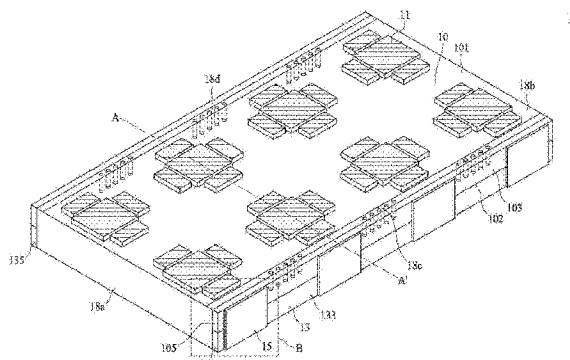
权利要求书3页 说明书5页 附图5页

(54)发明名称

半导体封装设备

(57)摘要

本发明提供一种半导体封装设备。所述半导体封装设备包含衬底、第一天线、电子组件、封装体以及第二天线。所述衬底包含第一表面、与所述第一表面相对的第二表面，以及延伸于所述第一表面与所述第二表面之间的第一侧面。所述第一天线安置于所述衬底的所述第一表面上。所述电子组件安置于所述衬底的所述第二表面上。所述封装体安置于所述衬底的所述第二表面上且囊封所述电子组件。所述封装体具有与所述衬底的所述第一侧面大体上共面的第一侧面。所述第二天线安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上。



1. 一种半导体封装设备，其包括：

衬底，其具有第一表面、与所述第一表面相对的第二表面，以及延伸于所述第一表面与所述第二表面之间的第一侧面；

第一天线，其安置于所述衬底的所述第一表面上；

电子组件，其安置于所述衬底的所述第二表面上；

封装体，其安置于所述衬底的所述第二表面上且囊封所述电子组件，所述封装体具有与所述衬底的所述第一侧面大体上共面的第一侧面；以及

第二天线，其安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上。

2. 根据权利要求1所述的半导体封装设备，其中所述衬底具有与所述衬底的所述第一侧面相对的第二侧面，所述封装体具有与所述封装体的所述第一侧面相对的第二侧面，所述半导体封装设备进一步包括安置于所述衬底的所述第二侧面和所述封装体的所述第二侧面上的第三天线。

3. 根据权利要求1所述的半导体封装设备，其中所述衬底具有与所述衬底的所述第一侧面相对的第二侧面，和延伸于所述衬底的所述第一侧面与所述衬底的所述第二侧面之间的第三侧面，所述封装体具有与所述封装体的所述第一侧面相对的第二侧面，和延伸于所述封装体的所述第一侧面与所述封装体的所述第二侧面之间的第三侧面，所述半导体封装设备进一步包括安置于所述衬底的所述第三侧面和所述封装体的所述第三侧面上的第一金属条。

4. 根据权利要求3所述的半导体封装设备，其中所述衬底具有与所述衬底的所述第三侧面相对的第四侧面，所述封装体具有与所述封装体的所述第三侧面相对的第四侧面，所述半导体封装设备进一步包括安置于所述衬底的所述第四侧面和所述封装体的所述第四侧面上的第二金属条。

5. 根据权利要求4所述的半导体封装设备，其进一步包括安置于所述衬底的所述第一表面上，且将所述第一金属条与所述第二金属条连接的金属线，其中所述金属线邻近于所述衬底的所述第一侧面。

6. 根据权利要求4所述的半导体封装设备，其进一步包括安置于所述衬底的所述第一表面上，且将所述第一金属条与所述第二金属条连接的金属线，其中所述金属线邻近于所述衬底的所述第二侧面。

7. 根据权利要求1所述的半导体封装设备，其中所述第一天线包含至少一个贴片天线，所述贴片天线包括各自安置为邻近于所述衬底的所述第一表面的第一金属层、第二金属层以及第三金属层。

8. 根据权利要求7所述的半导体封装设备，其中所述衬底包含在所述衬底内的导电通孔，所述半导体封装设备进一步包括邻近于所述衬底的所述第二表面，且通过所述衬底内的所述导电通孔电连接到所述第三金属层的第四金属层，其中所述第四金属层包含第一端子和第二端子。

9. 根据权利要求8所述的半导体封装设备，其进一步包括邻近于所述衬底的所述第二表面，且电连接到所述第二天线的第五金属层，其中所述第五金属层被配置成与所述第四金属层的所述第一端子和所述第二端子中的至少一个电磁耦合。

10. 根据权利要求1所述的半导体封装设备，其进一步包括安置于所述衬底的所述第二

表面上,且由所述封装体囊封的连接元件。

11. 根据权利要求10所述的半导体封装设备,其中所述连接元件为导电桩、导电孔或凸块。

12. 根据权利要求10所述的半导体封装设备,其进一步包括由所述连接元件电连接到所述衬底的所述第二表面的插入件,其中所述插入件的至少部分由所述封装体囊封。

13. 根据权利要求12所述的半导体封装设备,其中所述插入件具有与所述封装体的所述第一侧面大体上共面的侧面,且其中所述第二天线安置于所述插入件的所述侧面上。

14. 一种半导体封装设备,其包括:

衬底,其具有第一表面、与所述第一表面相对的第二表面、延伸于所述第一表面与所述第二表面之间的第一侧面,以及与所述第一侧面相对的第二侧面;

第一天线,其安置于所述衬底的所述第一表面上;

电子组件,其安置于所述衬底的所述第二表面上;

封装体,其安置于所述衬底的所述第二表面上且囊封所述电子组件,所述封装体具有与所述衬底的所述第一侧面大体上共面的第一侧面,和与所述衬底的所述第二侧面大体上共面的第二侧面;

第一金属条,其安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上;以及

第二金属条,其安置于所述衬底的所述第二侧面和所述封装体的所述第二侧面上,其中所述第二金属条电连接到所述第一金属条。

15. 根据权利要求14所述的半导体设备封装,其进一步包括:

第一金属线,其安置于所述衬底的所述第一表面上,且将所述第一金属条电连接到所述第二金属条;以及

第二金属线,其安置于所述衬底的所述第一表面上,且将所述第一金属条电连接到所述第二金属条,其中所述第二金属线与所述第一金属线隔开。

16. 根据权利要求14所述的半导体封装设备,其中所述衬底具有延伸于所述衬底的所述第一侧面与所述衬底的所述第二侧面之间的第三侧面,和与所述衬底的所述第三侧面相对的第四侧面,所述封装体具有延伸于所述封装体的所述第一侧面与所述封装体的所述第二侧面之间的第三侧面,和与所述封装体的所述第三侧面相对的第四侧面,所述半导体封装设备进一步包括:

第二天线,其安置于所述衬底的所述第三侧面和所述封装体的所述第三侧面上;

以及

第三天线,其安置于所述衬底的所述第四侧面和所述衬底的所述第四侧面上。

17. 一种半导体封装设备,其包括:

衬底,其包含第一表面、与所述第一表面相对的第二表面、延伸于所述第一表面与所述第二表面之间的第一侧面,以及第一金属层;

电子组件,其安置于所述衬底的所述第二表面上;

封装体,其安置于所述衬底的所述第二表面上且囊封所述电子组件,所述封装体具有与所述衬底的所述第一侧面大体上共面的第一侧面;以及

第一天线,其安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上,其中

所述第一天线电连接到所述衬底的所述第一金属层。

18. 根据权利要求17所述的半导体设备封装，其中所述衬底包含第二金属层，其与所述第一金属层隔离且被配置成与所述第一金属层电磁耦合。

19. 根据权利要求17所述的半导体设备封装，其进一步包括：

第二天线，其安置于所述衬底的所述第一表面上；以及

至少一个连接元件，其安置于所述衬底的所述第二表面上且由所述封装体覆盖。

20. 根据权利要求17所述的半导体设备封装，所述衬底具有大体上垂直于所述衬底的所述第一侧面的第二侧面，和与所述衬底的所述第二侧面相对的第三侧面，所述半导体封装设备进一步包括：

第一金属条，其安置于所述衬底的所述第二侧面上；以及

第二金属条，其安置于所述衬底的所述第三侧面上；

其中所述第一金属条电连接到所述第二金属条。

半导体封装设备

技术领域

[0001] 本发明涉及半导体封装设备,且更明确地说涉及具有天线阵列的半导体封装设备。

背景技术

[0002] 例如蜂窝电话的无线通信设备可包含用于发射和接收射频(RF)信号的天线。一些无线通信设备包含各自安置于电路板的不同部分上的天线和通信模块。根据一些方法,单独地制造天线和通信模块,并在将天线和通信模块放置于电路板上之后将其电连接到一起。因此,所述两组件可能带来单独的制造成本。此外,可能难以减少无线通信设备的大小以达成合适紧凑型产品设计。另外,天线与通信模块之间的RF信号发射路径可能较长,借此减少在天线与通信模块之间发射的信号的质量。

发明内容

[0003] 在根据一些实施例的方面中,一种半导体封装设备包含衬底、第一天线、电子组件、封装体以及第二天线。所述衬底包含第一表面、与所述第一表面相对的第二表面,以及延伸于所述第一表面与所述第二表面之间的第一侧面。所述第一天线安置于所述衬底的所述第一表面上。所述电子组件安置于所述衬底的所述第二表面上。所述封装体安置于所述衬底的所述第二表面上且囊封所述电子组件。所述封装体具有与所述衬底的所述第一侧面大体上共面的第一侧面。所述第二天线安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上。

[0004] 在根据一些实施例的另一方面中,一种半导体封装设备包含衬底、第一天线、电子组件、封装体、第一金属条以及第二金属条。所述衬底包含第一表面、与所述第一表面相对的第二表面、延伸于所述第一表面与所述第二表面之间的第一侧面,以及与所述第一侧面相对的第二侧面。所述第一天线安置于所述衬底的所述第一表面上。所述电子组件安置于所述衬底的所述第二表面上。所述封装体安置于所述衬底的所述第二表面上且囊封所述电子组件。所述封装体具有与所述衬底的所述第一侧面大体上共面的第一侧面,和与所述衬底的所述第二侧面大体上共面的第二侧面。所述第一金属条安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上。所述第二金属条安置于所述衬底的所述第二侧面和所述封装体的所述第二侧面上。所述第二金属条电连接到所述第一金属条。

[0005] 在根据一些实施例的另一方面中,一种半导体封装设备包含衬底、电子组件、封装体以及第一天线。所述衬底包含第一表面、与所述第一表面相对的第二表面、延伸于所述第一表面与所述第二表面之间的第一侧面、第一金属层以及第二金属层。所述电子组件安置于所述衬底的所述第二表面上。所述封装体安置于所述衬底的所述第二表面上且囊封所述电子组件。所述封装体具有与所述衬底的所述第一侧面共面的第一侧面。所述第一天线安置于所述衬底的所述第一侧面和所述封装体的所述第一侧面上。所述第一天线电连接到所述衬底的所述第一金属层。

附图说明

- [0006] 图1A说明根据本发明的一些实施例的半导体封装设备的透视图。
- [0007] 图1B说明根据本发明的一些实施例的半导体封装设备的横截面图。
- [0008] 图1C说明根据本发明的一些实施例的半导体封装设备的仰视图。
- [0009] 图1D说明根据本发明的一些实施例的半导体封装设备的横截面图。
- [0010] 图1E说明根据本发明的一些实施例的半导体封装设备的一部分的放大图。
- [0011] 贯穿图式和具体实施方式使用共同参考编号来指示相同或类似组件。从以下结合附图作出的详细描述可最好地理解本发明。

具体实施方式

[0012] 图1A说明根据本发明的一些实施例的半导体封装设备1的透视图。半导体封装设备1包含衬底10、第一天线阵列11、第二天线阵列15、封装体13、金属条18a、18b和金属线18c、18d。

[0013] 衬底10可为(例如)印刷电路板,例如纸质铜箔层合物、复合铜箔层合物,或聚合物浸渍的玻璃纤维类铜箔层合物。衬底10可包含互连结构,例如重新分布层(RDL)或接地元件。衬底具有表面101和与表面101相对的表面102。在一些实施例中,衬底的表面101被称为顶部表面或第一表面,且衬底的表面102被称为底部表面或第二表面。衬底10进一步具有侧面103和105。侧面103在第一表面101与第一表面102之间延伸。侧面105在第一表面101与第一表面102之间延伸,且邻近于侧面103。侧面105可具有与侧面103的表面法线正交的表面法线。

[0014] 封装体13安置于衬底10的第二表面102上。在一些实施例中,封装体13包含其中分散有填充物的环氧树脂。封装体13具有与衬底10的侧面103大体上共面的侧面133。封装体13进一步具有与衬底10的侧面105大体上共面的侧面135。

[0015] 第一天线阵列11安置于衬底10的第一表面101上。在一些实施例中,第一天线阵列11包含八个天线。替代地,可基于设计要求调整第一天线阵列11中所包含的天线数目,且可为任何数目个天线。第一天线阵列11被配置成辐射定向辐射场型。辐射场型可为(例如)边射的,或垂直于衬底10的第一表面101。在一些实施例中,第一天线阵列11包含边射天线。第一天线阵列11可通过衬底10内的电连接件与电子组件电连接。

[0016] 第二天线阵列15安置于衬底10的侧面103和封装体13的侧面133上。在一些实施例中,第二天线阵列15包含四个天线。替代地,可基于设计要求调整第二天线阵列15中所包含的天线数目,且可为任何数目个天线。第二天线阵列15被配置成辐射定向辐射场型。所述场型可能垂直于衬底10的侧面103。在一些实施例中,第二天线阵列15包含端射天线。在一些实施例中,端射天线阵列的组件也可安置于衬底10的与衬底10的侧面103相对的侧面上,和/或封装体13的与封装体13的侧面133相对的侧面上。

[0017] 金属条18a安置于衬底10的侧面105和封装体13的侧面135上。金属条18a可由一或多种材料形成,且金属条18a的一半以上(按重量计)可为金属材料。在一些实施例中,金属条18b可安置于衬底10的与衬底10的侧面105相对的侧面上,以及封装体的与封装体13的侧面135相对的侧面上。金属条18b可由一或多种材料形成,且金属条18b的一半以上(按重量

计)可为金属材料。金属线18c安置于衬底10的第一表面101的边缘处,且将金属条18a与金属条18b电连接。金属线18c可由一或多种材料形成,且金属线18c的一半以上(按重量计)可为金属材料。金属线18d安置于衬底10的第一表面101的与上面安置金属线18c的边缘相对的边缘处,且将金属条18a与金属条18b电连接。金属线18d可由一或多种材料形成,且金属线18d的一半以上(按重量计)可为金属材料。金属线18c与金属线18d隔开。环绕第一天线阵列11的金属条18a、18b和金属线18c、18d连同衬底10的第一表面101一起界定空腔,所述空腔结合第二天线阵列15的反射体可增强第一天线阵列11和第二天线阵列15的增益。

[0018] 在一些无线设备中,天线阵列和其它电子组件集成到单个封装设备中,以减少无线设备的总大小。然而,由于上面可安置天线阵列的洁净区域的空间受限,可能难以改进天线阵列的性能(例如增益或带宽)。根据本发明的一些实施例,通过将第一天线阵列11(例如,边射天线阵列)安置于衬底10的第一表面101上,并将第二天线阵列15(例如,端射天线阵列)安置于衬底10的侧面103和封装体13的侧面133上,可增加上面安置第二天线阵列的洁净区域,而不会增加封装设备的大小。因此,对于给定大小,半导体封装设备1可容纳比某些其它无线设备多的天线,这又可增加天线阵列的性能。

[0019] 图1B说明横跨图1A中示出的半导体封装设备1的线A-A'的横截面图。如图1B中所示出,电子组件12a和12b安置于衬底10的第二表面102上。电组件12a可以是有源组件,例如集成电路(IC)芯片(例如,功率放大器或滤波器)或裸片。电组件12b可以是无源电组件,例如电容器、电阻器或电感器。每一电组件12a、12b可通过衬底10内的电连接件电连接到第一天线阵列11的一或多个组件或天线。电子组件12a、12b可借助于(例如)倒装芯片或导线接合技术连接到衬底10的第二表面102。

[0020] 插入件19b安置于衬底10的第二表面102上面。插入件19b可包含穿越插入件19b的至少一个通孔19v,所述通孔可用于建立一或多个电连接。通孔19v的一个末端通过一或多个焊球19a与安置于衬底的第二表面102上的导电衬垫10p电连接。焊球19a和插入件19b可为半导体封装设备1提供电连接。插入件19b可包含(例如)印刷电路板,例如纸质铜箔层合物、复合铜箔层合物,或聚合物浸渍的玻璃纤维类铜箔层合物。插入件19b和焊球19a可布置于衬底10的第二表面102的外围处或附近。

[0021] 封装体13安置于衬底10的第二表面102上,且覆盖电子组件12a、12b、焊球19a以及插入件19b的一部分。封装体的侧面133、插入件19b的侧面19b1与衬底的侧面103大体上共面。

[0022] 第二天线阵列15(包含天线15a)安置于衬底10的侧面103、插入件19b的侧面19b1以及封装体13的侧面133上。在一些实施例中,端射天线阵列(包含天线15b)可安置于衬底10的侧面104、插入件的侧面19b2以及封装体13的侧面134上。

[0023] 图1C是图1A中示出的半导体封装设备1的仰视图。插入件19b布置于衬底10的第二表面的边缘处或附近,且环绕电子组件12a、12b。通孔19v的暴露部分可布置在插入件19b的外围附近,且可提供到电子组件12a、12b中的至少一个的电连接。

[0024] 图1D说明根据本发明的一些实施例的图1A中示出的半导体封装设备1的内部结构的横截面图。如图1D中所示出,衬底10包含第一金属层10a、第二金属层10b、第三金属层10c、第四金属层10d、第五金属层10e以及第六金属层10f。在其它实施例中,衬底10可包含不同数目个层。第一金属层10a、第二金属层10b以及第三金属层10c邻近于衬底10的第一表

面101。第四金属层10d、第五金属层10e以及第六金属层10f邻近于衬底10的第二表面102。相比第四金属层10d、第五金属层10e以及第六金属层10f中的任一个，第一金属层10a、第二金属层10b以及第三金属层10c各自更接近衬底10的第一表面101。相比第一金属层10a、第二金属层10b以及第三金属层10c中的任一个，第四金属层10d、第五金属层10e以及第六金属层10f各自更接近衬底10的第二表面102。

[0025] 在一些实施例中，第一天线阵列11包含双极化贴片天线，其至少部分由衬底10的第一金属层10a、第二金属层10b以及第三金属层10c形成。第一金属层10a、第二金属层10b与第三金属层10c由绝缘材料彼此分离。可通过耦合在第一金属层10a、第二金属层10b与第三金属层10c之间发射信号。贴片天线进一步具有至少部分由第四金属层10d形成的馈入发射线。馈入发射线具有两个端子：一个端子用于水平极化且另一端子用于竖直极化。所述两个端子通过衬底10内的通孔10v与第三金属层10c电连接，且可发射或接收射频(RF)信号。

[0026] 图1E说明根据本发明的一些实施例的图1A中以虚线包围且标记为“B”的第二天线阵列15的放大图。在一些实施例中，第二天线阵列15包含安置于衬底10的侧面103、插入件19b的侧面19b1以及封装体13的侧面133上的贴片天线15a(如图1B中所示出)。贴片天线15a与第五金属层10e的从衬底10的侧面103暴露的一部分电连接(例如，侧面103可界定暴露第五金属层10e的部分的开口)。贴片天线15a可直接接触第五金属层10e的从衬底10的侧面103暴露的部分。第五金属层10e与第四金属层10d隔离。可通过耦合在第四金属层10d与第五金属层10e之间发射信号。举例来说，第四金属层10d中的差分发射线151、152可与第五金属层10e耦合，以经由贴片天线15a发射或接收信号。

[0027] 如上文所提到，将第二天线阵列15安置于由衬底10、插入件19b和封装体13的侧面形成的共面表面上可增加其中安置第二天线阵列的洁净区域，而不会增加封装设备的大小。因此，对于给定大小，图1A中的半导体封装设备1可容纳比其它设备多的天线，这又可增加天线阵列的性能。

[0028] 如本文中所使用，术语“大约”、“大体上”、“大体”以及“约”用于描述和解释较小变化。当与事件或情形结合使用时，所述术语可指其中事件或情形明确发生的情况以及其中事件或情形极接近于发生的情况。举例来说，当结合数值使用时，所述术语可指小于或等于所述数值的 $\pm 10\%$ 的变化范围，例如小于或等于 $\pm 5\%$ 、小于或等于 $\pm 4\%$ 、小于或等于 $\pm 3\%$ 、小于或等于 $\pm 2\%$ 、小于或等于 $\pm 1\%$ 、小于或等于 $\pm 0.5\%$ 、小于或等于 $\pm 0.1\%$ ，或小于或等于 $\pm 0.05\%$ 。举例来说，如果两个数值之间的差小于或等于所述值的平均值的 $\pm 10\%$ (例如小于或等于 $\pm 5\%$ 、小于或等于 $\pm 4\%$ 、小于或等于 $\pm 3\%$ 、小于或等于 $\pm 2\%$ 、小于或等于 $\pm 1\%$ 、小于或等于 $\pm 0.5\%$ 、小于或等于 $\pm 0.1\%$ ，或小于或等于 $\pm 0.05\%$)，那么可认为所述两个数值“大体上”相同。举例来说，“大体上”平行可指相对于 0° 小于或等于 $\pm 10^\circ$ 的角度变化范围，例如小于或等于 $\pm 5^\circ$ 、小于或等于 $\pm 4^\circ$ 、小于或等于 $\pm 3^\circ$ 、小于或等于 $\pm 2^\circ$ 、小于或等于 $\pm 1^\circ$ 、小于或等于 $\pm 0.5^\circ$ 、小于或等于 $\pm 0.1^\circ$ ，或小于或等于 $\pm 0.05^\circ$ 。举例来说，“大体上”垂直可指相对于 90° 小于或等于 $\pm 10^\circ$ 的角度变化范围，例如小于或等于 $\pm 5^\circ$ 、小于或等于 $\pm 4^\circ$ 、小于或等于 $\pm 3^\circ$ 、小于或等于 $\pm 2^\circ$ 、小于或等于 $\pm 1^\circ$ 、小于或等于 $\pm 0.5^\circ$ 、小于或等于 $\pm 0.1^\circ$ ，或小于或等于 $\pm 0.05^\circ$ 。

[0029] 如果两个表面之间的位移不超过 $5\mu\text{m}$ 、不超过 $2\mu\text{m}$ 、不超过 $1\mu\text{m}$ 或不超过 $0.5\mu\text{m}$ ，那么可认为这两个表面是共面的或大体上共面。

[0030] 另外,有时在本文中以范围格式呈现量、比率和其它数值。此类范围格式是为便利和简洁起见而使用,且应灵活地理解为不仅包含明确地指定为范围限制的数值,且还包含涵盖于所述范围内的所有个别数值或子范围,如同明确地指定每一数值和子范围一般。

[0031] 如本文中所使用,术语“导电 (conductive/electrically conductive)”和“导电性”指代输送电流的能力。导电材料通常指示对于电流流动展现极少或零对抗的那些材料。导电性的一个量度为西门子/米 (S/m)。通常,导电材料为具有大于大约 10^4 S/m (例如至少 10^5 S/m或至少 10^6 S/m) 的导电性的一种材料。材料的导电性有时可能随温度而变化。除非另外规定,否则材料的导电性是在室温下测量的。

[0032] 在一些实施例的描述中,提供于另一组件“上”或“上面”的组件可涵盖前一组件直接在后一组件上(例如,与后一组件物理接触)的情况,以及一或多个介入组件定位在前一组件与后一组件之间的情况。

[0033] 虽然已参考本发明的特定实施例描述并说明本发明,但这些描述和说明并不限制本发明。所属领域的技术人员可清楚地理解,可进行各种改变,且可在实施例内替代等效组件而不脱离如由所附权利要求书界定的本发明的真实精神和范围。所述说明可能未必按比例绘制。由于制造过程中的可变因素等等,本发明中的艺术再现与实际设备之间可能存在区别。可存在并未特定说明的本发明的其它实施例。应将本说明书和图式视为说明性而非限制性的。可作出修改,以使具体情况、材料、物质组成、方法或过程适应于本发明的目标、精神和范围。所有此类修改都预期在所附权利要求书的范围内。虽然本文中公开的方法已参考按特定次序执行的特定操作加以描述,但应理解,可在不脱离本发明的教示的情况下组合、细分或重新排序这些操作以形成等效方法。因此,除非本文中特别指示,否则操作的次序和分组并非本发明的限制。

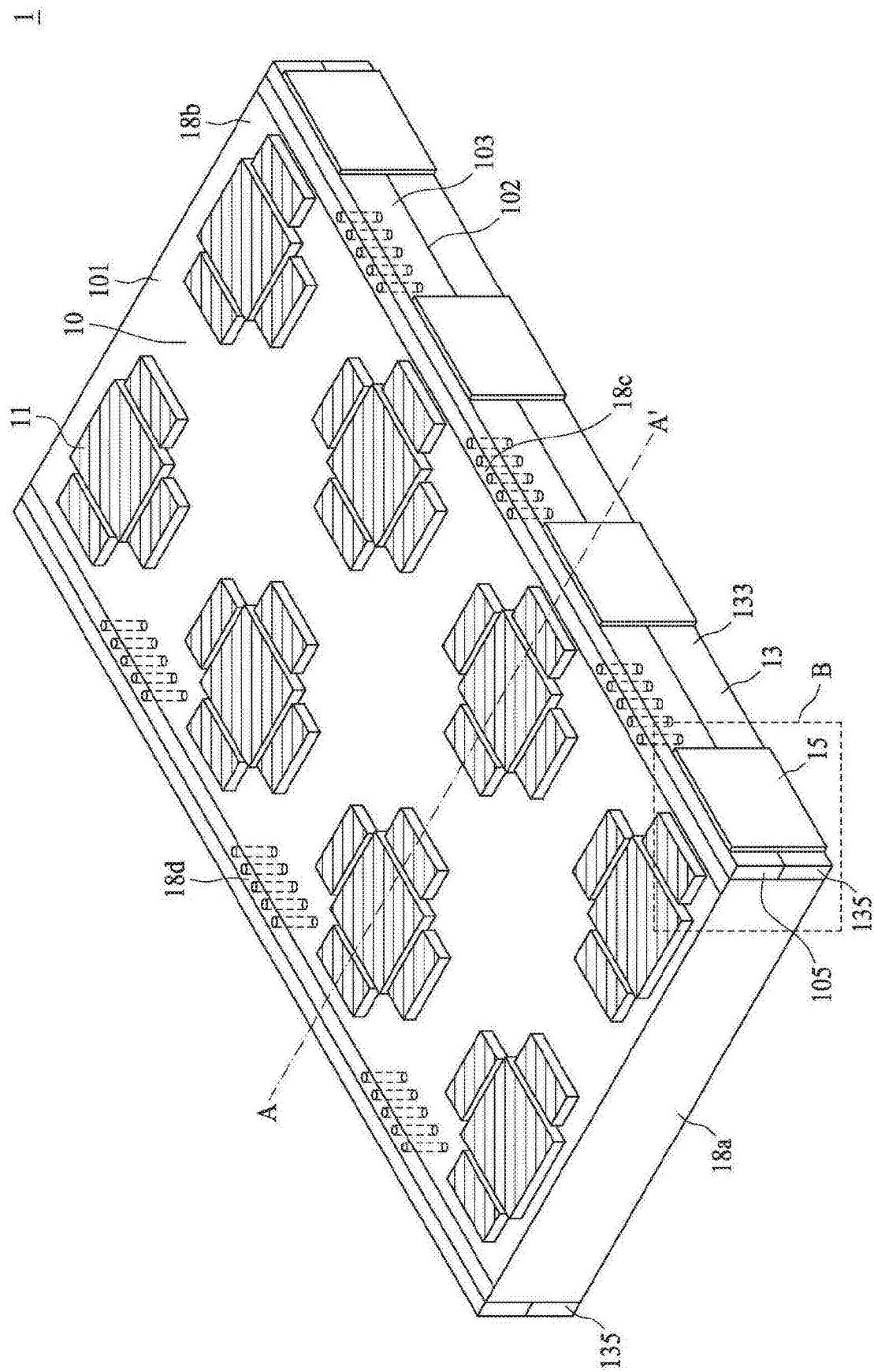


图1A

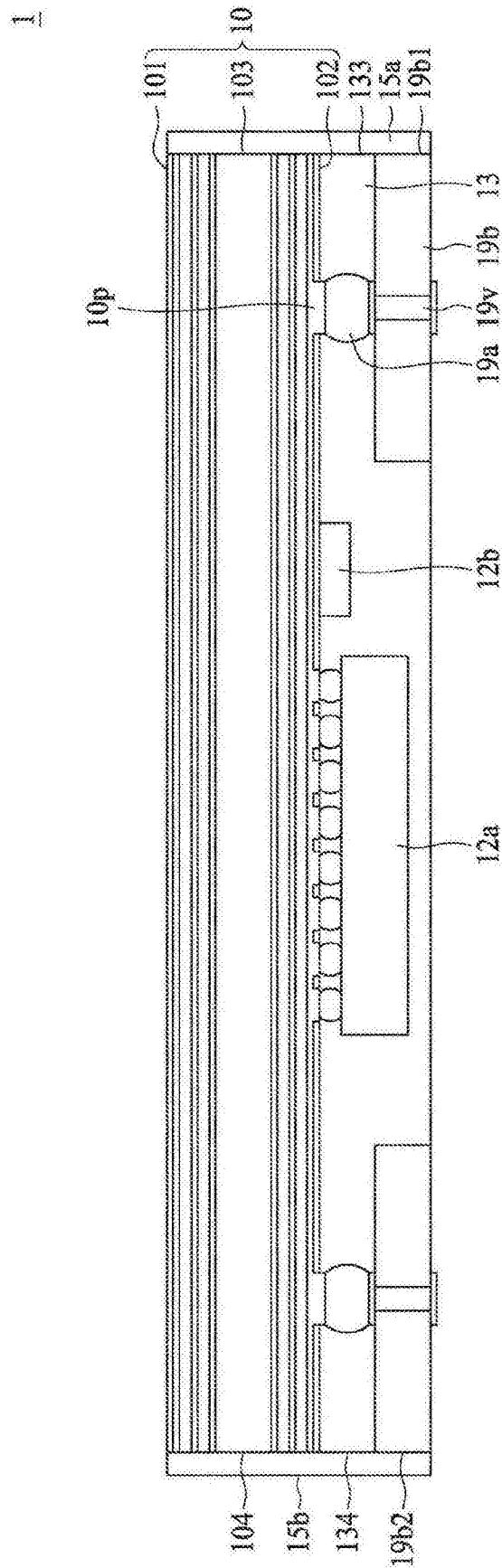


图1B

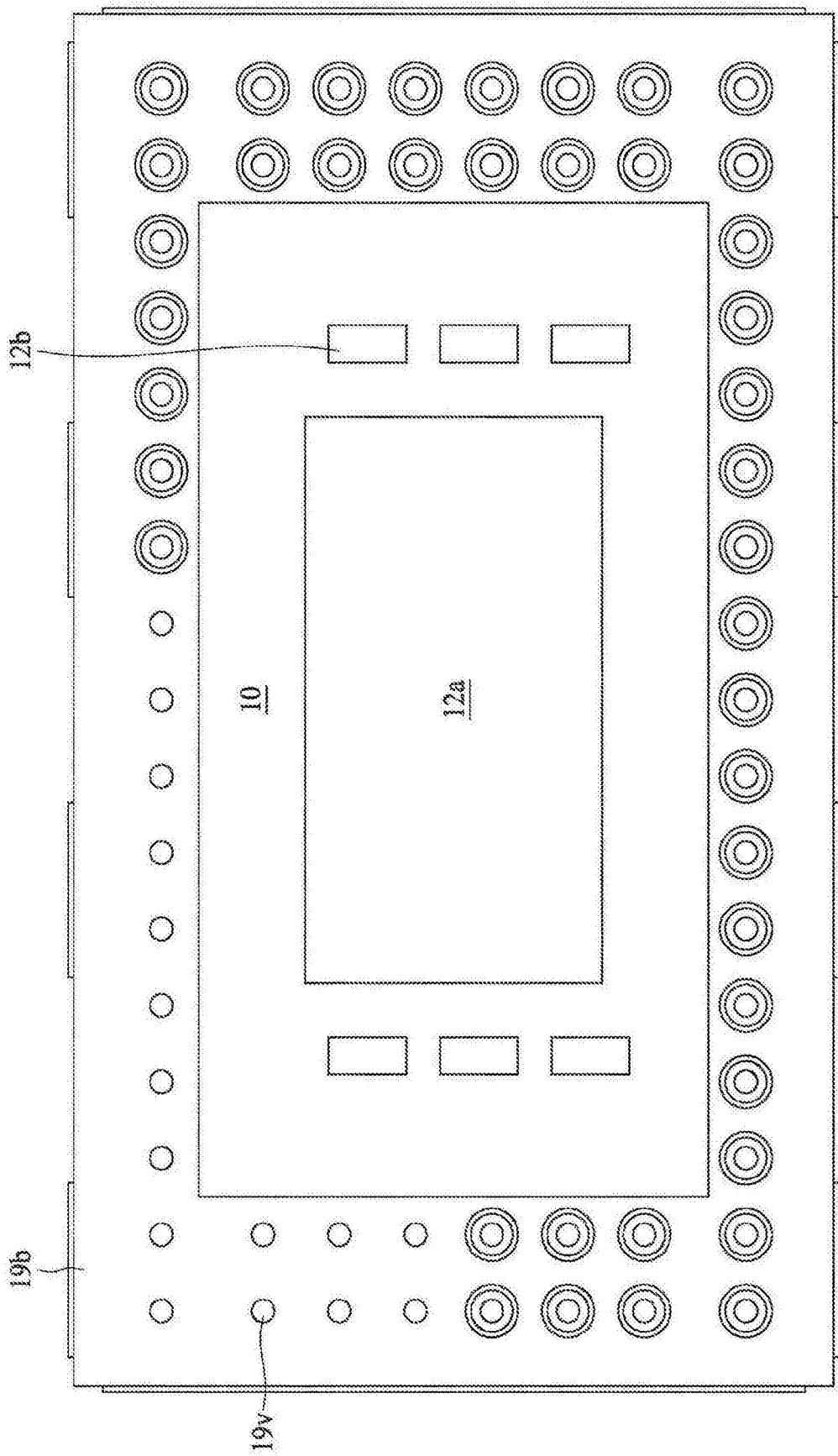


图1C

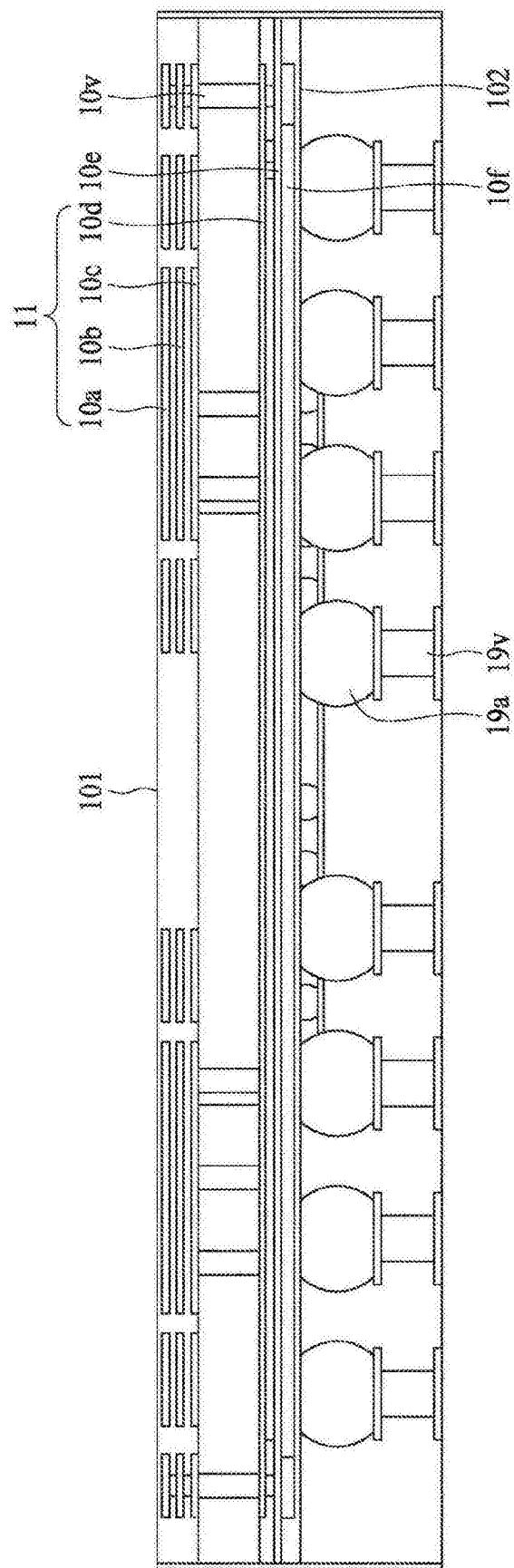


图1D

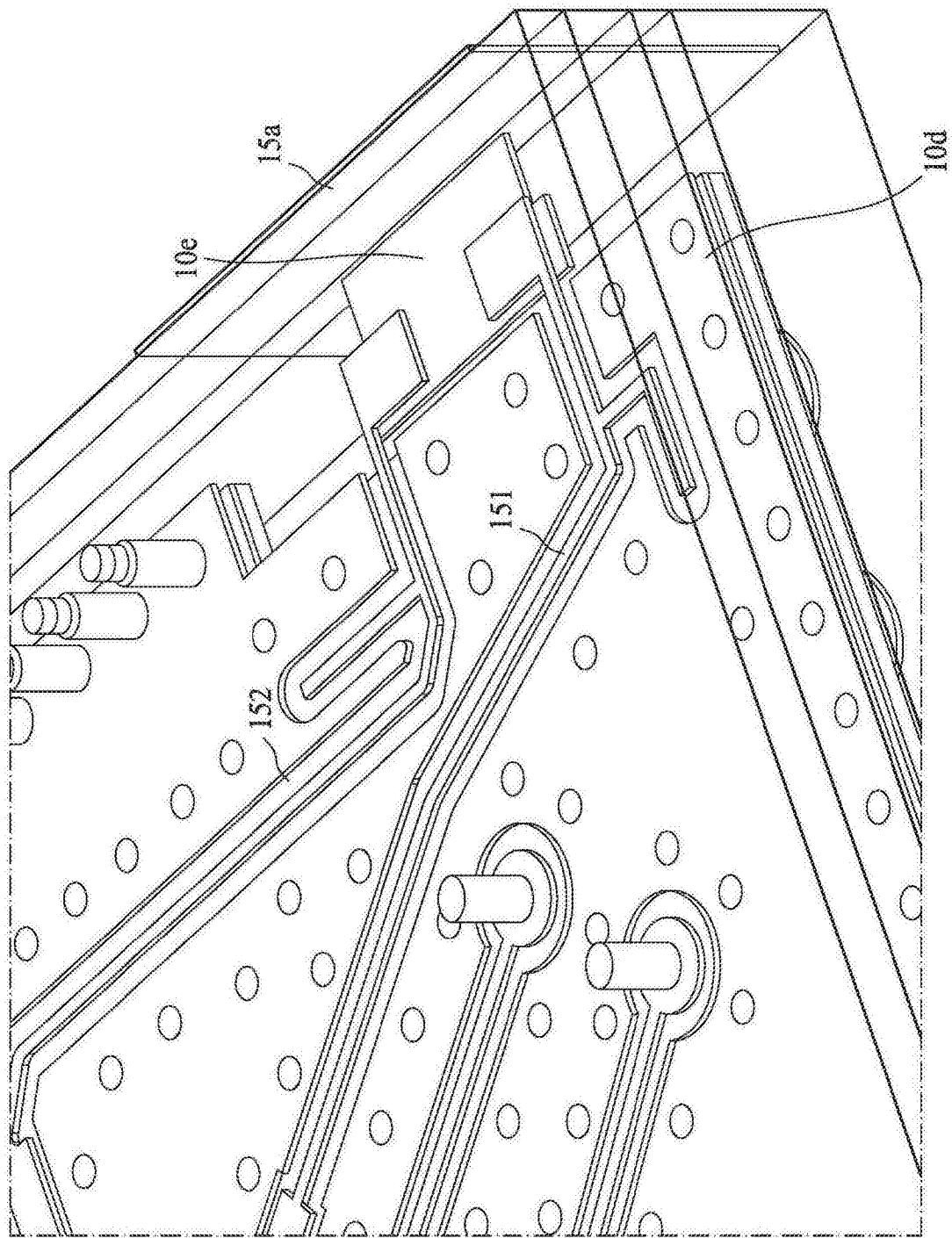


图1E