



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년10월15일
(11) 등록번호 10-2313989
(24) 등록일자 2021년10월12일

(51) 국제특허분류(Int. Cl.)
H01L 27/146 (2006.01)
(21) 출원번호 10-2014-0131051
(22) 출원일자 2014년09월30일
심사청구일자 2019년09월02일
(65) 공개번호 10-2016-0038345
(43) 공개일자 2016년04월07일
(56) 선행기술조사문헌
JP2006032670 A*
JP2011040518 A*
JP2014165499 A*
KR1020100047862 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
이계황
경기도 성남시 분당구 내정로 185, 213동 505호
(수내동, 양지마을청구아파트)
이광희
경기도 용인시 기흥구 흥덕3로 60, 1403동 603호
(영덕동, 흥덕마을14단지호반베르디움아파트)
(뒷면에 계속)
(74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 18 항

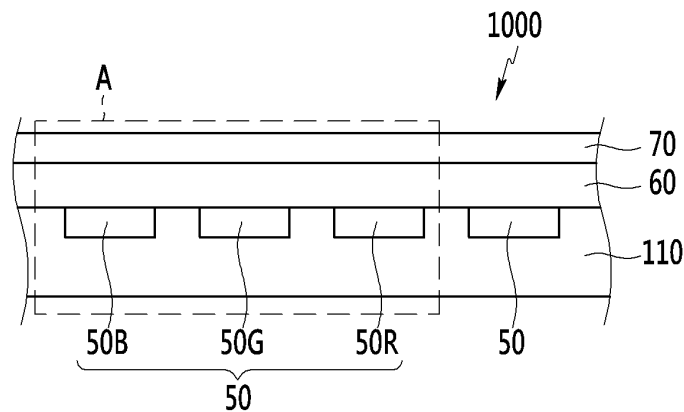
심사관 : 심병로

(54) 발명의 명칭 이미지 센서 및 이를 포함하는 전자 장치

(57) 요약

복수의 광 감지 소자가 집적되어 있는 반도체 기판, 그리고 상기 반도체 기판 상부에 위치하고 복수의 나노 패턴을 가지는 나노 패턴 층을 포함하고, 상기 복수의 나노 패턴에 포함되는 단일의 나노 패턴은 상기 복수의 광 감지 소자에 포함되는 단일의 광 감지 소자에 대응하여 위치하는 이미지 센서 및 상기 이미지 센서를 포함하는 전자 장치에 관한 것이다.

대표도 - 도1



(72) 발명자

임동석

경기도 화성시 동탄반석로 277, 123동 1102호 (석
우동, 예당마을우미린제일풍경채아파트)

진용완

서울특별시 도봉구 방학로 193, 11동 106호 (방학
동, 신동아1단지아파트)

명세서

청구범위

청구항 1

복수의 광 감지 소자가 집적되어 있는 반도체 기관, 그리고

상기 반도체 기관 상부에 위치하고 복수의 나노 패턴을 가지는 나노 패턴 층

을 포함하고,

상기 복수의 나노 패턴에 포함되는 단일의 나노 패턴은 상기 복수의 광 감지 소자에 포함되는 단일의 광 감지 소자에 대응하여 위치하며,

상기 나노 패턴 층은 서로 다른 굴절률을 가지는 제1 유전 물질 및 제2 유전 물질을 포함하고,

상기 제1 유전 물질 및 상기 제2 유전 물질은 서로 별개의 영역에 형성되고,

상기 나노 패턴은 상기 제1 유전 물질 및 상기 제2 유전 물질의 경계면에 의해 정의(define)되며,

상기 단일의 나노 패턴은, 평면도 상에서, 링 형상을 가지며, 상기 링의 내부는 상기 제1 유전 물질 또는 상기 제2 유전 물질을 포함하고, 상기 링의 외측 영역 및 내측 영역은, 각각 상기 링 내부의 유전 물질이 아닌 상기 제2 유전 물질 또는 상기 제1 유전 물질을 포함하는

이미지 센서.

청구항 2

제1항에서,

상기 단일의 나노 패턴은 대응하여 위치하는 광 감지 소자가 감지하는 파장 영역의 광을 투과시키는 이미지 센서.

청구항 3

제1항에서,

상기 나노 패턴의 크기는 100 나노미터 이상 1 마이크로미터 미만인 이미지 센서.

청구항 4

삭제

청구항 5

삭제

청구항 6

제1항에서,

상기 제1 유전 물질 및 상기 제2 유전 물질은 0.2 이상의 굴절률 차이를 가지는 이미지 센서.

청구항 7

제1항에서,

상기 나노 패턴 층의 두께는 1 마이크로미터 미만인 이미지 센서.

청구항 8

제1항에서,

상기 나노 패턴 층의 상부에 위치하는 유기 광전 소자를 더 포함하고, 상기 유기 광전 소자는 서로 마주하는 제 1 전극과 제2 전극, 그리고 상기 제1 전극과 상기 제2 전극 사이에 위치하는 유기 광전변환층을 포함하는 이미지 센서.

청구항 9

제8항에서,

상기 반도체 기판에 집적되어 있는 복수의 광 감지 소자는 제1 파장 영역의 광을 감지하는 제1 광 감지 소자 및 상기 제1 파장 영역과 상이한 제2 파장 영역의 광을 감지하는 제2 광 감지 소자를 포함하는 이미지 센서.

청구항 10

제9항에서,

상기 유기 광전변환층은 상기 제1 파장 영역 및 상기 제2 파장 영역과 상이한 제3 파장 영역의 광을 흡수하는 이미지 센서.

청구항 11

제9항에서,

상기 제1 광 감지 소자와 상기 제2 광 감지 소자는 수평방향으로 이격되어 위치하고,

상기 제1 광 감지 소자에 대응하여 위치하는 나노 패턴의 크기와 상기 제2 광 감지 소자에 대응하여 위치하는 나노 패턴의 크기는 서로 다른 값을 가지는 이미지 센서.

청구항 12

제11항에서,

상기 제1 광 감지 소자에 대응하여 위치하는 나노 패턴은 제1 파장 영역의 광을 선택적으로 투과하고,

상기 제2 광 감지 소자에 대응하여 위치하는 나노 패턴은 제2 파장 영역의 광을 선택적으로 투과하는

이미지 센서.

청구항 13

제10항에서,

상기 제1 파장 영역은 청색 파장 영역이고 상기 제2 파장 영역은 적색 파장 영역이고 상기 제3 파장 영역은 녹색 파장 영역인 이미지 센서.

청구항 14

제13항에서,

상기 적색 파장 영역은 580nm 초과 700nm 이하에서 최대 흡수 파장(λ_{max})을 가지고,

상기 청색 파장 영역은 400nm 이상 500nm 미만에서 최대 흡수 파장(λ_{max})을 가지고,

상기 녹색 파장 영역은 500nm 내지 580nm에서 최대 흡수 파장(λ_{max})을 가지는

이미지 센서.

청구항 15

제9항에서,

상기 제1 광 감지 소자와 상기 제2 광 감지 소자는 상기 반도체 기판의 표면으로부터 다른 깊이에 위치하는 이미지 센서.

청구항 16

제15항에서,

상기 제1 광 감지 소자는 상기 제2 광 감지 소자보다 장파장 영역의 광을 감지하고,

상기 제1 광 감지 소자는 상기 제2 광 감지 소자보다 상기 반도체 기관의 표면으로부터 깊게 위치하는 이미지 센서.

청구항 17

제9항에서,

상기 제1 광 감지 소자와 상기 제2 광 감지 소자는 상하로 적층되어 위치하는 이미지 센서.

청구항 18

제10항에서,

상기 복수의 나노 패턴은 상기 제3 파장 영역의 광을 상기 유기 광전변환층으로 선택적으로 반사하는 이미지 센서.

청구항 19

제1항에서,

유기 색 필터를 포함하지 않는 이미지 센서.

청구항 20

제1항 내지 제3항 및 제6항 내지 제19항 중 어느 한 항에 따른 이미지 센서를 포함하는 전자 장치.

발명의 설명

기술 분야

[0001] 이미지 센서 및 이를 포함하는 전자 장치에 관한 것이다.

배경 기술

[0002] 광전 소자는 광전 효과를 이용하여 빛을 전기 신호로 변환시키는 소자로, 광 다이오드 및 광 트랜지스터 등을 포함하며, 이미지 센서, 태양 전지 등에 적용될 수 있다.

[0003] 광 다이오드를 포함하는 이미지 센서는 날이 갈수록 해상도가 높아지고 있으며, 이에 따라 화소 크기가 작아지고 있다. 현재 주로 사용하는 실리콘 광 다이오드의 경우 화소의 크기가 작아지면서 흡수 면적이 줄어들기 때문에 감도 저하가 발생할 수 있다.

[0004] 한편 이미지 센서에 광이 입사될 때 각 화소별로 특정 파장 영역의 광을 선택적으로 흡수하기 위하여 색 필터가 사용된다. 즉 적색 화소, 청색 화소 및 녹색 화소에는 각각 적색 필터, 청색 필터 및 녹색 필터가 배치되어 각각 적색, 청색 및 녹색 광을 선택적으로 흡수할 수 있으며, 선택적으로 흡수된 광은 각 화소의 광 다이오드에 전달될 수 있다.

발명의 내용

해결하려는 과제

[0005] 그러나 색 필터는 그 자체로 광을 흡수하므로 광 다이오드에 전달되는 광량에 손실이 클 뿐만 아니라, 스핀 코팅, UV 노광, 습식 에칭 등의 과정을 통해 형성되므로 이미지 센서의 픽셀 크기를 일정 크기 이하로 줄이는 것에 한계가 있다.

[0006] 일 구현예는 픽셀 크기를 일정 크기 이하로 줄이면서도 각 화소 별로 파장 선택성을 높여 감도 및 광 효율을 개선할 수 있는 이미지 센서를 제공한다.

[0007] 다른 구현예에는 이미지 센서를 포함하는 전자 장치를 제공한다.

과제의 해결 수단

[0008] 일 구현예에 따르면, 복수의 광 감지 소자가 집적되어 있는 반도체 기판, 그리고 상기 반도체 기판 상부에 위치하고 복수의 나노 패턴을 가지는 나노 패턴 층을 포함하고, 상기 복수의 나노 패턴에 포함되는 단일의 나노 패턴은 상기 복수의 광 감지 소자에 포함되는 단일의 광 감지 소자에 대응하여 위치하는 이미지 센서를 제공한다.

[0009] 상기 나노 패턴은 대응하여 위치하는 광 감지 소자가 감지하는 파장 영역의 광을 투과시킬 수 있다.

[0010] 상기 나노 패턴의 크기는 100 나노미터 이상 1 마이크로미터 미만일 수 있다.

[0011] 상기 나노 패턴 층은 서로 다른 굴절률을 가지는 적어도 2종의 유전 물질(dielectric substances)을 포함할 수 있다.

[0012] 상기 2종의 유전 물질은 서로 별개의 영역에 형성되고, 상기 나노 패턴은 상기 2종의 유전 물질 간의 경계면에 의해 정의(define)될 수 있다.

[0013] 상기 2종의 유전 물질은 0.2 이상의 굴절률 차이를 가질 수 있다.

[0014] 상기 나노 패턴 층의 두께는 1 마이크로미터 미만일 수 있다.

[0015] 상기 나노 패턴 층의 상부에 위치하는 유기 광전 소자를 더 포함하고, 상기 유기 광전 소자는 서로 마주하는 제1 전극과 제2 전극, 그리고 상기 제1 전극과 상기 제2 전극 사이에 위치하는 유기 광전변환층을 포함할 수 있다.

[0016] 상기 반도체 기판에 집적되어 있는 복수의 광 감지 소자는 제1 파장 영역의 광을 감지하는 제1 광 감지 소자 및 상기 제1 파장 영역과 상이한 제2 파장 영역의 광을 감지하는 제2 광 감지 소자를 포함할 수 있다.

[0017] 상기 유기 광전변환층은 상기 제1 파장 영역 및 상기 제2 파장 영역과 상이한 제3 파장 영역의 광을 흡수할 수 있다.

[0018] 상기 제1 광 감지 소자와 상기 제2 광 감지 소자는 수평방향으로 이격되어 위치하고, 상기 제1 광 감지 소자에 대응하여 위치하는 나노 패턴의 크기와 상기 제2 광 감지 소자에 대응하여 위치하는 나노 패턴의 크기는 서로 다른 값을 가질 수 있다.

[0019] 상기 제1 광 감지 소자에 대응하여 위치하는 나노 패턴은 제1 파장 영역의 광을 선택적으로 투과하고, 상기 제2 광 감지 소자에 대응하여 위치하는 나노 패턴은 제2 파장 영역의 광을 선택적으로 투과할 수 있다.

[0020] 상기 제1 파장 영역은 청색 파장 영역이고 상기 제2 파장 영역은 적색 파장 영역이고 상기 제3 파장 영역은 녹색 파장 영역일 수 있다.

[0021] 상기 적색 파장 영역은 580nm 초과 700nm 이하에서 최대 흡수 파장(λ_{max})을 가지고, 상기 청색 파장 영역은 400nm 이상 500nm 미만에서 최대 흡수 파장(λ_{max})을 가지고, 상기 녹색 파장 영역은 500nm 내지 580nm에서 최대 흡수 파장(λ_{max})을 가질 수 있다.

[0022] 상기 제1 광 감지 소자와 상기 제2 광 감지 소자는 상기 반도체 기판의 표면으로부터 다른 깊이에 위치할 수 있다.

[0023] 상기 제1 광 감지 소자는 상기 제2 광 감지 소자보다 장파장 영역의 광을 감지하고, 상기 제1 광 감지 소자는 상기 제2 광 감지 소자보다 상기 반도체 기판의 표면으로부터 깊게 위치할 수 있다.

[0024] 상기 제1 광 감지 소자와 상기 제2 광 감지 소자는 상하로 적층되어 위치할 수 있다.

[0025] 상기 복수의 나노 패턴은 상기 제3 파장 영역의 광을 상기 유기 광전변환층으로 선택적으로 반사할 수 있다.

[0026] 상기 이미지 센서는 유기 색 필터를 포함하지 않을 수 있다.

[0027] 다른 구현예에 따르면, 상기 이미지 센서를 포함하는 전자 장치를 제공한다.

발명의 효과

[0028] 픽셀 크기를 일정 크기 이하로 줄이면서도 각 화소 별로 파장 선택성을 높여 이미지 센서의 감도 및 광 효율을 개선할 수 있다.

도면의 간단한 설명

- [0029] 도 1은 일 구현예에 따른 CMOS 이미지 센서를 도시한 단면도이고,
- 도 2는 일 예에 따른 도 1의 'A' 부분을 확대하여 도시한 단면도이고,
- 도 3은 일 구현예에 따른 이미지 센서에 적용한 나노 패턴을 통해 특정 영역의 파장이 선택되는 원리를 보여주는 참고도이고,
- 도 4는 일 구현예에 따른 이미지 센서에 적용한 나노 패턴의 다양한 모양을 예시적으로 보여주는 평면도이고,
- 도 5는 일 구현예에 따른 이미지 센서에 적용한 나노 패턴 층의 일 예를 보여주는 평면도이고,
- 도 6은 도 5의 I-I 선을 따라 자른 단면도이고,
- 도 7은 다른 구현예에 따른 CMOS 이미지 센서를 도시한 단면도이고,
- 도 8은 일 예에 따른 도 7의 'B' 부분을 확대하여 도시한 단면도이고,
- 도 9는 또 다른 구현예에 따른 CMOS 이미지 센서를 도시한 단면도이고,
- 도 10은 실시예 1에 따른 나노 패턴 층의 일부를 도시한 단면도이고,
- 도 11은 실시예 1에 따른 나노 패턴층이 상부에 도입된 실리콘(Si) 포토 다이오드에서의 청색 전기장 분포도(a) 및 적색 전기장 분포도(b)를 나타낸 것이고,
- 도 12는 실시예 2에 따른 나노 패턴 층의 일부를 도시한 단면도이고,
- 도 13은 실시예 2에 따른 나노 패턴층이 상부에 도입된 실리콘(Si) 포토 다이오드에서의 청색 전기장 분포도(a) 및 적색 전기장 분포도(b)를 나타낸 것이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 본 발명의 구현예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 구현예에 한정되지 않는다.
- [0031] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- [0032] 도 1을 참고하여 일 구현예에 따른 CMOS 이미지 센서를 설명한다.
- [0033] 도 1은 일 구현예에 따른 CMOS 이미지 센서를 도시한 단면도이다.
- [0034] 도 1을 참고하면, 일 구현예에 따른 CMOS 이미지 센서(1000)는 반도체 기판(110) 및 반도체 기판(110)의 상부에 위치하는 나노 패턴 층(70)을 포함한다.
- [0035] 반도체 기판(110)은 실리콘 기판일 수 있으며, 단결정의 실리콘 기판일 수 있다. 반도체 기판(110)은 복수의 광 감지 소자(50) 및 전송 트랜지스터(도시하지 않음)가 집적되어 있다. 복수의 광 감지 소자(50)는 광 다이오드(photodiode)일 수 있다.
- [0036] 도 1은 인접한 청색 화소, 녹색 화소 및 적색 화소를 예시적으로 설명하지만 이에 한정되는 것은 아니다. 이하에서 도면부호에 'B'가 포함되어 있는 구성요소는 청색 화소에 포함되어 있는 구성 요소이고 도면부호에 'G'가 포함되어 있는 구성요소는 녹색 화소에 포함되어 있는 구성 요소이며 도면부호에 'R'이 포함되어 있는 구성요소는 적색 화소에 포함되어 있는 구성 요소를 가리킨다.
- [0037] 광 감지 소자(50) 및 전송 트랜지스터는 각 화소마다 집적되어 있을 수 있으며, 도면에서 보는 바와 같이 광 감지 소자(50)는 청색 화소의 광 감지 소자(50B), 녹색 화소의 광 감지 소자(50G) 및 적색 화소의 광 감지 소자

(50R)를 포함한다. 광 감지 소자(50)는 빛을 센싱하고 광 감지 소자(50)에 의해 센싱된 정보는 전송 트랜지스터에 의해 전달된다.

- [0038] 반도체 기판(110) 위에는 또한 금속 배선(도시하지 않음) 및 패드(도시하지 않음)가 형성되어 있다. 금속 배선 및 패드는 신호 지연을 줄이기 위하여 낮은 비저항을 가지는 금속, 예컨대 알루미늄(Al), 구리(Cu), 은(g) 및 이들의 합금으로 만들어질 수 있으나, 이에 한정되는 것은 아니다.
- [0039] 금속 배선 및 패드 위에는 절연층(60)이 형성되어 있다. 절연층(60)은 산화규소 및/또는 질화규소와 같은 무기 절연 물질 또는 SiC, SiCOH, SiCO 및 SiOF와 같은 저유전율(low K) 물질로 만들어질 수 있다.
- [0040] 절연층(60)은 각 화소의 광 감지 소자(50B, 50G, 50R)를 각각 드러내는 트랜치(도시하지 않음)를 가진다. 트랜치는 충전재에 의해 채워져 있을 수 있다.
- [0041] 절연막(60) 위에는 복수의 나노 패턴을 가지는 나노 패턴 층(70)이 형성되어 있다. 상기 복수의 나노 패턴에 포함되는 단일의 나노 패턴은 광 감지 소자(50R, 50G, 50B)에 하나씩 대응하여 위치하고, 서로 다른 굴절률을 가지는 적어도 2종의 유전 물질(dielectric substances)을 포함할 수 있다. 이에 관해서는 도 2 및 3을 참고하여 설명한다.
- [0042] 도 2는 도 1의 'A' 부분을 확대하여 도시한 단면도이다.
- [0043] 도 2를 참고하면, 복수의 광 감지 소자(50)가 집적되어 있는 반도체 기판(110)의 상부에 복수의 나노 패턴(P)을 가지는 나노 패턴 층(70)이 형성되어 있다. 각각의 나노 패턴(P1, P2, P3)은 각각의 광 감지 소자(50B, 50G, 50R)에 대응되어 위치한다.
- [0044] 나노 패턴(P)은 수 나노미터 내지 수백 나노미터의 크기를 가지며, 예컨대 가시광 파장 영역과 유사한 크기를 가질 수 있다. 가시광 파장 영역과 유사한 크기를 가지는 나노 패턴은 가시광파의 가간섭성이 높아지게 되어, 패턴의 형상 제어를 통해 투과되는 파장 영역을 선택할 수 있으므로, 소정의 크기를 가지는 나노 패턴은 소정의 파장 영역을 선택적으로 투과할 수 있게 된다.
- [0045] 나노 패턴의 크기(d1, d2, d3)는 예컨대 1 나노미터 이상 1 마이크로미터 미만, 10 나노미터 이상 1 마이크로미터 미만, 100 나노미터 이상 1 마이크로미터 미만, 또는 150 나노미터 이상 1 마이크로미터 미만일 수 있으나 이에 한정되는 것은 아니다. 여기서, 나노 패턴의 크기란 나노 패턴 층(70)을 수평 방향으로 자른 단면에서 하나의 나노 패턴이 가지는 최장 가로 길이(폭)를 의미한다. 일 예로 상기 나노 패턴이 원형 링의 형상을 가지는 경우 패턴의 크기는 바깥쪽 원(outer circle)의 직경이 된다.
- [0046] 도 3은 일 구현예에 따른 이미지 센서에 적용한 나노 패턴을 통해 특정 영역의 파장이 선택되는 원리를 보여주는 참고도이다.
- [0047] 도 3을 참고하면, 나노 패턴(P)으로 입사된 광의 파면(wavefronts)은 나노 패턴(P)을 구성하는 굴절률이 서로 다른 유전 물질(M1, M2) 사이에서 간섭을 일으키며, 이에 따라 특정 영역의 파장이 나노 패턴(P)을 투과할 수 있게 된다. 여기서, 상기 유전 물질이란 전기장 속에서 편극이 되지만 전기를 통하지 않는 절연체 물질을 의미하고, 일 예로 2종의 유전 물질(M1, M2)은 0.2 이상의 굴절률 차이를 가질 수 있다.
- [0048] 도 4는 일 구현예에 따른 이미지 센서에 적용한 나노 패턴의 다양한 모양을 예시적으로 보여주는 평면도이다.
- [0049] 도 4에 도시된 나노 패턴(P)은 원형 링(a, b) 또는 사각 링(c)의 형상을 가지는 것으로 도시되었으나, 원형, 사각형, 삼각형 등 그 형상은 특별히 한정되지 않는다. 도 4를 참고하면, 나노 패턴(P)은 굴절률(n1, n2)이 서로 다른 2종의 유전 물질 사이의 경계면에 의해 정의(define)된다. 도 4의 (a)를 참고하면, 원형 링 부분은 굴절률이 n1인 유전물질로 구성되고, 원형 링(a) 부분과 경계면을 형성하는 외측 및 내측 영역은 굴절률이 n2인 유전물질로 구성되는 것으로 도시하였으나 이는 일 예시일 뿐이며, 원형 링 부분은 굴절률 n1인 유전물질로 구성되고, 원형 링(a) 부분과 경계면을 형성하는 외측 영역은 굴절률 n2인 유전물질로 구성되고, 원형 링(a) 부분과 경계면을 형성하는 내측 영역은 굴절률 n3인 유전물질로 구성될 수도 있다(n1≠n2≠n3).
- [0050] 도 5는 일 구현예에 따른 이미지 센서에 적용한 나노 패턴 층의 일 예를 보여주는 평면도이고, 도 6은 도 5의 I-I 선을 따라 자른 단면도이다.
- [0051] 도 5 및 6을 참고하면, 상기 나노 패턴 층은 원형 형상을 가지는 복수의 나노 패턴(P1, P2, P3)을 포함한다. 상기 나노 패턴 층은 서로 다른 굴절률(n1, n2)을 가지는 2종의 유전 물질을 포함하고, 상기 2종의 유전 물질은 서로 별개의 영역에 형성되어 있다. 복수의 나노 패턴의 크기(d1, d2, d3)은 서로 같아도 되고 달라도 된다.

도 6을 참고하면, 소정의 크기를 가지는 나노 패턴은 가시 광선 영역 중 소정의 파장 영역(예컨대, 청색, 녹색, 적색 파장 영역)을 선택적으로 투과할 수 있고, 나노 패턴의 크기(d)는 투과하고자 하는 파장 영역에 따라 선택될 수 있다. 일 예로, 나노 패턴의 크기(d1, d2, d3)는 각각 독립적으로 1 마이크로미터 미만, 10 나노미터 이상 1 마이크로미터 미만, 100 나노미터 이상 1 마이크로미터 미만, 또는 150 나노미터 이상 1 마이크로미터 미만일 수 있다.

- [0052] 전술한 이미지 센서는 소정 크기의 나노 패턴을 가지는 나노 패턴 층을 구비함으로써 별도의 유기 색 필터 층을 구비할 필요 없이 높은 색 분리 특성을 가질 수 있다. 예컨대 두께 약 50 nm 이상 1 마이크로미터 미만, 또는 약 200 nm 내지 500 nm 의 나노 패턴 층을 도입함으로써 상대적으로 큰 두께를 가지는 유기 색 필터 층을 생략할 수 있게 되어 픽셀 크기의 소형화를 구현할 수 있다. 또한, 상기 나노 패턴 층이 광을 집속시키는 특성을 가지므로, 별도의 마이크로 렌즈를 구비하지 않고서도 집광 특성을 확보할 수 있다.
- [0053] 이하 다른 구현예에 따른 이미지 센서에 관하여 설명한다.
- [0054] 도 7은 다른 구현예에 따른 CMOS 이미지 센서를 도시한 단면도이다.
- [0055] 도 7을 참고하면, 본 구현예에 따른 이미지 센서(1000)는 전술한 구현예와 마찬가지로 반도체 기판(110) 및 반도체 기판(110)의 상부에 위치하는 나노 패턴 층(70)을 포함한다.
- [0056] 반도체 기판(110)은 실리콘 기판일 수 있으며, 단결정의 실리콘 기판일 수 있다. 반도체 기판(110)은 청색 광 감지 소자(50B), 적색 광 감지 소자(50R), 전하 저장소(55) 및 전송 트랜지스터(도시하지 않음)가 집적되어 있다. 청색 광 감지 소자(50B) 및 적색 광 감지 소자(50R)는 광 다이오드(photodiode)일 수 있다.
- [0057] 청색 광 감지 소자(50B), 적색 광 감지 소자(50R), 전송 트랜지스터 및/또는 전하 저장소(55)는 각 화소마다 집적되어 있을 수 있으며, 일 예로 도면에서 보는 바와 같이 청색 광 감지 소자(50B)는 청색 화소에 포함될 수 있고 적색 광 감지 소자(50R)는 적색 화소에 포함될 수 있다. 전하 저장소(55)는 녹색 화소에만 도시하였지만, 청색 화소 및 적색 화소 또한 청색 광 감지 소자(50B)와 연결되는 전하 저장소 및 적색 광 감지 소자(50R)와 연결되는 전하 저장소를 각각 포함할 수 있다.
- [0058] 청색 광 감지 소자(50B), 적색 광 감지 소자(50R)는 빛을 센싱하고 센싱된 정보는 전송 트랜지스터에 의해 전달될 수 있고, 녹색 화소의 전하 저장소(55)는 후술하는 유기 광전 소자(100)와 전기적으로 연결되어 있고 전하 저장소(55)의 정보는 전송 트랜지스터에 의해 전달될 수 있다.
- [0059] 반도체 기판(110) 위에는 또한 금속 배선(도시하지 않음) 및 패드(도시하지 않음)가 형성되어 있다. 금속 배선 및 패드는 신호 지연을 줄이기 위하여 낮은 비저항을 가지는 금속, 예컨대 알루미늄(Al), 구리(Cu), 은(g) 및 이들의 합금으로 만들어질 수 있으나, 이에 한정되는 것은 아니다. 그러나 상기 구조에 한정되지 않고, 금속 배선 및 패드가 광 감지 소자(50B, 50R)의 하부에 위치할 수도 있다.
- [0060] 금속 배선 및 패드 위에는 하부 절연층(60)이 형성되어 있으며 전술한 구현예에서 설명한 바와 같다.
- [0061] 하부 절연막(60) 위에는 복수의 나노 패턴을 가지는 나노 패턴층(70)이 형성되어 있다. 상기 복수의 나노 패턴에 포함되는 단일의 나노 패턴은 광 감지 소자(50R, 50B)에 하나씩 대응하여 위치한다. 이에 관해서는 도 8을 참고하여 설명한다.
- [0062] 도 8은 도 7의 'B' 부분을 확대하여 도시한 단면도이다.
- [0063] 도 8을 참고하면, 복수의 광 감지 소자(50)가 집적되어 있는 반도체 기판의 상부에 복수의 나노 패턴(P)을 가지는 나노 패턴 층(70)이 형성되어 있다. 각각의 나노 패턴(P1, P3)은 각각의 광 감지 소자(50B, 50R)에 대응되어 위치한다.
- [0064] 전술한 바와 같이, 나노 패턴(P)은 수 나노미터 내지 수백 나노미터의 크기를 가지며, 예컨대 가시광 파장 영역과 유사한 크기를 가질 수 있다. 가시광 파장 영역과 유사한 크기를 가지는 나노 패턴은 가시광과의 가간섭성이 높아지게 되어, 패턴의 형상 제어를 통해 투과되는 파장 영역을 선택할 수 있다.
- [0065] 나노 패턴의 크기(d1, d3)는 투과하고자 하는 파장 영역에 따라 조절될 수 있다. 나노 패턴의 크기(d1, d3)는 예컨대 1 나노미터 이상 1 마이크로미터 미만, 10 나노미터 이상 1 마이크로미터 미만, 100 나노미터 이상 1 마이크로미터 미만, 또는 150 나노미터 이상 1 마이크로미터 미만일 수 있으나 이에 한정되는 것은 아니다.
- [0066] 다시 도 7을 참고하면, 나노 패턴층(70) 위에는 상부 절연층(80)이 형성되어 있다. 상부 절연층(80) 및 하부 절

연층(60)은 패드를 드러내는 접촉구(도시하지 않음)와 녹색 화소의 전하 저장소(55)를 드러내는 관통구(85)를 가진다.

- [0067] 상부 절연층(80) 위에는 유기 광전 소자(100)가 형성되어 있다.
- [0068] 유기 광전 소자(100)는 서로 마주하는 제1 전극(10)과 제2 전극(20), 그리고 제1 전극(10)과 제2 전극(20) 사이에 위치하는 유기 광전변환층(30)을 포함한다.
- [0069] 유기 광전변환층(30)은 예컨대 p형 반도체와 n형 반도체를 포함할 수 있으며, 상기 p형 반도체와 상기 n형 반도체는 pn 접합(pn junction)을 형성할 수 있다. 상기 p형 반도체와 상기 n형 반도체 중 적어도 하나는 녹색 파장 영역의 광을 선택적으로 흡수할 수 있으며, 녹색 파장 영역의 광을 선택적으로 흡수하여 엑시톤(exciton)을 생성한 후 생성된 엑시톤을 정공과 전자로 분리하여 광전 효과를 낼 수 있다.
- [0070] 상기 p형 반도체 물질은 예컨대 퀴나크리돈(quinacridone) 또는 그 유도체, 서브프탈로시아닌(subphthalocyanine) 또는 그 유도체일 수 있으며, 상기 n형 반도체 물질은 예컨대 시아노비닐기를 가지는 티오펜 유도체(cyanovinyl group containing thiophene derivative), 서브프탈로시아닌(subphthalocyanine) 또는 그 유도체, 플러렌 또는 플러렌 유도체일 수 있으나, 이에 한정되는 것은 아니다.
- [0071] 유기 광전변환층(30)은 단일 층일 수도 있고 복수 층일 수 있다. 유기 광전변환층(30)은 예컨대 진성층(intrinsic layer, I층), p형 층/I층, I층/n형 층, p형 층/I층/n형 층, p형 층/n형 층 등 다양한 조합일 수 있다.
- [0072] 진성층(I층)은 상기 p형 반도체와 상기 n형 반도체가 약 1:100 내지 약 100:1의 두께 비로 혼합되어 포함될 수 있다. 상기 범위 내에서 약 1:50 내지 50:1의 두께 비로 포함될 수 있으며, 상기 범위 내에서 약 1:10 내지 10:1의 두께 비로 포함될 수 있으며, 상기 범위 내에서 약 1: 1의 두께 비로 포함될 수 있다. p형 반도체와 n형 반도체가 상기 범위의 조성비를 가짐으로써 효과적인 엑시톤 생성 및 pn 접합 형성에 유리하다.
- [0073] p형 층은 상기 p형 반도체를 포함할 수 있고, n형 층은 상기 n형 반도체를 포함할 수 있다.
- [0074] 유기 광전변환층(30)은 약 1nm 내지 500nm의 두께를 가질 수 있다. 상기 범위 내에서 약 5nm 내지 300nm의 두께를 가질 수 있다. 상기 범위의 두께를 가짐으로써 빛을 효과적으로 흡수하고 정공과 전자를 효과적으로 분리 및 전달함으로써 광전 변환 효율을 효과적으로 개선할 수 있다.
- [0075] 제2 전극(20)은 유기 광전변환층(30)의 상부에 위치하고 광이 입사되는 투광 전극일 수 있다. 제2 전극(20)은 예컨대 인듐 틴 옥사이드(ITO), 인듐 아연 옥사이드(IZO)와 같은 투명 도전체로 만들어지거나 수 나노미터 내지 수십 나노미터 두께의 얇은 두께로 형성된 금속 박막 또는 금속 산화물이 도핑된 수 나노미터 내지 수십 나노미터 두께의 얇은 두께로 형성된 단일 층 또는 복수 층의 금속 박막일 수 있다. 제1 전극(10)과 제2 전극(20) 중 하나는 애노드이고 다른 하나는 캐소드일 수 있다.
- [0076] 제1 전극(10), 유기 광전변환층(30) 및 제2 전극(20)은 유기 광전 소자를 형성하며, 제2 전극(20) 측으로부터 빛이 입사되어 유기 광전변환층(30)이 녹색 파장 영역의 빛을 흡수하면 내부에서 엑시톤이 생성될 수 있다. 엑시톤은 유기 광전변환층(30)에서 정공과 전자로 분리되고 분리된 정공은 제1 전극(10)과 제2 전극(20) 중 하나인 애노드 측으로 이동하고 분리된 전자는 제1 전극(10)과 제2 전극(20) 중 다른 하나인 캐소드 측으로 이동하여 전류가 흐를 수 있게 된다. 분리된 전자 또는 정공은 전하 저장소(55G)에 모아질 수 있다. 녹색 파장 영역을 제외한 나머지 파장 영역의 빛은 제1 전극(10)을 통과하여 청색 광 감지 소자(50B) 또는 적색 광 감지 소자(50R)에 의해 센싱될 수 있다.
- [0077] 유기 광전 소자(100)는 이미지 센서의 전면에서 형성될 수 있으며, 이에 따라 이미지 센서의 전면에서 광을 흡수할 수 있어서 광 면적을 높여 높은 흡광 효율을 가질 수 있다.
- [0078] 도 7 및 8에 도시한 바와 같이, 청색 파장 영역의 광을 감지하는 청색 광 감지 소자(50B)와 적색 파장 영역의 광을 감지하는 적색 광 감지 소자(50R)는 수평방향으로 이격되어 위치한다. 청색 광 감지 소자(50B)에 대응하여 위치하는 나노 패턴(P1)과 적색 광 감지 소자(50R)에 대응하여 위치하는 나노 패턴(P3)의 형상이 동일할 경우, 청색 광 감지 소자(50B)에 대응하여 위치하는 나노 패턴(P1)의 크기(d1)와 적색 광 감지 소자(50R)에 대응하여 위치하는 나노 패턴의 크기(d3)는 서로 다를 수 있다.
- [0079] 도 7에서는 청색 파장 영역의 광을 감지하는 청색 광 감지 소자(50B)와 적색 파장 영역의 광을 감지하는 적색 광 감지 소자(50R)가 반도체 기판(110) 내에 집적되어 있고 유기 광전 소자(100)가 녹색 파장 영역의 광을 선택

적으로 흡수하는 유기 광전변환층(30)을 포함하는 구조를 도시하였지만 이에 한정되지 않고 청색 파장 영역의 광을 감지하는 광 감지 소자와 녹색 파장 영역의 광을 감지하는 광 감지 소자가 반도체 기판(110) 내에 집적되고 유기 광전 소자(100)가 적색 파장 영역의 광을 선택적으로 흡수하는 유기 광전변환층을 포함하는 구조이거나 적색 파장 영역의 광을 감지하는 광 감지 소자와 녹색 파장 영역의 광을 감지하는 광 감지 소자가 반도체 기판(110) 내에 집적되고 유기 광전 소자(100)가 청색 파장 영역의 광을 선택적으로 흡수하는 유기 광전변환층을 포함하는 구조에도 동일하게 적용될 수 있다.

[0080] 여기서 상기 적색 파장 영역은 예컨대 약 580nm 초과 700nm 이하에서 최대 흡수 파장(λ_{max})을 가질 수 있고, 상기 청색 파장 영역은 예컨대 약 400nm 이상 500nm 미만에서 최대 흡수 파장(λ_{max})을 가질 수 있고, 상기 녹색 파장 영역은 예컨대 약 500nm 내지 580nm에서 최대 흡수 파장(λ_{max})을 가질 수 있다.

[0081] 본 구현예에 따른 이미지 센서는 전술한 구현예와 같이 소정 크기의 나노 패턴을 가지는 나노 패턴 층을 구비함으로써 별도의 유기 색 필터 층을 구비할 필요 없이 높은 색 분리 특성을 가질 수 있다. 또한, 나노 패턴층(70)의 도입에 따른 간섭의 발생에 의해 녹색 파장 영역의 광을 유기 광전변환층(30)으로 선택적으로 반사시킴에 따라 유기 광전변환층(30)의 녹색 광 흡수율을 더욱 높일 수 있다.

[0082] 도 7 및 8에 도시한 이미지 센서(1000)는 청색 광 감지 소자(50B)와 적색 광 감지 소자(50R)가 반도체 기판(110)의 표면으로부터 같은 깊이에 위치하여 있으나 이에 한정되는 것은 아니며, 청색 광 감지 소자(50B)와 적색 광 감지 소자(50R)가 반도체 기판(110)의 표면으로부터 실질적으로 다른 깊이에 위치할 수도 있다. 일 예로, 적색 광 감지 소자(50R)가 청색 광 감지 소자(50B)보다 반도체 기판(110)의 표면으로부터 깊게 위치할 수 있다.

[0083] 도 9는 또 다른 구현예에 따른 CMOS 이미지 센서를 개략적으로 도시한 단면도이다.

[0084] 도 9를 참고하면, 본 구현예에 따른 이미지 센서(1000)는 전술한 구현예와 마찬가지로 반도체 기판(110), 반도체 기판(110)의 상부에 위치하는 나노 패턴 층(70), 그리고 나노 패턴 층(70)의 상부에 위치하는 유기 광전 소자(100)를 포함한다.

[0085] 반도체 기판(110)은 실리콘 기판일 수 있으며, 단결정의 실리콘 기판일 수 있다. 반도체 기판(110)은 청색 광 감지 소자(50B), 적색 광 감지 소자(50R), 전하 저장소(55) 및 전송 트랜지스터(도시하지 않음)가 집적되어 있다. 청색 광 감지 소자(50B) 및 적색 광 감지 소자(50R)는 광 다이오드(photodiode)일 수 있다.

[0086] 그러나 본 구현예에 따른 이미지 센서(1000)는 전술한 구현예와 달리, 청색 광 감지 소자(50B)와 적색 광 감지 소자(50R)가 적층되어 있다. 청색 광 감지 소자(50B)와 적색 광 감지 소자(50R)는 전하 저장소(도시하지 않음)와 전기적으로 연결되어 있고 전송 트랜지스터에 의해 전달될 수 있다.

[0087] 상기와 같이 녹색 파장 영역의 광을 선택적으로 흡수하는 유기 광전 소자가 적층된 구조를 가지고 적색 광 감지 소자와 청색 광 감지 소자가 적층된 구조를 가짐으로써 이미지 센서의 크기를 더욱 줄여 이미지 센서의 두께 증가에 따른 크로스토크를 줄일 수 있다. 또한, 전술한 바와 같이 나노 패턴층(70)의 도입에 따른 간섭의 발생에 의해 녹색 파장 영역의 광을 유기 광전변환층(30)으로 선택적으로 반사시킴에 따라 유기 광전변환층(30)의 녹색 광 흡수율을 더욱 높일 수 있다.

[0088] 상술한 이미지 센서는 상기 반도체 기판의 상부에 소정의 패턴 크기를 가지는 나노 패턴 층을 구비함으로써, 특정 파장 영역의 광을 선택적으로 투과 및 반사시켜 별도의 유기 색 필터 층을 구비할 필요 없이 높은 색 분리 특성을 가질 수 있을 뿐만 아니라 유기 광전변환층의 광 흡수도를 높여 광 변환 효율을 증가시킬 수 있다. 또한 이미지 센서의 두께가 작아짐에 따라 별도의 마이크로 렌즈를 구비하지 않고서도 집광 특성을 확보할 수 있다.

[0089] 상술한 이미지 센서는 다양한 전자 장치에 적용될 수 있으며, 예컨대 모바일 폰, 디지털 카메라, 생체인식 센서 등에 적용될 수 있으나 이에 한정되는 것은 아니다.

[0090] 이하 실시예를 통하여 상술한 본 발명의 구현예를 보다 상세하게 설명한다. 다만 하기의 실시예는 단지 설명의 목적을 위한 것이며 본 발명의 범위를 제한하는 것은 아니다.

[0091] **과장 선택성 평가**

[0092] **실시예 1**

[0093] 일 실시예에 따른 나노 패턴층을 적용한 이미지 센서의 과장 선택성을 확인하기 위하여 광학 시뮬레이션을 사용하여 평가한다.

[0094] 광학 시뮬레이션은 Finite-difference Time-domain (FDTD) 방식으로 계산되며 Lumerical FDTD Solution 프로그램을 사용한다.

[0095] 도 10은 본 실시예에 따른 나노 패턴 층의 일부를 도시한 단면도이다.

[0096] 도 10을 참고하면, 본 실시예에 따른 나노 패턴층은 원형 링 형태의 패턴을 가지고 원형 링 부분에 해당하는 영역은 굴절률(n)=2의 유전 물질로, 그 밖의 영역은 굴절률(n)=1.5의 유전 물질로 형성되는 것으로 가정하고, 상기 원형 링의 바깥쪽 원의 직경은 400 nm, 안쪽 원의 직경은 340 nm인 것으로 가정한다.

[0097] 도 11은 본 실시예에 따른 나노 패턴층을 상부에 도입한 실리콘(Si) 포토 다이오드에서의 청색 전기장 분포도(a) 및 적색 전기장 분포도(b)를 나타낸 것이다. 도 11을 참고하면, 가로 축은 상기 실리콘(Si) 포토 다이오드의 픽셀 크기(800nm)를 세로 축은 상기 실리콘(Si) 포토 다이오드의 두께(1500 nm)를 의미하며, 상기 실리콘(Si) 포토 다이오드 위에는 도 10에서 도시한 나노 패턴 층이 위치한다.

[0098] 도 11을 참고하면, 소정 크기의 나노 패턴을 가지는 나노 패턴층이 상부에 위치하는 실리콘(Si) 포토 다이오드는 별도의 유기 색 필터를 구비하지 않고서도 청색 과장 영역에 대한 과장 선택성을 가짐을 확인할 수 있다.

[0099] **실시예 2**

[0100] 일 실시예에 따른 나노 패턴층을 적용한 이미지 센서의 과장 선택성을 확인하기 위하여 광학 시뮬레이션을 사용하여 평가한다.

[0101] 광학 시뮬레이션은 실시예 1에서 사용되는 프로그램과 동일한 것을 사용한다.

[0102] 도 12는 본 실시예에 따른 나노 패턴 층의 일부를 도시한 단면도이다.

[0103] 도 12를 참고하면, 본 실시예에 따른 나노 패턴층은 원형 링 형태의 패턴을 가지고, 원형 링 부분에 해당하는 영역은 굴절률(n)=1.5의 유전 물질로, 그 밖의 영역은 굴절률(n)=2의 유전 물질로 형성되는 것으로 가정하고, 상기 원형 링의 바깥쪽 원의 직경은 300 nm, 안쪽 원의 직경은 100 nm인 것으로 가정한다.

[0104] 도 13은 본 실시예에 따른 나노 패턴층이 상부에 도입한 실리콘(Si) 포토 다이오드에서의 청색 전기장 분포도(a) 및 적색 전기장 분포도(b)를 나타낸 것이다. 도 13을 참고하면, 가로 축은 상기 실리콘(Si) 포토 다이오드의 픽셀 크기(800nm)를 세로 축은 상기 실리콘(Si) 포토 다이오드의 두께(1500 nm)를 의미하며, 상기 실리콘(Si) 포토 다이오드 위에는 도 12에서 도시한 나노 패턴 층이 위치한다.

[0105] 도 13을 참고하면, 소정 크기의 나노 패턴을 가지는 나노 패턴층이 상부에 도입된 실리콘(Si) 포토 다이오드는 별도의 유기 색 필터를 구비하지 않고서도 적색 과장 영역에 대한 과장 선택성을 가짐을 확인할 수 있다.

[0106] 이상에서 본 발명의 바람직한 실시예들에 대하여 상세하게 설명하였지만 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구 범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

부호의 설명

- | | |
|------------------|-------------|
| [0107] 10: 제1 전극 | 20: 제1 전극 |
| 30: 유기 광전변환층 | 50: 광 감지 소자 |
| 55: 전하 저장소 | 60, 80: 절연층 |

70: 나노 패턴 층

85: 관통구

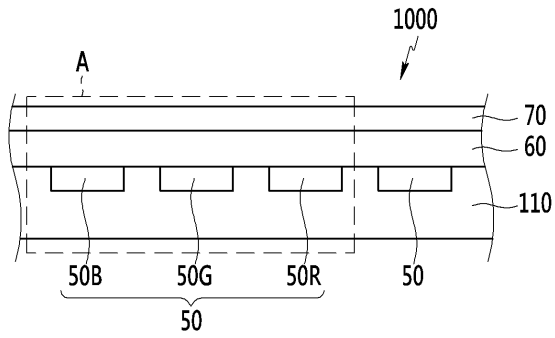
100: 유기 광전 소자

110: 반도체 기판

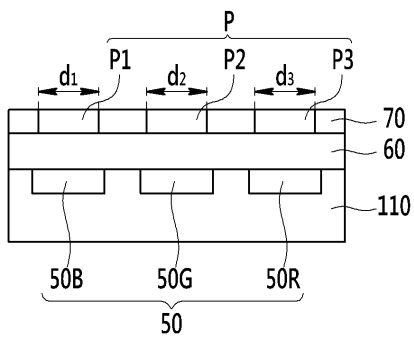
1000: 이미지 센서

도면

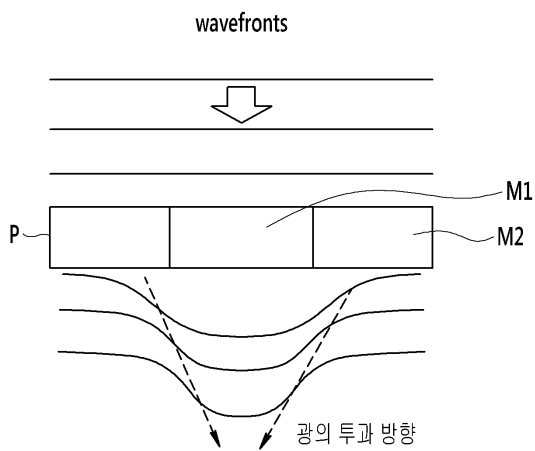
도면1



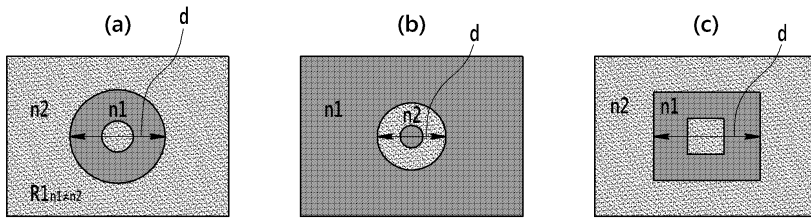
도면2



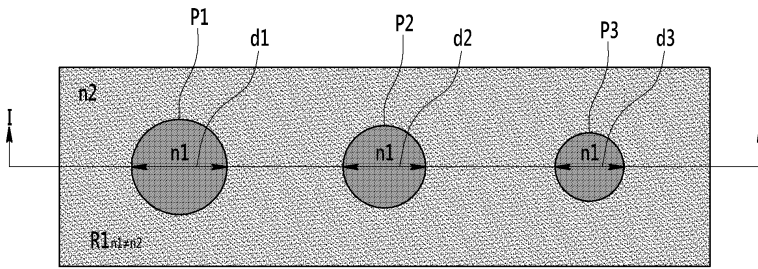
도면3



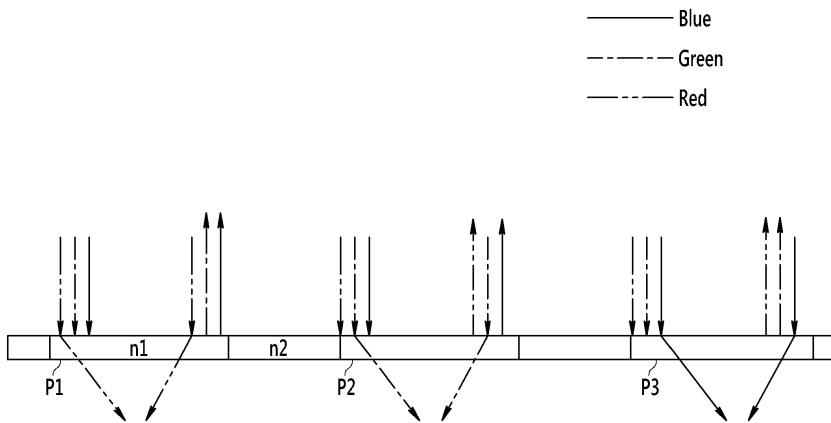
도면4



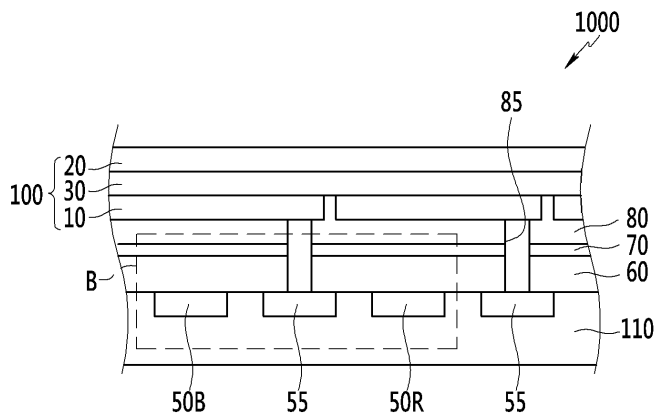
도면5



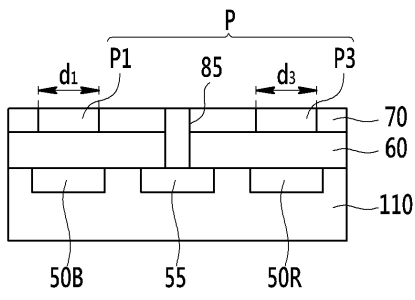
도면6



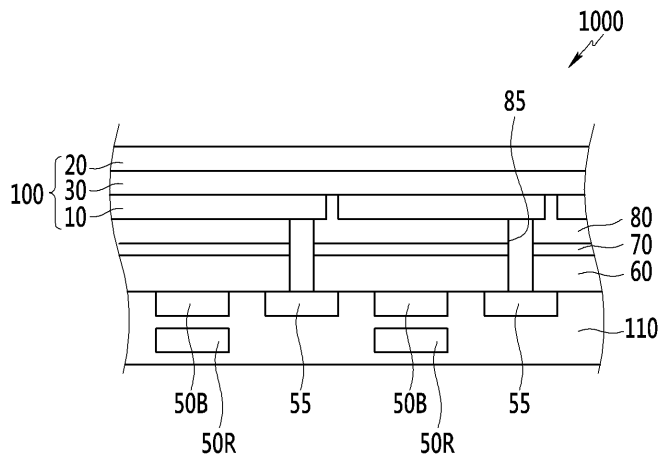
도면7



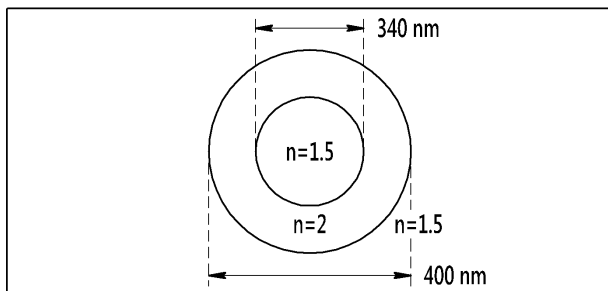
도면8



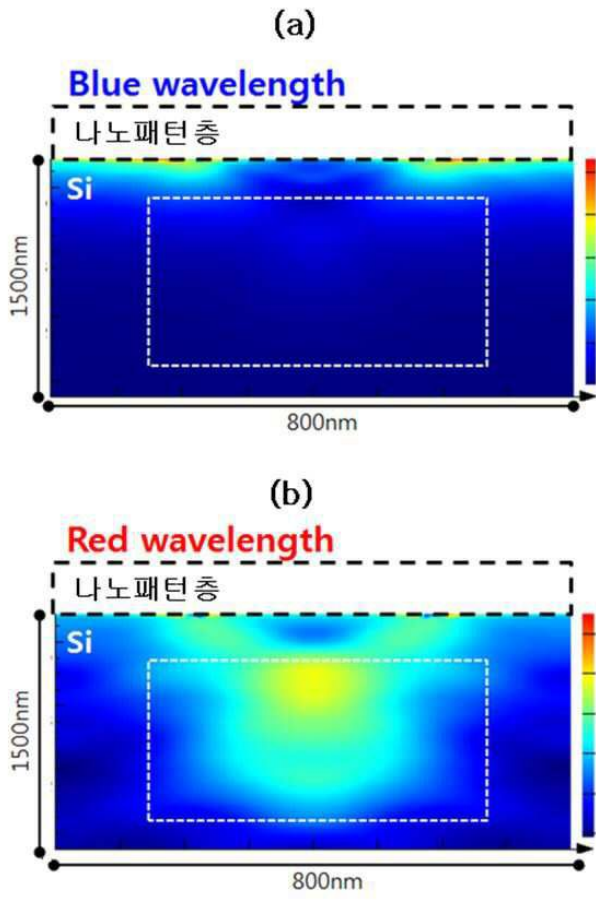
도면9



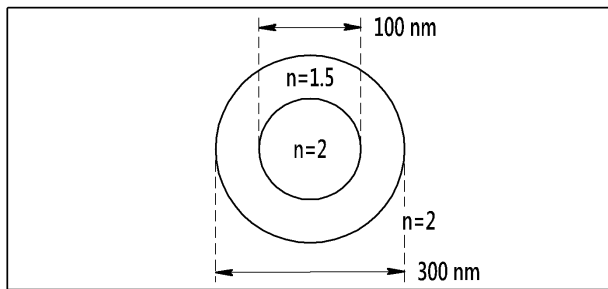
도면10



도면11



도면12



도면13

