

MOSFET DE PUISSANCE AVEC PROTECTION DE SUR-
5 INTENSITE ET DE SURCHAUFFE

Arrière-plan de l'invention

Cette invention se rapporte à des MOSFET de puissance et plus
précisément se rapporte à un MOSFET de puissance disposant,
intégrés sur la même pastille semi-conductrice, de nouveaux
10 circuits de protection de surchauffe et de sur-intensité.

Les MOSFET de puissance sont bien connus dans la technique.
Un MOSFET de puissance particulièrement bien connu est
fabriqué et vendu par International Rectifier Corporation de El.
Segundo, Californie, sous la marque déposée HEXFET. De tels
15 MOSFET de puissance sont adaptés pour commander une
puissance électrique d'au moins 1 watt environ et peuvent être
commutés à l'état passant et bloquant en appliquant et en
enlevant un signal de commande de faible tension entre les
électrodes de grille et de source du dispositif. Ils se présentent
20 sous différents types de boîtier, par exemple, un boîtier de type
TO-220 qui dispose en général de trois broches, grille, source et
drain, pour sa liaison dans un circuit électrique.

Il est connu qu'il est souhaitable de mettre un MOSFET de
puissance à l'état bloqué, ou autrement commander le circuit
25 dans lequel il est relié, lorsque l'intensité circulant entre les
électrodes de source et de drain dépasse une valeur particulière,
par exemple, 5 fois le courant normal, ou lorsque la température
de la pastille dépasse une certaine valeur, par exemple 150°C.
Certains dispositifs connus agissent en bloquant un MOSFET de
30 puissance en réponse soit à une intensité élevée ou à une
température élevée et d'autres répondent à l'une ou l'autre
condition.

Par exemple, un dispositif connu utilise une petite pastille de
transistor bipolaire qui est collée sur la pastille du MOSFET de
35 puissance et mis à l'état passant pour relier la grille du MOSFET

à la source du MOSFET lorsque la température de pastille du MOSFET dépasse une valeur déterminée. Cependant, ce dispositif présente une constante thermique de temps trop longue pour offrir une protection au court-circuit. Un autre dispositif
5 connu utilise une petite pastille de transistor bipolaire avec des électrodes d'émetteur et de collecteur reliés entre les broches de grille et de source du MOSFET de puissance. Le circuit base-émetteur du transistor bipolaire est relié par l'intermédiaire d'une résistance chutrice de tension dans le circuit de source du
10 MOSFET de puissance, de façon que le transistor bipolaire soit rendu passant dans des conditions de court-circuit de façon à court-circuiter la grille et la source du MOSFET de puissance et limiter le courant. Cependant, si le FET de puissance est exposé à un courant élevé qui est inférieur au courant de court-circuit, le
15 transistor bipolaire commande simplement la réduction du courant de commande du MOSFET de puissance, provoquant une dissipation de puissance plus élevée et la destruction possible du dispositif. De plus, ce circuit ne surveille pas la température de la pastille du MOSFET de puissance.

20 Un troisième dispositif connu utilise un MOSFET de puissance de détection de courant qui dispose d'un nombre limité de cellules du MOSFET dévolu à la production d'un signal de sortie qui est représentatif du courant d'alimentation principal, et aussi dispose d'un circuit de surveillance de température destiné à surveiller la
25 température de la pastille du MOSFET. Les circuits destinés à ces fonctions sont intégrés sur la pastille du MOSFET de puissance, mais nécessitent une source de puissance auxiliaire de façon à alimenter ces circuits. Cette puissance auxiliaire est appliquée au MOSFET de puissance par l'intermédiaire d'une quatrième
30 broche, en plus des broches de source, de drain et de grille. En conséquence, le dispositif n'est pas compatible broche à broche avec les MOSFET de puissance existants.

Un quatrième dispositif connu dispose d'une détection de courant et de température et est pourvu de seulement trois broches
35 (grille, source et drain) mais ce dispositif utilise une résistance

chutrice de tension de 4 K reliée entre la broche de grille et l'électrode de grille dans le but de limiter le courant d'entrée en cas de défaut. Le circuit de protection fonctionne ensuite en rendant passant un MOSFET auxiliaire relié entre les broches de grille et source du MOSFET de puissance de façon à rendre bloquant le MOSFET de puissance dans des conditions de sur-intensité ou de surchauffe déterminées.

La résistance chutrice de tension du dispositif précédent est soumise à une définition stricte, par approche successive. Ainsi, si la valeur de la résistance est trop faible, un courant de broche élevé va s'écouler à travers le MOSFET à l'état bloqué. Si la valeur de la résistance est trop élevée, la durée de commutation pour le FET de puissance principal est augmentée.

Bref résumé de l'invention

Selon l'invention, la broche de grille, avec la tension d'entrée du MOSFET de puissance, est reliée à l'électrode de grille par l'intermédiaire d'un premier MOSFET de commande relié en série. Un second MOSFET de commande est relié entre les électrodes de grille et source du MOSFET de puissance. Les grilles des premier et second MOSFET sont commandés par les sorties du circuit de protection de telle façon que le premier soit bloquant et le second soit passant en réponse à une condition de défaut déterminée. Le circuit de protection est alimenté par la source de tension d'entrée du MOSFET en série. Lorsqu'il est passant, le second MOSFET peut présenter une résistance d'environ 200 ohms. Ainsi, la durée de commutation du dispositif de puissance principal va être d'environ 20 fois plus rapide que celle du dispositif de technique antérieure utilisant une résistance de 4000 ohms. Le courant dérivé de la broche de grille et à travers le MOSFET en série est, en général, de 660 μ A mais peut être inférieur, en fonction de la conception du circuit de protection qui dérive le courant.

Le circuit de protection fonctionne de façon que lorsqu'une sur-intensité ou une surchauffe est mesurée par le circuit de protection, le premier MOSFET devient bloquant pour isoler la grille de la tension d'entrée et pour limiter le courant dissipé par

la broche de grille, et le second MOSFET devient passant pour court-circuiter la grille du MOSFET de puissance avec sa source, rendant ainsi le dispositif bloquant très rapidement.

La nouvelle invention décrite précédemment est applicable à tout
5 dispositif de type MOSFET de puissance sur toutes plages de tension et courant. Ceci comprend les dispositifs utilisant un circuit à porte MOS pour commander la commutation de l'état actif et inactif d'un dispositif et inclut expressément les IGBT (transistor bipolaire à grille isolée), circuits intégrés de puissance,
10 les thyristors commandés par un circuit à porte MOS (MCT) et les FET de puissance tel que le dispositif HEXFET précédemment décrits.

Selon une autre caractéristique de l'invention, un nouveau circuit "d'initialisation" est créé pour délivrer une tension de grille, au
15 MOSFET en série décrit précédemment, qui soit supérieure à la tension de grille d'entrée du MOSFET de puissance. Plus précisément, si le MOSFET de puissance est un dispositif à canal N, et que le MOSFET en série est aussi un dispositif à canal N, la tension de grille destiné à rendre passant le MOSFET en série doit
20 être supérieure à celle de la tension d'entrée de grille. Le nouveau circuit d'initialisation utilise tout MOSFET à canal N et contient une capacité qui lorsqu'elle est chargée, augmente la tension sur la grille du MOSFET en série, à une valeur supérieure à la tension de la broche de grille de façon que le MOSFET en série puisse
25 devenir passant lorsque le potentiel est appliqué à la broche de grille du MOSFET de puissance.

Comme autre particularité de l'invention, il est créé un nouveau circuit de coupure en fonction de la température et un nouveau circuit de réglage pour le réglage de la température
30 prédéterminée. Le nouveau circuit de coupure en fonction de la température dispose d'un premier circuit de transistor configuré pour produire une tension de grille pour un MOSFET de commande qui augmente avec la température, et un second circuit de transistor (inverseur) qui dispose d'un seuil d'entrée
35 avec un coefficient négatif de température. Ces deux

caractéristiques de sortie sont combinées de façon que leur intersection définisse une température de seuil qui, s'il est atteint, produit une sortie destinée à faire basculer à l'état bloquant le MOSFET de puissance principal. La valeur exacte de
5 dépassement peut être réglée en ajustant la zone de travail d'un transistor sur un segment à coefficient de température nul du circuit.

Encore une autre particularité de la présente invention consiste en une nouvelle structure et circuit pour empêcher la conduction
10 du puits P contenant les composants de commande du MOSFET de puissance si le substrat N (-) atteint un potentiel négatif par rapport à la source du MOSFET de puissance. Plus précisément, un nouveau transistor de commutation bipolaire est construit dans le substrat de façon adjacente au puits P. Le collecteur de
15 ce transistor est relié au puits P, ce par quoi, si le substrat N (-) devient négatif par rapport à la source, le transistor bipolaire court-circuite le puits P avec le substrat N (-) et empêche la conduction de la diode formée à la jonction du puits P et du corps N (-).

20 D'autres particularités et avantages de la présente invention vont devenir évidents d'après la description suivante de l'invention qui se réfère aux dessins annexés.

Brève description des dessins

La figure 1 montre un circuit de commande de sur-intensité et de
25 surchauffe de technique antérieure pour un circuit MOSFET de puissance.

La figure 2 montre un circuit électrique du nouveau circuit selon l'invention destiné à dériver la puissance du circuit de commande à partir du circuit d'alimentation de grille.

30 La figure 3 montre un nouveau circuit d'initialisation utilisé avec la présente invention pour permettre l'utilisation d'un MOSFET de commande à canal N dans un MOSFET de puissance à canal N.

La figure 4 montre un nouveau circuit de coupure en fonction de la température qui utilise les circuits des figures 2 et 3.

35 Les figures 4a et 4b montrent les courbes caractéristiques du

circuit de la figure 4.

La figure 5 montre une coupe transversale d'une pastille MOSFET de puissance pourvue d'un puits P pour la réception des circuits intégrés de commande sur la pastille, et montre en outre un
5 nouveau circuit destiné à empêcher la polarisation inverse de la jonction substrat N (-)/puits P.

Description détaillée des dessins

En se référant à la figure 1, il est montré un MOSFET de puissance de technique antérieure, avec des circuits de
10 protection de surchauffe et de surintensité. Le MOSFET de puissance dispose d'une section de puissance classique pourvue de bornes de grille, de drain et de source 10, 11 et 12. Une section de commande est intégrée sur la même pastille qui contient la section de puissance, incluant une résistance de 4 K
15 13, un MOSFET de commande 14 et les circuits de protection 15. Notons que la source agit comme masse pour les circuits de protection internes. Bien que non montré, la section du MOSFET de puissance peut disposer d'une section de détection de courant qui délivre une information de courant source aux circuits de
20 protections 15. Une borne d'entrée 16 (référéncée quelquefois comme grille ou broche d'entrée) est la troisième broche du dispositif avec les broches d'entrée 11 et 12. Ainsi, le dispositif est compatible broche à broche avec les MOSFET de puissance sans circuits de protection intégrés.

25 En fonctionnement, la puissance d'alimentation pour les circuits de protection est dérivée de la broche d'entrée 16 qui est à une tension comprise entre 5 et 10 volts. En l'absence de défaut, le MOSFET 14 est bloquant et aucun courant ne circule dans la résistance 13. Si une condition de défaut se produit, le MOSFET
30 14 devient passant et, avec une résistance interne du MOSFET de 200 ohms, dérive de 1250 μ A à 2500 μ A à travers la résistance 13, respectivement pour une alimentation de 5 et de 10 volts sur la broche 16.

La valeur de la résistance 13 est un compromis entre la durée de
35 commutation du MOSFET de puissance, qui augmente avec une

résistance élevée, et le courant de drain issu de la broche d'entrée 16 qui augmente lorsque la valeur de la résistance 13 diminue. Une valeur de résistance de 4000 ohms produit une durée de commutation d'environ 15 microsecondes et un courant de drain sur l'entrée de 3 à 4 milliampères (pour une entrée à 10 volts).

Le nouveau circuit de la figure 2 fournit la tension V_{CC} nécessaire pour alimenter les circuits de protection, mais maintient une valeur bien plus élevée de la vitesse de commutation et une valeur bien plus faible du courant de drain sur la borne d'entrée. Plus précisément, à la figure 2, les composants similaires à ceux de la figure 1 ont les mêmes références numériques d'identification, bien que, à la figure 2 le MOSFET de puissance peut être tout dispositif à porte MOS, par exemple, un IGBT ou thyristor à porte MOS ou analogue.

Dans la présente invention, la résistance 13 de la figure 1 est remplacée par un MOSFET 20 qui de même que le MOSFET 14, est commandé par une sortie issue des circuits de protection 15. Les MOSFET 14 et 20 sont commandés en opposition de phase. Ainsi, lorsqu'une tension apparaît dans la borne 16 pour rendre passant le MOSFET de puissance principal, le MOSFET 14 est bloquant et le MOSFET 20 devient passant pour charger la grille à la broche 10 du MOSFET de puissance. Le MOSFET 20 est conçu pour disposer d'une résistance d'environ 200 ohms. Par conséquent, il produit un effet mineur sur les durées de commutation à l'état actif et à l'état inactif du MOSFET de puissance qui est 20 fois plus rapide qu'avec la résistance de 4000 ohms de la figure 1.

Pour mettre en oeuvre le circuit de la figure 2 avec un processus simple, il est souhaitable que le MOSFET de puissance soit un dispositif à canal N, et que le MOSFET 20 soit aussi un MOSFET à canal N. Cependant, la tension de grille nécessaire pour rendre passant le MOSFET 20 est alors supérieure à la tension sur la borne 16.

Selon l'invention, un nouveau circuit "d'initialisation", montré à la

figure 3, est créé pour produire une tension de grille suffisamment élevée afin de commander le MOSFET 20 si c'est un dispositif à canal N.

En se référant à la figure 3, les composants similaires à ceux de la figure 2 disposent des mêmes références numériques d'identification. Ainsi, la broche 16 est reliée en série par le MOSFET 20 à la grille 10 de la section de MOSFET de puissance, et le MOSFET 14 relie la broche 16 et le MOSFET 20 à la broche 12.

A la figure 3, une capacité d'initialisation 30 reliée entre le noeud situé entre les MOSFET 14 et 20, et le noeud 31 situé entre l'électrode de grille du MOSFET 20 et un MOSFET 32 en mode de déplétion est aussi prévue. Le MOSFET 32 en mode de déplétion est relié à la grille et à la source du MOSFET 33 en mode de déplétion. Le noeud 31 est en outre relié à un MOSFET de commande de coupure 34 dont une grille est reliée à une borne 35 sur laquelle des circuits "rapides" qui développent l'information de coupure produisent une entrée destinée à provoquer la coupure du MOSFET de puissance.

Sont aussi prévus à la figure 3, un MOSFET 36 en mode de déplétion supplémentaire, qui produit un champ de courant additionnel destiné à assurer l'activité permanente de la section de puissance, et un MOSFET 37, qui se comporte comme une diode, pour assurer le blocage de la section de puissance en réponse à un signal sur la borne 16.

Le fonctionnement du circuit d'initialisation de la figure 3 est comme suit: lorsqu'une tension V_{CC} est appliquée sur la broche 16, le potentiel au noeud 38 va suivre V_{CC} car le MOSFET 39 est bloquant. Le transistor 32 devient ensuite passant et le noeud 31 commence à se charger à la tension V_{CC} . Lorsque le noeud 31 est à V_{CC} , le MOSFET 20 devient partiellement passant et commence à charger la grille du MOSFET de puissance à la borne 10. Lorsque la borne 10 atteint la tension de seuil du MOSFET 39, il devient passant. Le noeud 38 passe ensuite à la masse et le MOSFET 32 devient bloqué. Le noeud 30 est maintenant

flottant, et la capacité 31 reste chargée, et le MOSFET 20 devient complètement passant. A la fin de ce processus de commutation, la tension au noeud 31 est, en théorie de $2 \times V_{CC}$, (mais moins compte-tenu de la fuite et du partage de charge). La

5 capacité d'initialisation 30 est une capacité de 1 picofarad.

Dans le but de bloquer la section de puissance en réponse à une sortie de la section intelligente du circuit, un signal est appliqué à la borne 35 pour rendre passant le MOSFET 34 et provoquer le blocage du MOSFET 14 et du circuit de puissance.

10 Il doit être compris, que l'ensemble des composants de la figure 3 sont des dispositifs à canal N, intégrés sur la même pastille de silicium que la section de puissance.

La figure 4 montre l'un des circuits intelligents qui est commandé à partir de V_{CC} des figures 2 et 3, et qui applique un signal de

15 blocage à la borne 35 lorsqu'une condition de surchauffe déterminée est mesurée. A la figure 4, la broche 16 est reliée au MOSFET 40, qui est une source de courant constant et ensuite au MOSFET 41. Le MOSFET 41 est relié en parallèle avec les autres MOSFET 42 à 46, qui sont des zones de réglage qui

20 peuvent être enlevées du circuit, comme cela sera vu ultérieurement.

Le noeud 50 est censé présenter un coefficient de température nul de façon que le potentiel sur ce noeud, de préférence de 1,6 volts environ pour un processus sélectionné, soit fixé en réglant

25 la zone du transistor 41 de ses transistors en parallèle 42 à 46. Le noeud 50 présente une tension constante car son potentiel V_{gON} peut être exprimé comme la somme de la tension de seuil V_{th} du transistor 41 (un coefficient de température négatif) et la quantité I_D/g_m , dans laquelle I_D est le courant de drain du

30 transistor 41 et g_m est le g_m du transistor 41. Puisque g_m présente un coefficient de température négatif, la quantité I_D/g_m présente un coefficient de température positif.

Ce qui précède est représenté à la figure 4a où V_{gON} est une valeur fixée pour un courant de drain déterminé du transistor 41.

35 Plus précisément, la courbe montrée à la figure 4a a la forme:

$$I_D = K_p (V_{gs} - V_{th})^2$$

La valeur de V_{gON} peut être exprimée par:

$$V_{gON} = V_{th} + \sqrt{I_D/K_p}$$

ou K_p présente un coefficient de température négatif. Puisque K_p présente un coefficient de température négatif, le coefficient de température de $\sqrt{I_D/K_p}$ est positif.

Pour un faible courant I_D , la valeur de V_{th} est prépondérante, produisant un coefficient de température global négatif. Pour une forte valeur de I_D , la valeur de $\sqrt{I_D/K_p}$ est prépondérante produisant un coefficient positif.

Cependant, il n'y a qu'une seule valeur de I_D pour laquelle

$$\frac{\partial V_{gON}}{\partial \theta} = 0$$

Cette valeur représente le point de réglage du circuit comme cela sera décrit ultérieurement.

Le potentiel au noeud 50 de la figure 4 est relié au MOSFET 51 qui est relié en série avec un MOSFET 52, commandé comme une source de courant. La tension au noeud 53 présente un coefficient de température positif, et est appliquée à la porte du MOSFET 54. Le MOSFET 54 est relié au MOSFET 55.

La tension au noeud 56 peut être maintenant considérée, et il va être vu que, pour une température supérieure à une valeur fixée déterminée, le MOSFET 54 devient passant et, pour une température inférieure à cette valeur, il reste bloqué. Ce fonctionnement est démontré à la figure 4b, où la courbe V_{53} représente la tension au noeud 53 (un coefficient de température positif) et V_{th} est la tension de seuil du transistor 54 (un coefficient négatif). L'intersection de ces courbes définit la température de coupure puisqu'une température supérieure à cette valeur de $T_{COUPURE}$ rend passant le MOSFET 54 alors qu'une tension inférieure à cette valeur maintient le MOSFET 54 bloqué.

La tension au noeud 56 est ensuite appliquée par l'intermédiaire d'un circuit logique inverseur à la borne d'entrée de coupure 35 à la figure 3. Ainsi, lorsque la température de la pastille contenant

le FET de puissance dépasse la température $T_{COUPURE}$ à la figure 4b, la section de puissance est bloquée. Le MOSFET 52 crée un circuit de retour positif et produit une certaine hystérésis sur la valeur de $T_{COUPURE}$.

5 Comme cela a été établi précédemment, la taille des transistors 41 à 46 doit être ajustée pour assurer une constante de température nulle au noeud 50. Le réglage est accompli en affectant différentes zones aux transistors 41 à 46 et ensuite en isolant ceux des transistors qui doivent être enlevés pour fournir
10 la compensation de température désirée au noeud 50. A titre d'exemple, des cellules de détection 60 à 64 peuvent être prévues respectivement pour les transistors 46 à 42. Ces cellules peuvent être reliées aux diodes zener respectives, non montrées, qui peuvent être mises en court-circuit par un potentiel appliqué
15 sur la cellule dans le but d'enlever un ou plusieurs transistors 42 à 46 du circuit. Pour réaliser l'opération de réglage, la pastille est maintenue à une température de 160°C et une recherche numérique est faite de façon à déterminer les zones de transistor qui doivent enlevées pour une bonne compensation de
20 température. Les diodes zener nécessaires sont ensuite amenés à court-circuiter leurs transistors respectifs de la manière bien connue.

En se référant ensuite à la figure 5, il est représenté une coupe transversale d'un dessin de jonction d'une faible partie d'un
25 MOSFET de puissance et du puits P qui supporte les circuits de commande qui ont été décrits. Ainsi, à la figure 5, une coupe d'une pastille est montrée, contenant une pluralité de cellules de base P+ diffusées dans un corps épitaxial N (-). Le corps épitaxial est formé de façon classique sur un substrat N+ qui est
30 pourvu d'une électrode de drain 74 sur sa partie inférieure. Un grand nombre de cellules peut être utilisé, fréquemment en excès de plusieurs milliers qui sont disposées symétriquement sur la surface du corps N (-). La topologie de ces cellules peut être comme désiré et elles peuvent avoir toute forme polygonale, tel
35 que des hexagones, des rectangles allongés ou carrés. La section

de puissance peut aussi utiliser une topologie interconnectée.

Chacune des cellules de base contient une zone source N+ respective pour définir des zones de canal inversé dans les corps P qui sont recouverts par un oxyde de porte et ensuite par les
5 portes en silicium polycristallin 75 à 78. Les portes sont isolées et une électrode source 79 recouvre les portes de la section de puissance.

Les autres composants incluant l'ensemble des MOSFET de commande décrits précédemment, sont de préférence formés
10 dans un ou plusieurs puits P, montré comme puits P 80.

Il a été découvert que, pendant le fonctionnement de la section de puissance, le substrat N (-) peut être polarisé négativement par rapport à l'électrode source 79. Ainsi, si le puits P 80 est relié directement à l'électrode 79 (source 12 à la figure 2), la
15 jonction 81 va être polarisée en sens direct. Ceci produit l'injection de porteurs minoritaires dans le puits P qui vont interférer avec le fonctionnement des composants dans le puits P.

Selon une autre particularité de l'invention, un moyen formant
20 transistor bipolaire 90 est constitué sur le substrat N (-), qui consiste en une base P 91 et un collecteur N+ 92. Le substrat N (-) correspond à l'émetteur du transistor. La base 91 dispose d'un contact 93 relié à la borne source 12, et le puits P dispose d'un contact 94 relié aussi à la source 12 par l'intermédiaire de la
25 résistance 95 de 10 ohm. La valeur réelle utilisée doit être suffisamment faible pour que le courant de polarisation du circuit de commande ne décale pas, de façon trop importante, la masse du circuit de commande par rapport à la source 12. La zone N+ 92 est reliée au contact 94 par l'intermédiaire d'un conducteur
30 96.

En fonctionnement, si la zone N (-) devient négative par rapport à la source 12, le transistor 90 devient passant. Le potentiel de la zone N+, et ainsi le potentiel du puits P 80, est ensuite amené vers le potentiel du substrat N (-) afin d'empêcher la polarisation
35 en sens direct de la jonction 81.

Bien que la présente invention a été écrite en relation à des modes de réalisation particuliers de celle-ci, de nombreuses autres évolutions et modifications et d'autres utilisations vont devenir évidentes aux spécialistes de la technique. Il est préféré, 5 par conséquent, que la présente invention ne soit pas limitée par la description présente, mais seulement par les revendications annexées.

REVENDEICATIONS

1. Dispositif de puissance à semi-conducteur à porte MOS
5 pourvu d'un circuit de commande sensible à un état de défaut
intégré sur la même pastille qui contient une section de
puissance dudit dispositif; ledit dispositif comprenant une pastille
semi-conductrice pourvue de première et seconde électrodes
principales et d'une électrode de grille pour la commande de la
10 conduction du courant entre lesdites première et seconde
électrodes principales;
ledit dispositif disposant d'au moins une première, deuxième et
troisième broche de raccordement; lesdites première et deuxième
broches étant reliés respectivement auxdites premières et
15 deuxième électrodes principales; ledit circuit de commande
sensible à un état de défaut étant formé dans au moins une zone
à puits séparé à l'intérieur de ladite pastille semi-conductrice;
ledit circuit de commande sensible à un état de défaut pouvant
être utilisé de façon à bloquer un signal vers ladite électrode de
20 grille en fonction d'un état de défaut prédéterminé afin d'isoler
ledit dispositif; ledit circuit de commande étant pourvu d'une
borne d'entrée pour une tension de commande V_{CC} nécessaire
pour la polarisation et la commande des composants dudit circuit
de commande; ledit circuit de commande incluant un premier
25 MOSFET de commande relié entre ladite troisième broche de
liaison et ladite électrode de grille et un second MOSFET de
commande relié entre ladite électrode de grille et l'une desdites
première et deuxième électrodes principales; ladite borne d'entrée
dudit circuit de commande étant reliée à la tension au noeud
30 situé entre la troisième broche dudit premier circuit de
commande; ledit circuit de commande pouvant être commandé
pour isoler ledit premier MOSFET de commande et rendre passant
ledit deuxième MOSFET de commande en réponse à un état de
défaut surveillé.
- 35 2. Dispositif selon la revendication 1 dans lequel la résistance

définie par ledit premier MOSFET de commande est sensiblement inférieure à 4000 ohms et le courant issu de la broche de grille est inférieur à 1 milliampère environ pendant le fonctionnement normal du dispositif.

- 5 3. Dispositif selon la revendication 1 dans lequel ledit circuit sensible à un état de défaut est sensible à une surintensité prédéterminée entre lesdites première et deuxième bornes principales et à une température de pastille au-dessus d'une valeur déterminée.
- 10 4. Dispositif selon la revendication 2 dans lequel ledit circuit sensible à un état de défaut est sensible à une surintensité prédéterminée entre lesdites première et deuxième bornes principales et à une température de pastille au-dessus d'une valeur déterminée.
- 15 5. Dispositif selon la revendication 1 dans lequel ladite section de puissance définit un MOSFET de puissance.
6. Dispositif selon la revendication 1 dans lequel ladite section de puissance définit un dispositif à semi-conducteur à porte MOS.
7. Dispositif selon la revendication 1 dans lequel ladite section de puissance est un dispositif à canal N (-) et lesdits premier et
20 deuxième MOSFET de commande sont des dispositifs à canal N.
8. Dispositif selon la revendication 7 dans lequel le circuit sensible à un état de défaut inclut un circuit d'initialisation qui inclut un moyen formant capacité qui se charge à une tension
25 supérieure à la tension de ladite première broche pour produire une tension utilisable afin de rendre passant ledit premier MOSFET de commande en fonctionnement normal.
9. Dispositif selon la revendication 1 qui inclut un circuit de coupure réglable en fonction de la température dans ledit circuit
30 sensible à un état de défaut; ledit circuit de coupure en fonction de la température comprenant un moyen formant circuit à coefficient de température positif pour la production d'un signal de sortie qui augmente lorsque la température de pastille augmente; un comparateur de circuit à coefficient de
35 température négatif qui dispose d'un seuil d'entrée qui décroît

avec l'augmentation de la température de pastille; et un moyen de circuit pour la production d'un signal de sortie afin d'isoler ladite section de puissance lorsque la température de pastille excède ladite température de référence.

5 10. Dispositif selon la revendication 1 qui inclut un circuit de coupure réglable en fonction de la température dans ledit circuit sensible à un état de défaut; ledit circuit de coupure en fonction de la température comprenant un moyen formant circuit à coefficient de température positif pour la production d'un signal
10 de sortie qui augmente lorsque la température de pastille augmente; un circuit à coefficient de température négatif qui produit un signal de sortie qui diminue avec l'augmentation de la température de pastille; un moyen de circuit pour comparer ledits circuits à coefficient de température positif et négatif afin
15 d'établir une indication de température de référence fixe; et un moyen de circuit pour produire un signal de sortie destiné à isoler ladite section de puissance lorsque la température de pastille excède ladite température de référence.

11. Dispositif selon la revendication 9 qui inclut un moyen de
20 source de courant couplé audits circuits à coefficient de température positif et négatif pour l'établissement d'une sortie de référence fixée qui soit invariante avec la température; ledit moyen de source de courant incluant un dispositif MOSFET avec une largeur de canal réglable pour ajuster la valeur de ladite sortie
25 de référence fixée.

12. Dispositif selon la revendication 1 dans lequel la zone à puits séparé est un puits de type P dans un substrat de type N; et un moyen à transistor de commande intégré dans ledit substrat de type N et pourvu d'une première et deuxième électrodes principales reliées respectivement au substrat de type N et audit puits P, et pourvu d'une électrode de commande au potentiel de ladite première électrode principale dudit dispositif, ce par quoi, si le puits P est polarisé positivement par rapport audit substrat, ledit moyen à transistor de commande devient passant pour relier le puits P au potentiel dudit substrat afin d'empêcher l'état passant de ladite jonction de substrat/puits P.
13. Dispositif selon la revendication 12 dans lequel ledit moyen à transistor de commande est un transistor bipolaire.
14. Dispositif à porte MOS pourvu d'une section de puissance et d'une section de commande sensible à un défaut, intégré sur une pastille semi-conductrice commune; ladite section de puissance disposant d'une électrode source, ladite section de commande étant formée dans un puits de type P sur un substrat de type N; et un moyen à transistor intégré dans ledit substrat de type N et pourvu de première et seconde électrodes principales reliées respectivement audit substrat de type N et audit puits P, et pourvu d'une électrode de commande au potentiel de ladite électrode source, ce par quoi, si le puits P est polarisé positivement par rapport audit substrat, ledit moyen à transistor devient passant pour relier ledit puits P au potentiel dudit substrat empêchant par ce moyen l'état passant de la jonction entre ledit puits P et ledit substrat.
15. Dispositif selon la revendication 14 dans lequel ledit moyen à transistor est un transistor bipolaire.

FIG. 1

ART ANTERIEUR

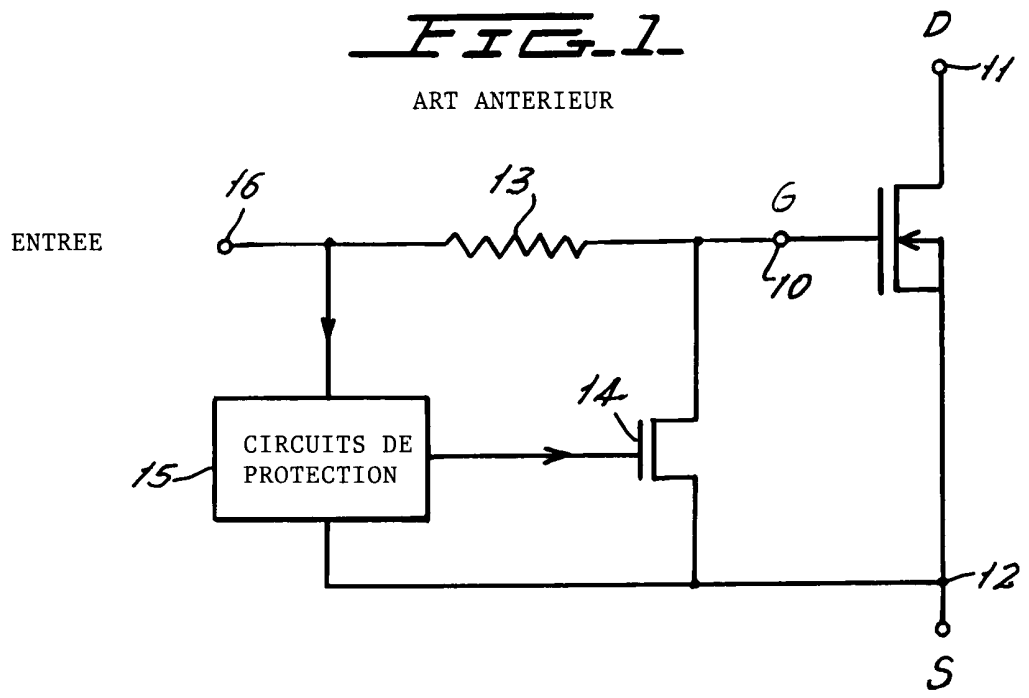


FIG. 2

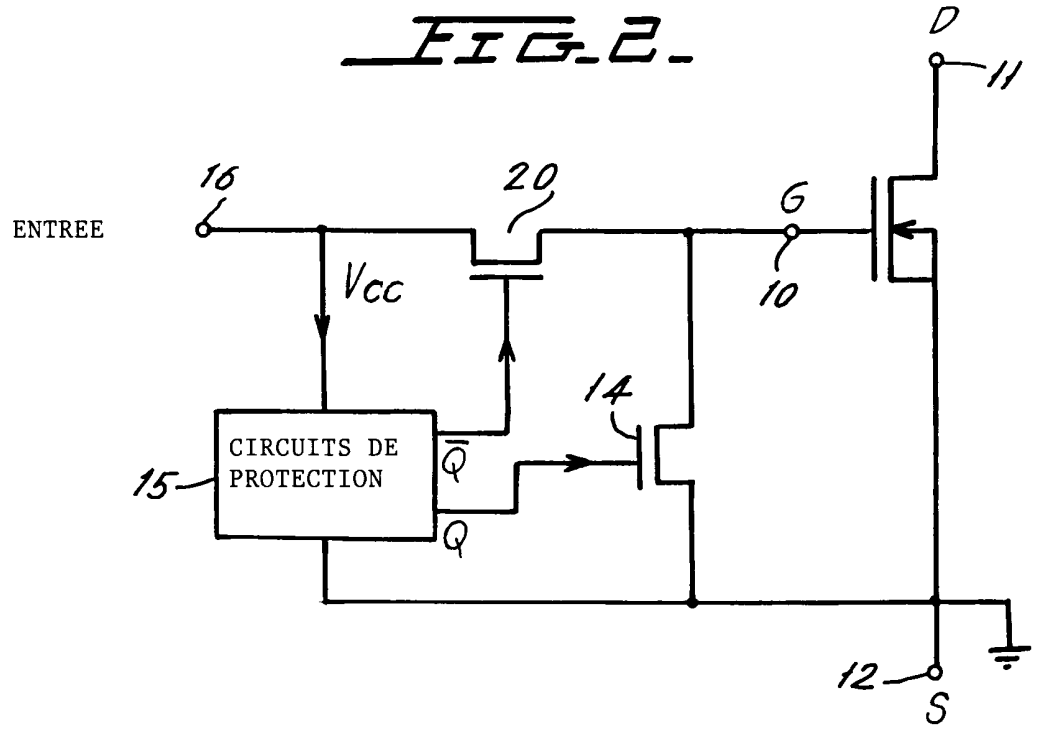
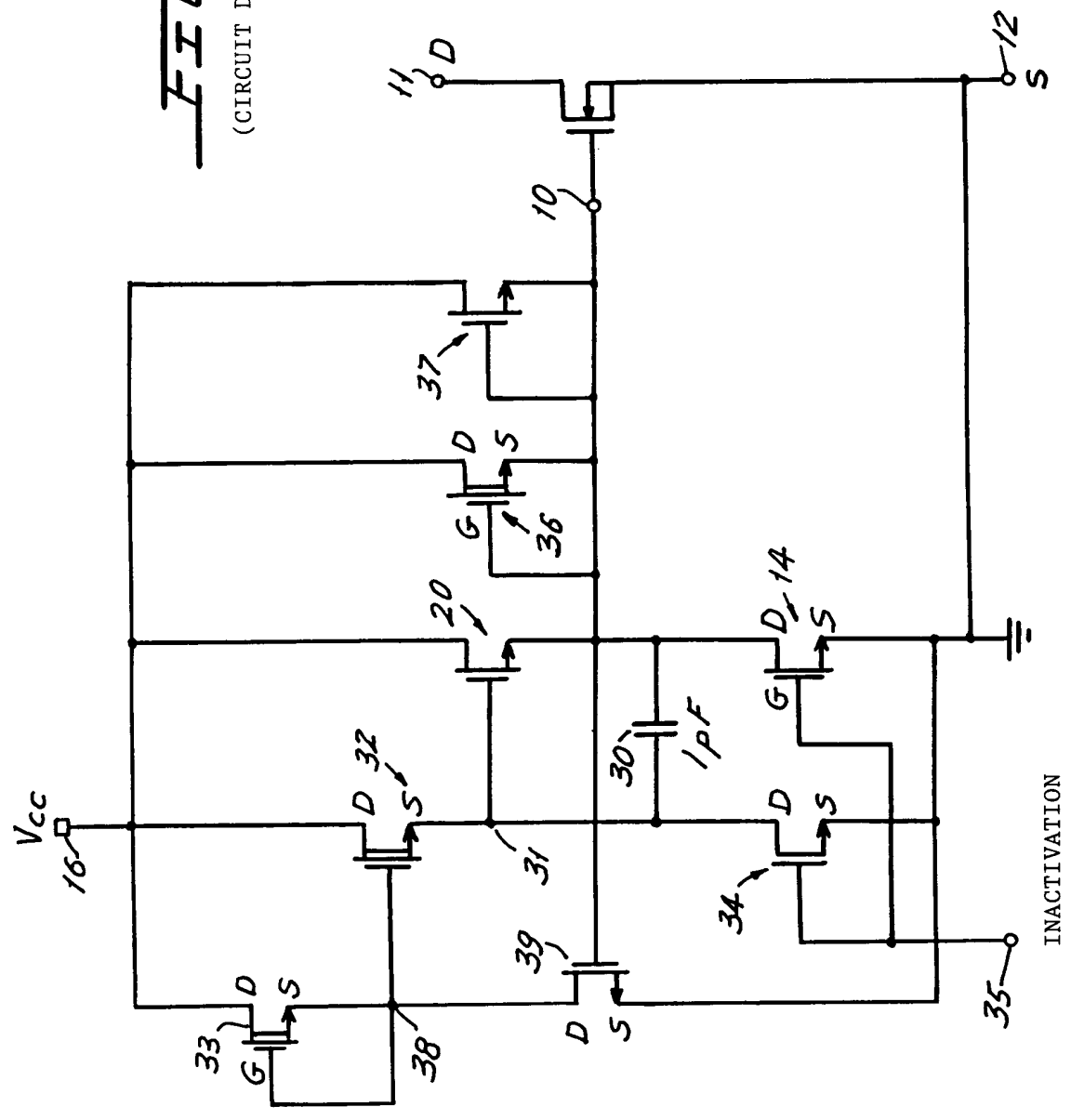


FIG. 3

(CIRCUIT D'INITIALISATION)



INACTIVATION

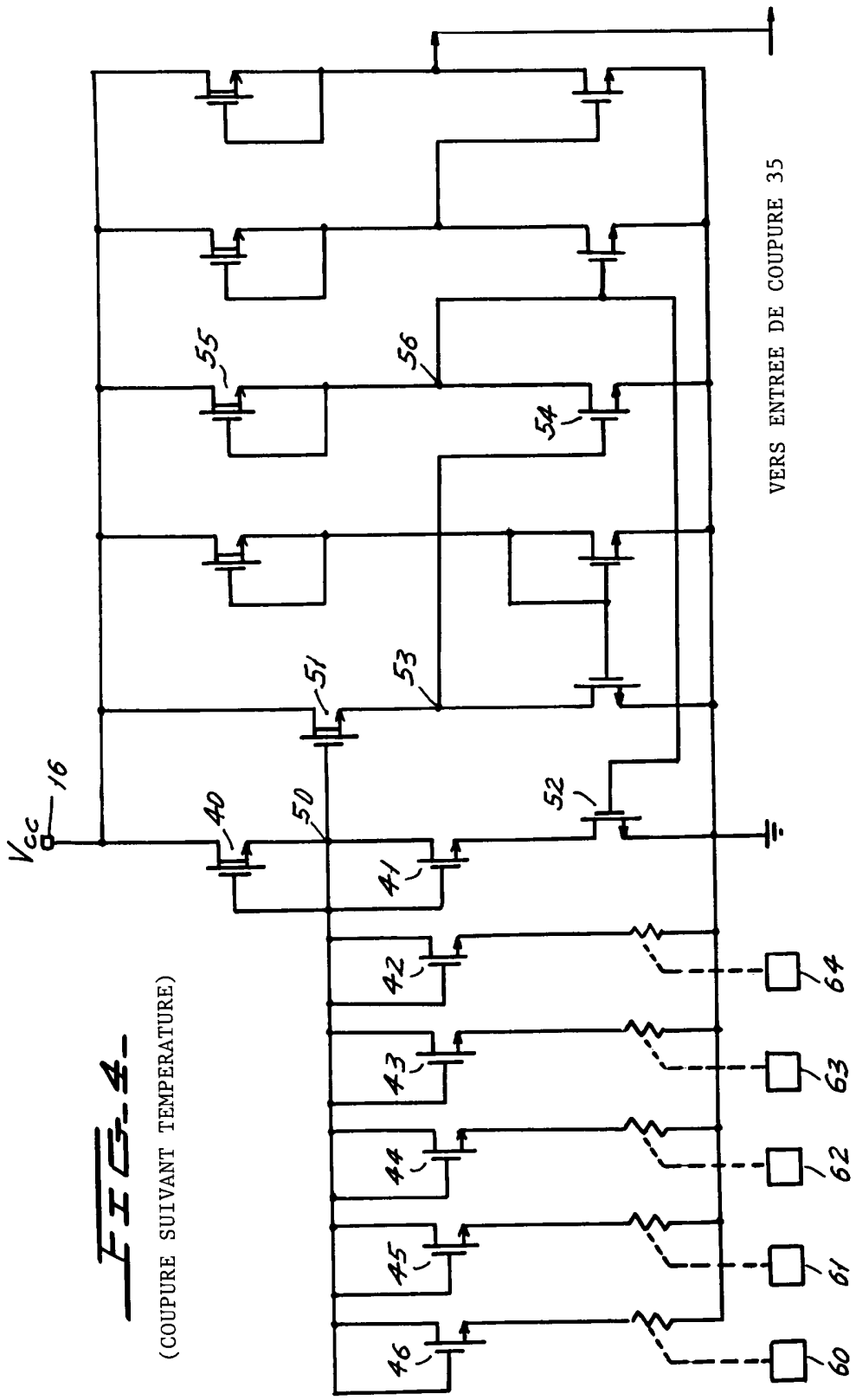


FIG. 4
(COUPURE SUIVANT TEMPERATURE)

VERS ENTREE DE COUPURE 35

FIG. 4a.

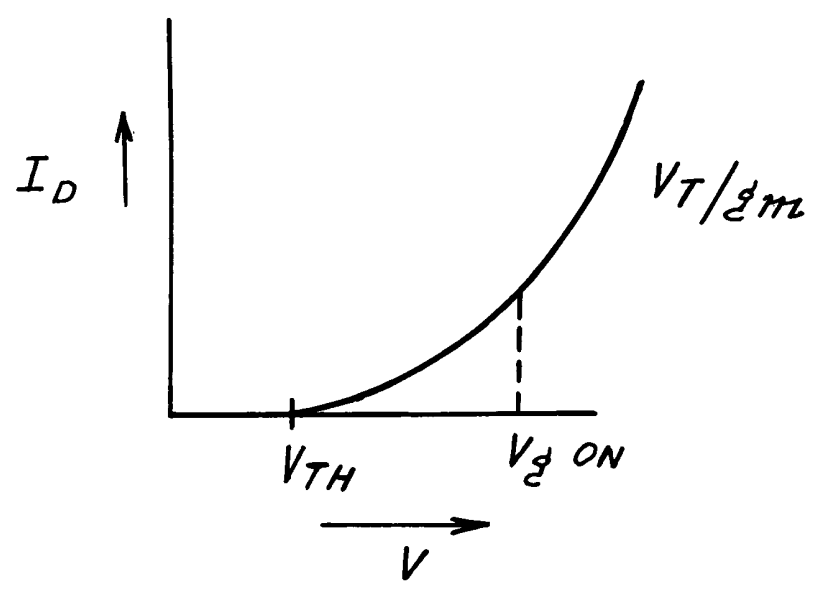


FIG. 4b.

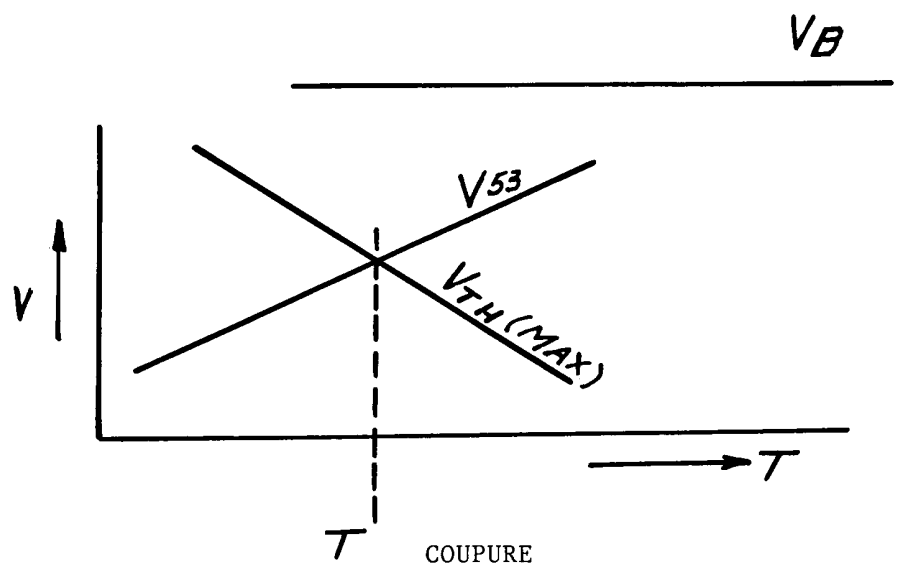


FIG. 5.

