



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I565270 B

(45)公告日：中華民國 106 (2017) 年 01 月 01 日

(21)申請案號：104128970

(22)申請日：中華民國 104 (2015) 年 09 月 02 日

(51)Int. Cl. : **H04L25/03 (2006.01)**(71)申請人：晨星半導體股份有限公司 (中華民國) MSTAR SEMICONDUCTOR, INC. (TW)  
新竹縣竹北市台元街二十六號四樓之一

(72)發明人：廖懿穎 LIAO, YI-YING (TW)；童泰來 TUNG, TAI-LAI (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

US 6707850B1

US 7266146B2

US 8483342B2

US 2002/0154247A1

US 2007/0110200A1

Chisheng Li, Ying Wu, Sheng Lu, and Qingyi Xu, "An Improved Viterbi Equalization Algorithm based on the Maximum Likelihood Sequence Estimation in GSM System", IET International Conference on Communication Technology and Application (ICCTA 2011), 14-16 Oct. 2011.

審查人員：陳柏全

申請專利範圍項數：16 項 圖式數：4 共 21 頁

(54)名稱

序列估測裝置及序列估測方法

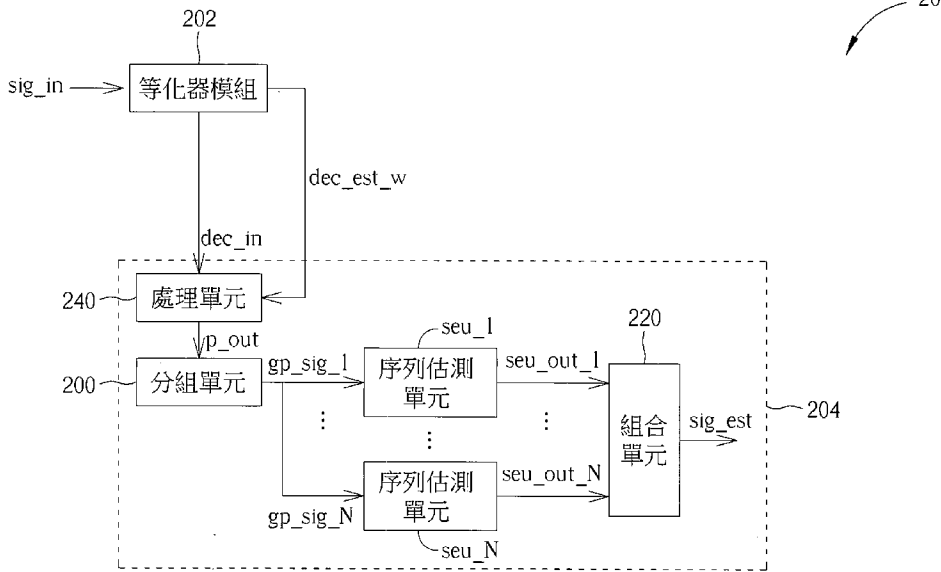
DEVICE AND METHOD OF SEQUENCE ESTIMATION

(57)摘要

一種序列估測裝置，包含有一分組單元，用來接收一第一複數個等化訊號，以根據一分組規則，將該第一複數個等化訊號分組為複數組等化訊號；一序列估測單元，耦接於該分組單元，用來根據一序列估測規則，分別處理該複數組等化訊號，以分別獲得複數組估測訊號，以及一組合單元，耦接於該序列估測單元，用來根據該分組規則，將該複數組估測訊號排序為複數個估測訊號。

A sequence estimation device comprises a grouping unit for receiving a first plurality of equalized signals, to divide the first plurality of equalized signals into a plurality of equalized signal groups according to a grouping rule; a sequence estimation unit, coupled to the grouping unit, for processing the plurality of equalized signal groups according to a sequence estimation rule, to obtain a plurality of estimated signal groups, respectively; and a combination unit, coupled to the sequence estimation unit, for permuting a plurality of estimated signals from the plurality of estimated signal groups according to the grouping rule.

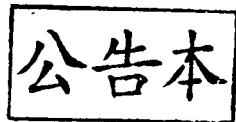
指定代表圖：



第2圖

符號簡單說明：

- 20 . . . 序列估測裝置
- 200 . . . 分組單元
- 202 . . . 等化器模組
- 204 . . . 序列估測模組
- 220 . . . 組合單元
- 240 . . . 處理單元
- seu\_1~seu\_N . . . 序列估測單元
- sig\_n . . . 訊號
- sig\_est、
- seu\_out\_1~seu\_out\_N . . . 估測訊號
- dec\_in、p\_out、
- gp\_sig\_1~
- gp\_sig\_N . . . 等化訊號
- dec\_est\_w . . . 加權訊號



申請日: 104.9.02

IPC分類:

H04L 25/03 (2006.01)

## 【發明摘要】

【中文發明名稱】 序列估測裝置及序列估測方法

【英文發明名稱】 Device and Method of Sequence Estimation

## 【中文】

一種序列估測裝置，包含有一分組單元，用來接收一第一複數個等化訊號，以根據一分組規則，將該第一複數個等化訊號分組為複數組等化訊號；一序列估測單元，耦接於該分組單元，用來根據一序列估測規則，分別處理該複數組等化訊號，以分別獲得複數組估測訊號，以及一組合單元，耦接於該序列估測單元，用來根據該分組規則，將該複數組估測訊號排序為複數個估測訊號。

## 【英文】

A sequence estimation device comprises a grouping unit for receiving a first plurality of equalized signals, to divide the first plurality of equalized signals into a plurality of equalized signal groups according to a grouping rule; a sequence estimation unit, coupled to the grouping unit, for processing the plurality of equalized signal groups according to a sequence estimation rule, to obtain a plurality of estimated signal groups, respectively; and a combination unit, coupled to the sequence estimation unit, for permuting a plurality of estimated signals from the plurality of estimated signal groups according to the grouping rule.

【指定代表圖】第（ 2 ）圖。

【代表圖之符號簡單說明】

20	序列估測裝置
200	分組單元
202	等化器模組
204	序列估測模組
220	組合單元
240	處理單元
seu_1~seu_N	序列估測單元
sig_in	訊號
sig_est、seu_out_1~seu_out_N	估測訊號
dec_in、p_out、gp_sig_1~	等化訊號
gp_sig_N	
dec_est_w	加權訊號

【特徵化學式】

無。

## 【發明說明書】

【中文發明名稱】 序列估測裝置及序列估測方法

【英文發明名稱】 Device and Method of Sequence Estimation

### 【技術領域】

【0001】 本發明係指一種序列估測之裝置與方法，尤指一種可降低誤差傳播與低複雜度的序列估測裝置與序列估測方法。

### 【先前技術】

【0002】 影像廣播標準包含有美國的進階電視系統委員會（advanced television system committee，ATSC）、歐洲的地面數位視訊廣播（digital video broadcasting-terrestrial，DVB-T）、日本的地面整合數位廣播服務（integrated services digital broadcasting-terrestrial，ISDB-T），以及中國的地面數位多媒體廣播（digital terrestrial multimedia broadcast，DTMB）等標準。在數位通訊系統中，當訊號透過無線通道被傳送時，會受到多路徑衰減（multi-path fading）的影響，進而產生符碼間干擾（inter-symbol interference，ISI），使接收端難以正確地還原訊號。為了消除符碼間干擾，接收端通常會設置等化器（equalizer）及序列估測裝置來估測傳送訊號。

【0003】 常見的等化器包含有線性前饋等化器（linear feedforward equalizer，LE）及決策反饋等化器（decision feedback equalizer，DFE）。然而，線性前饋等化器具有增強雜訊（noise）的缺點，而決策反饋等化器則具有誤差傳播（error propagation）的缺點。也就是說，當決策錯誤時，決策反饋等化器會根據錯誤的

決策對接收訊號進行等化，進而降低等化器的效能，並產生更多的錯誤決策。

【0004】 另一方面，序列估測裝置會根據接收訊號及所有可能的傳送訊號的序列組合，再選出最有可能的訊號組合。然而，當符碼間干擾橫跨的符碼數較多（例如通道長度較長）或傳送訊號的調變準位（modulation level）較高時，序列估測裝置的計算複雜度會以指數形式遞增。約略的說，當傳送訊號符碼為M階（M-ary）調變及通道長度為L時，複雜度等級為 $M^L$ 。舉例來說，在地面數位多媒體廣播標準中，M可為32，就算L僅為5，序列估測裝置的複雜度等級約為 $32^5$ ，這樣的複雜度會產生相當大的功率消耗。

【0005】 因此，如何解決誤差傳播及降低序列估測裝置的複雜度為亟待解決的問題。

#### 【發明內容】

【0006】 因此，本發明之主要目的即在於提供一種序列估測裝置及序列估測方法，以解決上述問題。

【0007】 本發明揭露一種序列估測裝置，包含有一分組單元，用來接收一第一複數個等化訊號，以根據一分組規則，將該第一複數個等化訊號分組為複數組等化訊號；一序列估測單元，耦接於該分組單元，用來根據一序列估測規則，分別處理該複數組等化訊號，以分別獲得複數組估測訊號，以及一組合單元，耦接於該序列估測單元，用來根據該分組規則，將該複數組估測訊號排序為複數個估測訊號。

【0008】 本發明另揭露一種序列估測方法，用於一序列估測裝置，該方法包含有使用一分組單元來接收一第一複數個等化訊號，以根據一分組規則，將該第一複數個等化訊號分組為複數組等化訊號；根據一序列估測規則，使用一序列估測單元來分別處理該複數組等化訊號，以分別獲得複數組估測訊號，以及根據該分組規則，使用一組合單元將該複數組估測訊號排序為複數個估測訊號。

#### 【圖式簡單說明】

#### 【0009】

第1圖為本發明實施例一通訊系統之示意圖。

第2圖為本發明實施例一序列估測裝置之示意圖。

第3圖為本發明實施例一序列估測裝置之示意圖。

第4圖為本發明實施例一流程之示意圖。

#### 【實施方式】

【0010】 請參考第1圖，第1圖為本發明實施例一通訊系統10之示意圖。通訊系統10可為任何使用單載波（single-carrier）技術或正交分頻多工（orthogonal frequency-division multiplexing，OFDM）技術的通訊系統，簡略地係由一傳送端TX及一接收端RX所組成。在第1圖中，傳送端TX及接收端RX係用來說明通訊系統10之架構。舉例來說，通訊系統10可為非對稱式數位用戶迴路（asymmetric digital subscriber line，ADSL）系統及電力通訊（power line communication，PLC）系統等有線通訊系統，或者是區域無線網路（wireless local area network，WLAN）、數位地面多媒體廣播（digital terrestrial multimedia broadcast，DTMB）系統及先進長期演進（Long Term Evolution-advanced，LTE-A）系統等無線通訊系統。此外，傳送端TX及接收端RX可設置於行動電話、筆記型電腦、平板電腦、

電子書及可攜式電腦系統等裝置中，不限於此。

【0011】 請參考第2圖，第2圖為本發明實施例一序列估測裝置20之示意圖，用於第1圖的接收端RX中，用來估測傳送訊號。序列估測裝置20包含有一等化器模組202及一序列偵測模組204。序列偵測模組204包含有一分組單元200、複數個序列估測單元 $seu_1 \sim seu_N$ 及一組合單元220。詳細來說，分組單元200可用來接收複數個等化訊號 $p_{out}$ ，以根據一分組規則，將複數個等化訊號 $p_{out}$ 分組為複數組等化訊號 $gp\_sig_1 \sim gp\_sig_N$ 。複數個序列估測單元 $seu_1 \sim seu_N$ ，耦接於分組單元200，可用來根據一序列估測規則，分別處理複數組等化訊號 $gp\_sig_1 \sim gp\_sig_N$ ，以分別獲得（例如還原）複數組估測訊號 $seu\_out_1 \sim seu\_out_N$ 。組合單元220，耦接於複數個序列估測單元 $seu_1 \sim seu_N$ ，用來根據該分組規則，將複數組估測訊號 $seu\_out_1 \sim seu\_out_N$ 排序為複數個估測訊號 $sig\_est$ 。更明確地說，組合單元220可依據一對應於該分組規則的組合規則，來將複數組估測訊號 $seu\_out_1 \sim seu\_out_N$ 排序為複數個估測訊號 $sig\_est$ 。因此，接收端RX可根據複數個估測訊號 $sig\_est$ ，執行決策運作，以進一步獲得所傳送的位元訊號。

【0012】 序列偵測模組204的實施方式有很多種。舉例來說，為了降低序列偵測模組204的複雜度，用於分組單元200中的分組規則可包含有使複數組等化訊號 $gp\_sig_1 \sim gp\_sig_N$ 的每一組等化訊號中相鄰的等化訊號的指標距離皆相同。也就是說，複數個等化訊號 $p_{out}$ 會被均勻且依序地分成多組訊號。用於複數個序列估測單元 $seu_1 \sim seu_N$ 中的序列估測規則可為最大似然序列估計（maximum-likelihood sequence estimation, MLSE）規則。此外，實現最大似然序列估計規則的方法有很多種。舉例來說，複數個序列估測單元 $seu_1 \sim seu_N$ 可執行維特比（Viterbi）演算法來實現最大似然序列估計規則，來處理複數組等



化訊號 $gp\_sig\_1 \sim gp\_sig\_N$ ，以獲得（例如還原）該複數組估測訊號 $seu\_out\_1 \sim seu\_out\_N$ 。因此，序列偵測模組204不僅可根據複數個估測訊號 $sig\_est$ 獲得所傳送的位元訊號，更可透過將一具有較高複雜度的序列估測單元分散為複數個具有較低複雜度的序列估測單元 $seu\_1 \sim seu\_N$ ，達到降低複雜度的效果。

【0013】 除此之外，為了減輕誤差傳播（error propagation）的問題，序列偵測模組204可另包含有一處理單元240，耦接於分組單元200，用來接收複數個等化訊號 $dec\_in$ （例如經過等化的接收訊號），以根據複數個等化訊號 $dec\_in$ 及複數個相對應的加權的估測訊號 $dec\_est\_w$ ，產生複數個等化訊號 $p\_out$ 。也就是說，序列偵測模組204在將等化訊號提供給分組單元之前，可先處理該等化訊號，用來降低誤差傳播，以避免誤差傳播降低序列估測單元 $seu\_1 \sim seu\_N$ 的效能。

【0014】 等化器模組202，耦接於處理單元240，可用來接收複數個訊號 $sig\_in$ （例如基頻接收訊號），以將複數個訊號 $sig\_in$ 等化為複數個等化訊號 $dec\_in$ ，以及產生複數個相對應的加權的估測訊號 $dec\_est\_w$ 。其中，複數個訊號 $sig\_in$ 可為根據地面數位多媒體廣播標準來傳送的複數個單載波（single-carrier）訊號，或根據其他無線通訊標準所傳送的訊號，不限於此。此外，複數個訊號 $sig\_in$ 可包含有訊框（frame）及下一訊框的訊框標頭（frame header）。也就是說，序列估測裝置20可同時使用多個訊框中的標頭來改善單一訊框的估測效能。

【0015】 因此，序列估測裝置20可在減輕誤差傳播及降低實現最大似然序列估計規則的複雜度的情況下，估測傳送訊號。此外，若傳送訊號有經過編碼（例如錯誤更正碼），序列估測裝置20可進一步提供估測訊號給解碼器，以解碼估測訊號。

【0016】 請參考第3圖，第3圖為本發明實施例一序列估測裝置30之示意圖，用於第1圖的接收端RX中，用來進一步說明第2圖的運作方式。序列估測裝置30包含有一等化器模組302及一序列偵測模組304。為了便於說明序列估測裝置30的運作方式，等化器模組302可為一決策反饋（decision feedback）等化模組，但不限於此。序列偵測模組304之功能及運作方式可參考序列偵測模組204之說明，在此不贅述。

【0017】 詳細來說，等化器模組302包含有前饋等化器（feedforward equalizer, FFB）300、反饋等化器（feedback equalizer, FBE）320、決策單元（decision device）340及加法器360，其中前饋等化器300及反饋等化器320分別包含有複數個前饋等化器權重及複數個反饋等化器權重，可用來等化其輸入訊號。也就是說，前饋等化器300可根據複數個訊號sig\_in（例如基頻接收訊號）及複數個前饋等化器權重，產生複數個前饋加權訊號ffe\_out。反饋等化器320耦接於決策單元340，可根據複數個相對應的決定訊號dec\_est及複數個反饋等化器權重，產生複數個反饋加權訊號fbe\_out。加法器360耦接於前饋等化器300及反饋等化器320，可根據複數個前饋加權訊號ffe\_out及複數個反饋加權訊號fbe\_out，產生複數個等化訊號dec\_in（例如 $dec\_in = ffe\_out + fbe\_out$ ）。決策單元340耦接於加法器360，根據複數個等化訊號dec\_in產生（例如透過解調變）複數個相對應的決定訊號dec\_est。在一實施例中，耦接於前饋等化器300及反饋等化器320的加法器360與耦接於決策單元340的加法器360可為相同的加法器。

【0018】 此外，等化器模組302可根據複數個反饋等化器權重中的最大的反饋等化器權重fbe\_w\_max及複數個相對應的決定訊號dec\_est，產生複數個相對應的

加權的估測訊號 $dec\_est\_w$  (例如 $dec\_est\_w = fbe\_w\_max * dec\_est$ )。等化器模組302可進一步根據複數個等化訊號 $dec\_in$ 及複數個相對應的決定訊號 $dec\_est$ ，產生一誤差值。該誤差值可用來調整 (及修正) 該複數個前饋等化器權重及該複數個反饋等化器權重，在此不贅述。

【0019】 根據以上所述，以下進一步提供一實施例，用來明確說明訊號及權重間的關係。等化器模組302首先根據複數個訊號 $y_n$  (例如第3圖中的 $sig\_in$ )，產生複數個等化訊號 $z_n$  (例如第3圖中的 $dec\_in$ ) 及複數個相對應的加權的估測訊號 $b_{k'} \hat{x}_{n-k'}$  (例如第3圖中的 $dec\_est\_w$ )，其中 $\hat{x}_n$ 為相對應的決定訊號 (例如第3圖中的 $dec\_est$ )， $b_{k'}$ 為反饋等化器權重， $k'$ 為反饋等化器權重的指標及 $n$ 為時間指標。反饋等化器權重可包含有 $b_1$ 、 $b_2$ 、 $\dots$ 、 $b_{h-1}$ 、 $b_h$ ，其中 $h$ 為階數 (tap)。假設 $b_k$ 為所有反饋等化器權重 $b_1$ 、 $b_2$ 、 $\dots$ 、 $b_{h-1}$ 、 $b_h$ 中強度最大的反饋等化器權重， $k$ 為其指標。為了減輕等化模組可能會產生的誤差傳播的問題，序列偵測模組304中的處理單元240可根據複數個等化訊號 $z_n$ 及複數個相對應的加權的估測訊號 $b_{k'} \hat{x}_{n-k'}$ ，產生複數個等化訊號 $r_n$  (例如第3圖中的 $p\_out$ )。產生複數個等化訊號 $r_n$ 的方法有很多種，舉例來說，可根據方程式 $r_n = z_n - b_k \hat{x}_{n-k}$ 來產生 $r_n$ ，但不限於此。複數個等化訊號 $r_n$ 可包含有 $r_0$ 、 $r_1$ 、 $r_2$ 、 $\dots$ 、 $r_k$ 、 $r_{k+1}$ 、 $r_{k+2}$ 、 $\dots$ 。

【0020】 對複數個等化訊號 $r_n$ 進行估測之前，為了降低序列偵測模組304的複雜度，分組單元200可根據分組規則，將複數個等化訊號 $r_n$ 分為 $k$ 組等化訊號 (例如第3圖中的 $gp\_sig\_1 \sim gp\_sig\_k$ )。舉例來說，分組單元200可根據對應於最大的反饋等化器權重的指標 $k$ ，將等化訊號 $r_n$ 分為 $k$ 組，並使分組後的每一組等化訊號中相鄰的等化訊號的指標距離皆為 $k$ 。詳細來說，第1組等化訊號 (例如 $gp\_sig\_1$ ) 可包含有等化訊號 $r_0$ 、 $r_k$ 、 $r_{2k}$ 、 $r_{3k}$ 、 $\dots$ ，第2組等化訊號 (例如 $gp\_sig\_2$ ) 可包

含有等化訊號 $r_1$ 、 $r_{k+1}$ 、 $r_{2k+1}$ 、 $r_{3k+1}$ 、 $\dots$ ，以此類推，第 $k$ 組等化訊號（例如gp\_sig\_k）可包含有等化訊號 $r_{k-1}$ 、 $r_{2k-1}$ 、 $r_{3k-1}$ 、 $r_{4k-1}$ 、 $\dots$ 。於一實施例中，分組單元200可包含一緩衝記憶體與一記憶體控制器，而複數個等化訊號 $r_n$ 被依序儲存在該緩衝記憶體中，而記憶體控制器可依據各個等化訊號 $r_n$ 所存放的地址，來認定各等化訊號的指標，進而將等化訊號 $r_0$ 、 $r_k$ 、 $r_{2k}$ 、 $r_{3k}$ 、 $\dots$ 分至第1組等化訊號（例如gp\_sig\_1），將等化訊號 $r_1$ 、 $r_{k+1}$ 、 $r_{2k+1}$ 、 $r_{3k+1}$ 、 $\dots$ 分至第2組等化訊號（例如gp\_sig\_2），以此類推。

【0021】 接著，複數個序列估測單元seu\_1~seu\_k可分別根據序列估測規則（例如透過實現維特比演算法），對分組後的 $k$ 組等化訊號進行估測，以獲得（例如還原） $k$ 組相對應的估測訊號 $\tilde{x}_n$ （例如第3圖中seu\_out\_1~seu\_out\_k）。詳細來說，序列估測單元seu\_1可處理第1組等化訊號 $r_0$ 、 $r_k$ 、 $r_{2k}$ 、 $r_{3k}$ 、 $\dots$ ，以獲得（例如還原）第1組相對應的估測訊號 $\tilde{x}_0$ 、 $\tilde{x}_k$ 、 $\tilde{x}_{2k}$ 、 $\tilde{x}_{3k}$ 、 $\dots$ （例如第3圖中seu\_out\_1）。序列估測單元seu\_2可處理第2組等化訊號 $r_1$ 、 $r_{k+1}$ 、 $r_{2k+1}$ 、 $r_{3k+1}$ 、 $\dots$ ，以獲得（例如還原）第2組相對應的估測訊號 $\tilde{x}_1$ 、 $\tilde{x}_{k+1}$ 、 $\tilde{x}_{2k+1}$ 、 $\tilde{x}_{3k+1}$ 、 $\dots$ （例如第3圖中seu\_out\_2），以此類推，序列估測單元seu\_k可處理第 $k$ 組等化訊號 $r_{k-1}$ 、 $r_{2k-1}$ 、 $r_{3k-1}$ 、 $r_{4k-1}$ 、 $\dots$ ，以獲得（例如還原）第 $k$ 組相對應的估測訊號 $\tilde{x}_{k-1}$ 、 $\tilde{x}_{2k-1}$ 、 $\tilde{x}_{3k-1}$ 、 $\tilde{x}_{4k-1}$ 、 $\dots$ （例如第3圖中seu\_out\_k）。於另一實施例中，複數個序列估測單元seu\_1~seu\_k在實務上可以由單一個實現維特比演算法的數位邏輯電路來實現，該單一數位邏輯電路分別於不同的時段依序處理該 $k$ 組等化訊號，以依序獲得（例如還原）該 $k$ 組相對應的估測訊號。

【0022】 在完成分組訊號估測之後，組合單元220可排序 $k$ 組相對應的估測訊

號，以獲得對應於複數個訊號  $y_n$  的估測訊號  $\tilde{x}_0, \tilde{x}_1, \dots, \tilde{x}_{k-1}, \tilde{x}_k, \tilde{x}_{k+1}, \dots, \tilde{x}_{2k-1}, \tilde{x}_{2k}, \tilde{x}_{2k+1}, \dots$  (例如第3圖中的 sig\_est)。於一實施例中，組合單元220可包含一緩衝記憶體與一記憶體控制器，而複數個訊號  $y_n$  的估測訊號被依序存至該緩衝記憶體中，更明確地說，記憶體控制器可依據各估測訊號的指標，來標定估測訊號所存放的位址，進而將估測訊號  $\tilde{x}_0, \tilde{x}_1, \dots, \tilde{x}_{k-1}, \tilde{x}_k, \tilde{x}_{k+1}, \dots, \tilde{x}_{2k-1}, \tilde{x}_{2k}, \tilde{x}_{2k+1}, \dots$  存於該緩衝記憶體中依序排列的對應位址中，最後組合單元220再將估測訊號  $\tilde{x}_0, \tilde{x}_1, \dots, \tilde{x}_{k-1}, \tilde{x}_k, \tilde{x}_{k+1}, \dots, \tilde{x}_{2k-1}, \tilde{x}_{2k}, \tilde{x}_{2k+1}$  依序輸出。

【0023】 因此，透過分組單元200、序列估測單元seu\_1~seu\_k及組合單元220的運作，序列偵測模組304將具有高複雜度的估測運算分散為k組具有低複雜度的估測運算，可達到降低複雜度的效果。

【0024】 需注意的是，以上所述分組單元、序列估測單元及組合單元的實現方式可有很多種。在一實施例中，複數個序列估測單元可整合為單一序列估測單元，由該序列估測單元在不同時段分別處理複數組等化訊號。此外，分組單元、序列估測單元及組合單元可以特定應用積體電路 (Application-Specific Integrated Circuit, ASIC) 來實現，即分組單元、序列估測單元及組合單元可分別被實現為分組電路、序列估測電路及組合電路。

【0025】 前述序列偵測模組 (例如序列偵測模組204及序列偵測模組304) 之運作方式，可進一步歸納為一流程40，如第4圖所示。流程40包含以下步驟：

【0026】 步驟400：開始。

【0027】 步驟402：使用一分組單元來接收複數個等化訊號，以根據一分組規

則，將該複數個等化訊號分組為複數組等化訊號。

【0028】 步驟404：根據一序列估測規則，使用一序列估測單元來分別處理該複數組等化訊號，以分別獲得複數組估測訊號。

【0029】 步驟406：根據該分組規則，使用一組合單元，將該複數組估測訊號排序為複數個估測訊號。

【0030】 步驟408：結束。

【0031】 在流程40中，序列偵測模組可使用一分組單元來接收複數個等化訊號，以根據一分組規則，將複數個等化訊號分組為複數組等化訊號，以及根據一序列估測規則，使用一序列估測單元來分別處理複數組等化訊號，以分別獲得（例如還原）複數組估測訊號。接著，序列偵測模組可根據該分組規則，使用一組合單元將複數組估測訊號排序為複數個估測訊號。

【0032】 流程40係用以說明序列偵測模組之運作方式，詳細說明及變化可參考前述，於此不贅述。

【0033】 綜上所述，本發明提供一種序列估測裝置及方法，用來估測傳送訊號。序列估測裝置包含有等化器模組及序列估測模組，可在低誤差傳播及低複雜度的情況下，獲得估測訊號。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

#### 【符號說明】

## 【0034】

10	通訊系統
20、30	序列估測裝置
200	分組單元
202、302	等化器模組
204、304	序列偵測模組
220	組合單元
240	處理單元
300	前饋等化器
320	反饋等化器
340	決策單元
ffe_out、fbe_out、dec_est_w	加權訊號
seu_1~seu_N	序列估測單元
sig_in	訊號
sig_est、seu_out_1~seu_out_N	估測訊號
dec_in、p_out、gp_sig_1~	等化訊號
gp_sig_N	
dec_est	決定訊號
40	流程
400、402、404、406、408	步驟

## 【發明申請專利範圍】

【第1項】 一種序列估測裝置，包含有：

- 一分組單元，用來接收一第一複數個等化訊號，以根據一分組規則，將該第一複數個等化訊號分組為複數組等化訊號；
- 一序列估測單元，耦接於該分組單元，用來根據一序列估測規則，分別處理該複數組等化訊號，以分別獲得複數組估測訊號，以及
- 一組合單元，耦接於該序列估測單元，用來根據該分組規則，將該複數組估測訊號排序為複數個估測訊號。

【第2項】 如請求項1所述的序列估測裝置，其中該分組規則包含有使該複數組等化訊號的每一組等化訊號中相鄰的等化訊號的指標距離皆相同。

【第3項】 如請求項1所述的序列估測裝置，其中該序列估測規則係一最大似然序列估計（maximum-likelihood sequence estimation，MLSE）規則。

【第4項】 如請求項3所述的序列估測裝置，其中該序列估測單元執行一維特比（Viterbi）演算法，以根據該最大似然序列估計規則，分別處理該複數組等化訊號，以分別獲得該複數組估測訊號。

【第5項】 如請求項1所述的序列估測裝置，另包含有：

- 一處理單元，耦接於該分組單元，用來接收一第二複數個等化訊號及複數個相對應的加權的估測訊號，以根據該第二複數個等化訊號及該複數個相對應的加權的估測訊號，產生該第一複數個等化訊號，並用以輸出該第一複數個等化訊號至該分組單元；以及



一等化器模組，耦接於該處理單元，用來接收複數個訊號，以將該複數個訊號等化為該第二複數個等化訊號，以及產生該複數個相對應的加權的估測訊號。

【第6項】 如請求項5所述的序列估測裝置，其中該等化器模組包含有一反饋等化器，其包含有複數個反饋等化器權重，以及該等化器模組根據該複數個反饋等化器權重中一最大的反饋等化器權重及複數個相對應的決定訊號，產生該複數個相對應的加權的估測訊號。

【第7項】 如請求項5所述的序列估測裝置，其中該複數個訊號係根據一地面數位多媒體廣播（digital terrestrial multimedia broadcast，DTMB）標準來傳送的複數個單載波（single-carrier）訊號。

【第8項】 如請求項5所述的序列估測裝置，其中該複數個訊號包含有一訊框及一下一訊框的一訊框標頭。

【第9項】 一種序列估測方法，用於一序列估測裝置，該方法包含有：  
使用一分組單元來接收一第一複數個等化訊號，以根據一分組規則，將該第一複數個等化訊號分組為複數組等化訊號；  
根據一序列估測規則，使用一序列估測單元來分別處理該複數組等化訊號，以分別獲得複數組估測訊號，以及  
根據該分組規則，使用一組合單元將該複數組估測訊號排序為複數個估測訊號。

【第10項】如請求項9所述的方法，其中該分組規則包含有使該複數組等化訊號的每一組等化訊號中相鄰的等化訊號的指標距離皆相同。

【第11項】如請求項9所述的方法，其中該序列估測規則係一最大似然序列估計（maximum-likelihood sequence estimation，MLSE）規則。

【第12項】如請求項11所述的方法，其中根據該序列估測規則，使用該序列估測單元來分別處理該複數組等化訊號，以分別獲得該複數組估測訊號的步驟，包含有：

執行一維特比（Viterbi）演算法，以根據該最大似然序列估計規則，分別處理該複數組等化訊號，以分別獲得該複數組估測訊號。

【第13項】如請求項9所述的方法，另包含有：

使用一處理單元來接收一第二複數個等化訊號及複數個相對應的加權的估測訊號，以根據該第二複數個等化訊號及該複數個相對應的加權的估測訊號，產生該第一複數個等化訊號，並將該第一複數個等化訊號輸出至該分組單元；以及

使用一等化器模組來接收複數個訊號，以將該複數個訊號等化為該第二複數個等化訊號，以及產生該複數個相對應的加權的估測訊號。

【第14項】如請求項13所述的方法，其中使用該等化器模組來接收該複數個訊號，以將該複數個訊號等化為該第二複數個等化訊號，以及產生該複數個相對應的加權的估測訊號的步驟，包含有：

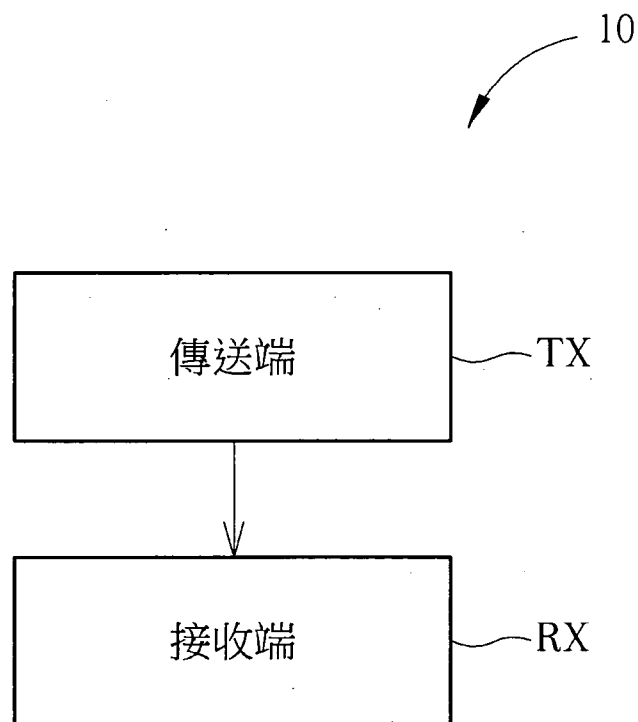
根據複數個反饋等化器權重中一最大的反饋等化器權重及複數個相對應的

決定訊號，產生該複數個相對應的加權的估測訊號。

【第15項】如請求項13所述的方法，其中該複數個訊號係根據一地面數位多媒體廣播（digital terrestrial multimedia broadcast，DTMB）標準來傳送的複數個單載波（single-carrier）訊號。

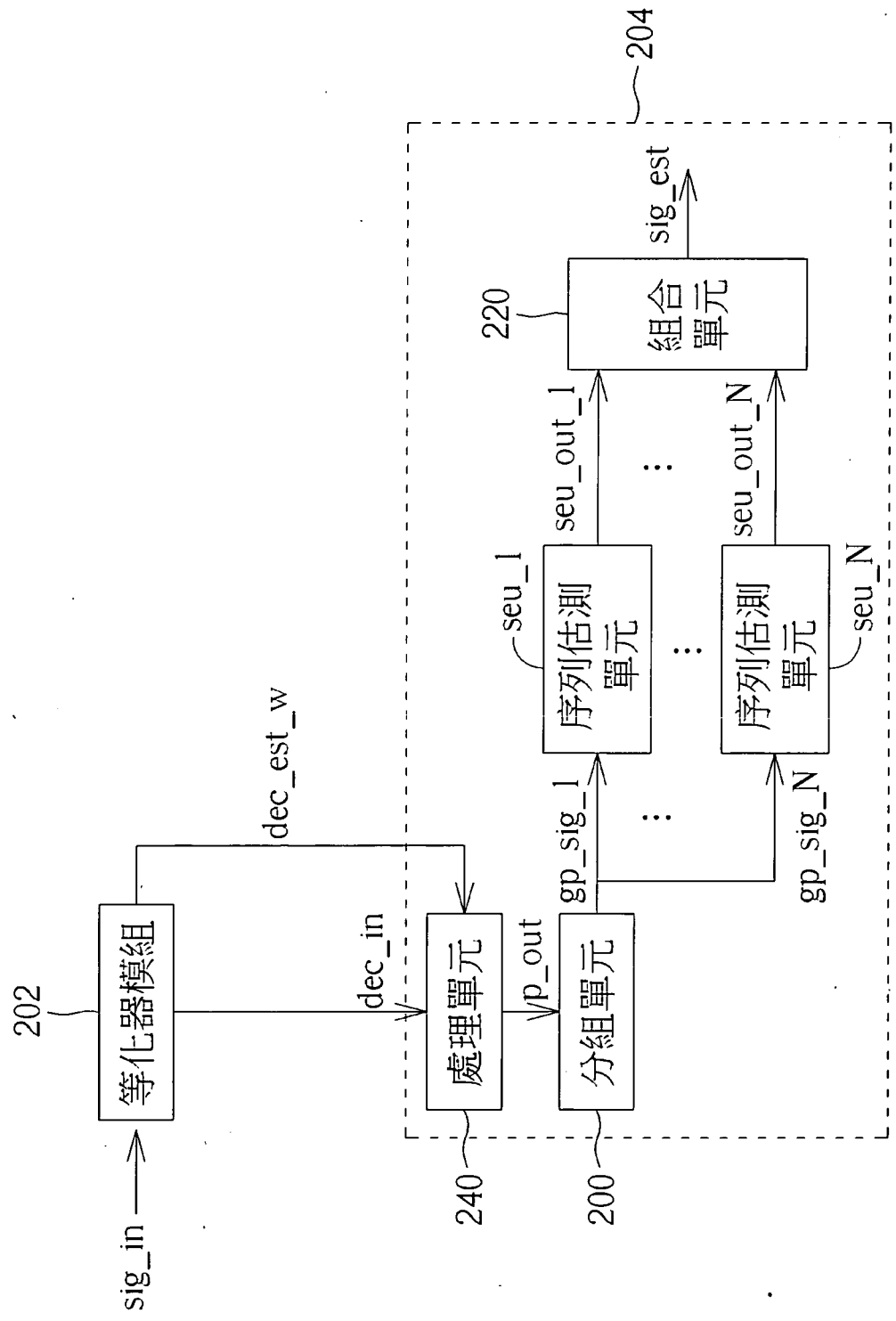
【第16項】如請求項13所述的方法，其中該複數個訊號包含有一訊框及一下一訊框的一訊框標頭。

【發明圖式】

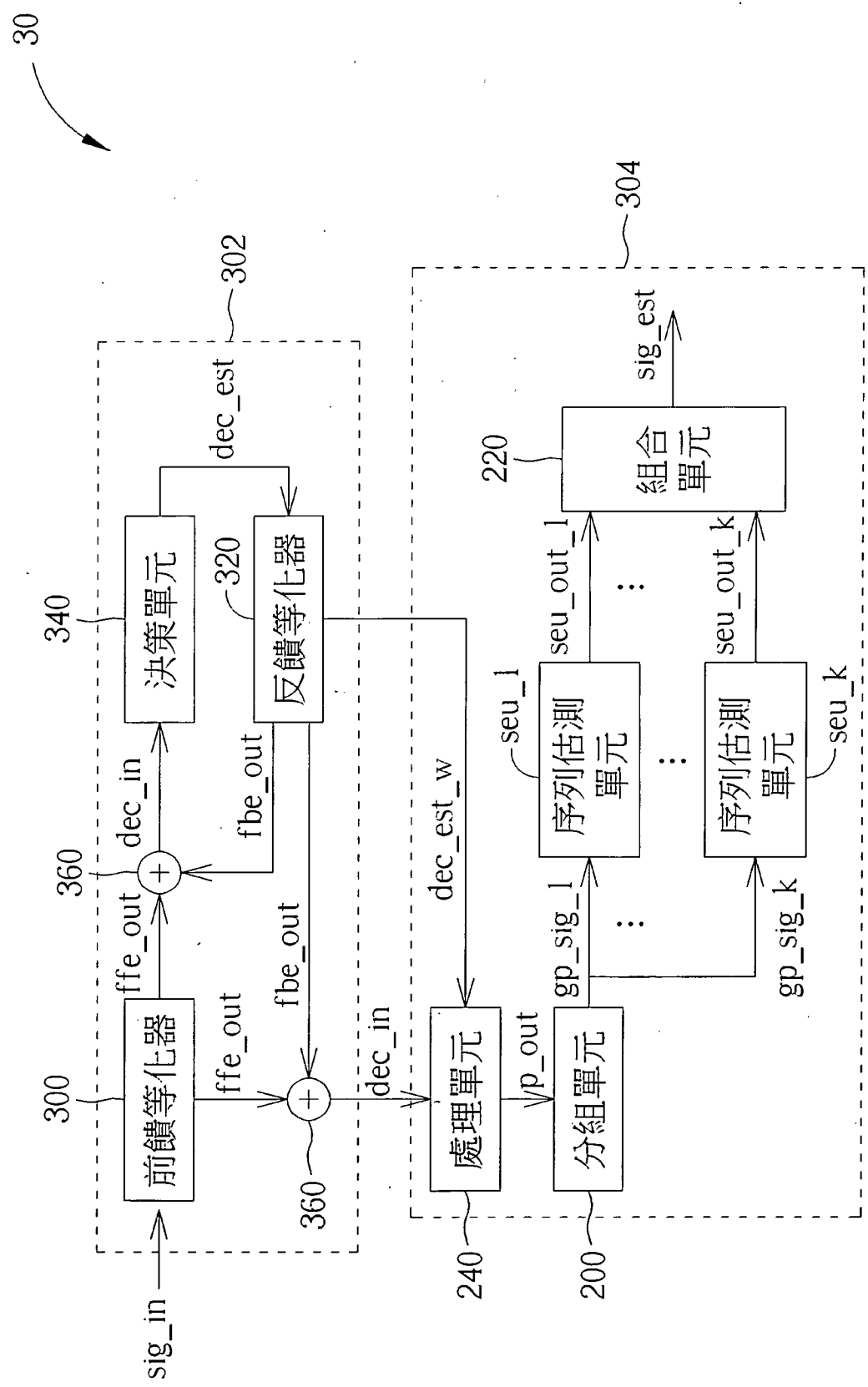


第1圖

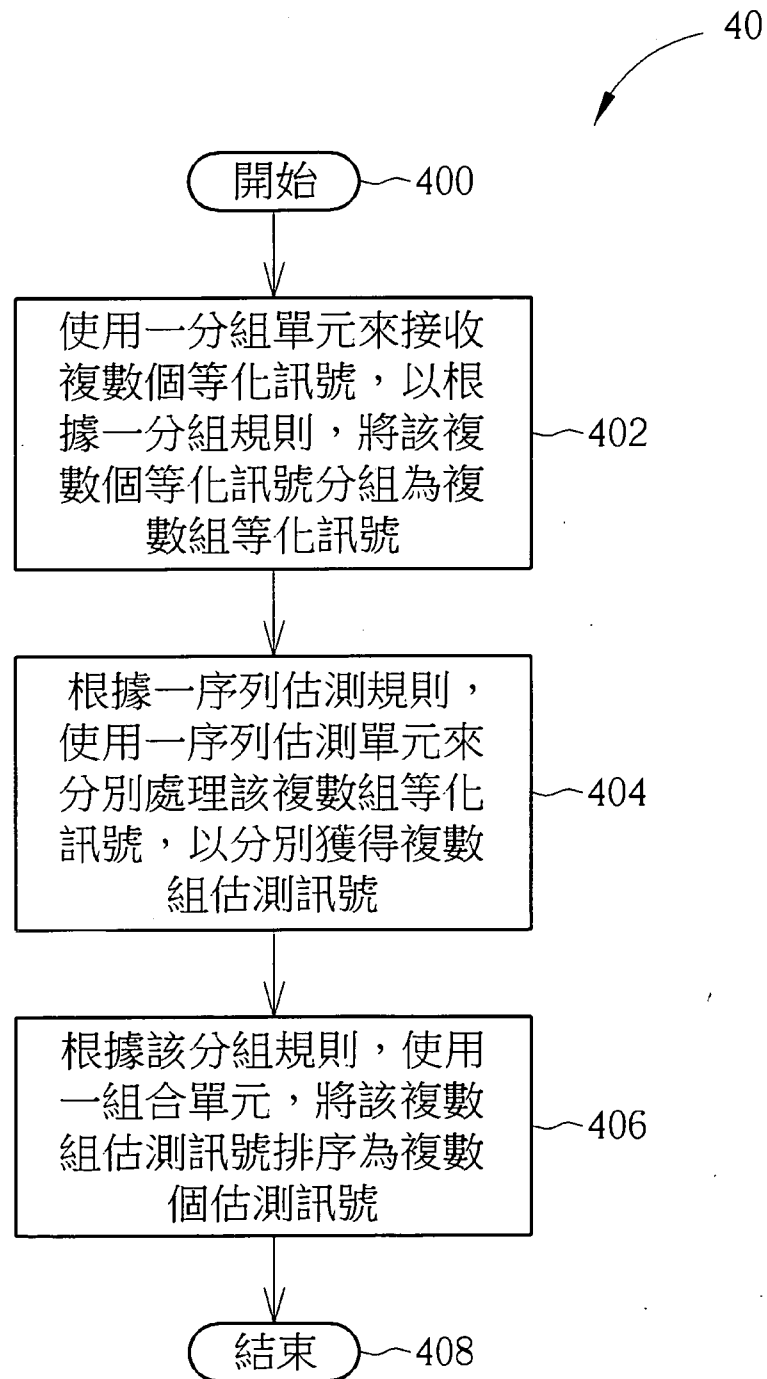
20



第2圖



第3圖



第4圖