



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2021-0113277
(43) 공개일자 2021년09월15일

- (51) 국제특허분류(Int. Cl.)
B41J 2/045 (2006.01) B41J 2/175 (2006.01)
- (52) CPC특허분류
B41J 2/04541 (2013.01)
B41J 2/04543 (2013.01)
- (21) 출원번호 10-2021-7024667
- (22) 출원일자(국제) 2019년02월06일
심사청구일자 2021년08월04일
- (85) 번역문제출일자 2021년08월04일
- (86) 국제출원번호 PCT/US2019/016905
- (87) 국제공개번호 WO 2020/162933
국제공개일자 2020년08월13일

- (71) 출원인
휴렛-팩커드 디벨롭먼트 컴퍼니, 엘.피.
미국 텍사스주 77389 스프링 에너지 드라이브 10300
- (72) 발명자
린 스콧 에이
미국 오리건주 97330-4241 코발리스 노스이스트 서클 불러바드 1070
가드너 제임스 마이클
미국 오리건주 97330-4241 코발리스 노스이스트 서클 불러바드 1070
네스 에릭 디
미국 워싱턴주 98683 밴쿠버 스위트 210 컬럼비아 센터 컬럼비아 테크 센터 사우스이스트 164번 애비뉴 1115
- (74) 대리인
제일특허법인(유)

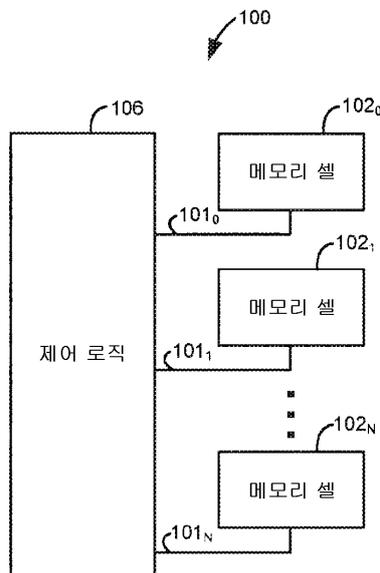
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **맞춤화 비트를 포함하는 집적 회로**

(57) 요약

복수의 유체 작동 장치를 구동하기 위한 집적 회로는 복수의 제1 비휘발성 메모리 셀 및 제어 로직을 포함한다. 각각의 제1 비휘발성 메모리 셀은 맞춤화 비트를 저장한다. 제어 로직은 맞춤화 비트에 기초하여 집적 회로의 동작을 구성한다.

대표도 - 도1a



(52) CPC특허분류

B41J 2/0458 (2013.01)

B41J 2/04586 (2013.01)

B41J 2/17546 (2013.01)

명세서

청구범위

청구항 1

복수의 유체 작동 장치(a plurality of fluid actuation devices)를 구동하기 위한 집적 회로로서,
복수의 제1 비휘발성 메모리 셀- 각각의 제1 비휘발성 메모리 셀은 맞춤화 비트(customization bit)를 저장함 -
과,

상기 맞춤화 비트에 기초하여 상기 집적 회로의 동작을 구성하기 위한 제어 로직을 포함하는
집적 회로.

청구항 2

제1항에 있어서,

상기 동작은 상기 맞춤화 비트에 기초하여 상기 집적 회로에 대한 어드레스 입력을 수정하는 것인,
집적 회로.

청구항 3

제2항에 있어서,

상기 제어 로직은 상기 수정된 어드레스에 기초하여 유체 작동 장치를 파이어(fire)하는,
집적 회로.

청구항 4

제2항 또는 제3항에 있어서,

복수의 제2 비휘발성 메모리 셀을 더 포함하되,
상기 제어 로직은 상기 수정된 어드레스에 기초하여 제2 비휘발성 메모리 셀에 액세스하는,
집적 회로.

청구항 5

제1항에 있어서,

상기 동작은 상기 집적 회로의 추가 메모리 셀들에 대한 액세스를 방지하거나 허용하는 것, 상기 집적 회로에
의해 수신된 데이터 스트림의 적어도 부분들을 반전시키는 것, 또는 상기 집적 회로의 구성 레지스터에 저장된
비트의 거동을 수정하는 것 중 적어도 하나를 포함하는,

집적 회로.

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서,

상기 복수의 제1 비휘발성 메모리 셀은 4개의 메모리 셀을 포함하고,
상기 맞춤화 비트는 상기 집적 회로를 16개의 고유한 집적 회로 중 하나로서 정의하는,
집적 회로.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 복수의 제1 비휘발성 메모리 셀에 대한 기록 액세스는, 상기 맞춤화 비트가 상기 제1 비휘발성 메모리 셀에 기록되면 디스에이블되는,

집적 회로.

청구항 8

제1항 내지 제7항 중 어느 한 항에 있어서,

상기 제어 로직은 상기 복수의 제1 비휘발성 메모리 셀에 대한 외부 관독 액세스를 방지하는,

집적 회로.

청구항 9

유체 분사 장치로서,

캐리어와,

상기 캐리어 상에 서로 평행하게 배열된 복수의 유체 분사 다이를 포함하되,

각각의 유체 분사 다이는 길이, 두께, 및 폭을 갖고, 상기 길이는 상기 폭의 적어도 20배이고,

각각의 유체 분사 다이는

복수의 유체 작동 장치와,

복수의 제1 비휘발성 메모리 셀- 각각의 제1 비휘발성 메모리 셀은 맞춤화 비트를 저장함 -과,

상기 맞춤화 비트에 기초하여 상기 유체 분사 다이의 동작을 구성하기 위한 제어 로직을 포함하고,

상기 맞춤화 비트는 각각의 유체 분사 다이 사이에서 변동되는

유체 분사 장치.

청구항 10

제9항에 있어서,

각각의 유체 분사 다이에 대해, 상기 동작은 상기 맞춤화 비트에 기초하여 상기 유체 분사 다이에 대한 어드레스 입력을 수정하는 것인,

유체 분사 장치.

청구항 11

제10항에 있어서,

각각의 유체 분사 다이에 대해, 상기 제어 로직은 상기 수정된 어드레스에 기초하여 유체 작동 장치를 파이어하는,

유체 분사 장치.

청구항 12

제10항 또는 제11항에 있어서,

각각의 유체 분사 다이는 복수의 제2 비휘발성 메모리 셀을 포함하고,

각각의 유체 분사 다이에 대해, 상기 제어 로직은 상기 수정된 어드레스에 기초하여 제2 비휘발성 메모리 셀에 액세스하는,

유체 분사 장치.

청구항 13

제9항 내지 제12항 중 어느 한 항에 있어서,

각각의 유체 분사 다이에 대해, 상기 복수의 제1 비휘발성 메모리 셀은 4개의 메모리 셀을 포함하고,

상기 복수의 유체 분사 다이의 상기 맞춤화 비트는 상기 유체 분사 장치를 4096개의 고유 유체 분사 장치 중 하나로서 정의하는,

유체 분사 장치.

청구항 14

제9항 내지 제13항 중 어느 한 항에 있어서,

각각의 유체 분사 다이에 대해,

상기 맞춤화 비트가 상기 제1 비휘발성 메모리 셀들에 기록되면, 상기 복수의 제1 비휘발성 메모리 셀에 대한 기록 액세스는 디스에이블되는,

유체 분사 장치.

청구항 15

제9항 내지 제13항 중 어느 한 항에 있어서,

각각의 유체 분사 다이에 대해, 상기 복수의 제1 비휘발성 메모리 셀은 추가형 메모리 셀(write-once memory cell)인,

유체 분사 장치.

청구항 16

제9항 내지 제15항 중 어느 한 항에 있어서,

각각의 유체 분사 다이에 대해, 상기 제어 로직은 상기 복수의 제1 비휘발성 메모리 셀에 대한 외부 판독 액세스를 방지하는,

유체 분사 장치.

청구항 17

복수의 유체 작동 장치를 구동하기 위해 집적 회로를 동작시키는 방법으로서,

대응하는 복수의 제1 비휘발성 메모리 셀에 저장된 복수의 맞춤화 비트를 판독하는 단계와,

노즐 데이터 스트림으로부터 어드레스를 수신하는 단계와,

수정된 어드레스를 생성하도록 상기 맞춤화 비트와 상기 어드레스를 합산하는 단계를 포함하는

집적 회로 동작 방법.

청구항 18

제17항에 있어서,

상기 수정된 어드레스에 기초하여 유체 작동 장치를 파이어하는 단계를 더 포함하는

집적 회로 동작 방법.

청구항 19

제17항 또는 제18항에 있어서,

상기 수정된 어드레스에 기초하여 복수의 제2 비휘발성 메모리 셀 중 제2 비휘발성 메모리 셀에 액세스하는 단계를 더 포함하는

집적 회로 동작 방법.

청구항 20

제17항 내지 제19항 중 어느 한 항에 있어서,

상기 복수의 맞춤화 비트는 4개의 맞춤화 비트를 포함하고, 상기 어드레스는 4개의 비트를 포함하고,

상기 맞춤화 비트 및 상기 어드레스를 합산하는 단계는 4개의 비트를 포함하는 수정된 어드레스를 생성하도록 상기 맞춤화 비트와 상기 어드레스를 합산하는 단계를 포함하되 상기 합산으로부터 발생하는 최상위 비트는 폐기되는

집적 회로 동작 방법.

발명의 설명

기술 분야

배경 기술

[0001] 유체 분사 시스템의 일 예로서, 잉크젯 인쇄 시스템은 프린트헤드, 프린트헤드에 액체 잉크를 공급하는 잉크 공급부, 및 프린트헤드를 제어하는 전자 제어기를 포함할 수 있다. 유체 분사 장치의 일 예로서, 프린트헤드는 인쇄 매체 상에 인쇄하기 위해 복수의 노즐 또는 오리피스를 통해 종이 시트와 같은 인쇄 매체를 향해 잉크의 액적을 분사한다. 일부 예에서, 오리피스는, 프린트헤드와 인쇄 매체가 서로에 대해 이동될 때 오리피스로부터의 잉크의 적절히 시퀀싱된 분사를 통해 문자 또는 다른 이미지가 인쇄 매체 상에 인쇄되도록, 적어도 하나의 컬럼 또는 어레이로 배열된다.

도면의 간단한 설명

[0002] 도 1a는 복수의 유체 작동 장치를 구동하기 위한 집적 회로의 일 예를 도시하는 블록도이다.
 도 1b는 복수의 유체 작동 장치를 구동하기 위한 집적 회로의 다른 예를 도시하는 블록도이다.
 도 2는 어드레스 수정기의 일 예를 도시한다.
 도 3은 복수의 유체 작동 장치를 구동하기 위한 집적 회로의 다른 예를 도시하는 블록도이다.
 도 4a는 맞춤화 비트를 저장하는 메모리 셀에 액세스하기 위한 회로의 일 예를 도시하는 개략도이다.
 도 4b는 락 비트(lock bit)를 저장하는 메모리 셀에 액세스하기 위한 회로의 일 예를 도시하는 개략도이다.
 도 5는 유체 분사 장치의 일 예를 도시한다.
 도 6a 및 도 6b는 유체 분사 다이의 일 예를 도시한다.
 도 7은 유체 분사 시스템의 일 예를 도시하는 블록도이다.
 도 8a 내지 도 8c는 복수의 유체 작동 장치를 구동하기 위해 집적 회로를 동작시키는 방법의 예를 도시하는 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0003] 다음의 상세한 설명에서, 본 명세서의 일부를 형성하고 본 개시가 실시될 수 있는 특정 예를 예시로서 도시하는 첨부 도면들을 참조한다. 다른 예가 이용될 수 있고, 구조적 또는 논리적 변경이 본 개시의 범위로부터 벗어나지 않고 이루어질 수 있다는 것이 이해될 것이다. 따라서, 다음의 상세한 설명은 제한적인 의미로 취해지지 않아야 하고, 본 개시의 범위는 첨부된 청구항에 의해 정의된다. 본원에서 설명된 다양한 예의 특징은, 달리 구체적으로 언급되지 않는 한, 부분적으로 또는 전체적으로 서로 조합될 수 있다는 것이 이해될 것이다.

[0004] 집적 회로(예를 들어, 반도체 다이)가 다양한 지리적 영역에 대해, 가입 또는 비-가입 고객들에 대해, 또는 다른 이유들에 대해 상이하게 거동하게 하는 것이 유리할 수 있다. 개별적으로 추적되거나 개별적으로 관리되어야 할 수 있는, 상이하게 거동하도록 설계된 다수의 물리적 집적 회로를 제조하기보다는, 집적 회로의 거동을 변경하기 위해 (예를 들어, 제조 동안) 일부 비휘발성 메모리 비트를 집적 회로에 기입하는 것이 더 용이할 수 있다.

- [0005] 따라서, 각각이 맞춤화 비트를 저장하는 복수의 메모리 셀을 포함하는 집적 회로(예를 들어, 유체 배출 다이)가 본 명세서에 개시된다. 일 예에서, 맞춤화 비트는, 맞춤화 비트를 노즐 데이터 스트림으로부터의 어드레스와 합산함으로써 다이에 입력된 어드레스를 수정하여 수정된 어드레스를 생성하는데 사용될 수 있다. 수정된 어드레스는 수정된 어드레스에 기초하여 유체 작동 장치를 파이어(fire)하거나 유체 작동 장치에 대응하는 메모리 셀에 액세스하기 위해 사용될 수 있다. 다른 예들에서, 맞춤화 비트는 아래에서 설명되는 바와 같이 집적 회로의 다른 동작을 구성하는데 사용될 수 있다.
- [0006] 본 명세서에 사용되는 바와 같이, "로직 하이" 신호는 로직 "1" 또는 "온" 신호 또는 집적 회로에 공급되는 로직 전력과 대략 동일한 전압(예를 들어, 약 1.8 V 내지 15 V, 예컨대 5.6 V)을 갖는 신호이다. 본 명세서에 사용되는 바와 같이, "로직 로우" 신호는 로직 "0" 또는 "오프" 신호 또는 집적 회로에 공급되는 로직 전력에 대한 로직 전력 접지 리턴(a logic power ground return)과 대략 동일한 전압(예를 들어, 약 0V)을 갖는 신호이다.
- [0007] 도 1a는 복수의 유체 작동 장치를 구동하기 위한 집적 회로(100)의 일 예를 도시하는 블록도이다. 집적 회로(100)는 복수의 메모리 셀(102_0 내지 102_N)을 포함하며, 여기서 "N"은 임의의 적절한 수의 메모리 셀(예를 들어, 4개의 메모리 셀)이다. 집적 회로(100)는 또한 제어 로직(106)을 포함한다. 제어 로직(106)은 각각 신호 경로(101_0 내지 101_N)를 통해 각각의 메모리 셀(102_0 내지 102_N)에 전기적으로 결합된다.
- [0008] 각각의 제1 메모리 셀(102_0 내지 102_N)은 맞춤화 비트를 저장한다. 각각의 제1 메모리 셀(102_0 내지 102_N)은 비휘발성 메모리 셀(예를 들어, 플로팅 게이트 트랜지스터, 프로그램가능 퓨즈, 추가형 메모리 셀(write-once memory cells) 등)을 포함할 수 있다. 제어 로직(106)은 마이크로프로세서, 주문형 반도체(ASIC), 또는 집적 회로(100)의 동작을 제어하기 위한 다른 적절한 로직 회로를 포함할 수 있다. 제어 로직(106)은 복수의 메모리 셀(102_0 내지 102_N)에 대한 외부 판독 액세스를 방지할 수 있다. 복수의 메모리 셀(102_0 내지 102_N)에 대한 기록 액세스는, 도 3을 참조하여 아래에서 설명되는 바와 같이, 락 비트를 기록하는 것과 같이, 맞춤화 비트가 메모리 셀(102_0 내지 102_N)에 기록되면 디스에이블될 수도 있다.
- [0009] 제어 로직(106)은 맞춤화 비트에 기초하여 집적 회로(100)의 동작을 구성할 수 있다. 일 예에서, 동작은 맞춤화 비트에 기초하여 집적 회로(100)에 대한 어드레스 입력을 수정하는 것일 수 있다. 또 다른 예에서, 집적 회로의 추가 메모리 셀들(예를 들어, 도 1b를 참조하여 아래에서 설명될 메모리 셀(130)) 또는 추가 메모리 셀의 서브세트에 대한 판독 및/또는 기록 액세스는 맞춤화 비트에 기초하여 방지되거나 허용될 수 있다. 또 다른 예에서, 집적 회로(100)에 의해 수신된 데이터 스트림(예를 들어, 노즐 데이터 스트림) 또는 데이터 스트림의 적어도 일부는 맞춤화 비트에 기초하여 반전될 수 있다. 데이터 스트림 또는 데이터 스트림의 부분들은 데이터 스트림 경로를 따라 어디에서든지 반전될 수 있다. 다수의 반전 포인트에 대해 다수의 맞춤화 비트가 사용될 수 있다.
- [0010] 또 다른 예에서, 집적 회로(100)의 구성 레지스터(도시되지 않음)에 저장된 비트들의 거동은 맞춤화 비트에 기초하여 수정될 수 있다. 예를 들어, 집적 회로(100)의 기능의 지연을 설정하기 위한 구성 레지스터 내의 지연 비트는 맞춤화 비트에 기초하여 반전 및/또는 인코딩될 수 있다. 임의의 경우에, 단일 맞춤화 비트 또는 맞춤화 비트들의 서브세트는 집적 회로(100)의 단일 동작을 구성하는데 사용될 수 있다. 따라서, 맞춤화 비트는 집적 회로(100)의 다수의 동작을 구성하기 위해 사용될 수 있으며, 여기서 각각의 동작은 상이한 맞춤화 비트에 기초하여 구성된다.
- [0011] 도 1b는 복수의 유체 작동 장치를 구동하기 위한 집적 회로(120)의 다른 예를 도시하는 블록도이다. 집적 회로(120)는 복수의 제1 메모리 셀(102_0 내지 102_3) 및 제어 로직(106)을 포함한다. 또한, 집적 회로(120)는 유체 작동 장치(128) 및 복수의 제2 메모리 셀(130)을 포함한다. 이 예에서, 제어 로직(106)은 어드레스 수정기(122)를 포함한다. 어드레스 수정기(122)는 어드레스 신호 경로(124)에 전기적으로 결합되고, 신호 경로(101_0 내지 101_3) 각각을 통해 각각의 제1 메모리 셀(102_0 내지 102_3)에 전기적으로 결합되고, 수정된 어드레스 신호 경로(126)를 통해 유체 작동 장치(128) 및 복수의 제2 메모리 셀(130)에 전기적으로 결합된다. 복수의 제2 메모리 셀(130) 각각은 비휘발성 메모리 셀(예를 들어, 플로팅 게이트 트랜지스터, 프로그램가능 퓨즈 등)을 포함한다. 일 예에서, 유체 작동 장치(128)는 유체 방울을 분사하기 위한 노즐 또는 유체 펌프를 포함한다.
- [0012] 이 예에서, 4개의 맞춤화 비트를 저장하기 위한 4개의 메모리 셀(102_0 내지 102_3)이 존재한다. 맞춤화 비트는

집적 회로(120)를 16개의 고유한 집적 회로 중 하나로서 정의한다. 16개의 고유한 집적 회로 각각은 저장된 맞춤화 비트로 인해 상이하게 동작한다.

[0013] 어드레스 수정기(122)는 어드레스 신호 경로(124)를 통해 어드레스를 수신한다. 일 예에서, 어드레스는 도 7을 참조하여 후술되는 유체 분사 시스템(700)과 같은 호스트 인쇄 장치로부터 집적 회로(120)에 입력되는 노즐 데이터 스트림의 일부이다. 어드레스 수정기(122)는 또한 각각의 제1 메모리 셀(102₀ 내지 102₃)로부터 저장된 맞춤화 비트를 수신한다. 어드레스 수정기(122)는 신호 경로(126) 상에 수정된 어드레스를 제공하기 위해 맞춤화 비트에 기초하여 집적 회로(120)로의 어드레스 입력을 수정한다. 일 예에서, 제어 로직(106)은 수정된 어드레스에 기초하여 유체 작동 장치(128)를 파이어한다. 다른 예에서, 제어 로직(106)은 수정된 어드레스에 기초하여 제2 메모리 셀(130)에 액세스한다.

[0014] 도 2는 어드레스 수정기(122)의 일 예를 도시한다. 이 예에서, 어드레스 수정기(122)는 4 비트 가산기이다. 4 비트 가산기(122)의 제1 입력은 신호 경로(124)를 통해 4개의 어드레스 비트(ADDR0, ADDR1, ADDR2, ADDR3)를 수신한다. 4 비트 가산기(122)의 제2 입력은 신호 경로(101₀ 내지 101₃)를 통해 각각 4개의 맞춤화 비트(CUST0, CUST1, CUST2, CUST3)를 수신한다. 4 비트 가산기(122)는 4 어드레스 비트와 4 맞춤화 비트를 합산하여, 신호 경로(126) 상의 4 비트를 포함하는 수정된 어드레스를 생성한다. 일 예에서, 합산으로부터 발생하는 최상위 비트는 폐기된다.

[0015] 도 3은 복수의 유체 작동 장치를 구동하기 위한 집적 회로(200)의 다른 예를 도시하는 블록도이다. 집적 회로(200)는 복수의 제1 메모리 셀(202₀ 내지 202_N), 복수의 제2 저장 요소(204₀ 내지 204_N) 및 제어 로직(206)을 포함한다. 또한, 집적 회로(200)는 제2 메모리 셀(222), 제2 저장 요소(224), 기록 회로(230), 및 판독 회로(232)를 포함한다. 제어 로직(206)은 신호 경로(201₀ 내지 201_N)를 통해 각각의 제1 메모리 셀(202₀ 내지 202_N)에 각각 전기적으로 결합되고, 신호 경로(203₀ 내지 203_N)를 통해 각각의 제1 저장 요소(204₀ 내지 204_N)에 전기적으로 결합되고, 리셋 신호 경로(210)에 전기적으로 결합된다. 각각의 제1 메모리 셀(202₀ 내지 202_N)은 각각 신호 경로(208₀ 내지 208_N)를 통해 대응하는 제1 저장 요소(204₀ 내지 204_N)에 전기적으로 결합된다.

[0016] 제어 로직(206)은 또한 신호 경로(221)를 통해 제2 메모리 셀(222)에 전기적으로 결합되고, 신호 경로(223)를 통해 저장 요소(224)에 전기적으로 결합된다. 제2 메모리 셀(222)은 신호 경로(228)를 통해 저장 요소(224)에 전기적으로 결합된다. 각각의 제1 메모리 셀(202₀ 내지 202_N), 제2 메모리셀(222), 기록 회로(230), 및 판독 회로(232)는 단일 인터페이스(예를 들어, 단일 와이어)(234)에 전기적으로 결합된다. 판독 회로(232)는 인터페이스(예를 들어, 감지 인터페이스)(236)에 전기적으로 결합된다.

[0017] 리셋 신호 경로(210)는 집적 회로(200)로 및/또는 집적 회로(200)로부터 신호들을 전송하기 위한 접촉 패드, 핀, 범프, 와이어, 또는 다른 적합한 전기 인터페이스일 수 있는 리셋 인터페이스에 전기적으로 결합될 수 있다. 리셋 인터페이스는 유체 분사 시스템(예를 들어, 도 7을 참조하여 후술될 유체 분사 장치(700)와 같은 호스트 인쇄 장치)에 전기적으로 결합될 수 있다. 감지 인터페이스(236)는 집적 회로(200)로 및/또는 집적 회로(200)로부터 신호를 전송하기 위한 접촉 패드, 핀, 범프, 와이어, 또는 다른 적절한 전기 인터페이스일 수 있다. 감지 인터페이스(236)는 유체 분사 시스템(예를 들어, 도 7의 유체 분사 시스템(700)과 같은 호스트 인쇄 장치)에 전기적으로 결합될 수 있다.

[0018] 각각의 제1 메모리 셀(202₀ 내지 202_N)은 맞춤화 비트를 저장한다. 각각의 제1 메모리 셀(202₀ 내지 202_N)은 비휘발성 메모리 셀(예를 들어, 플로팅 게이트 트랜지스터, 프로그램가능 퓨즈 등)을 포함한다. 각각의 제1 저장 요소(204₀ 내지 204_N)는 디지털 로직에 의해 직접 사용될 수 있는 로직 신호(즉, 로직 하이 신호 또는 로직 로우 신호)를 출력하는 래치 또는 다른 적절한 회로를 포함한다. 제어 로직(206)은 마이크로프로세서, 주문형 집적 회로(ASIC), 또는 집적 회로(200)의 동작을 제어하기 위한 다른 적합한 로직 회로를 포함할 수 있다.

[0019] 제어 로직(206)은, 리셋 신호 경로(210) 상의 리셋 신호에 응답하여, 각각의 제1 메모리 셀(202₀ 내지 202_N)에 저장된 맞춤화 비트를 (예를 들어, 리셋 신호의 제1 에지에 응답하여) 판독하고, 대응하는 제1 저장 요소(204₀ 내지 204_N)에서 각각의 맞춤화 비트를 (예컨대, 리셋 신호의 제2 에지에 기초하여) 래치한다. 일 예에서, 제어 로직(206)은 래치된 맞춤화 비트에 기초하여 집적 회로(200)의 동작을 구성한다. 일 예에서, 동작은 래치된 맞춤화 비트에 기초하여 집적 회로(200)로의 어드레스 입력을 수정할 수 있다. 다른 예에서, 집적 회로(200)의 다

른 동작들은 앞서 설명된 바와 같이 래치된 맞춤화 비트에 기초하여 수정될 수 있다.

[0020] 제2 메모리 셀(222)은 락 비트를 저장한다. 제2 메모리 셀(222)은 비휘발성 메모리 셀(예를 들어, 플로팅 게이트 트랜지스터, 프로그램가능 퓨즈 등)을 포함한다. 제2 저장 요소(224)는 디지털 로직에 의해 직접 사용될 수 있는 로직 신호(즉, 로직 하이 신호 또는 로직 로우 신호)를 출력하는 래치 또는 다른 적절한 회로를 포함한다. 제어 로직(206)은, 리셋 신호에 응답하여, 제2 메모리 셀(222)에 저장된 락 비트를 (예를 들어, 리셋 신호의 제1 에지에 응답하여) 판독하고, (예를 들어, 리셋 신호의 제2 에지에 응답하여) 락 비트를 제2 저장 요소(224)에 래치한다. 또한, 제어 로직(206)은 래치된 락 비트에 기초하여 복수의 제1 메모리 셀(20₀ 내지 20_N)로의 기록을 허용하거나 방지한다. 일 예에서, 제어 로직(206)은 또한 래치된 락 비트에 기초하여 제2 메모리 셀(222)로의 기록을 허용하거나 방지한다. 예를 들어, "0" 락 비트가 제2 메모리 셀(222)에 저장되면, 제1 메모리 셀(20₀ 내지 20_N)에 저장된 맞춤화 비트는 수정될 수 있다. "1" 락 비트가 제2 메모리 셀(222)에 기록되면, 제1 메모리 셀(20₀ 내지 20_N)에 저장된 맞춤화 비트는 수정될 수 없고, 제2 메모리 셀(222)에 저장된 락 비트는 수정될 수 없다.

[0021] 기록 회로(230)는 단일 인터페이스(234)를 통해 복수의 제1 메모리 셀(20₀ 내지 20_N) 각각에 대응하는 맞춤화 비트를 기록한다. 기록 회로(230)는 또한 단일 인터페이스(234)를 통해 제2 메모리 셀(222)에 락 비트를 기록할 수 있다. 일 예에서, 기록 회로(230)는 제1 메모리 셀(20₀ 내지 20_N)에 맞춤화 비트를 기록하고 제2 메모리 셀(222)에 락 비트를 기록하기 위한 전압 조절기 및/또는 다른 적절한 로직 회로를 포함할 수 있다.

[0022] 판독 회로(232)는 단일 인터페이스(234)를 통해 복수의 제1 메모리 셀(20₀ 내지 20_N) 각각의 맞춤화 비트를 판독하기 위해 외부 액세스를 (예를 들어, 감지 인터페이스(236)를 통해) 인에이블한다. 판독 회로(232)는 또한 단일 인터페이스(234)를 통해 제2 메모리 셀(222)의 락 비트를 판독하기 위해 외부 액세스를 (예를 들어, 감지 인터페이스(236)를 통해) 가능하게 할 수 있다. 일 예에서, 판독 회로(232)는 감지 인터페이스(236)를 통해 제1 메모리 셀(20₀ 내지 20_N) 및 제2 메모리 셀(222)에 대한 외부 판독 액세스를 가능하게 하기 위한 트랜지스터 스위치 또는 다른 적합한 로직 회로를 포함할 수 있다. 일 예에서, 제어 로직(206)은 래치된 락 비트에 기초하여 복수의 제1 메모리 셀(20₀ 내지 20_N) 및 제2 메모리 셀(222)로의 외부 판독 액세스를 허용하거나 방지한다. 예를 들어, "0" 락 비트가 제2 메모리 셀(222)에 저장되면, 제1 메모리 셀(20₀ 내지 20_N)에 저장된 맞춤화 비트 및 제2 메모리 셀(222)에 저장된 락 비트는 판독 회로(232)를 통해 판독될 수 있다. "1" 락 비트가 제2 메모리 셀(222)에 기록되면, 제1 메모리 셀(20₀ 내지 20_N)에 저장된 맞춤화 비트 및 제2 메모리 셀(222)에 저장된 락 비트는 판독 회로(232)를 통해 판독될 수 없다.

[0023] 도 4a는 맞춤화 비트를 저장하는 메모리 셀에 액세스하기 위한 회로(300)의 일 예를 도시하는 개략도이다. 일 예에서, 회로(300)는 도 1a의 집적 회로(100), 도 1b의 집적 회로(120), 또는 도 3의 집적 회로(200)의 일부이다. 회로(300)는 메모리 셀(302), 래치(304), 내부(리셋) 판독 전압 조절기(306), 기록 전압 조절기(308), 인버터(310), AND 게이트(312 및 316), OR 게이트(314 및 318), 트랜지스터(320 및 322), 및 감지 패드(324)를 포함한다. 메모리 셀(302)은 플로팅 게이트 트랜지스터(330) 및 트랜지스터(332, 334, 및 336)를 포함한다.

[0024] 인버터(310)의 입력은 락 신호 경로(340)에 전기적으로 결합된다. 인버터(310)의 출력은 신호 경로(311)를 통해 AND 게이트(312)의 제1 입력에 전기적으로 결합된다. AND 게이트(312)의 제2 입력은 맞춤화 비트 인에이블 신호 경로(338)에 전기적으로 결합된다. AND 게이트(312)의 제3 입력은 선택 신호(ADDR[X]) 경로(342)에 전기적으로 결합된다(이 선택 신호(ADDR[X])는 노즐 데이터 스트림으로부터의 Y 어드레스 비트 중 하나에 대응하며, 여기서 "Y"는 임의의 적절한 수(예를 들어, 4)의 비트이다). AND 게이트(312)의 출력은 신호 경로(313)를 통해 OR 게이트(314)의 제1 입력에 전기적으로 결합된다. OR 게이트(314)의 제2 입력은 리셋 신호 경로(344)에 전기적으로 결합된다. OR 게이트(314)의 출력은 신호 경로(315)를 통해 메모리 셀(302)의 트랜지스터(332)의 게이트 및 래치(304)의 게이트(G) 입력에 전기적으로 결합된다.

[0025] AND 게이트(316)의 제1 입력은 기록 인에이블 신호 경로(346)에 전기적으로 결합된다. AND 게이트(316)의 제2 입력은 파이어 신호 경로(348)에 전기적으로 결합된다. AND 게이트(316)의 출력은 신호 경로(317)를 통해 메모리 셀(302)의 트랜지스터(334)의 게이트에 전기적으로 결합된다. OR 게이트(318)의 제1 입력은 파이어 신호 경로(348)에 전기적으로 결합된다. OR 게이트(318)의 제2 입력은 리셋 신호 경로(344)에 전기적으로 결합된다. OR 게이트(318)의 출력은 신호 경로(319)를 통해 메모리 셀(302)의 트랜지스터(336)의 게이트에 전기적으로 결

합된다.

- [0026] 내부(리셋) 판독 전압 조절기(306)의 입력은 리셋 신호 경로(344)에 전기적으로 결합된다. 내부(리셋) 판독 전압 조절기(306)의 출력은 신호 경로(323)를 통해 메모리 셀(302)의 플로팅 게이트 트랜지스터(330)의 소스-드레인 경로의 일측에 전기적으로 결합된다. 기록 전압 조절기(308)의 입력은 메모리 기록 신호 경로(350)에 전기적으로 결합된다. 기록 전압 조절기(308)의 출력은 신호 경로(323)를 통해 메모리 셀(302)의 플로팅 게이트 트랜지스터(330)의 소스-드레인 경로의 일측에 전기적으로 결합된다. 감지 패드(324)는 트랜지스터(320)의 소스-드레인 경로의 일측에 전기적으로 결합된다. 트랜지스터(320)의 게이트 및 트랜지스터(322)의 게이트는 판독 인에이블 신호 경로(352)에 전기적으로 결합된다. 트랜지스터(320)의 소스-드레인 경로의 타측은 신호 경로(321)를 통해 트랜지스터(322)의 소스-드레인 경로의 일측에 전기적으로 결합된다. 트랜지스터(322)의 소스-드레인 경로의 타측은 신호 경로(323)를 통해 메모리 셀(302)의 플로팅 게이트 트랜지스터(330)의 소스-드레인 경로의 일측에 전기적으로 결합된다.
- [0027] 플로팅 게이트 트랜지스터(330)의 소스-드레인 경로의 타측은 트랜지스터(332)의 소스-드레인 경로의 일측에 전기적으로 결합되고 신호 경로(331)를 통해 래치(304)의 데이터(D) 입력에 전기적으로 결합된다. 래치(304)의 다른 입력은 사전설정 신호 경로(354)에 전기적으로 결합된다. 래치(304)의 출력(Q)은 맞춤화 비트 신호 경로(356)에 전기적으로 결합된다. 트랜지스터(332)의 소스-드레인 경로의 타측은 트랜지스터(334)의 소스-드레인 경로의 일측에 전기적으로 결합되고 신호 경로(333)를 통해 트랜지스터(336)의 소스-드레인 경로의 일측에 전기적으로 결합된다. 트랜지스터(334)의 소스-드레인 경로의 타측은 공통 또는 접지 노드(335)에 전기적으로 결합된다. 트랜지스터(336)의 소스-드레인 경로의 타측은 공통 또는 접지 노드(335)에 전기적으로 결합된다.
- [0028] 회로(300)는 맞춤화 비트를 저장하기 위한 하나의 메모리 셀(302) 및 하나의 대응하는 래치(304)를 포함하지만, 회로(300)는 원하는 수의 맞춤화 비트를 저장하기 위한 임의의 적절한 수의 메모리 셀(302) 및 대응하는 래치(306)를 포함할 수 있다. 각각의 맞춤화 비트에 대해, 각각의 메모리 셀 및 대응하는 래치는 메모리 셀(302) 및 래치(304)에 대해 설명된 것과 유사한 방식으로 액세스될 수 있다.
- [0029] 회로(300)는 맞춤화 인에이블 신호 경로(338) 상의 맞춤화 인에이블 신호, 락 신호 경로(340) 상의 락 신호, 선택 신호 경로(342) 상의 어드레스 또는 선택 신호, 리셋 신호 경로(334) 상의 리셋 신호, 기록 인에이블 신호 경로(346) 상의 기록 인에이블 신호, 파이어 신호 경로(348) 상의 파이어 신호, 메모리 기록 신호경로(350) 상의 메모리 기록 신호, 판독 인에이블 신호 경로(352) 상의 판독 인에이블 신호, 및 사전설정 신호 경로(354) 상의 사전설정 신호를 수신한다. 사전설정 신호는 래치(304)로부터 원하는 로직 레벨을 출력하기 위해 테스트 동안 래치(204)를 무효화하는데 사용될 수 있다. 맞춤화 인에이블 신호 및 락 신호는 맞춤화 비트를 저장하는 메모리 셀에 대한 기록 액세스 및 외부 판독 액세스를 인에이블 또는 디스에이블하는데 사용될 수 있다. 어드레스 신호는 맞춤화 비트를 저장하는 메모리 셀들 중 하나를 선택하는데 사용될 수 있다. 맞춤화 인에이블 신호, 기록 인에이블 신호, 메모리 기록 신호, 판독 인에이블 신호 및 사전설정 신호는 구성 레지스터(미도시)에 저장된 데이터에 기초하거나 호스트 인쇄 장치로부터 수신된 데이터에 기초할 수 있다. 락 신호는 도 3의 저장 요소(224)와 같은 래치로부터 출력되는 내부 신호이다.
- [0030] 어드레스 신호는 예컨대 데이터 인터페이스를 통해 호스트 인쇄 장치로부터 수신된다. 리셋 신호는 리셋 인터페이스를 통해 호스트 인쇄 장치로부터 수신될 수 있다. 파이어 신호는 파이어 인터페이스를 통해 호스트 인쇄 장치로부터 수신될 수 있다. 데이터 인터페이스, 리셋 인터페이스, 및 파이어 인터페이스 각각은 접촉 패드, 핀, 범프, 와이어, 또는 회로(300)로 및/또는 그로부터 신호를 전송하기 위한 다른 적절한 전기 인터페이스를 포함할 수 있다. 데이터 인터페이스, 리셋 인터페이스, 파이어 인터페이스, 및 감지 패드(324) 각각은 유체 분사 시스템(예를 들어, 도 7의 유체 분사 시스템(700)과 같은 호스트 인쇄 장치)에 전기적으로 결합될 수 있다.
- [0031] 인버터(310)는 락 신호를 수신하고, 신호 경로(311) 상에 반전된 락 신호를 출력한다. 로직 하이 맞춤화 인에이블 신호, 로직 하이 반전 락 신호, 및 로직 하이 선택 신호에 응답하여, AND 게이트(312)는 신호 경로(313) 상에 로직 하이 신호를 출력한다. 로직 로우 맞춤화 인에이블 신호, 로직 로우 반전 락 신호, 또는 로직 로우 선택 신호에 응답하여, AND 게이트(312)는 신호 경로(313) 상에 로직 로우 신호를 출력한다.
- [0032] 신호 경로(313) 상의 로직 하이 신호 또는 로직 하이 리셋 신호에 응답하여, OR 게이트(314)는 신호 경로(315) 상에 로직 하이 신호를 출력한다. 신호 경로(313) 상의 로직 로우 신호 및 로직 로우 리셋 신호에 응답하여, OR 게이트(314)는 신호 경로(315) 상에 로직 로우 신호를 출력한다. 로직 하이 기록 인에이블 신호 및 로직 하이 파이어 신호에 응답하여, AND 게이트(316)는 신호 경로(317) 상에 로직 하이 신호를 출력한다. 로직 로우

기록 인에이블 신호 또는 로직 로우 파이어 신호에 응답하여, AND 게이트(316)는 신호 경로(317) 상에 로직 로우 신호를 출력한다. 로직 하이 파이어 신호 또는 로직 하이 리셋 신호에 응답하여, OR 게이트(318)는 신호 경로(319) 상에 로직 하이 신호를 출력한다. 로직 로우 파이어 신호 및 로직 로우 리셋 신호에 응답하여, OR 게이트(318)는 신호 경로(319) 상에 로직 로우 신호를 출력한다.

[0033] 신호 경로(315) 상의 로직 하이 신호에 응답하여, 트랜지스터(332)는 턴온(즉, 도통)되어 메모리 셀(302)로의 액세스를 가능하게 한다. 신호 경로(315) 상의 로직 로우 신호에 응답하여, 트랜지스터(332)는 턴오프되어 메모리 셀(302)로의 액세스를 디스에이블한다. 신호 경로(317) 상의 로직 하이 신호에 응답하여, 트랜지스터(334)는 턴온되어 메모리 셀(302)로의 기록 액세스를 가능하게 한다. 신호 경로(317) 상의 로직 로우 신호에 응답하여, 트랜지스터(334)는 턴오프되어 메모리 셀(302)로의 기록 액세스를 디스에이블한다. 신호 경로(319) 상의 로직 하이 신호에 응답하여, 트랜지스터(336)는 턴온되어 메모리 셀(302)로의 판독 액세스를 가능하게 한다. 신호 경로(319) 상의 로직 로우 신호에 응답하여, 트랜지스터(336)는 턴오프되어 메모리 셀(302)로의 판독 액세스를 디스에이블한다. 일 예에서, 트랜지스터(334)는 더 강한 장치이고 트랜지스터(336)는 더 약한 장치이다. 따라서, 더 강한 장치는 기록 액세스를 인에이블링하는데 사용될 수 있고, 더 약한 장치는 판독 액세스를 인에이블링하는데 사용되어, 신호 경로(331) 상의 전압을 래칭하기 위한 마진을 개선할 수 있다.

[0034] 로직 하이 리셋 신호에 응답하여, 내부 (리셋) 판독 전압 조절기(306)는 판독 전압 바이어스를 신호 경로(323)에 출력하도록 인에이블된다. 로직 로우 리셋 신호에 응답하여, 내부 (리셋) 판독 전압 조절기(306)는 디스에이블된다. 따라서, 로직 로우로부터 로직 하이로 천이하는 리셋 신호에 응답하여, 트랜지스터(332 및 336)는 턴온되고, 내부 (리셋) 판독 전압 조절기(306)는 플로팅 게이트 트랜지스터(330)의 상태(즉, 저장된 맞춤화 비트를 나타내는 저항)를 판독하도록 인에이블된다. 플로팅 게이트 트랜지스터(330)의 상태는 래치(304)의 데이터(D) 입력에 (즉, 저장된 맞춤화 비트를 나타내는 전압으로서) 전달된다. 로직 하이에서 로직 로우로 천이하는 리셋 신호에 응답하여, 플로팅 게이트 트랜지스터(330)에 저장된 맞춤화 비트는 래치(304)에 의해 래치되고, 트랜지스터(332 및 336)는 턴오프되고, 내부 (리셋) 판독 전압 조절기(306)는 디스에이블된다. 그 결과, 맞춤화 비트는 래치(304)의 출력(Q) 상에서 이용가능하고, 따라서 다른 디지털 로직에서의 사용을 위해 맞춤화 비트 신호 경로(356) 상에서 이용가능하다.

[0035] 로직 하이 판독 인에이블 신호에 응답하여, 트랜지스터(320 및 322)는 턴온되어 감지 패드(324)를 통해 메모리 셀(302)로의 외부 액세스를 인에이블한다. 로직 로우 판독 인에이블 신호에 응답하여, 트랜지스터(320 및 322)는 감지 패드(324)를 통해 메모리 셀(302)로의 외부 액세스를 디스에이블하기 위해 턴오프된다. 따라서, 로직 하이 맞춤화 인에이블 신호, 로직 로우 락 신호, 로직 하이 어드레스 신호, 로직 하이 판독 인에이블 신호, 및 로직 하이 파이어 신호에 응답하여, 트랜지스터(320, 322, 332 및 336)는 턴온되어 플로팅 게이트 트랜지스터(330)가 외부 회로에 의해 감지 패드(324)를 통해 판독되게 한다.

[0036] 로직 하이 메모리 기록 신호에 응답하여, 기록 전압 조절기(308)는 기록 전압을 신호 경로(323)에 인가하도록 인에이블된다. 로직 로우 메모리 기록 신호에 응답하여, 기록 전압 조절기(308)는 디스에이블된다. 따라서, 로직 하이 맞춤화 인에이블 신호, 로직 로우 락 신호, 로직 하이 어드레스 신호, 로직 하이 기록 인에이블 신호, 로직 하이 메모리 기록 신호, 및 로직 하이 파이어 신호에 응답하여, 트랜지스터(332, 334, 및 336)는 턴온되어 플로팅 게이트 트랜지스터(330)가 기록 전압 조절기(308)에 의해 기록되게 한다.

[0037] 도 4b는 락 비트를 저장하는 메모리 셀에 액세스하기 위한 회로(370)의 일 예를 도시하는 개략도이다. 일 예에서, 회로(370)는 도 3의 집적 회로(200)의 일부이다. 회로(370)에서, 메모리 셀(302)이 메모리 셀(372)로 대체되고 래치(304)가 래치(374)로 대체되는 것을 제외하고는, 회로(370)는 도 4a를 참조하여 이전에 설명되고 도시된 회로(300)와 유사하다. 메모리 셀(372)은 락 비트를 저장하고 래치(374)는 리셋 신호에 응답하여 락 비트를 래치한다.

[0038] 메모리 셀(372)은 이전에 설명된 메모리셀(302)과 유사하다. 래치(374)가 사전설정 신호 입력을 포함하지 않는다는 점을 제외하고는, 래치(374)는 전술한 래치(304)와 유사하다. 래치(374)의 출력(Q)은 락 신호 경로(340) 상에 락 신호를 제공하며, 이는 인버터(310)로의 입력이다(도 4a의 인버터도 참조). AND 게이트(312)에 입력되는 선택 신호 대신에, 노즐 데이터 락 비트 신호 경로(376)를 통해 노즐 데이터 락 비트 신호가 AND 게이트(312)로 입력된다. 노즐 데이터 락 비트 신호는 메모리 셀(372)을 선택하는데 사용될 수 있다. 노즐 데이터 락 비트 신호는 예컨대 데이터 인터페이스를 통해 호스트 인쇄 장치로부터 수신된 데이터에 기초할 수 있다. 메모리 셀(372)은 앞서 설명된 바와 같이 도 4a의 메모리 셀과 유사하게 기록 또는 판독 액세스에 대해 인에이블링될 수 있다.

- [0039] 도 5는 유체 분사 장치(500)의 일 예를 도시한다. 유체 분사 장치(500)는 감지 인터페이스(502), 제1 유체 분사 조립체(504) 및 제2 유체 분사 조립체(506)를 포함한다. 제1 유체 분사 조립체(504)는 캐리어(508) 및 복수의 긴 기관(elongate substrates)(510, 512, 및 514)(예를 들어, 도 6을 참조하여 아래에서 설명될 유체 분사 다이)을 포함한다. 캐리어(508)는 각각의 긴 기관(510, 512, 및 514)의 인터페이스(예를 들어, 감지 인터페이스)에 그리고 감지 인터페이스(502)에 결합된 전기 라우팅(516)을 포함한다. 제2 유체 분사 조립체(506)는 캐리어(520) 및 긴 기관(522)(예를 들어, 유체 분사 다이)을 포함한다. 캐리어(520)는 긴 기관(522)의 인터페이스(예를 들어, 감지 인터페이스) 및 감지 인터페이스(502)에 결합된 전기 라우팅(524)을 포함한다. 일 예에서, 제1 유체 분사 조립체(504)는 컬러(예를 들어, 시안, 마젠타 및 황색) 잉크젯 또는 유체-젯 프린트 카트리지 또는 펜이고, 제2 유체 분사 조립체(506)는 블랙 잉크젯, 유체-젯 프린트 카트리지, 또는 펜이다.
- [0040] 일 예에서, 각각의 긴 기관(510, 512, 514, 및 522)은 도 1a의 집적 회로(100), 도 1b의 집적 회로(120), 도 3의 집적 회로(200), 또는 도 4a 및 도 4b의 회로(300 및/또는 370)를 포함한다. 따라서, 감지 인터페이스(502)는 각각의 긴 기관의 감지 인터페이스(236)(도 3) 또는 감지 패드(324)(도 4a 및 4b)에 전기적으로 결합될 수 있다. 각각의 긴 기관(510, 512, 514, 및 522)의 메모리 셀은 감지 인터페이스(502) 및 전기적 라우팅(516, 524)을 통해 액세스될 수 있다.
- [0041] 일 예에서, 제1 유체 분사 조립체(504)의 각각의 긴 기관(510, 512, 514)의 맞춤 비트는 각각의 긴 기관들 사이에서 변동된다. 일 예에서, 각각의 긴 기관(510, 512, 514, 및 522)은 4개의 맞춤화 비트를 저장하기 위해 4개의 비휘발성 메모리 셀을 포함한다. 따라서, 맞춤화 비트는 유체 분사 조립체(504)를 4096개의 고유 유체 분사 장치 중 하나로 정의하고, 유체 분사 조립체(506)를 16개의 고유한 유체 분사 장치 중 하나로 정의할 수 있다.
- [0042] 도 6a는 유체 분사 다이(600)의 일 예를 도시하고, 도 6b는 유체 분사 다이(600)의 단부의 확대도를 도시한다. 일 예에서, 유체 분사 다이(600)는 도 1a의 집적 회로(100), 도 1b의 집적 회로(120), 도 3의 집적 회로(200) 또는 도 4a 및 도 4b의 회로(300 및/또는 370)를 포함한다. 다이(600)는 접촉 패드의 제1 컬럼(602), 접촉 패드의 제2 컬럼(604), 및 유체 작동 장치(608)의 컬럼(606)을 포함한다.
- [0043] 접촉 패드의 제2 컬럼(604)은, 접촉 패드의 제1 컬럼(602)과 정렬되지 접촉 패드의 제1 컬럼(602)으로부터 일정 거리(즉, Y축을 따라)를 두고 정렬된다. 유체 작동 장치(608)의 컬럼(606)은 접촉 패드의 제1 컬럼(602) 및 접촉 패드의 제2 컬럼(604)에 종방향으로 배치된다. 유체 작동 장치(608)의 컬럼(606)은 또한 접촉 패드의 제1 컬럼(602)과 접촉 패드의 제2 컬럼(604) 사이에 배열된다. 일 예에서, 유체 작동 장치(608)는 유체 방울을 분사하기 위한 노즐 또는 유체 펌프이다.
- [0044] 일 예에서, 접촉 패드의 제1 컬럼(602)은 6개의 접촉 패드를 포함한다. 접촉 패드의 제1 컬럼(602)은, 데이터 접촉 패드(610), 클록 접촉 패드(612), 로직 전력 접지 리턴 접촉 패드(614) 및 다목적 입력/출력 접촉(예컨대, 감지) 패드(616), 제1 고전압 전력 공급 접촉 패드(618), 및 제1 고전압 전력 접지 리턴 접촉 패드(620)를 순서대로 포함할 수 있다. 따라서, 접촉 패드의 제1 컬럼(602)은 제1 컬럼(602)의 최상부에 있는 데이터 접촉 패드(610), 제1 컬럼(602)의 최하부에 있는 제1 고전압 전력 접지 리턴 접촉 패드(620), 및 제1 고전압 전력 전력 접지 리턴 접촉 패드(620) 바로 위에 있는 제1 고전압 전력 공급 접촉 패드(618)를 포함한다. 접촉 패드들(610, 612, 614, 616, 618, 및 620)이 특정 순서로 예시되지만, 다른 예들에서 접촉 패드들은 상이한 순서로 배열될 수 있다.
- [0045] 일 예에서, 접촉 패드의 제2 컬럼(604)은 6개의 접촉 패드를 포함한다. 접촉 패드의 제2 컬럼(604)은, 제2 고전압 전력 접지 리턴 접촉 패드(622), 제2 고전압 전력 공급 접촉 패드(624), 로직 리셋 접촉 패드(626), 로직 전력 공급 접촉 패드(628), 모드 접촉 패드(630) 및 파이어 접촉 패드(632)를 순서대로 포함할 수 있다. 따라서, 접촉 패드의 제2 컬럼(604)은 제2 컬럼(604)의 최상부에 있는 제2 고전압 전력 접지 리턴 접촉 패드(622), 제2 고전압 전력 접지 리턴 접촉 패드(622) 바로 아래에 있는 제2 고전압 전력 공급 접촉 패드(624), 및 제2 컬럼(604)의 최하부에 있는 파이어 접촉 패드(632)를 포함한다. 접촉 패드들(622, 624, 626, 628, 630, 및 632)이 특정 순서로 예시되지만, 다른 예들에서, 접촉 패드들은 상이한 순서로 배열될 수 있다.
- [0046] 데이터 접촉 패드(610)는 유체 작동 장치, 메모리 비트, 열 센서, 구성 모드(예를 들어, 구성 레지스터를 통해) 등을 선택하기 위해 다이(600)에 직렬 데이터를 입력하기 위해 사용될 수 있다. 데이터 접촉 패드(610)는 또한 메모리 비트, 구성 모드, (예를 들어, 상태 레지스터를 통해) 상태 정보 등을 판독하기 위한 직렬 데이터를 다이(600)로부터 출력하는데 사용될 수 있다. 클록 접촉 패드(612)는 클록 신호를 다이(600)에 입력하여, 데이터 접촉 패드(610) 상의 직렬 데이터를 다이로 시프트하거나 또는 다이로부터 데이터 접촉 패드(610)로 직렬 데이터를 시프트하는데 사용될 수 있다. 로직 전력 접지 리턴 접촉 패드(614)는 다이(600)에 공급되는 로직 전력

(예를 들어, 약 0V)에 대한 접지 리턴 경로를 제공한다. 일 예에서, 로직 전력 접지 리턴 접촉 패드(614)는 다이(600)의 반도체(예를 들어, 실리콘) 기판(640)에 전기적으로 결합된다. 다목적 입력/출력 접촉 패드(616)는 다이(600)의 아날로그 감지 및/또는 디지털 테스트 모드에 사용될 수 있다. 일 예에서, 다목적 입력/출력 접촉(예컨대, 감지) 패드(616)는 도 3의 감지 인터페이스(236) 또는 도 4a 및 도 4b의 감지 패드(324)를 제공할 수 있다.

[0047] 제1 고전압 전력 공급 접촉 패드(618) 및 제2 고전압 전력 공급 접촉 패드(624)는 고전압(예를 들어, 약 32V)을 다이(600)에 공급하기 위해 사용될 수 있다. 제1 고전압 전력 접지 리턴 접촉 패드(620) 및 제2 고전압 전력 접지 리턴 접촉 패드(622)는 고전압 전력 공급에 대해 전력 접지 리턴(예를 들어, 약 0V)을 제공하기 위해 사용될 수 있다. 고전압 전력 접지 리턴 접촉 패드(620 및 622)는 다이(600)의 반도체 기판(640)에 직접 전기적으로 접속되지 않는다. 가장 안쪽의 접촉 패드로서 고전압 전력 공급 접촉 패드(618 및 624) 및 고전압 전력 접지 리턴 접촉 패드(620 및 622)를 갖는 특정 접촉 패드 순서는 다이(600)로의 전력 전달을 향상시킬 수 있다. 고전압 전력 접지 리턴 접촉 패드들(620 및 622)을 각각 제1 컬럼(602)의 하단 및 제2 컬럼(604)의 상단에 구비하는 것은 제조의 신뢰성을 향상시킬 수 있고 잉크 단락 보호를 향상시킬 수 있다.

[0048] 로직 리셋 접촉 패드(626)는 다이(600)의 동작 상태를 제어하기 위한 로직 리셋 입력으로서 사용될 수 있다. 일 예에서, 로직 리셋 접촉 패드(626)는 도 3의 리셋 신호 경로(210) 또는 도 4a 및 도 4b의 리셋 신호 경로(344)에 전기적으로 결합될 수 있다. 로직 전력 공급 접촉 패드(628)는 로직 전력(예를 들어, 1.8V 내지 15V, 예컨대 5.6V)을 다이(600)에 공급하기 위해 사용될 수 있다. 모드 접촉 패드(630)는 다이(600)의 인에이블/디스에이블 구성 모드(즉, 기능 모드)에 대한 액세스를 제어하기 위한 로직 입력으로서 사용될 수 있다. 파이어 접촉 패드(632)는 데이터 접촉 패드(610)로부터 로딩된 데이터를 래치하고 다이(600)의 유체 작동 장치 또는 메모리 요소를 인에이블하기 위한 로직 입력으로서 사용될 수 있다. 일 예에서, 파이어 접촉 패드(632)는 도 4b 및 도 4b의 파이어 신호 경로(348)에 전기적으로 결합될 수 있다.

[0049] 다이(600)는 (Y축을 따른) 길이(642), (Z축을 따른) 두께(644), 및 (X축을 따른) 폭(646)을 갖는 긴 기판(640)을 포함한다. 일 예에서, 길이(642)는 폭(646)의 적어도 20배이다. 폭(646)은 1 mm 이하일 수 있고, 두께(644)는 500 마이크로미터 미만일 수 있다. 유체 작동 장치(608)(예를 들어, 유체 작동 로직) 및 접촉 패드(610-632)는 긴 기판(640) 상에 제공되고 긴 기판의 길이(642)를 따라 배열된다. 유체 작동 장치(608)는 긴 기판(640)의 길이(642)보다 작은 스와스(swath) 길이(652)를 갖는다. 일 예에서, 스와스 길이(652)는 적어도 1.2 cm 이다. 접촉 패드(610-632)는 유체 작동 로직에 전기적으로 결합될 수 있다. 접촉 패드의 제1 컬럼(602)은 긴 기판(640)의 제1 종방향 단부(648) 근처에 배열될 수 있다. 접촉 패드의 제2 컬럼(604)은 제1 종방향 단부(648)에 대항하는 긴 기판(640)의 제2 종방향 단부(650) 근처에 배열될 수 있다.

[0050] 도 7는 유체 분사 시스템(700)의 일 예를 도시하는 블록도이다. 유체 분사 시스템(700)은 프린트헤드 조립체(702)와 같은 유체 분사 조립체와, 잉크 공급 조립체(710)와 같은 유체 공급 조립체를 포함한다. 도시된 예에서, 유체 분사 시스템(700)은 또한 서비스 스테이션 조립체(704), 캐리지 조립체(716), 인쇄 매체 이송 조립체(718) 및 전자 제어기(720)를 포함한다. 이하의 설명은 잉크에 관한 유체 취급을 위한 시스템 및 조립체의 예를 제공하지만, 개시된 시스템 및 조립체는 또한 잉크 이외의 유체의 취급에도 적용가능하다.

[0051] 프린트헤드 조립체(702)는 복수의 오리피스 또는 노즐(608)을 통해 잉크 또는 유체의 액적을 분사하는, 도 6a 및 도 6b를 참조하여 이전에 설명되고 도시된 적어도 하나의 프린트헤드 또는 유체 분사 다이(600)를 포함한다. 일 예에서, 액적은 인쇄 매체(724) 상에 인쇄하기 위해 인쇄 매체(724)와 같은 매체를 향해 지향된다. 일 예에서, 인쇄 매체(724)는 종이, 카드 스톱, 투명체, 마일라, 직물 등과 같은 임의의 유형의 적합한 시트 재료를 포함한다. 다른 예에서, 인쇄 매체(724)는 분말 베드와 같은 3차원(3D) 인쇄를 위한 매체, 또는 저장조 또는 용기와 같은 바이오인쇄 및/또는 약물 발견 시험을 위한 매체를 포함한다. 일 예에서, 노즐(608)은, 프린트헤드 조립체(702) 및 인쇄 매체(724)가 서로에 대해 이동될 때, 적어도 하나의 컬럼 또는 어레이로 배열되며, 노즐(608)로부터의 잉크의 적절하게 시퀀싱된 분사가 문자, 심볼, 및/또는 다른 그래픽 또는 이미지가 인쇄 매체(724) 상에 인쇄되게 한다.

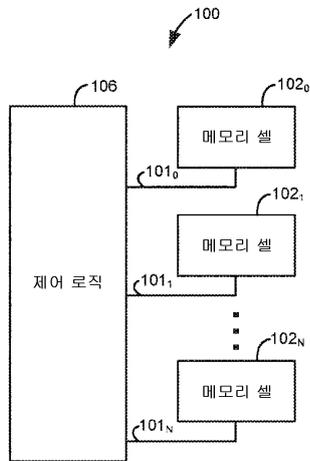
[0052] 잉크 공급 조립체(710)는 프린트헤드 조립체(702)에 잉크를 공급하고, 잉크를 저장하기 위한 저장조(712)를 포함한다. 이와 같이, 일 예에서, 잉크는 저장조(712)로부터 프린트헤드 조립체(702)로 흐른다. 일 예에서, 프린트헤드 조립체(702) 및 잉크 공급 조립체(710)는 잉크젯 또는 유체-젯 프린트 카트리지 또는 펜에 함께 수용된다. 또 다른 예에서, 잉크 공급 조립체(710)는 프린트헤드 조립체(702)로부터 분리되어 있고, 공급 튜브 및/또는 밸브와 같은 인터페이스 연결부(713)를 통해 잉크를 프린트헤드 조립체(702)에 공급한다.

- [0053] 캐리지 조립체(716)는 프린트헤드 조립체(702)를 인쇄 매체 이송 조립체(718)에 대해 위치시키고, 인쇄 매체 이송 조립체(718)는 인쇄 매체(724)를 프린트헤드 조립체(702)에 대해 위치시킨다. 따라서, 인쇄 영역(726)은 프린트헤드 조립체(702)와 인쇄 매체(724) 사이의 영역에서 노즐(608)에 인접하여 정의된다. 일 예에서, 프린트헤드 조립체(702)는, 캐리지 조립체(716)가 인쇄 매체 이송 조립체(718)에 대해 프린트헤드 조립체(702)를 이동시키도록, 스캐닝 타입 프린트헤드 조립체이다. 다른 예에서, 프린트헤드 조립체(702)는, 캐리지 조립체(716)가 인쇄 매체 이송 조립체(718)에 대해 미리 정해진 위치에 프린트헤드 조립체(702)를 고정하도록, 비-스캐닝 타입 프린트헤드 조립체이다.
- [0054] 서비스 스테이션 조립체(704)는 프린트헤드 조립체(702), 보다 구체적으로는 노즐(608)의 기능을 유지하기 위해 프린트헤드 조립체(702)의 토출(spitting), 와이핑(wiping), 캡핑(capping) 및/또는 프라이밍(priming)을 제공한다. 예를 들어, 서비스 스테이션 조립체(704)는 파잉 잉크의 노즐(608)을 닦아내고 세정하기 위해 프린트헤드 조립체(702) 위로 주기적으로 통과되는 고무 블레이드 또는 와이퍼를 포함할 수 있다. 또한, 서비스 스테이션 조립체(704)는 비사용 기간 동안 노즐(608)이 건조되는 것을 방지하기 위해 프린트헤드 조립체(702)를 덮는 캡을 포함할 수 있다. 또한, 서비스 스테이션 조립체(704)는 저장조(712)가 적절한 수준의 압력 및 유동성을 유지하는 것을 보장하기 위해, 그리고 노즐(608)이 막히거나 위핑(weep)되지 않도록 보장하기 위해 인쇄 헤드 조립체(702)가 토출 중에 잉크를 분사하는 스피트톤(spittoon)을 포함할 수 있다. 서비스 스테이션 조립체(704)의 기능은 서비스 스테이션 조립체(704)와 프린트헤드 조립체(702) 사이의 상대적 이동을 포함할 수 있다.
- [0055] 전자 제어기(720)는 통신 경로(703)를 통해 프린트헤드 조립체(702)와 통신하고, 통신 경로(705)를 통해 서비스 스테이션 조립체(704)와 통신하고, 통신 경로(717)를 통해 캐리지 조립체(716)와 통신하며, 통신 경로(719)를 통해 인쇄 매체 이송 조립체(718)와 통신한다. 일 예에서, 프린트헤드 조립체(702)가 캐리지 조립체(716)에 장착될 때, 전자 제어기(720) 및 프린트헤드 조립체(702)는 통신 경로(701)를 통해 캐리지 조립체(716)를 경유하여 통신할 수 있다. 전자 제어기(720)는 또한 일 구현에서 새로운(또는 사용된) 잉크 공급이 검출될 수 있도록 잉크 공급 조립체(710)와 통신할 수 있다.
- [0056] 전자 제어기(720)는 컴퓨터와 같은 호스트 시스템으로부터 데이터(728)를 수신하고, 데이터(728)를 일시적으로 저장하기 위한 메모리를 포함할 수 있다. 데이터(728)는 전자, 적외선, 광학 또는 다른 정보 전달 경로를 따라 유체 분사 시스템(700)으로 전송될 수 있다. 데이터(728)는 예를 들어 인쇄될 문서 및/또는 파일을 나타낸다. 이와 같이, 데이터(728)는 유체 분사 시스템(700)에 대한 인쇄 작업을 형성하고 적어도 하나의 인쇄 작업 명령 및/또는 명령 파라미터를 포함한다.
- [0057] 일 예에서, 전자 제어기(720)는 노즐(608)로부터 잉크 방울의 분사를 위한 타이밍 제어를 포함하는 프린트헤드 조립체(702)의 제어를 제공한다. 이와 같이, 전자 제어기(720)는 인쇄 매체(724) 상에 문자, 심볼 및/또는 다른 그래픽 또는 이미지를 형성하는 분사된 잉크 방울의 패턴을 정의한다. 타이밍 제어 및 이에 따른 분사된 잉크 방울의 패턴은 인쇄 작업 명령 및/또는 명령 파라미터에 의해 결정된다. 일 예에서, 전자 제어기(720)의 일부를 형성하는 로직 및 구동 회로는 프린트헤드 조립체(702) 상에 위치된다. 다른 예에서, 전자 제어기(720)의 일부를 형성하는 로직 및 구동 회로는 프린트헤드 조립체(702)로부터 떨어져 위치된다.
- [0058] 도 8a 내지 도 8c는 복수의 유체 작동 장치를 구동하기 위해 집적 회로를 동작시키는 방법(800)의 예를 도시하는 흐름도이다. 일 예에서, 방법(800)은 도 1a의 집적 회로(100), 도 1b의 집적회로(120), 도 3의 집적회로(200), 도 4a의 회로(300), 및/또는 도 4b의 회로(370)에 의해 구현될 수 있다. 도 8a에 도시된 바와 같이, 802에서, 방법(800)은 대응하는 복수의 제1 비휘발성 메모리 셀에 저장된 복수의 맞춤화 비트를 판독하는 단계를 포함한다. 단계(804)에서, 방법(800)은 노즐 데이터 스트림으로부터 어드레스를 수신하는 단계를 포함한다. 806에서, 방법(800)은 수정된 어드레스를 생성하기 위해 맞춤화 비트와 어드레스를 합산하는 단계를 포함한다.
- [0059] 일 예에서, 복수의 맞춤화 비트는 4개의 맞춤화 비트를 포함하고, 어드레스는 4개의 비트를 포함한다. 이 경우, 맞춤화 비트와 어드레스를 합산하는 것은, 합산으로부터 발생하는 최상위 비트가 폐기되는 4개의 비트를 포함하는 수정된 어드레스를 생성하기 위해 맞춤화 비트와 어드레스를 합산하는 것을 포함할 수 있다. 도 8b에 도시된 바와 같이, 808에서, 방법(800)은 수정된 어드레스에 기초하여 유체 작동 장치를 제어하는 단계를 더 포함할 수 있다. 도 8c에 예시된 바와 같이, 810에서, 방법(800)은 수정된 어드레스에 기초하여 복수의 제2 비휘발성 메모리 셀 중 제2 비휘발성 메모리 셀에 액세스하는 단계를 더 포함할 수 있다.
- [0060] 특정 예들이 본 명세서에서 예시되고 설명되었지만, 다양한 대안적인 및/또는 동등한 구현들이 본 개시의 범위로부터 벗어나지 않고 도시되고 설명된 특정 예들을 대체할 수 있다. 본 출원은 본 명세서에서 논의되는 특정 예들의 임의의 적응 또는 변형을 커버하도록 의도된다. 따라서, 본 개시는 청구항 및 그 등가물에 의해서만

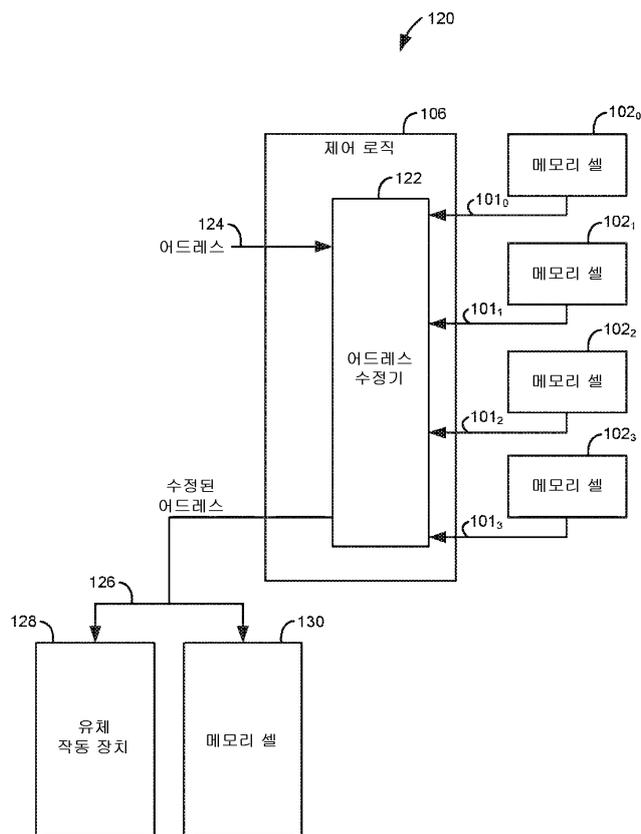
제한되는 것으로 의도된다.

도면

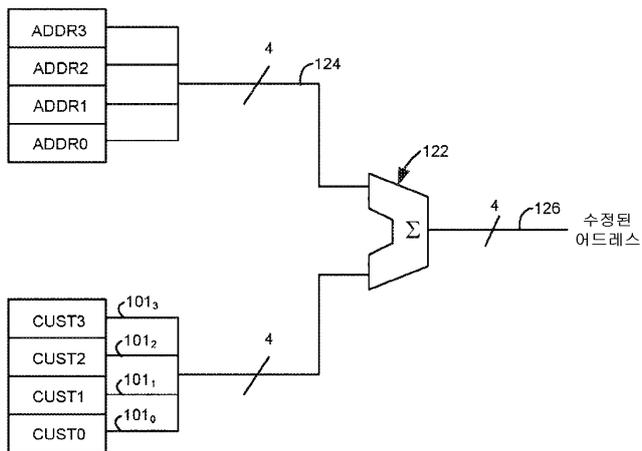
도면1a



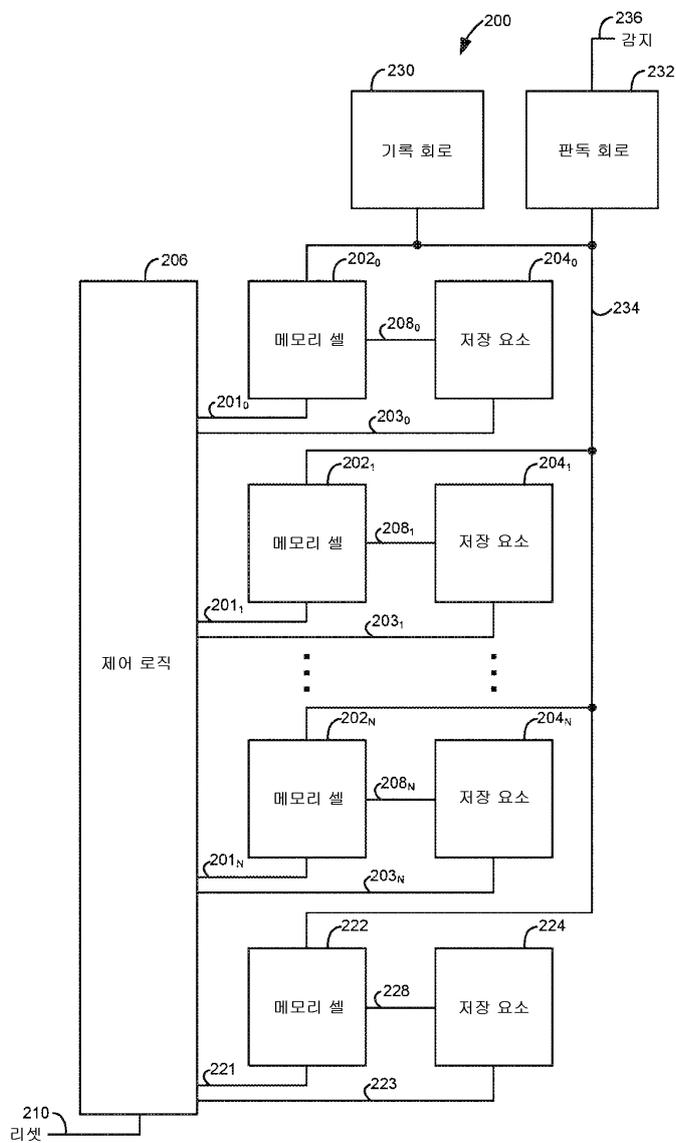
도면1b



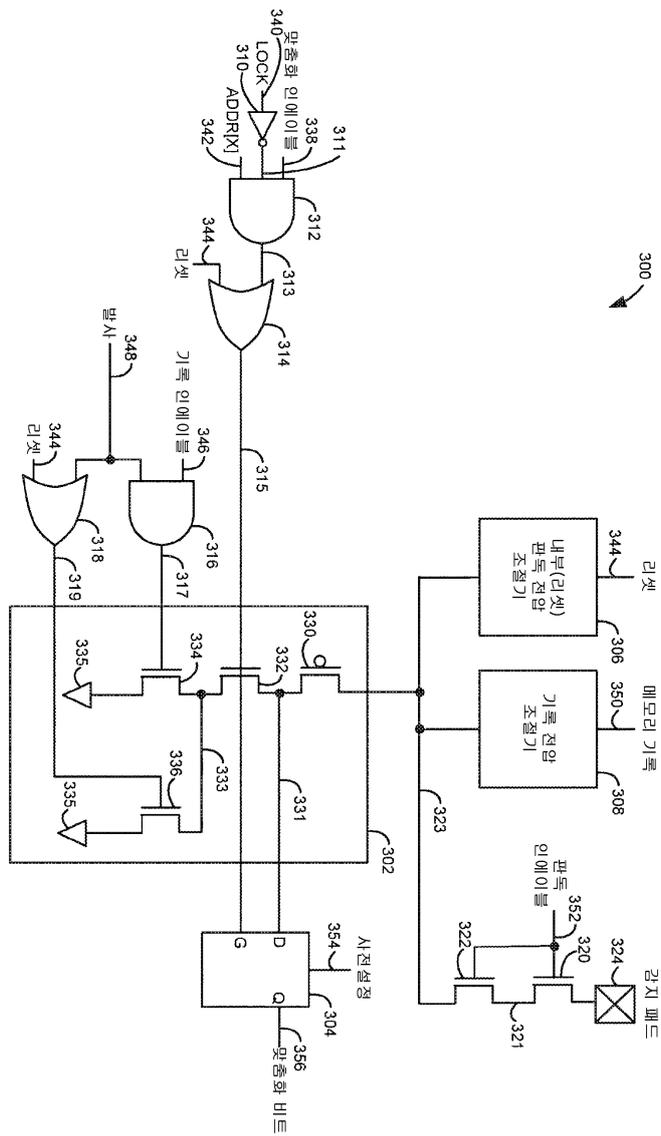
도면2



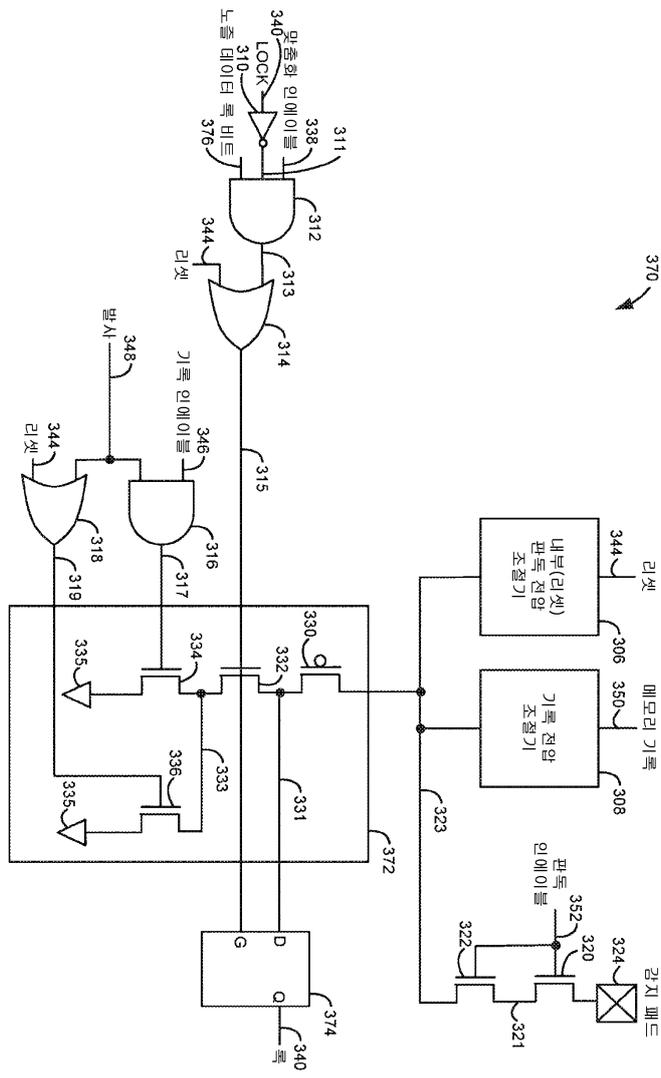
도면3



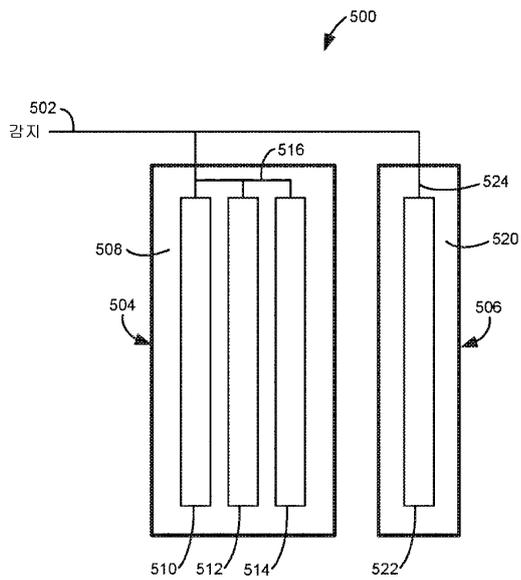
도면4a



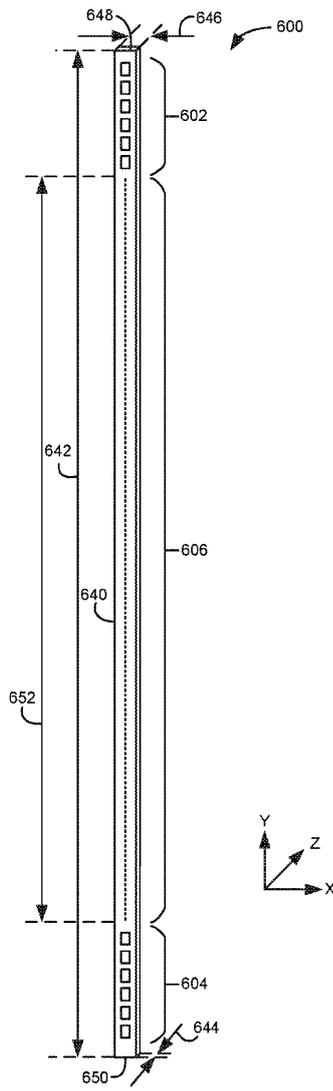
도면4b



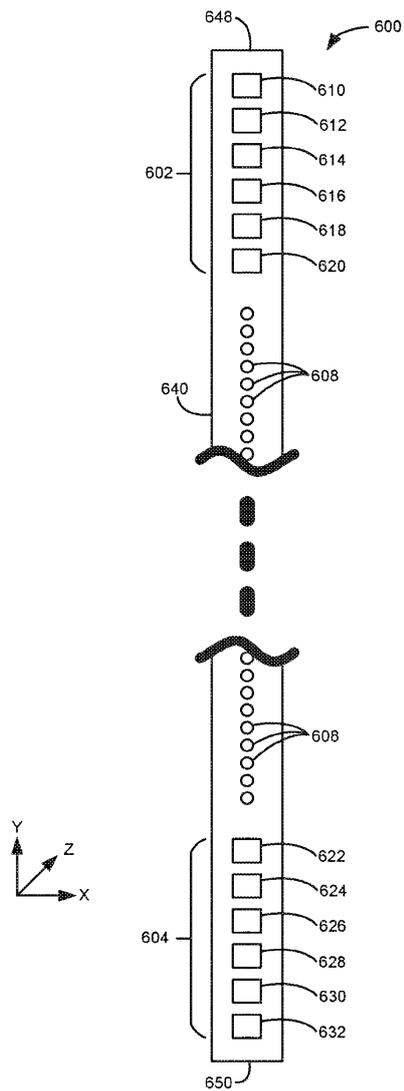
도면5



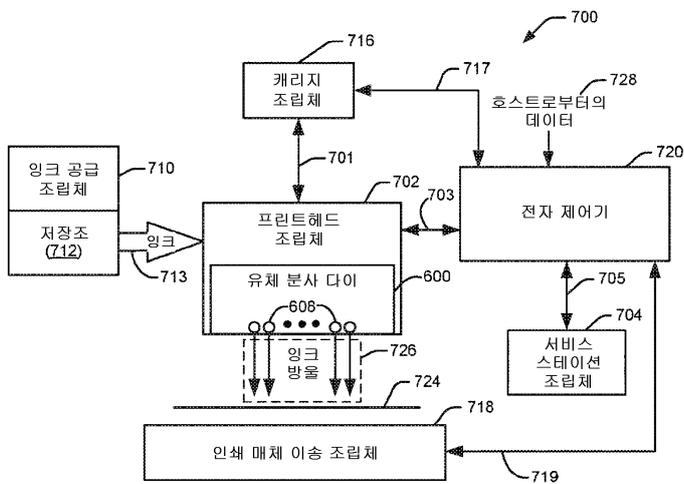
도면6a



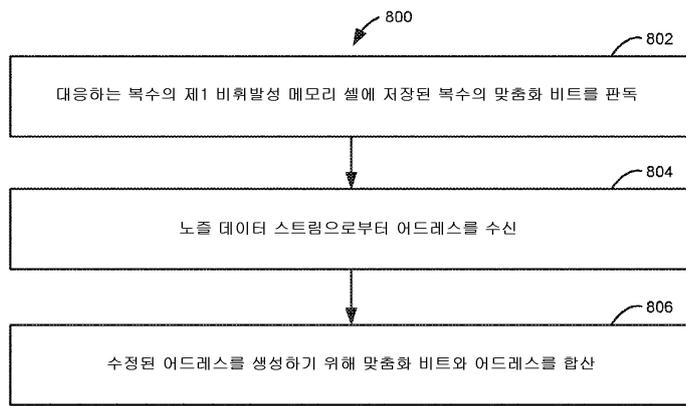
도면6b



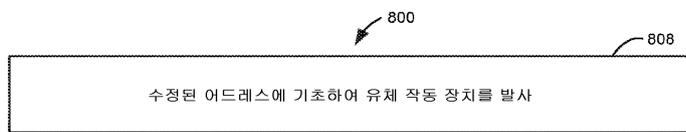
도면7



도면8a



도면8b



도면8c

