



(12) 发明专利

(10) 授权公告号 CN 110771041 B

(45) 授权公告日 2023. 10. 03

(21) 申请号 201880034191.X

(22) 申请日 2018.03.30

(65) 同一申请的已公布的文献号  
申请公布号 CN 110771041 A

(43) 申请公布日 2020.02.07

(30) 优先权数据  
62/480,115 2017.03.31 US

(85) PCT国际申请进入国家阶段日  
2019.11.22

(86) PCT国际申请的申请数据  
PCT/US2018/025440 2018.03.30

(87) PCT国际申请的公布数据  
W02018/183874 EN 2018.10.04

(73) 专利权人 鹰港科技有限公司  
地址 美国华盛顿州西雅图市

(72) 发明人 迪麦西·M·津巴  
肯尼斯·E·米勒  
詹姆斯·R·普拉格

约翰·G·卡斯凯德

艾丽亚·斯劳伯道夫

(74) 专利代理机构 上海君立衡知识产权代理事务  
所(特殊普通合伙) 31389  
专利代理师 黄庆

(51) Int.Cl.  
H03K 3/01 (2006.01)  
H03K 3/57 (2006.01)  
H03K 17/18 (2006.01)  
H03K 17/20 (2006.01)

(56) 对比文件  
CN 106537776 A, 2017.03.22  
CN 104104233 A, 2014.10.15  
US 2015256086 A1, 2015.09.10  
US 2015318846 A1, 2015.11.05  
US 5610452 A, 1997.03.11  
US 6483731 B1, 2002.11.19

审查员 张维丽

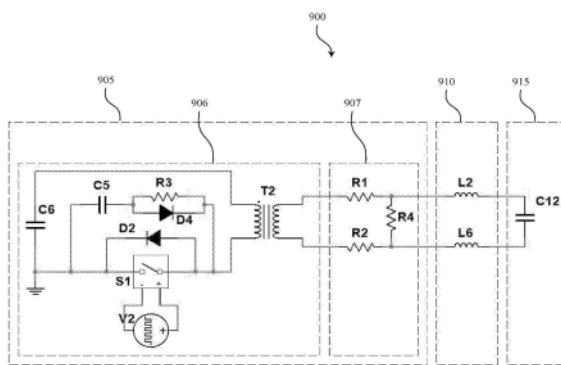
权利要求书2页 说明书12页 附图11页

(54) 发明名称

高压电阻性输出级电路

(57) 摘要

一些实施例包括高压高频开关电路。该高压高频开关电路可包括：高压开关电源，用于产生电压大于1kV且频率大于10kHz的脉冲；以及输出。该开关电路还可包括电阻性输出级，所述电阻性输出级与所述输出并联电耦接并且位于在所述输出级和所述高压开关电源之间，所述电阻输出级包括至少一个用于将与所述输出耦接的负载放电的电阻器。在一些实施例中，电阻输出级可以被配置为在每个脉冲周期期间放电超过约1千瓦的平均功率。在一些实施例中，输出可以产生高压脉冲，该高压脉冲具有大于1kV的电压、大于10kHz的频率以及小于约400ns的脉冲下降时间。



1. 一种高压高频开关电路,包括:

高压开关电源,用于产生电压大于1kV且频率大于10kHz的脉冲;  
输出;以及

电阻性输出级,其与所述输出以及所述高压开关电源的输出电耦接并与其并联,该电阻性输出级具有小于2000欧姆的电阻,该电阻性输出级具有小于500pF的电容,该电阻性输出级被配置为将与所述输出耦接的、已经由所述高压开关电源的所述脉冲充电的负载放电,并且所述电阻性输出级被配置为耗散超过1千瓦的平均功率。

2. 根据权利要求1所述的高压高频开关电路,其中,所述电阻性输出级具有大于100kW的峰值额定功率。

3. 根据权利要求1所述的高压高频开关电路,其中,所述电阻性输出级中的电阻包括电阻R,并且所述输出与具有电容C的负载耦接,使得 $R \approx C/t_f$ ,其中 $t_f$ 是脉冲下降时间。

4. 根据权利要求1所述的高压高频开关电路,其中,还包括:与所述电阻性输出级串联耦接的电感器,其中,所述电感器具有小于300nH的电感。

5. 根据权利要求1所述的高压高频开关电路,其中,所述电阻性输出级具有大于1.0kW的平均额定功率。

6. 根据权利要求1所述的高压高频开关电路,其中,所述电阻性输出级被配置为以小于100ns的上升时间耗散所述负载上的电荷。

7. 根据权利要求1所述的高压高频开关电路,其中,所述电阻性输出级被配置为以小于100ns的下降时间耗散所述负载上的电荷。

8. 根据权利要求1所述的高压高频开关电路,其中,所述电阻性输出级被配置为以小于250ns的脉冲宽度耗散所述负载上的电荷。

9. 根据权利要求1所述的高压高频开关电路,还包括与所述电阻性输出级串联布置的开关。

10. 根据权利要求9所述的高压高频开关电路,其中,所述开关被配置为当所述高压开关电源产生脉冲时断开,并且当所述高压开关电源不产生脉冲时闭合。

11. 根据权利要求1所述的高压高频开关电路,还包括阻塞二极管,设置在所述高压开关电源和所述电阻性输出级之间。

12. 一种高压高频开关电路,包括:

高压开关电源,用于产生电压大于1kV且频率大于10kHz的脉冲;  
输出;以及

电阻性输出级,其与所述输出以及所述高压开关电源电耦接并与之并联,该电阻性输出级具有小于2000欧姆的电阻,该电阻性输出级具有小于500pF的电容,该电阻性输出级被配置为将与所述输出耦接的、已经由所述高压开关电源的所述脉冲充电的负载放电,

其中所述输出能够产生具有大于1kV的电压、大于10kHz的频率、以及小于400ns的脉冲下降时间的高压脉冲。

13. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级被配置为耗散超过1千瓦的功率。

14. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级处理大于10kW的峰值功率。

15. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级中的电阻小于400欧姆。

16. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级包括电感器和电阻器,并且其中,所述电感器的电感L和所述电阻器的电阻R被设置为满足 $L/R \approx t_p$ ,其中 $t_p$ 是所述脉冲的脉冲宽度。

17. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级包括电阻R,并且所述输出与具有电容C的负载耦接,使得 $R \approx C/t_f$ ,其中 $t_f$ 是脉冲下降时间。

18. 根据权利要求12所述的高压高频开关电路,还包括:与所述电阻性输出级串联耦接的电感器,其中,所述电感器具有小于300nH的电感。

19. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级被配置为以小于100ns的上升时间耗散所述负载上的电荷。

20. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级被配置为以小于100ns的下降时间耗散所述负载上的电荷。

21. 根据权利要求12所述的高压高频开关电路,其中,所述电阻性输出级被配置为以小于250ns的脉冲宽度耗散所述负载上的电荷。

22. 根据权利要求12所述的高压高频开关电路,还包括与所述电阻性输出级串联布置的开关,其中,所述开关被配置为当所述高压开关电源产生脉冲时断开,并且当所述高压开关电源不产生脉冲时闭合。

23. 根据权利要求12所述的高压高频开关电路,还包括阻塞二极管,设置在所述高压开关电源和所述电阻性输出级之间。

24. 一种高压高频开关电路,包括:

高压开关电源,用于产生电压大于1kV且频率大于10kHz的脉冲;

输出;以及

电阻性输出级,其与所述输出以及所述高压开关电源电耦接并与之并联,该电阻性输出级具有小于2000欧姆的电阻,该电阻性输出级具有小于500pF的电容,该电阻性输出级被配置为将与所述输出耦接的、已经由所述高压开关电源的所述脉冲充电的负载放电,该电阻性输出级包括至少一个电阻器,

其中所述输出能够产生具有大于1kV的电压、大于10kHz的频率、以及小于400ns的脉冲下降时间的高压脉冲,并且所述输出与等离子体型负载电耦接。

25. 根据权利要求24所述的高压高频开关电路,还包括:与所述电阻性输出级串联耦接的电感器,所述电感器具有小于300nH的电感。

26. 根据权利要求24所述的高压高频开关电路,还包括与所述电阻性输出级串联布置的开关。

27. 根据权利要求24所述的高压高频开关电路,还包括阻塞二极管,设置在所述高压开关电源和所述电阻性输出级之间。

28. 根据权利要求24所述的高压高频开关电路,还包括与所述电阻性输出级串联布置的开关,其中,所述开关被配置为当所述高压开关电源产生脉冲时断开,并且当所述高压开关电源不产生脉冲时闭合。

## 高压电阻性输出级电路

### 背景技术

[0001] 产生具有快速上升时间和/或下降时间的高压脉冲具有挑战性。例如,为了实现高压脉冲(例如,大于约5kV)的快速上升时间和/或下降时间(例如,小于约50ns),脉冲上升和/或下降的斜率必须非常陡峭(例如大于 $10^{-11}$ V/s)。这种陡峭的上升时间和/或下降时间很难产生,尤其在用于驱动具有低电容的负载的电路中。对于以紧凑的方式使用标准电气元件的情况、和/或在脉冲具有可变脉冲宽度、电压和重复率的情况下、和/或在具有电容性负载(例如等离子)的应用中,这种脉冲尤其难以产生。

### 发明内容

[0002] 一些实施例包括高压高频开关电路。开关电路可以包括高压开关电源以及输出,该高压开关电源产生电压大于1kV和频率大于10kHz的脉冲。所述开关电路还可以包括电阻性输出级,所述电阻性输出级与所述输出并联电耦接并且位于在所述输出级和所述高压开关电源之间,所述电阻输出级包括至少一个用于将与所述输出耦接的负载放电的电阻器。在一些实施例中,电阻输出级可以被配置为在每个脉冲周期期间放电超过约1千瓦的平均功率。在一些实施例中,输出可以产生高压脉冲,该高压脉冲具有大于1kV的电压、大于10kHz的频率以及小于约400ns的脉冲下降时间。

[0003] 在一些实施例中,高压开关电源可以包括电源、至少一个开关和升压变压器。

[0004] 在一些实施例中,电阻性输出级可以包括电感器。

[0005] 在一些实施例中,电阻性输出级中的电阻器的电阻可以小于200欧姆。

[0006] 在一些实施例中,电阻器可以包括串联或并联布置的多个电阻器,其具有小于约200pF的组合电容。

[0007] 在一些实施例中,电阻性输出级包括电感器和电阻器,并且其中电感器的电感L和电阻器的电阻R被设置为满足 $L/R \approx t_p$ ,其中 $t_p$ 是脉冲的脉冲宽度。

[0008] 在一些实施例中,电阻性输出级中的电阻器具有电阻R,并且输出与具有电容C的负载耦接,使得 $R \approx C/t_f$ ,其中 $t_f$ 是脉冲下降时间。

[0009] 在一些实施例中,电阻性输出级中的电阻器包括电阻R,并且输出与具有电容C的负载耦接,使得 $R \approx C/t_r$ ,其中 $t_r$ 是脉冲上升时间。

[0010] 在一些实施例中,电阻性输出级包括阻塞二极管。

[0011] 在一些实施例中,当高压开关电源不提供高压脉冲时,输出在等离子体内产生高压负偏置电压。

[0012] 在一些实施例中,输出可以产生高压脉冲,该高压脉冲具有大于1kV的电压、大于10kHz的频率、并且小于约250ns的脉冲下降时间。

[0013] 在一些实施例中,高压高频开关电路可以与本质上是电容性的负载耦接,其具有小于50nF的电容,其中负载电容不将电荷保持大于10 $\mu$ s。

[0014] 在一些实施例中,高压高频开关电路可以与本质上是电容性的负载耦接,并且高压高频开关电路对所述负载电容进行快速充电并使所述负载电容快速放电。

[0015] 一些实施例可以包括高压高频开关电路,其包括高压开关电源,该高压开关电源产生电压大于1kV和频率大于10kHz的脉冲;输出;以及电阻性输出级,其与所述高压开关电源的输出电耦接并与之并联,该电阻性输出级包括至少一个电阻器。

[0016] 在一些实施例中,所述输出能够产生具有大于1kV的电压、大于10kHz的频率、以及小于约400ns的脉冲下降时间的高压脉冲,并且所述输出电耦接至等离子体型负载。

[0017] 在一些实施例中,所述等离子体型负载可以被建模为具有在大小上小于20nF的电容性元件。

[0018] 在一些实施例中,通过所述高压高频开关电源的作用,建立电势以使离子加速进入到表面中。

[0019] 在一些实施例中,等离子体类型实质上是实质上是很大程度上电容性的。

[0020] 在一些实施例中,所述等离子体型负载包括介电势垒放电装置。

[0021] 在一些实施例中,高压高频开关电源传送大于100kW的峰值功率。

[0022] 在一些实施例中,高压开关电源包括电源、至少一个开关和升压变压器。

[0023] 提及这些示例性实施例不意在限制或限定本公开,而是提供示例以帮助理解本公开。在具体实施方式部分讨论了另外的实施例,并且提供了进一步的描述。通过查看本说明书或通过实践所呈现的一个或多个实施例,可以进一步理解由各种实施例中的一个或多个提供的优点。

## 附图说明

[0024] 当参考附图阅读以下详细具体实施方式部分时,将更好地理解本公开的这些和其他特征、方面和优点。

[0025] 图1是根据一些实施例的可用于控制负载上的电压的示例电路。

[0026] 图2是根据一些实施例的可用于控制负载上的电压的示例电路。

[0027] 图3是根据一些实施例的可用于控制负载上的电压的示例电路。

[0028] 图4是根据一些实施例的具有电阻性输出级的示例电路。

[0029] 图5是根据一些实施例的具有电阻性输出级的示例电路。

[0030] 图6是根据一些实施例的用于设置等离子体中的离子能量的电路的示例电路表示。

[0031] 图7是根据一些实施例的可用于代替双开关配置的用于在等离子体中设置离子能量的单开关配置。

[0032] 图8示出了根据一些实施例的在高压开关应用中的电压和电流的一些示例波形。

[0033] 图9是根据一些实施例的具有电阻性输出级的电路的电路图。

[0034] 图10是根据一些实施例的具有电阻性输出级的示例电路。

[0035] 图11是根据一些实施例的具有电阻性输出级的示例电路。

[0036] 图12是根据一些实施例的具有电阻性输出级的示例电路。

[0037] 图13是根据一些实施例的具有电阻性输出级的示例电路。

## 具体实施方式

[0038] 在一些实施例中,电阻性输出级是可用于控制负载上的电压波形的形状的电元

件的集合。在一些实施例中,电阻性输出级可以仅包括无源元件(例如,电阻器、电容器、电感器等);在其他实施例中,电阻性输出级可以包括有源电路元件(例如,开关)以及无源电路元件。在一些实施例中,例如,电阻性输出级可以用于控制波形的电压上升时间和/或波形的电压下降时间。在相关的图中,示出了电阻性输出级的示例,并用不同的符号(例如R、Z<sub>p</sub>、Z<sub>L</sub>、Z<sub>C</sub>等)表示该电阻性输出级的示例。这些仅为示例,其不应被视为对本文中描述的各个实施例所涵盖的各种电阻性输出级的限制。

[0039] 在一些实施例中,电阻性输出级可以使电容性负载放电。例如,这些电容性负载可以具有较小的电容(例如,约10pF、100pF、500pF、1nF、10nF、100nF等)。作为另一示例,快速放电是具有小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间的脉冲。

[0040] 在一些实施例中,电阻性输出级可以用于具有如下脉冲的电路中,该脉冲具有高脉冲电压(例如,大于1kV、10kV、20kV、50kV、100kV等的电压)、高频(例如大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率)、快速上升时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的上升时间)、快速下降时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间)和/或短脉冲宽度(例如,小于约1000ns、500ns、250ns、100ns、20ns等的脉冲宽度)。

[0041] 实际上,如贯穿本公开内容所使用的,术语“高压”可以包括大于1kV、10kV、20kV、50kV、100kV等的电压;术语“高频”可以是大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率;术语“快速上升时间”可以包括小于大约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的上升时间;术语“快速下降时间”可以包括小于大约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间;并且术语“短脉冲宽度”可以包括小于大约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的脉冲宽度。

[0042] 另外,术语“上升时间”可以被理解为描述在脉冲开始时向电路施加电压和/或电荷/和/或能量和/或电流,而不管脉冲相对于地是正向的还是负向的。类似地,术语“下降时间”可以理解为描述在脉冲结束时向电路施加电压和/或电荷/和/或能量和/或电流,而不管脉冲相对于地是正向的还是负向的。

[0043] 图1是示例电路100,其可以用于控制负载Z<sub>L</sub>上的电压,该负载Z<sub>L</sub>可以是电路/系统负载。负载Z<sub>L</sub>可以是电容器,与电阻器串联的电容器,与电感器串联的电容器,介电势垒放电装置,等离子负载,半导体晶圆处理负载,以及电容器、电感器、电阻器和/或其他有源组件和/或无源组件的任意布置,等等。在一些实施例中,负载Z<sub>L</sub>可以包括如下这样的任意负载:当向该负载施加电压并且传送电荷时,电荷/电压可能保持比所期望的更长的时间(例如,超过设计或期望的下降时间)。例如,这可能经常在高压开关应用中发生。

[0044] 在一些实施例中,开关S<sub>1</sub>可以是单个开关、开关的串联堆叠、开关电源、脉冲发生器、微秒脉冲发生器、任意脉冲发生器或可以用于以上述参数将高电压、时变功率施加到负载Z<sub>L</sub>的任何系统。在一些实施例中,开关S<sub>1</sub>可以以高脉冲电压(例如,大于1kV、10kV、20kV、50kV、100kV等的电压)、高频(例如,大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率)、快速上升时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的上升时间)、快速下降时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间)和/或短脉冲宽度(例如,小于约1000ns、500ns、250ns、100ns、20ns等的脉冲宽度)向负载传送脉冲(例如,向负载Z<sub>L</sub>传送电荷或功率和/或在负载Z<sub>L</sub>上建立电压)。

[0045] 在一些实施例中,开关S2可以是单个开关、开关的串联堆叠、或者可以用于从负载ZL去除电荷和/或减小负载ZL两端的电压的有源元件的任何其他布置。在一些实施例中,当开关S1断开时,开关S2可用于从负载ZL去除电荷。在一些实施例中,开关S2可以与电阻器耦合。

[0046] 图2是根据一些实施例的另一示例电路200。在该示例中,开关S1可以与DC电源P串联和/或可以包括变压器或其他电路元件。开关S1可以包括固态开关,诸如IGBT、GaN、MOSFET等开关。开关S2可以是开关(例如,高压开关),并且负载ZL可以表示为电容性负载CL。

[0047] 来自开关S1和电源P的脉冲可以按照以下方式传送。当开关S1闭合且开关S2断开时,电荷被传送到电容性负载CL,并且电容性负载CL上的电压增加到由电源P设置的某个值V。当开关S1断开时,电容性负载CL上的电荷/电压将被保持,直到开关S2闭合并且电压/电荷从电容性负载CL放电。来自开关S1和电源P的脉冲可包括高脉冲电压(例如,大于1kV、10kV、20kV、50kV、100kV等的电压),高频(例如,大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率),快速上升时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的上升时间),快速下降时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间)和/或短脉冲宽度(例如,小于约1000ns、500ns、250ns、100ns、20ns等的脉冲宽度)。

[0048] 在一些实施例中,开关S1和开关S2之间可能存在不对称性。例如,可以使用许多不同的拓扑来创建电压源(开关S1),与所使用的实际开关的电压保持额定值相比,该电压源具有高电压输出。例如,开关S1可以包括600V的开关与10:1升压变压器的组合,它们共同产生6kV的输出电压。在此示例中,开关S2需要是6kV的额定开关。虽然600V开关很常见,但6kV开关却很少见。在此示例中,开关S2必须抵挡(holdoff)6kV的电压直到其闭合为止,并从负载CL中去除电荷/电压。对于固态开关(例如IGBT、GaN开关、MOSFET等),开关S1和开关S2之间的这种不对称可能尤其成问题。当需要快速的开关转换时间和/或需要高频操作和/或需要高压操作时,这更会成问题,因为通常不存在具有所需属性的开关。

[0049] 图3是电路300,其例如可以用于克服开关S1和开关S2之间的不对称性,和/或克服以高频、高压和/或快速上升/下降时间操作开关S2的挑战。开关S1可以是与DC电源(例如,如图2所示)串联的开关,和/或可以包括变压器。开关S1例如可以包括固态开关,诸如IGBT、GaN、MOSFET等开关。电路元件Zp可以包括电阻性输出级,该电阻性输出级可以包括电阻器、电容器、二极管和/或电感器的组合。在一些实施例中,电路元件Zp可以包括无源元件(即,电阻器、电容器、电感器、二极管等)的串联和/或并联布置。在一些实施例中,Zp本质上可以是纯电阻性的。在一些实施例中,电路元件Zp可以代替开关S2的功能。例如,电路元件Zp可以允许以高频、高压、快速上升时间和/或快速下降时间从负载ZL去除电荷和/或电压。在电压、频率、上升时间和下降时间方面,与固态开关相比,无源元件的约束可能更少。

[0050] 图4是示例电路400,其中电路元件Zp被表示为电阻器R。在此示例中,开关S1闭合,并在电容性负载CL两端建立由电源P设置的电压V。当开关S1闭合时,电源P可以维持电阻器R和负载CL两端的电压V。一旦开关S1断开,电容负载CL上的电荷/电压就可以通过电阻器R在由(R)和(CL)的乘积设置的时段(其通常简称为RC时段)上被去除。如果R为100欧姆,C为1nF,则RC给出的特征电压下降时间将为100ns。电阻器R可以在高压、高频、快速上升时间

和/或快速下降时间的参数空间中操作,在该参数空间中通常很少或没有开关可以操作。

[0051] 例如,电阻器R可以在6kV、100kHz和/或100ns的下降时间下从电容性负载CL去除电荷/电压。例如,可以选择电阻器R以在高频(例如,大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率)、快速上升时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的上升时间),快速下降时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间)和/或短脉冲宽度(例如,小于约1000ns、500ns、250ns、100ns、20ns等的脉冲宽度)下去除电荷。这组电压、频率、上升时间和/或下降时间可以覆盖任何现有固态开关无法访问的空间。

[0052] 在一些实施例中,电阻性输出级对于电压大于约1.5kV、频率大于约10kHz、脉冲宽度小于约100 $\mu$ s和/或上升和下降时间小于约1 $\mu$ s的脉冲是有用的。在一些实施例中,例如,在负载ZL包含值小于1F的电容(例如,包括杂散电容、等效电容、有效电容等或将被建模为电容的事物)时,电阻性输出级可以是有用的。在一些实施例中,电阻性输出级可以与高压脉冲发生器一起使用以产生等离子体(其通常具有小于1m的等离子体和/或电极/栅格比例或小于约1平方米的电极栅格比例)或涉及比例小于1m的栅格和板。

[0053] 图5是另一示例电路500。在电路500中,电路元件Zp包括与电感器L串联的电阻器R。在该示例中,电感器L可用于减小在短时段(诸如可以通过 $V=Ldi/dt$ 确定的时段(例如1ns、10ns、50ns、100ns、250ns、500ns、1000ns等))内闭合开关S1时流入电阻器R的功率。例如,与可以用于实现R的给定值相比,可以选择电感器L来创建更快的下降时间和/或更快的上升时间。

[0054] 在一些实施例中,电路元件Zp可以用于在固态开关不容易接入的参数空间中从负载ZL去除电压/电荷。例如,该参数空间可以包括具有高脉冲电压(例如,大于1kV、10kV、20kV、50kV、100kV等的电压)、高频(例如,大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率)、快速上升时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等上升时间)、快速下降时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间)和/或短脉冲宽度(例如,小于约1000ns、500ns、250ns、100ns、20ns等的脉冲宽度)的脉冲。ZL本质上可以有很大的电容性,和/或可以包含电容,和/或可以代表晶片和/或等离子体的电容。ZL可以代表任何类型的电容性负载。

[0055] 在一些实施例中,可以用单个开关(或单组开关)产生电压波形,而其他拓扑可能需要两个开关(或两组开关)以实现相似的结果。例如,在一些实施例中,输入端上的单个开关(或单组开关)可以为通常需要两个开关来解决的问题提供解决方案。

[0056] 其中可应用电路元件Zp的一组负载ZL可以包括通常具有足够高的阻抗的负载,使得该负载在比期望时段更长的时段内保持电荷/电压(例如,期望时段为1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的量级)。在一些实施例中,电路元件Zp可以允许该电荷/电压的快速去除,以实现快速下降时间、高频和/或短脉冲。

[0057] 在一些实施例中,负载(例如,电容性负载CL或广义负载ZL)可以包括电容性负载、电极、等离子体负载、介电势垒、半导体制造等离子体、半导体负载、栅格、医疗负载等。这样的负载与需要在其期间去除电荷/电压的时段相比可以例如具有较高的阻抗,因此负载本身自然不会产生所需的电压/电荷去除时段。

[0058] 在一些实施例中,负载与需要在其期间从负载去除电荷/电压的时段相比可以具



有高阻抗的杂散元件。例如,如果负载 $Z_L$ 是非电容性的,但是负载 $Z_L$ 与并联杂散电容相关联,则可以使用电路元件 $Z_p$ 从杂散电容中去除电荷/电压,从而使负载 $Z_L$ 上的电压下降。

[0059] 在以低压操作的电路中,包括提供电流且汲取电流的脉冲发生器(例如“数据脉冲发生器”)是常见的且容易实现的。因此,与需要在其期间从负载去除电荷/电压的时段相比,负载是否具有高阻抗并不重要。低压脉冲发生器实质上通过提供和汲取电流来实现此目的,其通常通过使用两个开关来实现,其中一个开关从电源传送电荷/电压,另一个开关将电荷/电压汲取到地。在高压、高频、以及短脉冲宽度和/或快速上升时间和/或下降时间下,通常不存在这种提供和汲取的电源。电阻性输出级可以例如允许从负载中汲取电流,并且在与提供电流的高压脉冲发生器结合使用时,可以在高压、高频、短脉冲宽度和/或快速上升时间和/或下降时间下,实现等效的低压提供和汲取电源。

[0060] 使用电阻性输出级在高频下获得具有快速上升/下降时间和短脉冲宽度高压脉冲可能会限制在电阻性输出级中电路元件的选择。可以选择电阻性输出级来处理高平均功率、高峰值功率、快速上升时间和/或快速下降时间。例如,平均额定功率值可以大于约0.5kW、1.0kW、10kW、25kW等,峰值额定功率值可以大于约1kW、10kW、100kW、1MW等,和/或上升和下降时间可以少于1000ns、100ns、10ns或1ns。

[0061] 高平均功率和/或峰值功率需求可能是由于需要快速耗散负载中存储的能量和/或需要在高频下进行这种耗散导致的。例如,如果负载本质上是电容性的,则具有需要在20ns内放电的1nF电容;如果电阻性输出级可以是纯电阻性的,则电阻性输出级可以具有约20欧姆的电阻值。如果施加到负载的高压脉冲为20kV下、100ns长,则在100ns脉冲宽度期间,每个脉冲将耗散约2J的能量(例如 $E = t_p V^2 / R$ ),另外还有0.2J耗散来自1nF电容负载的存储能量(例如 $E = 1/2 t_p C V^2$ ),其中 $t_p$ 是脉冲宽度, $V$ 是脉冲电压, $R$ 是电阻性输出级的电阻, $C$ 是负载的电容, $E$ 是能量。如果以10kHz的频率运行,则2.2J的每脉冲总能量耗散可能会导致电阻性输出级的平均功率耗散为22kW。脉冲期间电阻性输出级中的峰值功率耗散可能约为20MW,并且可以根据功率= $V^2 / R$ 计算得出。

[0062] 高频和高压操作再加上对电阻性输出级中的电阻要求很小例如可能导致电阻性输出级中高峰值功率和高平均功率耗散其中之一或两者的情况。用于TTL型电路和/或数据采集型电路(例如5伏左右)的标准下拉电阻器通常在远低于1W的平均功耗和峰值功耗下操作。

[0063] 在一些实施例中,电阻性输出级耗散的功率与负载耗散的总功率之比例如可以是10%、20%、30%或更大。在标准的低压电子电路中,下拉电阻耗散的功率不到其消耗功率的1%,通常要少得多。

[0064] 快速上升时间和/或快速下降时间要求可能会限制电阻性输出级中可允许的杂散电感和/或杂散电容。在上面的示例中,对于要在约20ns内放电的1nF电容性负载,电阻性输出级中的串联杂散电感可能小于约300nH。为了使电阻性输出级不会由于其杂散电容而浪费大量的额外能量,例如,小于负载电容中存储的电容能量的10%,则电阻性输出级的杂散电容可以小于100pF。由于电阻性输出级由于其高功率耗散要求而在物理上可能趋向于变大,因此实现低杂散电感和杂散电容两者可能具有挑战性。该设计通常需要使用大量独立元件(例如电阻器)进行大量的并联和串联操作,这些元件紧密组合在一起,和/或与任何可能会大大增加杂散电容的接地表面间隔大的距离。

[0065] 在一些实施例中,电阻性输出级电路可以用在以高压脉冲发生器驱动的介电势垒放电装置中。介电势垒放电装置中的负载可能主要是电容性的。在一些实施例中,可以将负载建模为纯电容性负载CL,例如,像介电势垒放电装置一样。例如,当电源P接通时,可以对电容性负载CL充电,而当电源P未接通时,电容性负载CL上的电荷可以通过电阻R耗尽。此外,由于高压和/或高频和/或快速下降时间要求,电阻性输出级可能需要从电容性负载CL快速释放大量电荷,在低压应用(例如,标准5V逻辑电平和/或低压数据脉冲发生器)中可能不是这种情况。

[0066] 例如,典型的介电势垒放电装置可以具有约10pF的电容和/或可以以约20ns的上升时间和/或约20ns的下降时间被驱动至约20kV。在一些实施例中,期望的脉冲宽度可以是80ns长。为了使下降时间与上升时间匹配,可以使用大约2k欧姆的电路元件Z<sub>p</sub>来形成期望的下降时间。可以根据负载和/或其他电路元件和/或要求的上升时间、下降时间和/或脉冲宽度等,使用电路元件Z<sub>p</sub>的各种其他值。

[0067] 在一些实施例中,对于电容类负载或具有有效电容C的负载(例如,电容C可能是由于负载Z<sub>L</sub>本身或其他杂散元件引起的),特征脉冲下降时间可以被指定为t<sub>f</sub>且脉冲上升时间可以用被指定为t<sub>r</sub>。在一些实施例中,上升时间t<sub>r</sub>可以通过驱动电源的特性来设置。在一些实施例中,通过选择电路元件Z<sub>p</sub>作为电阻器R,可以使脉冲下降时间t<sub>f</sub>与脉冲上升时间t<sub>r</sub>大致匹配,其中电路元件Z<sub>p</sub>=R=t<sub>f</sub>/C。在一些实施例中,可以具体选择电路元件Z<sub>p</sub>以提供脉冲上升时间t<sub>r</sub>和脉冲下降时间t<sub>f</sub>之间的特定关系。这与下拉电阻的概念不同,通常选择下拉电阻,以在更长的时段内以非常低的功率电平传输/耗散电压/电荷。在一些实施例中,电路元件Z<sub>p</sub>可以专门用作下拉开关的替代,以在脉冲上升时间t<sub>r</sub>和脉冲下降时间t<sub>f</sub>之间建立特定的关系。

[0068] 在一些实施例中,如果电路元件Z<sub>p</sub>是电阻器R,则可以根据 $P=V^2/R$ 获得在脉冲宽度为t<sub>p</sub>和驱动电压为V的脉冲期间、在电路元件Z<sub>p</sub>中耗散的功率。由于下降时间t<sub>f</sub>与电阻R成正比(例如,R=t<sub>f</sub>/C),因此随着下降时间t<sub>f</sub>的要求降低,电阻R的要求也随之降低,电路元件Z<sub>p</sub>中耗散的功率P根据 $P=V^2C/t_f$ 增加。因此,电路元件Z<sub>p</sub>可被设计为确保适当的下降时间t<sub>f</sub>仍能够处理高功率(例如大于约1.0kW或100kW的功率)。在一些实施例中,电阻器可以处理平均功率需求以及峰值功率需求。快速下降时间t<sub>f</sub>导致低电阻值和高功率耗散的需求是挑战,其可能使电阻性输出级在从电容性负载CL快速移除电荷方面是不期望的。在一些实施例中,电阻器R可以包括具有低电阻且还具有高的平均额定功率和峰值额定功率的电阻器。在一些实施例中,电阻器R可以包括电阻器的并联堆叠,其共同具有所需的电阻和额定功率。在一些实施例中,电阻器R可以包括的电阻器具有小于约2000欧姆、500欧姆、250欧姆、100欧姆、50欧姆、25欧姆、10欧姆、1欧姆、0.5欧姆、0.25欧姆等的电阻,大于约0.5kW、1.0kW、10kW、25kW等的平均额定功率,以及大于约1kW、10kW、100kW、1MW等的峰值额定功率。

[0069] 使用上面的示例,在t<sub>p</sub>=80ns、V=20kV且电路元件Z<sub>p</sub>被设置为2k欧姆的情况下,一旦负载中的电容被完全充电,则施加到负载的每个脉冲可能会耗散16mJ。一旦脉冲被关闭,则负载的电荷就被Z<sub>p</sub>耗散。如果以100kHz工作,则电路元件Z<sub>p</sub>可能耗散1.6kW。如果已选择电路元件Z<sub>p</sub>来创建10ns的t<sub>f</sub>,则电路元件Z<sub>p</sub>中耗散的功率将为3.2kW。在一些实施例中,高压脉冲宽度可以扩展到500ns。在500ns的高压脉冲宽度且t<sub>f</sub>=20ns下,电路元件Z<sub>p</sub>将耗散10kW。

[0070] 在一些实施例中,如果电路元件 $Z_p$ 中耗散的功率超过负载 $Z_L$ 消耗功率的10%或20%,则可以认为该耗散的功率较大。

[0071] 当需要快速下降时间 $t_f$ 时,功耗可能会很大,例如大约占总消耗功率的三分之一。如果电路元件 $Z_p$ 例如包括与电感器 $L$ 串联的电阻器 $R$ ,则电感器 $L$ 可以例如减少在存在电压 $V$ 时流入电阻器 $R$ 中的功率,和/或加快下降时间使其超过由 $RC$ 衰减设置的值。

[0072] 例如,时间常数 $L/R$ 可以被设置为近似于脉冲宽度 $t_p$ ,例如, $L/R \approx t_p$ 。例如,这可以减少能量耗散和/或缩短下降时间 $t_f$ (例如,减小 $t_f$ )。在一些实施例中,假设想要将 $t_f$ 与 $t_r$ 匹配,则 $R \approx C/t_f \approx C/t_r$ 。在本申请、本公开和/或权利要求中,符号“ $\approx$ ”表示在十倍之内。

[0073] 作为另一示例,负载 $Z_L$ 可以包括用于控制半导体晶片制造装置的等离子体室中的离子能量的电路。参见图6、图7、图9、图11和图13,其分别表示将高压脉冲引入等离子体中。这些示例电路中的某些电路以如下方式施加高压脉冲:控制等离子体中离子能量的方式、特别是控制离子在其离开等离子体并撞击例如晶片或限制等离子体的其他衬底时所具有的能量。

[0074] 图6是电路600的一个示例,其表示用于设置半导体晶片制造装置的等离子体室中的离子能量的电路。驱动波形可以包括具有高占空比和快速上升时间和下降时间的高压高频短脉冲。该脉冲在等离子体内产生负偏置电压,其在离子与晶片碰撞之前将其加速到期望电势。这种波形的示例示出为图8中的波形810。在波形810中,通过使用波形805所示的短正向脉冲,可实现约-4kV的稳定负偏置电压。等离子体的驱动波形可以包括本文所述的等离子体是负载的任何电路。

[0075] 电容器 $C_2$ 代表在制造期间半导体晶片位于其上的介电材料的电容。电容器 $C_3$ 代表半导体表面和等离子体之间的鞘层电容。电流源 $I_1$ 代表从等离子体向晶片表面移动的正离子电流。在该示例中,等离子体的一部分电接地。因此,在地与晶片表面之间的等离子体中的负电势将引起正离子流动并撞击晶片的表面。电容器 $C_1$ 代表进入室中的引线的电容以及其他杂散电容元件。在一些实施例中,电容器 $C_1$ 可以具有大约40-4000pF(例如400pF)的电容,电容器 $C_2$ 可以具有大约0.7-70nF(例如7nF)的电容,电容器 $C_3$ 可以具有大约10-1000pF(例如100pF)的电容,并且电流源 $I_1$ 可以产生约300mA-30A(例如3A)的电流。可以使用各种其他值。也可以使用给定的这些元素值中一个数量级左右的组件值。

[0076] 在一些实施例中,电容器 $C_1$ 的电容与电容器 $C_3$ 的电容几乎相同;并且电容器 $C_2$ 的电容与电容器 $C_3$ 的电容相比较较大。

[0077] 图7是电路700的电路图,电路700包括脉冲器705、电阻性输出级710、其在由电路600表示的等离子体中产生高压脉冲。在该示例中,电阻性输出级710包括电感器 $L_1$ 和电阻器 $R_1$ 。电感器 $L_1$ 和电阻器 $R_1$ 左侧的电路元件包括高压脉冲发生器705的一种表示形式。在此示例中,高压脉冲发生器705可以产生具有高频、快速上升时间和下降时间的多个高压脉冲。在所示的所有电路中,高压脉冲发生器可包括纳秒级脉冲发生器。

[0078] 电路700和/或电路600中的电路元件的各种值可以变化。例如,电容器 $C_3$ 的值可以为约150pF,电容器 $C_1$ 的值可以为约400pF,电容器 $C_2$ 的值可以为约8nF,电感器 $L_2$ 的值可以为约300nH,电阻器 $R_1$ 可以为约150欧姆,电感器 $L_1$ 的值可以为约6 $\mu$ H,直流电源 $V_1$ 的值可以为约5kV,和/或电流源 $I_1$ 的值可以为约2A。也可以使用这些值的数量级左右以内的值。

[0079] 图8示出了在电路700中产生的示例波形。在该示例中,脉冲波形805可以表示由脉

冲发生器级705提供的电压。如图所示,脉冲波形805产生具有以下性质的脉冲:高压(例如,大于约4kV,如波形所示),快速上升时间(例如,小于约200ns,如波形所示),快速下降时间(例如,小于约200ns,如波形所示),以及短路脉冲宽度(例如,小于300ns,如波形所示)。波形810可以通过电容器C2和电容器C3之间的点或电容器C3两端的电压来代表电路700中所表示的晶片表面处的电压。脉冲波形815代表从脉冲发生器705流动到等离子体的电流。电路700可以包括或可以不包括二极管D1或D2中的任一个或两个。

[0080] 在暂态期间(例如,在图中未示出的初始数量个脉冲期间),来自脉冲发生器705的高压脉冲为电容器C2充电。因为电容器C2的电容比电容器C3和/或电容器C1的电容大,和/或由于脉冲的脉冲宽度短,所以电容器C2可能会从高压脉冲发生器接收多个脉冲以充满电。一旦电容器C2被充电后,电路达到稳定状态,如图8中的波形所示。

[0081] 在稳定状态下,当开关S1打开时,电容器C2被充电并缓慢通过电阻性输出级710耗散,如波形810的略有上升的斜率所示。一旦电容器C2被充电且开关S1打开,波形转换器表面(电容器C2和电容器C3之间的点)的电压为负。该负电压可以是由脉冲发生器705提供的脉冲的电压的负值。对于图8所示的示例波形而言,每个脉冲的电压为约4kV;晶片处的稳态电压为约-4kV。这导致等离子体两端(例如电容器C3两端)的负电势,其将正离子从等离子体加速到晶片的表面。当开关S1断开时,电容器C2上的电荷通过电阻性输出级缓慢耗散。

[0082] 当开关S1闭合时,随着电容器C2被充电,电容器C2两端的电压可能会翻转(脉冲发生器的脉冲为高,如波形805所示)。另外,如波形810所示,随着电容器C2的充电,电容器C2与电容器C3之间的点(例如晶片的表面)处的电压变为约零。因此,来自高压脉冲发生器的脉冲产生等离子体电势(例如,等离子体中的电势),该等离子体电势在高频下以快速上升时间、快速下降时间和/或短脉冲宽度从负高压上升到零、并返回到负高压。

[0083] 在一些实施例中,电阻性输出级(由方框710表示的元素)的动作可以快速使杂散电容C1放电,并且可以允许电容器C2和电容器C3之间的点处的电压迅速返回其稳定的负值,如波形810所示大约为-4kV。电阻性输出级可以允许电容器C2和电容器C3之间的点处的电压存在大约90%的时间,从而使离子加速进入晶片的时间最大化。在一些实施例中,可以具体选择电阻性输出级中包含的组件,以使离子加速进入晶片的时间最优化,并将该时间期间的电压保持大致恒定。因此,例如,具有快速上升时间和快速下降时间的短脉冲可能是有用的,因此可能会存在长时间的相当均衡的负电势。

[0084] 图9示出了根据一些实施例的另一示例电路900。电路900可以被概括为三个阶段(这些阶段可以被分解为其他阶段或被概括为更少的阶段)。电路900包括脉冲发生器级905、引线级910和负载级915。脉冲发生器级905可以包括脉冲发生器和变压器级906以及电阻性输出级907。

[0085] 在一些实施例中,负载级915可以包括电容性负载C12。电容性负载C12的电容可以为大约10pF的量级。电容性负载的一些示例可以包括介电势垒放电装置、半导体制造设备、电容性设备、光导开关、介电势垒放电设备等。在一些实施例中,C12可以是用于离子束、中性束或任何其他加速器的高压栅格,或用以产生快速变化的电场的栅格。在一些实施例中,电容器C12可以是带状线冲击器。

[0086] 脉冲发生器级905可以包括脉冲发生器和变压器级906。脉冲发生器和变压器级906可以产生具有高脉冲电压(例如,大于1kV、10kV、20kV、50kV、100kV等的电压)、高频(例

如,大于1kHz、10kHz、100kHz、200kHz、500kHz、1MHz等的频率)、快速上升时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的上升时间)、快速下降时间(例如,小于约1ns、10ns、50ns、100ns、250ns、500ns、1000ns等的下降时间)和/或短脉冲宽度(例如,小于约1000ns、500ns、250ns、100ns、20ns等的脉冲宽度)的脉冲。

[0087] 在该示例中,电阻性输出级907包括三个电阻器:电阻器R1、电阻器R2和电阻器R4。在一些实施例中,电阻器R1和电阻器R2可以具有相同的电阻值。在一些实施例中,可以出于多种目的选择电阻器R1和电阻器R2。例如,电阻器R1和电阻器R2可以具有被选择以限制从脉冲器级905流向负载级915的电流的电阻水平。作为另一个示例,电阻器R1和电阻器R2可以具有被选择以确定上升时间 $t_r$ 和下降时间 $t_f$ 的电阻水平,其还可以取决于引线级910中的电感(例如,电感器L2和L6)和/或负载级的电容(例如,电容C12)。在一些实施例中,可以基于特定应用来设置电阻器R1和电阻器R2的电阻值。在一些实施例中,电阻器R1和电阻器R2可以用于防止负载短路,使得来自脉冲和变压器电路906的所有电流可以在电阻器R1和电阻器R2中被耗散。在一些实施例中,电阻器R2和/或电感器L6可被设置为近似零,使得它们的C12侧可被接地参考。

[0088] 来自脉冲发生器和变压器级905的脉冲可以给负载级915中的电容性负载C12充电。当脉冲给电容性负载C12充电时,大部分电流可以为电容性负载C12充电,并且一些电流可以流过电阻器R4。一旦电容性负载C12被充满电,大部分电流(如果不是全部电流)都流经电阻R4。由于脉冲发生器和变压器级905施加了高电压,并且注意到通过电阻器R4耗散的功率与电阻器R4的电阻成反比,因此电阻器R4可以具有高额定功率(例如,平均功率和峰值功率两者)。在一些实施例中,可以结合负载电容C12的值来选择R4的电阻值,使得下降时间 $t_f$ 可以很快,例如,小于1ns、10ns、50ns、100ns、250ns、500ns、1000ns等。

[0089] 图10是根据一些实施例的另一示例电路1000。电路1000可以被概括为五个阶段(这些阶段可以被分解为其他阶段或被概括为更少的阶段)。电路1000包括脉冲发生器和变压器级906、电阻性输出级1007、引线级910、负载撬棍级(loadcrowbarstage)1010和负载级1015。

[0090] 图9中描述了脉冲发生器和变压器级906。

[0091] 在该示例中,电阻性输出级1007可以包括阻塞二极管D1,该阻塞二极管D1可以确保来自负载级1015(或来自其他任何地方)的电流不会流回脉冲发生器和变压器级906。电容器C4可以代表阻塞二极管D1的杂散电容。

[0092] 在一些实施例中,电阻性输出级1007可以包括由电感器L1、电感器L2、电感器L8和/或电感器L10表示的一个或多个电感元件。这些电感性元件可以例如限制来自负载级1015中的电容性负载的电流。在一些实施例中,电阻器R2可以以例如快速时段(例如1ns、10ns、50ns、100ns、250ns、500ns、1000ns等时段)耗散来自负载级1015中的电容性负载C1的电荷。电阻器R2的电阻可以是低的以确保负载级1015上的脉冲具有快速下降时间 $t_f$ ,例如下降时间小于1ns、10ns、100ns或1000ns。电感元件(例如电感器L2)可以限制流过电阻器R2的电流,并且可以提高整个电路效率。

[0093] 在该示例中,负载撬棍级1010包括二极管D5,二极管D5可以确保流向负载级1015的电流不被反转极性。在一些实施例中,撬棍级1010的杂散电感由L7表示,并且二极管D5的杂散电容由C9表示。在一些实施例中,撬棍级1010的杂散电阻可以由电阻器R4表示。可以有

意地添加电阻R4以在负载1015上形成特定期望形状的电势波形。

[0094] 在该示例中,负载级1015可以包括由电阻器R1和电容器C1表示的电阻元件和电容元件之一或二者。电容器C1的电容可以例如为大约10nF的量级。电容性和电阻性负载的一些示例可以包括用于光导开关中能量存储目的的充电电容器,其中,该光导开关可以用于产生高功率微波。在这样的电路中,重要的是负载电容只在短时间周期内被充电,并且电阻性输出级提供快速从负载中去除(吸收)电荷,该电荷否则不能通过未在该图中示出的其他电路元件的作用去除。电阻性输出级还可确保在每个充电周期开始时C1两端的电压恒定,假设电荷重复速率与C1通过电阻性输出级的放电速率相比是缓慢的。在此示例中,电阻性输出级将C1两端的电势快速恢复为零。

[0095] 图11示出了根据一些实施例的另一示例电路1100。电路1100可以被概括为五个阶段(这些阶段可以被分为其他阶段或被概括为更少的阶段)。电路1100包括脉冲发生器和变压器级906、电阻性输出级1107、引线级910、DC偏置电源级1110和负载级1115。

[0096] 在该示例中,负载级1115可以代表用于等离子体沉积系统、等离子体蚀刻系统或等离子体溅射系统的有效电路。电容C2可以代表晶片可以位于其上的介电材料的电容。电容器C3可以代表等离子体对晶片的鞘层电容。电容器C9可以代表在室壁与晶片的顶表面之间、等离子体内的电容。电流源I2和电流源I1可以代表通过鞘层的离子电流。

[0097] 在该示例中,电阻性输出级1107可以包括由电感器L1和/或电感器L5表示的一个或多个电感元件。电感器L5例如可以表示电阻性输出级1107中的引线的杂散电感。电感器L1可以被设置为使从高压电源906直接流入电阻器R1的功率最小化。

[0098] 在一些实施例中,电阻器R1可以例如以快速时段(例如1ns、10ns、50ns、100ns、250ns、500ns、1000ns等时段)耗散来自负载级1115的电荷。电阻器R1的电阻可以是低的以确保负载级1115上的脉冲具有快速下降时间 $t_f$ 。

[0099] 在一些实施例中,电阻器R1可以包括串联和/或并联布置的多个电阻器。电容器C11可以代表电阻器R1的杂散电容,其包括布置的串联和/或并联电阻器的电容。杂散电容C11的电容例如可以小于500pF、250pF、100pF、50pF、10pF、1pF等。例如,杂散电容C11的电容可以小于负载电容,例如小于C2、C3和/或C9的电容。

[0100] 在一些实施例中,多个脉冲发生器和变压器级906可以并联组合,并且跨过电感器L1和/或电阻器R1与电阻性输出级1107耦合。多个脉冲发生器和变压器级906中的每一个还可包括二极管D1和/或二极管D6。

[0101] 在一些实施例中,电容器C8可以代表阻塞二极管D1的杂散电容。在一些实施例中,电容器C4可以代表二极管D6的杂散电容。

[0102] 在一些实施例中,DC偏置电源级1110可以包括DC电压源V1,该电压源V1可以用于正向或负向偏置输出电压。在一些实施例中,电容器C12将DC偏置电压与电阻性输出级和其他电路元件隔离/分离。其允许电势从电路的一部分偏移到另一部分。在一些应用中,它建立的电势偏移用于将晶片保持在适当的位置。电阻R2可以保护DC偏置电源使其免受电路组件组906的高压脉冲输出的干扰/可以将DC偏置电源与电路组件组906的高压脉冲输出隔离。

[0103] 图12示出了根据一些实施例的另一示例电路1200。电路1200类似于图9所示的电路900。然而,在该示例中,电阻性输出级1207包括开关S2,其可以基于来自电压源V1的信号

而断开和闭合。例如,当负载级915被来自脉冲发生器和变压器级906的信号充电时,例如当脉冲发生器和变压器级906中的一个或多个开关S1闭合时,开关S2可以断开。例如当脉冲发生器和变压器级906中的开关S1断开时,开关S2例如可以闭合以释放负载级915中的任何电荷。由于施加到负载级915的高电压,因此施加在开关S2两端的电压将很大,从而需要额定为高电压的开关。另外,为了允许在负载级915处的快速上升时间和快速下降时间,可能需要开关S2快速地切换。电阻器R1和电阻器R2可以很小,并且可以表示包含在导体和电缆内的杂散电阻。可以选择电阻R4来设置用于负载的能量/电压耗散的特定的下降时间。

[0104] 在另一个示例中,电阻器R2和电感器L6可以大约为零。这可以允许低侧被接地参考,并且可以有效地创建单侧电路拓扑而不是所示的差分输出拓扑。

[0105] 图13示出了另一示例电路1300。电路1300类似于图11中所示的电路1100。11。然而,在该示例中,电阻性输出级1307包括开关S2,其可以基于来自电压源V1的信号而断开和闭合。例如,当负载级1115被来自脉冲器和变压器级906的信号充电时,例如当脉冲器和变压器级906中的开关S1闭合时,开关S2可以断开。例如当脉冲发生器和变压器级906中的开关S1断开时,开关S2例如可以闭合以释放负载级1115中的任何电荷。由于施加到负载级1015的高电压,施加在开关S2两端的电压将很大,从而需要额定为高电压的开关。另外,为了允许在负载级1015处的快速上升时间和快速下降时间,可能需要开关S2快速地切换。可以选择电阻器R1以实现特定的电路上升时间和/或下降时间。

[0106] 在一些实施例中,图12和/或图13中描述的开关S2可以包括高压开关。高压开关可以包括串联布置的多个固态开关。

[0107] 一些实施例包括高压开关电源(例如,图1和图3中的开关S1,图2、图4和图5、图7中的开关S1和电源P1,图9-13中的开关S2和电源V2)。可以使用能够以快速的上升时间和快速的下降时间在高频下产生高电压的任何类型的高压开关电源。高压开关电源的一个示例包括美国专利申请No.14/542,487、14/635,991和14/798,154中描述的纳秒脉冲发生器,出于所有目的将其全部内容并入本文档。

[0108] 术语“基本上”和/或“约”是在指所述值的10%至20%以内,或在制造公差范围内。

[0109] 本文阐述了许多具体细节以提供对所要求保护的主题的透彻理解。然而,本领域技术人员将理解,可以在没有这些具体细节的情况下实践所要求保护的主体。在其他情况下,没有详细描述本领域普通技术人员已知的方法、设备或系统,以免模糊所要求保护的主体。

[0110] 本文中“适应于”或“配置为”的使用意味着开放且包容性的语言,其不排除适于或配置为执行附加任务或步骤的装置。另外,“基于”的使用意味着开放和包容性,因为“基于”一个或多个所述条件或值的过程、步骤、计算或其他动作在实践中可以基于附加条件或超出所述的价值。这里包括的标题、列表和编号仅是为了便于解释而不是限制性的。

[0111] 虽然已经针对本发明的具体实施方式详细描述了本发明的主题,但是应当理解,本领域技术人员在对前述内容理解后,可以容易地获得对这些实施例的改变、变化和等同物。因此,应该理解的是,本公开内容是出于示例而非限制的目的而给出的,其并不排除对本发明主题的这些修改、变化和/或添加,这对于本领域普通技术人员而言是显而易见的。

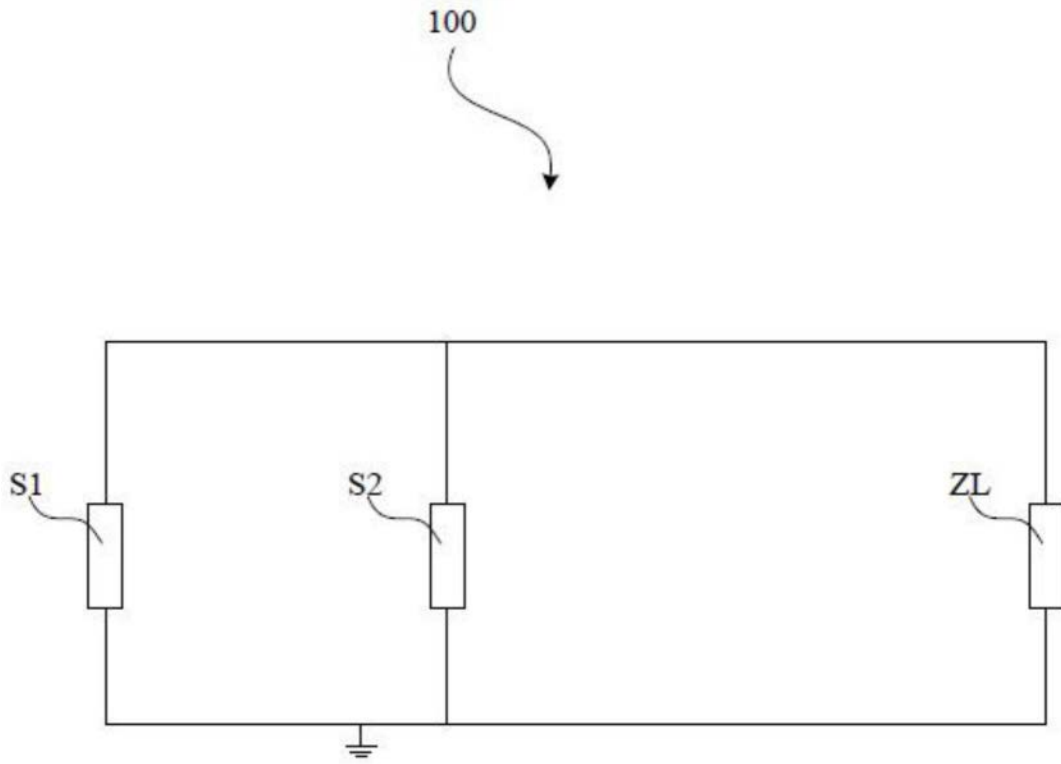


图1

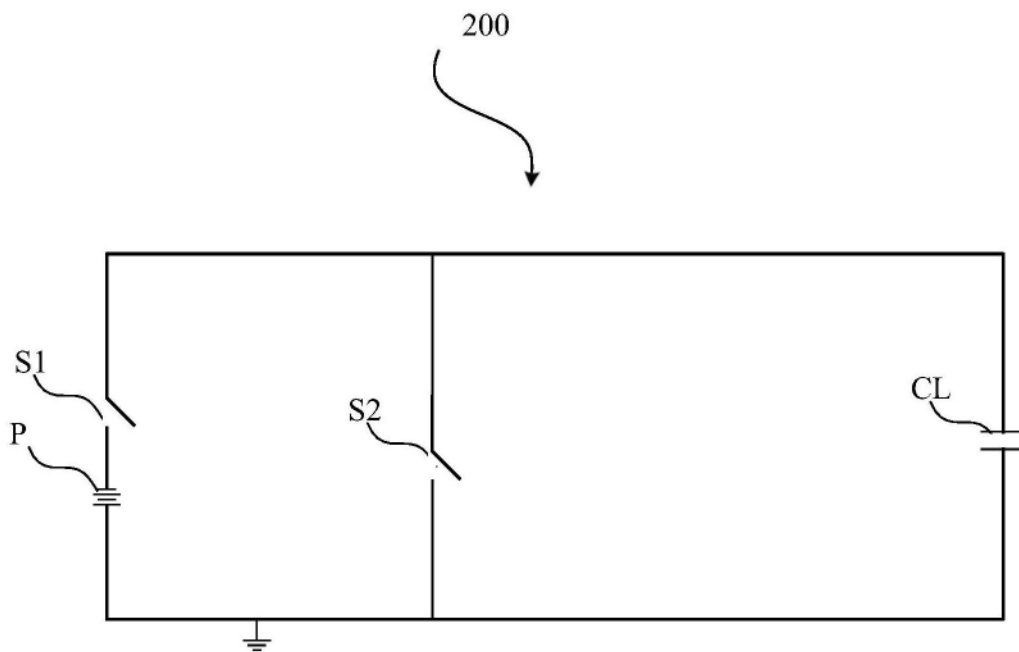


图2



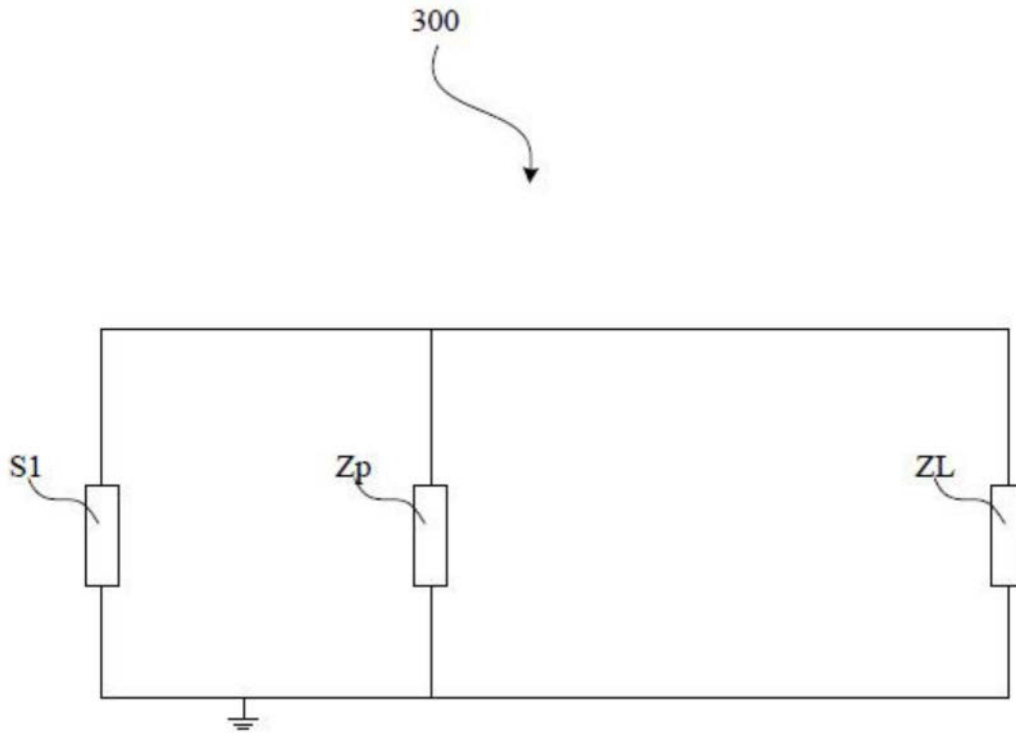


图3

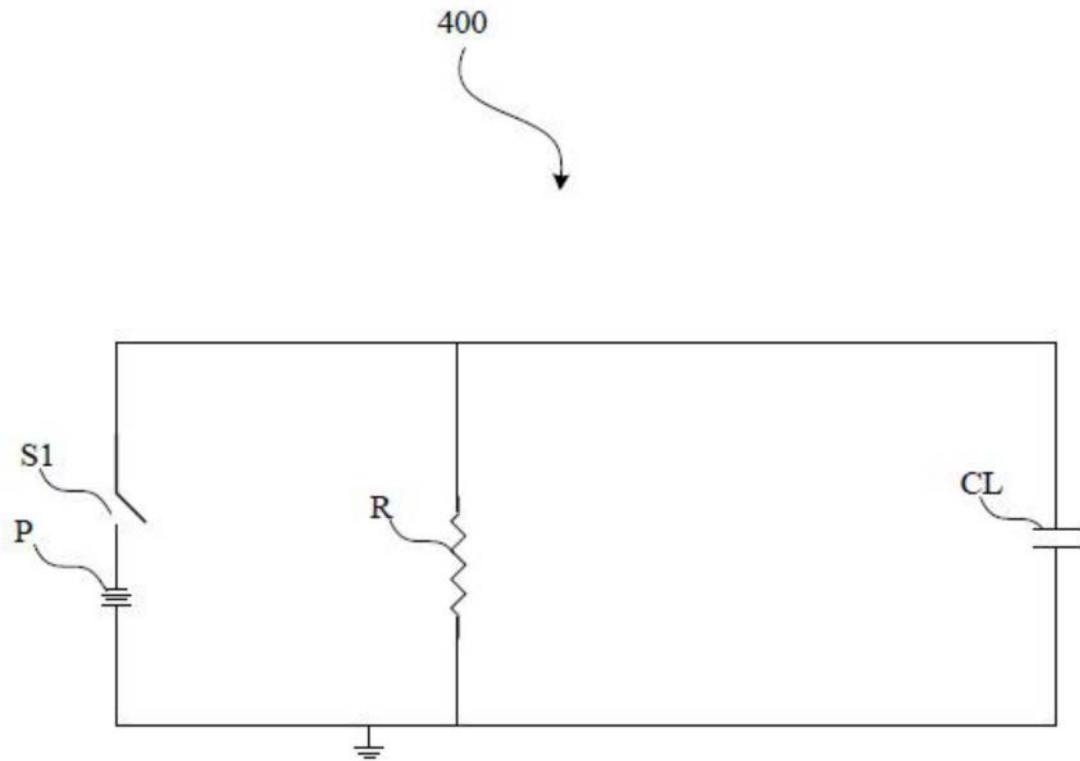


图4

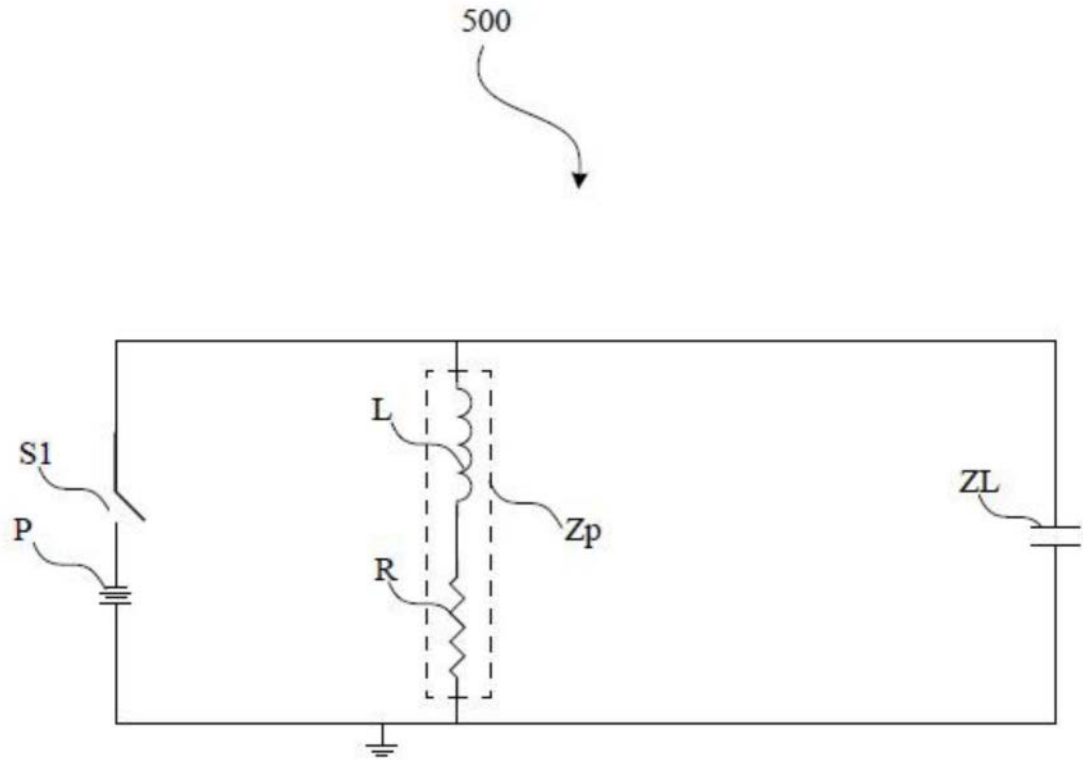


图5

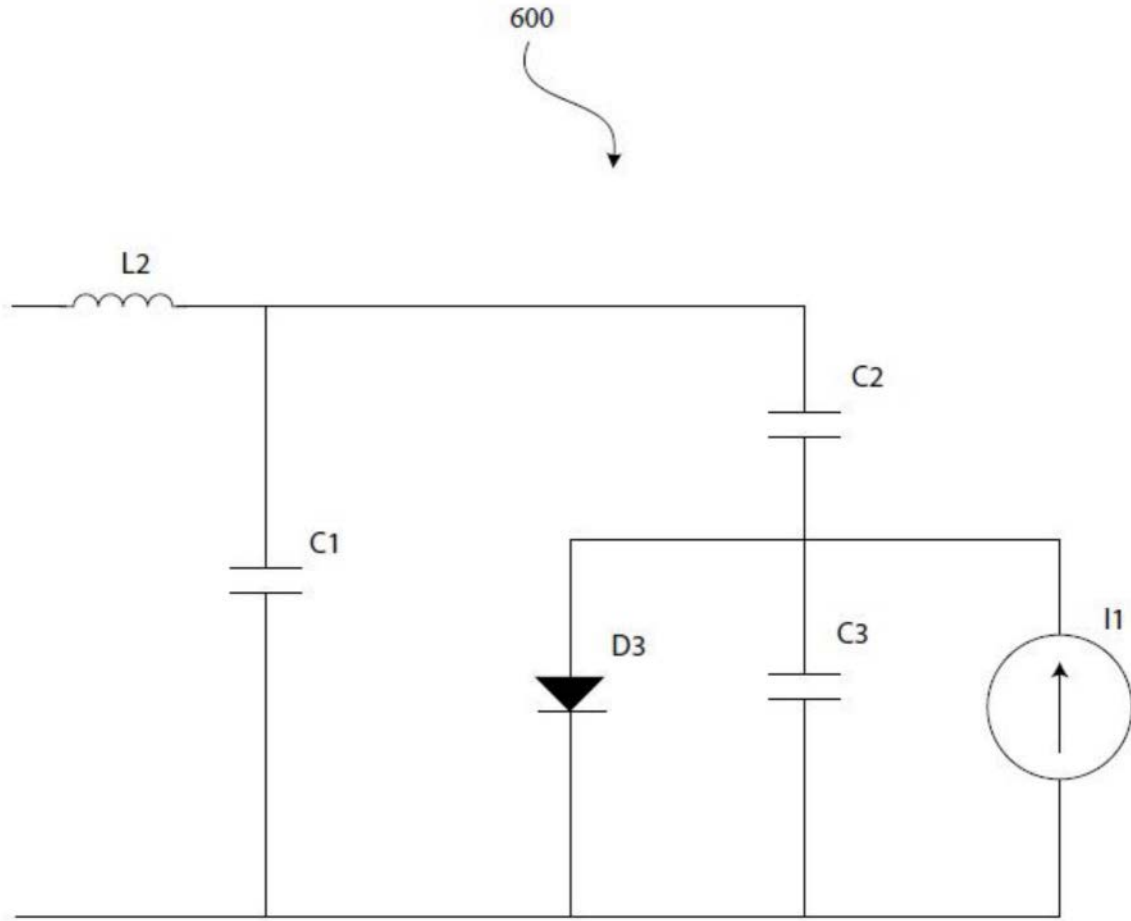


图6

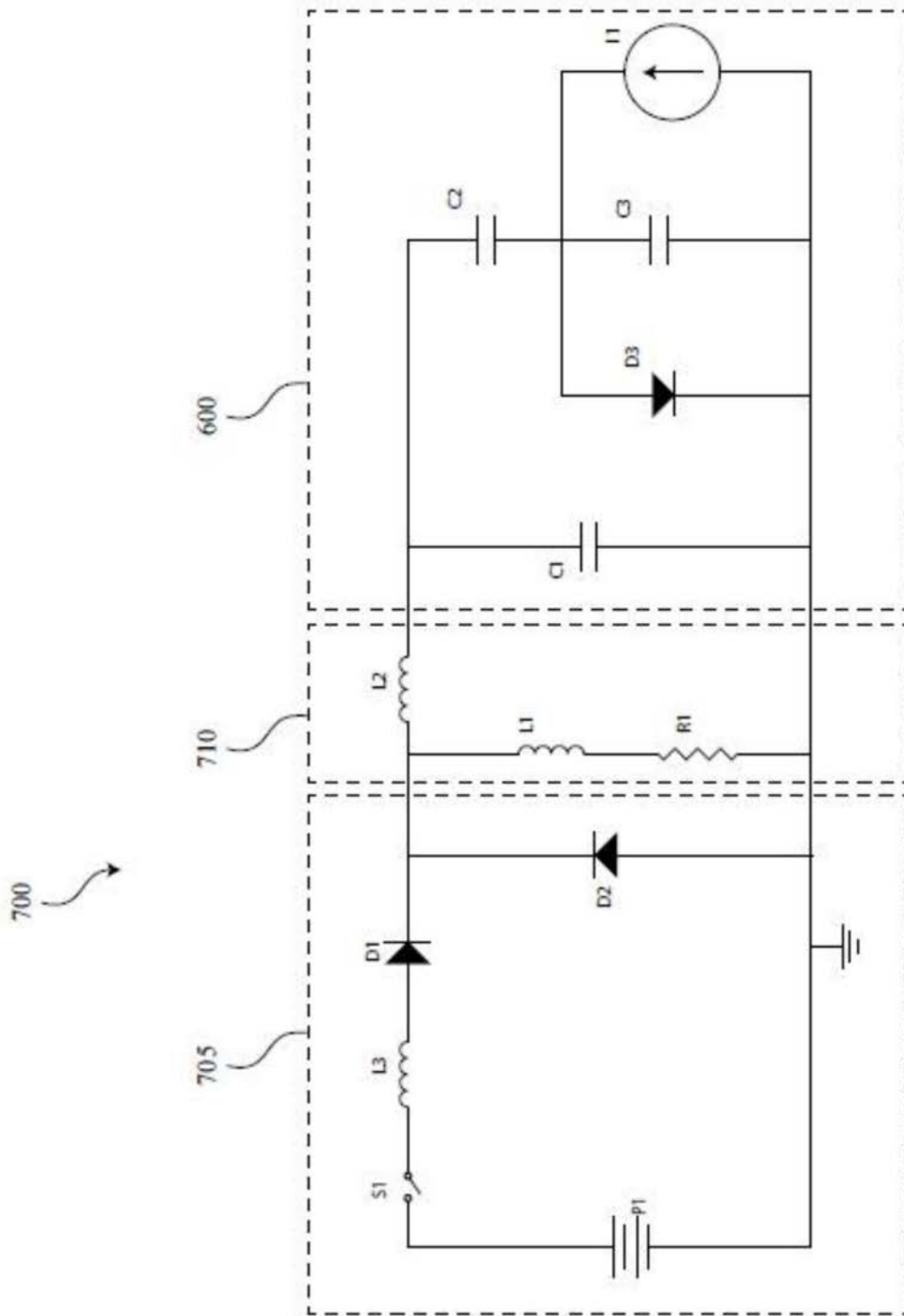


图7

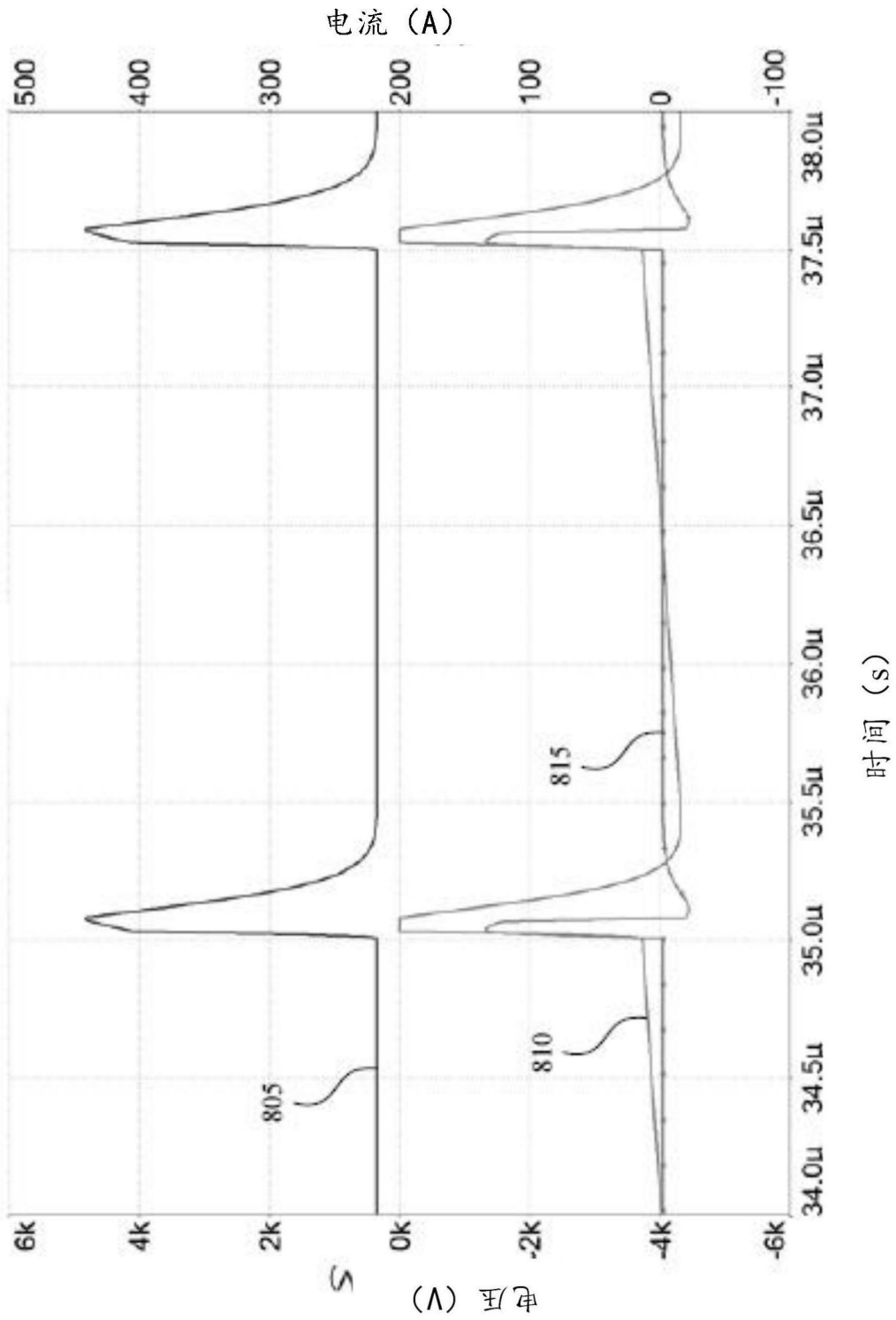


图8

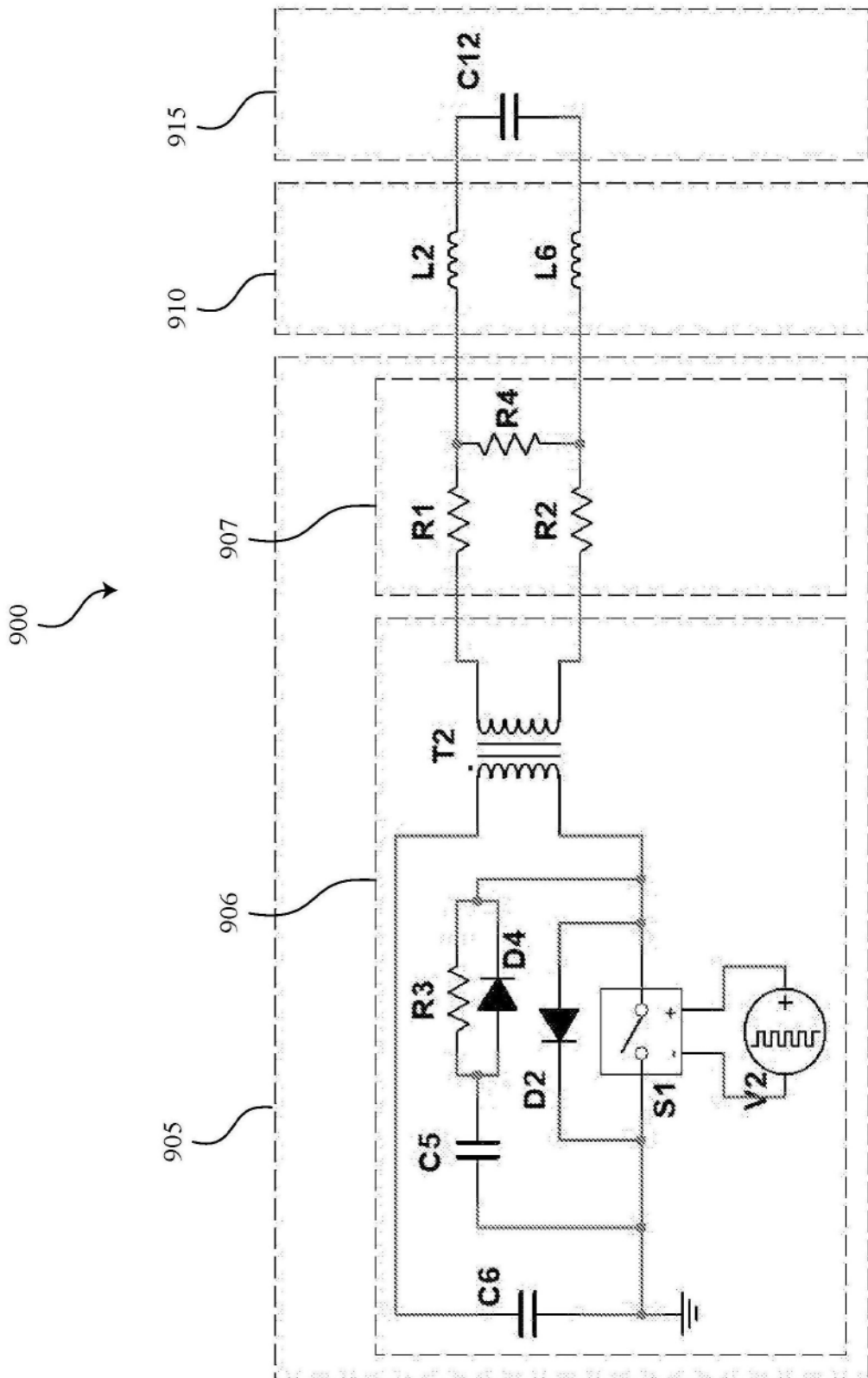


图9

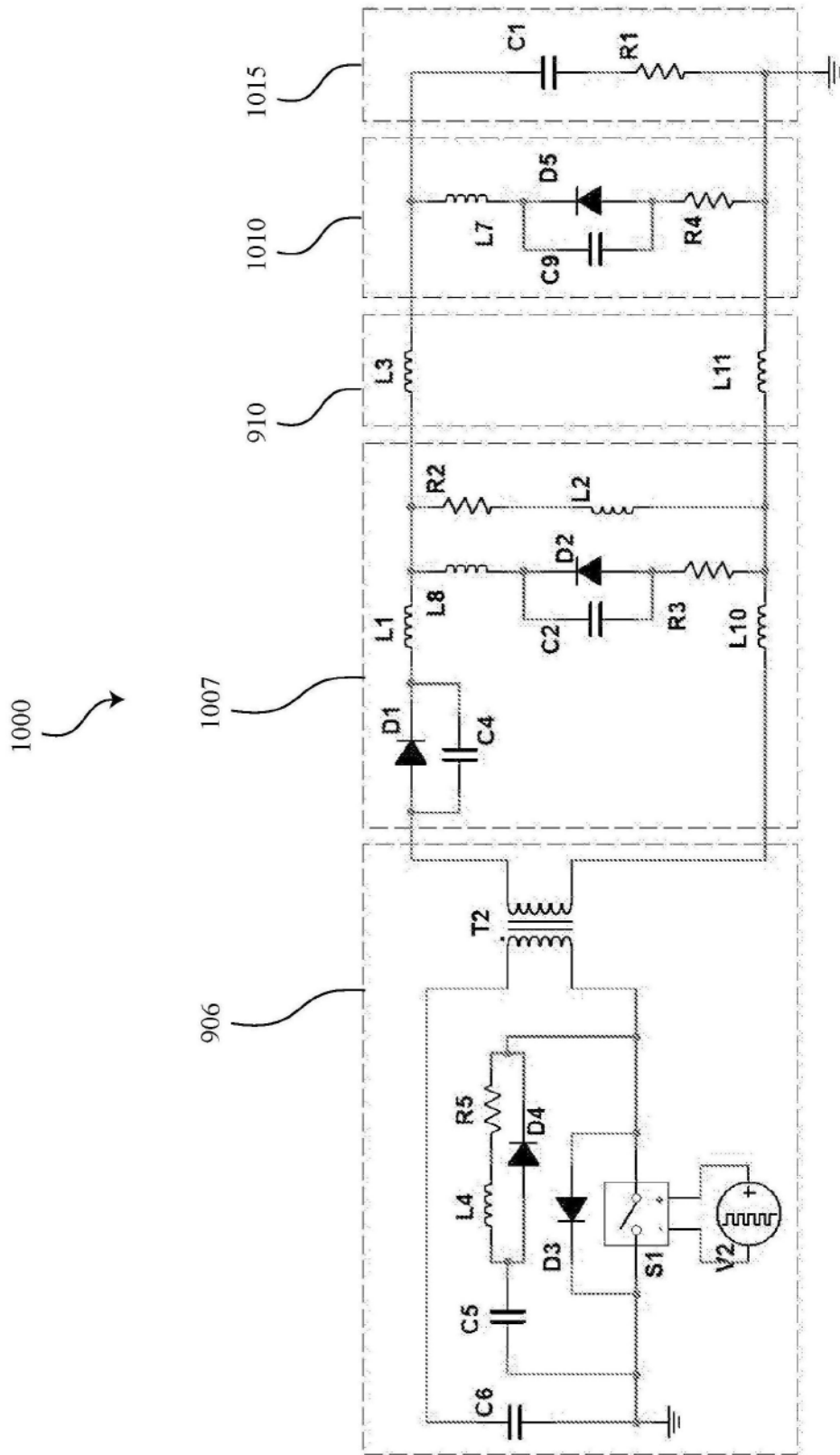


图10

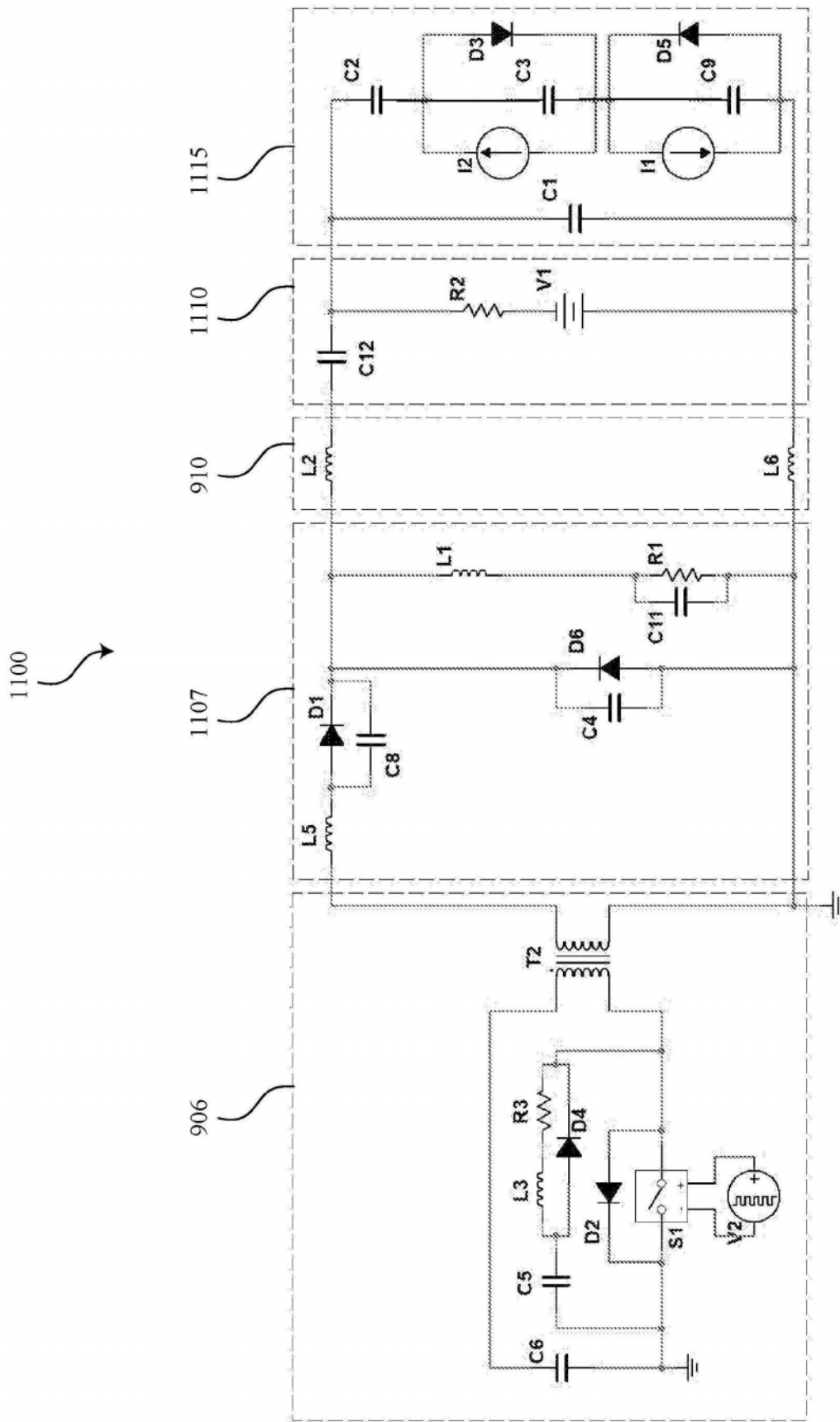


图11



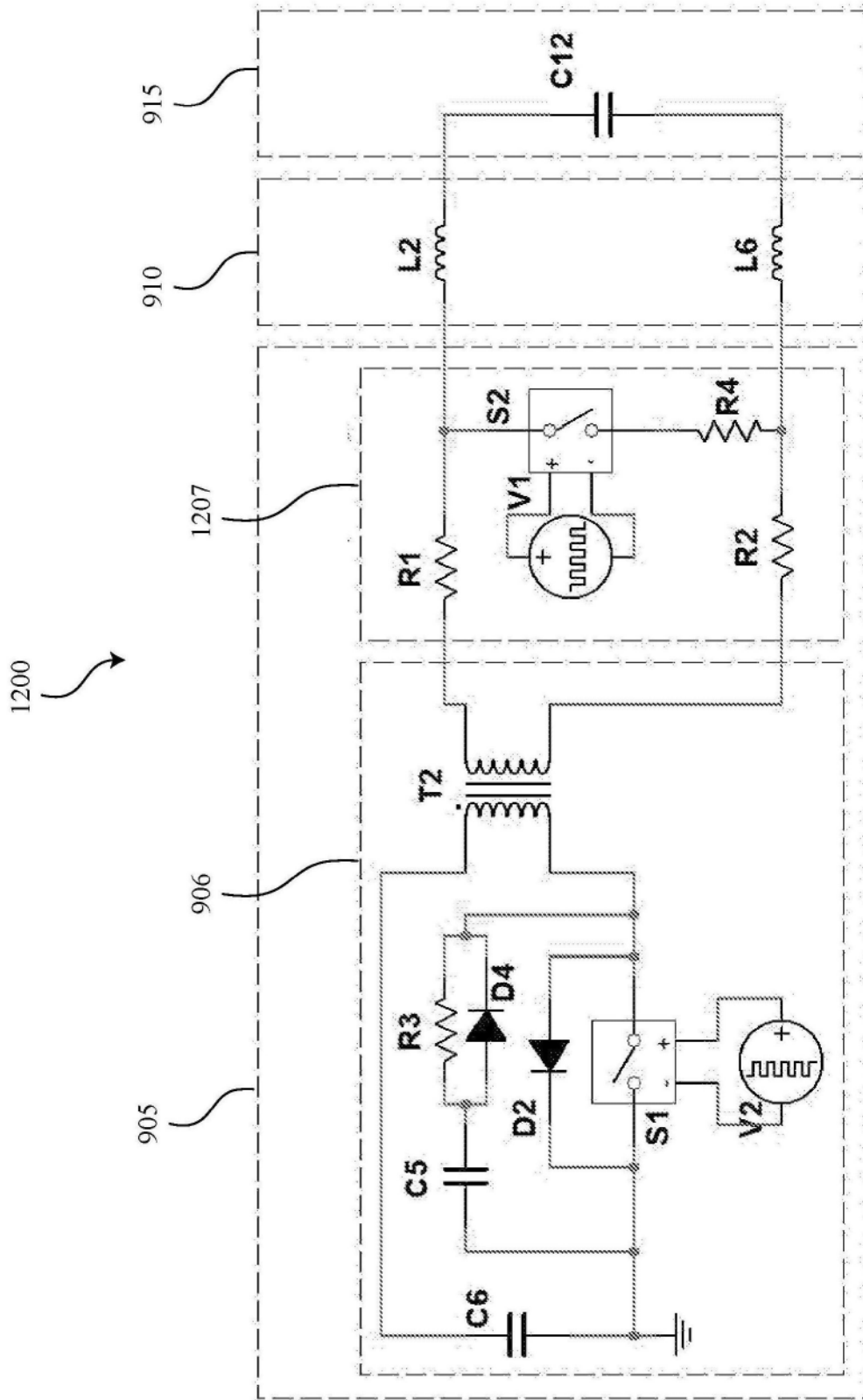


图12

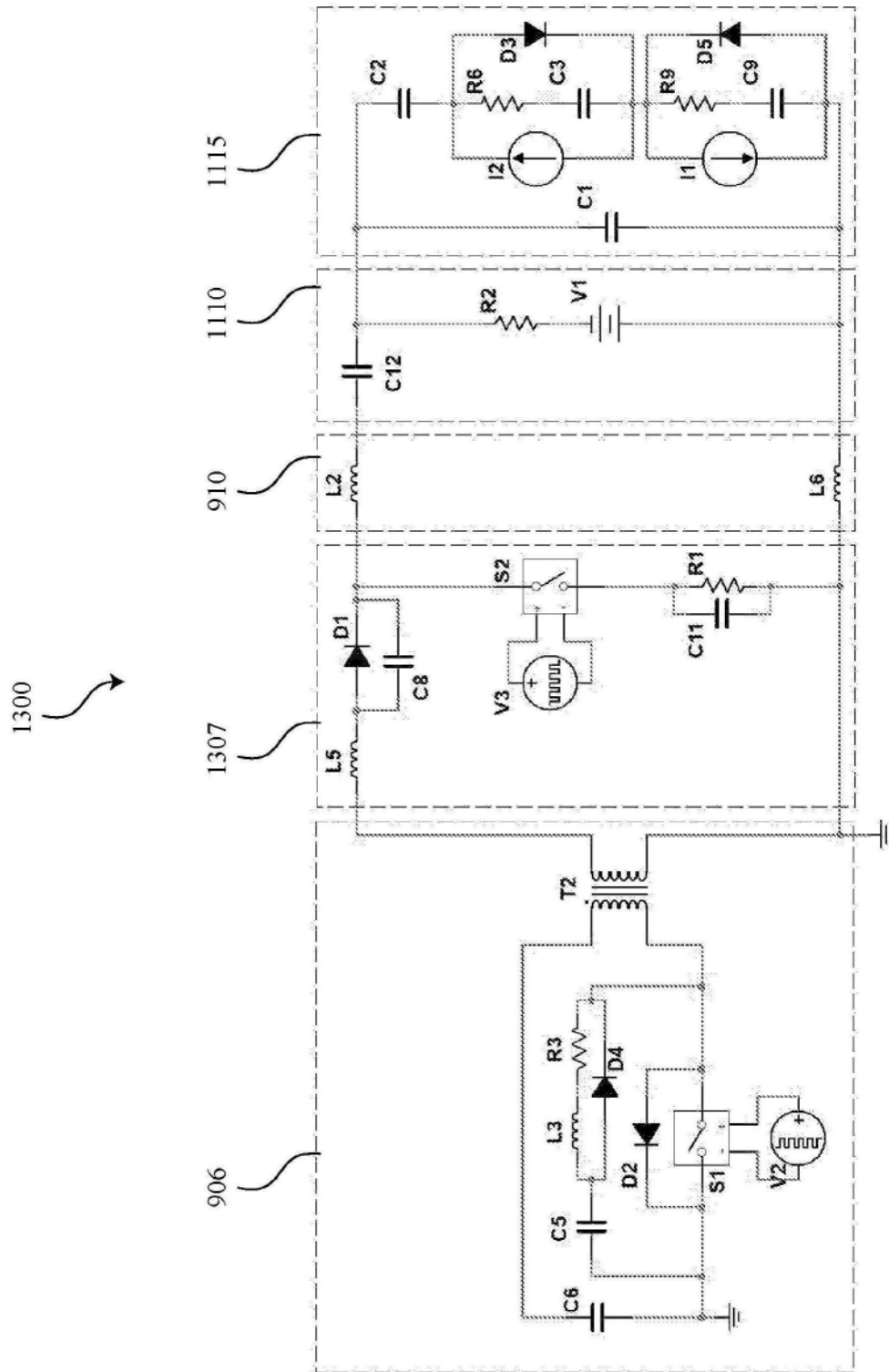


图13