

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5384852号
(P5384852)

(45) 発行日 平成26年1月8日(2014.1.8)

(24) 登録日 平成25年10月11日(2013.10.11)

(51) Int.Cl.	F I	
HO 1 L 21/027 (2006.01)	HO 1 L 21/30	5 1 4 A
GO 3 F 7/20 (2006.01)	HO 1 L 21/30	5 7 5
GO 3 F 7/40 (2006.01)	HO 1 L 21/30	5 7 0
HO 1 L 21/3065 (2006.01)	GO 3 F 7/20	5 2 1
	GO 3 F 7/40	5 1 1
請求項の数 5 (全 22 頁) 最終頁に続く		

(21) 出願番号	特願2008-123738 (P2008-123738)	(73) 特許権者	000001122
(22) 出願日	平成20年5月9日(2008.5.9)		株式会社日立国際電気
(65) 公開番号	特開2009-272558 (P2009-272558A)		東京都千代田区外神田四丁目14番1号
(43) 公開日	平成21年11月19日(2009.11.19)	(72) 発明者	水野 謙和
審査請求日	平成23年4月25日(2011.4.25)		富山県富山市八尾町保内二丁目1番地 株
			株式会社日立国際電気内
		(72) 発明者	金山 健司
			富山県富山市八尾町保内二丁目1番地 株
			株式会社日立国際電気内
		(72) 発明者	奥田 和幸
			富山県富山市八尾町保内二丁目1番地 株
			株式会社日立国際電気内
		(72) 発明者	▲ひろせ▼ 義朗
			富山県富山市八尾町保内二丁目1番地 株
			株式会社日立国際電気内
			最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法及び半導体製造装置

(57) 【特許請求の範囲】

【請求項1】

基板上の一部の領域に第1のホトレジストパターンを形成する第1の工程と、
前記第1のホトレジストパターンが形成された複数の基板が収容された処理室にSi原料及び触媒と、酸化原料及び触媒とを、交互に複数回供給して、少なくとも前記第1のホトレジストパターンの表面に薄膜を形成する第2の工程と、
前記第1のホトレジストパターンが形成されていない部位に第2のホトレジストパターンを形成する第3の工程と、
を有し、

前記第2の工程では、前記薄膜の膜厚が、前記ホトレジストパターンの各パターンの間の距離の1/2の約5%となるように前記薄膜を形成する半導体装置の製造方法。

【請求項2】

前記第2の工程は、前記第1のホトレジストパターンを形成する第1のホトレジストの変質温度より低い処理温度で行なう請求項1に記載の半導体装置の製造方法。

【請求項3】

前記酸化原料は、分子中に互いに電気陰性度の異なる複数の原子を含む請求項1もしくは2に記載の半導体装置の製造方法。

【請求項4】

所定の処理を施した基板上の一部の領域にホトレジストパターンを形成するホトレジス

ト処理装置と、

複数の基板を収容する処理室と、

前記処理室にSi原料、酸化原料及び触媒を供給するガス供給系と、

前記処理室に複数の前記ホトレジストパターンが形成された基板を収容した状態で、前記処理室に前記Si原料及び前記触媒と、前記酸化原料及び前記触媒とを、交互に複数回前記処理室に供給して前記複数の基板に薄膜を形成するよう前記ガス供給系を制御する制御部と、

を有し、前記制御部は、前記薄膜の膜厚が、前記ホトレジストパターンの各パターンの間の距離の $1/2$ の約5%となるように前記薄膜を形成するよう前記ガス供給系を制御する基板処理装置と、

を有する半導体製造装置。

【請求項5】

前記基板を加熱する加熱ユニットをさらに有し、

前記制御部は、前記Si原料、前記酸化原料及び前記触媒を供給する際は、前記基板を前記ホトレジストパターンを形成するホトレジストの変質温度より低い処理温度に加熱するよう前記ガス供給系及び前記加熱ユニットを制御する請求項4に記載の半導体製造装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法、半導体装置及び半導体製造装置に関し、例えば、ダブルパターンニング法を使用した半導体装置（半導体デバイス）のパターン形成方法に関する。

【背景技術】

【0002】

フラッシュメモリ、DRAM（Dynamic Random Access Memory）、SRAM（Static Random Access Memory）等のメモリデバイスや、ロジックデバイス等の半導体デバイスは、近年、高集積化が求められているが、そのためにはパターンの微細化が必須である。狭い面積に多くのデバイスを集積させるためには、個別デバイスのサイズを小さく形成しなくてはならず、このためには、形成しようとするパターンの幅と間隔との和であるピッチを小さくしなければならぬ。しかし、必要なパターンを形成するためのホトリソグラフィ工程に解像限界があり、微細ピッチを有するパターンの形成に限界がある。

【0003】

近年、基板の上に微細なパターンを形成し、これをマスクとしてエッチングを行うことによって該パターンの下層を加工する技術（パターン形成技術）は、半導体産業のIC作成等に広く採用され、大きな注目を浴びている。そこで、新しく提案されているリソグラフィ技術の1つとして、パターンニングを2回以上行ってホトレジストパターンを形成するダブルパターンニング法の検討が進められている。このダブルパターンニング法によれば、1回のパターンニングで形成されるパターンよりも微細なパターンが形成できるとされており、その中の一つとして露光を2回以上行う技術の検討が進められている。

【発明の開示】

【発明が解決しようとする課題】

【0004】

ダブルパターンニング法において、第1のホトレジストパターンを形成した上に第2のホトレジストパターンを形成するためには、第2のホトレジストパターン形成時に第1のホトレジストパターンにいかなるダメージをも与えないようにプロセスを構築することが必要となる。

具体的には、(1)第2ホトレジストパターン形成時のホトレジスト中に含まれる溶剤の第1ホトレジストパターンへの浸透に伴うレジスト特性の劣化、(2)第2ホトレジスト処理中に加わる熱処理による第1ホトレジストパターンの変形（一般的な樹脂系ホトレ

10

20

30

40

50

ジスト材料では150より加熱すると変質してしまう)、(3)第2ホトレジストパターン形成時の現像処理における第1ホトレジストパターンのレジスト寸法ズレの発生(実質的に現像時間が第2ホトレジスト処理の分だけ長くなり所望のレジスト寸法からのズレが生じる)、(4)第2ホトレジスト処理のリワーク発生時に第1ホトレジストへのダメージの発生、などの課題を克服するプロセス技術の開発が必要となっている。

【0005】

本発明の主な目的は、ダブルパターニング技術において、第2のホトレジスト形成プロセスが、第1のホトレジストに上記(1)~(4)のような副作用を及ぼさない、パターニング精度の安定性を提供できる半導体装置の製造方法を提供することにある。

【課題を解決するための手段】

10

【0006】

本発明の一態様によれば、

基板上の一部の領域に第1のホトレジストパターンを形成する第1の工程と、少なくとも前記第1のホトレジストパターンの表面に薄膜を形成する第2の工程と、前記第1のホトレジストパターンが形成されていない部位に第2のホトレジストパターンを形成する第3の工程とを有する半導体装置の製造方法が提供される。

【0007】

好ましくは、第1の半導体装置の製造方法において、

基板を処理する処理室と、

Si原料、酸化原料、触媒を前記処理室に供給する原料供給ユニットと、

20

少なくとも前記原料供給ユニットを制御する制御部と、

を有し、

前記制御部は、

前記Si原料及び前記触媒と、前記酸化原料と前記触媒とを、交互に前記処理室に供給するように前記原料供給ユニットを制御する基板処理装置を用いて、

前記薄膜を形成する。

【0008】

好ましくは、第1の半導体装置の製造方法において、

基板を処理する処理室と、

Si原料を前記処理室内に供給する第1の原料供給系と、

30

酸化原料を前記処理室内に供給する第2の原料供給系と、

触媒を前記処理室内に供給する触媒供給系と、

前記基板を加熱する加熱ユニットと、

少なくとも前記原料供給ユニットと及び前記加熱ユニットを制御する制御部と、

を有し、

前記制御部は、

前記第1のホトレジストの変質温度よりも低い処理温度となるよう前記基板を加熱しつつ、

前記Si原料及び前記触媒と、前記酸化原料と前記触媒とを、交互に前記処理室に供給し、前記交互の供給を複数回繰り返すように前記加熱ユニット及び前記原料供給ユニットを制御する基板処理装置を用いて、

40

前記薄膜を形成する。

【0009】

本発明の他の態様によれば、

基板上の一部の領域に第1のホトレジストパターンを形成する第1の工程と、

少なくとも前記第1のホトレジストパターンの表面に薄膜を形成する第2の工程と、

前記第1のホトレジストパターンが形成されていない部位に第2のホトレジストパターンを形成する第3の工程と、

を有するホトレジストパターン形成方法が提供される。

【0010】

50

好ましくは、上記のホットレジストパターン形成方法を用いて形成された第1のホットレジストパターン及び第2のホットレジストパターンをマスクとしてエッチングを行い、第1のホットレジストパターン及び第2のホットレジストパターンの下層を加工して基板に所望の処理を行なって製造した半導体装置が提供される。

【0011】

本発明の他の態様によれば、

所定の処理を施した基板上一部の領域にホットレジストパターンを形成するホットレジスト処理装置と、

少なくとも前記ホットレジストパターンの表面に薄膜を形成する基板処理装置と、
を有する半導体製造装置が提供される。

10

【0012】

好ましくは、上記の半導体製造装置において、

基板処理装置は、

基板を処理する処理室と、

Si原料を前記処理室内に供給する第1の原料供給系と、

酸化原料を前記処理室内に供給する第2の原料供給系と、

触媒を前記処理室内に供給する触媒供給系と、

前記基板を加熱する加熱ユニットと、

少なくとも前記原料供給ユニットと及び前記加熱ユニットを制御する制御部と、

を有し、

前記制御部は、

前記第1のホットレジストの変質温度よりも低い処理温度となるよう前記基板を加熱しつつ、

前記Si原料及び前記触媒と、前記酸化原料と前記触媒とを、交互に前記処理室に供給し、前記交互の供給を複数回繰り返すように前記加熱ユニット及び前記原料供給ユニットを制御する基板処理装置である。

20

【発明の効果】

【0013】

本発明の一態様に係る第1の半導体装置の製造方法によれば、第1ホットレジストパターン上に薄膜（例えば、SiO₂膜）を成膜することにより、第1ホットレジストパターンを保護することができ、第2ホットレジスト溶剤を塗布する際に、第2ホットレジスト溶剤が第1ホットレジストパターンへ浸透することを防止できる。さらに、第1のホットレジストパターンを形成する第1のホットレジストの変質温度よりも低い低温でホットレジストの保護を実施することにより、第1ホットレジストパターンの変質を防止しつつ、第1ホットレジスト保護のための薄膜を形成することができる。

30

【0014】

また、本発明の一態様に係る第1の半導体装置の製造方法によれば、第1ホットレジストパターン上に薄膜を成膜することにより、第2ホットレジストパターン形成時において、第1ホットレジストパターンの機械的強度を向上させることができる。

【0015】

さらに、本発明の一態様に係る第1の半導体装置の製造方法によれば、SiO₂膜はウエットエッチングレートが速いため、第1ホットレジストを保護する薄膜としてSiO₂膜を用いることにより、この薄膜を除去する必要がある場合に、容易に除去することが可能となる。

40

【0016】

また、本発明の一態様に係る第1の半導体装置の製造方法によれば、第1ホットレジストパターン上に薄膜（例えば、SiO₂膜）を成膜することにより、第2ホットレジストパターンのリワーク時に第1ホットレジストパターンを保護することができる。

【0017】

また、本発明の一態様に係る半導体製造装置によれば、第1ホットレジストパターン上に

50

薄膜（例えば、 SiO_2 膜）を成膜することにより、第1ホトレジストパターンを保護することができ、第2ホトレジスト溶剤を塗布する際に、第2ホトレジスト溶剤が第1ホトレジストパターンへ浸透することを防止できる。さらに、第1のホトレジストパターンを形成する第1のホトレジストの変質温度よりも低い極低温で薄膜を成膜することにより、第1ホトレジストパターンの変質を防止しつつ、第1ホトレジストを保護するための薄膜を形成することができる。

【0018】

また、本発明の一態様に係る半導体製造装置によれば、ホトレジストパターンを形成するホトレジスト処理装置及び薄膜を形成する基板処理装置を有することにより、ホトレジストパターンの形成及び薄膜形成を一貫処理することができる。

10

【0019】

また、本発明の一態様に係る半導体製造装置によれば、第1ホトレジストパターン上に薄膜（例えば、 SiO_2 膜）を成膜することにより、第2ホトレジストパターンのリワーク時に第1のホトレジストパターンを保護することができる。

【発明を実施するための最良の形態】

【0020】

以下、図面を参照しながら本発明の好ましい実施例について説明する。

本実施例に係る基板処理装置は、半導体装置（IC（Integrated Circuits））の製造に使用される半導体製造装置の一例として構成されているものである。

下記の説明では、基板処理装置の一例として、基板に対し成膜処理等をおこなう縦型の装置を使用した場合について述べる。しかし、本発明は、縦型装置の使用を前提としたものでなく、例えば、枚葉装置を使用しても良い。また、成膜のメカニズムもSi原料、酸化原料、触媒を組み合わせた SiO_2 膜に限定されるものではなく、例えば光エネルギーを用いた成膜技術等、低温成膜が可能な技術を適用することができる。

20

【0021】

図1に示す通り、基板処理装置101では、基板の一例となるウエハ200を収納したカセット110が使用されており、ウエハ200はシリコン等の材料から構成されている。基板処理装置101は筐体111を備えており、筐体111の内部にはカセットステージ114が設置されている。カセット110はカセットステージ114上に工程内搬送装置（図示略）によって搬入されたり、カセットステージ114上から搬出されたりされる。

30

【0022】

カセットステージ114は、工程内搬送装置によって、カセット110内のウエハ200が垂直姿勢を保持しつつカセット110のウエハ出し入れ口が上方向を向くように載置される。カセットステージ114は、カセット110を筐体111の後方に右回り縦方向90°回転し、カセット110内のウエハ200が水平姿勢となり、カセット110のウエハ出し入れ口が筐体111の後方を向くように動作可能となるよう構成されている。

【0023】

筐体111内の前後方向の略中央部にはカセット棚105が設置されており、カセット棚105は複数段複数列にて複数個のカセット110を保管するように構成されている。カセット棚105にはウエハ移載機構125の搬送対象となるカセット110が収納される移載棚123が設けられている。

40

【0024】

カセットステージ114の上方には予備カセット棚107が設けられ、予備的にカセット110を保管するように構成されている。

【0025】

カセットステージ114とカセット棚105との間には、カセット搬送装置118が設置されている。カセット搬送装置118は、カセット110を保持したまま昇降可能なカセットエレベータ118aと、搬送機構としてのカセット搬送機構118bとで構成されている。カセット搬送装置118はカセットエレベータ118aとカセット搬送機構11

50

8 bとの連続動作により、カセットステージ114とカセット棚105と予備カセット棚107との間で、カセット110を搬送するように構成されている。

【0026】

カセット棚105の後方には、ウエハ移載機構125が設置されている。ウエハ移載機構125は、ウエハ200を水平方向に回転ないし直動可能なウエハ移載装置125aと、ウエハ移載装置125aを昇降させるためのウエハ移載装置エレベータ125bとで構成されている。ウエハ移載装置125aにはウエハ200をピックアップするためのツイーザ125cが設けられている。ウエハ移載装置125はウエハ移載装置125aとウエハ移載装置エレベータ125bとの連続動作により、ツイーザ125cをウエハ200の載置部として、ウエハ200をポート217に対して装填（チャージング）したり、ポート217から脱装（ディスチャージング）したりするように構成されている。

10

【0027】

筐体111の後部上方には、ウエハ200を熱処理する処理炉202が設けられており、処理炉202の下端部が炉口シャッタ147により開閉されるように構成されている。

【0028】

処理炉202の下方には処理炉202に対しポート217を昇降させるポートエレベータ115が設けられている。ポートエレベータ115の昇降台にはアーム128が連結されており、アーム128にはシールキャップ219が水平に据え付けられている。シールキャップ219はポート217を垂直に支持するとともに、処理炉202の下端部を閉塞可能なように構成されている。

20

【0029】

ポート217は複数の保持部材を備えており、複数枚（例えば50～150枚程度）のウエハ200をその中心を揃えて垂直方向に整列させた状態で、それぞれ水平に保持するように構成されている。

【0030】

カセット棚105の上方には、清浄化した雰囲気であるクリーンエアを供給するクリーンユニット134aが設置されている。クリーンユニット134aは供給ファン及び防塵フィルタで構成されており、クリーンエアを筐体111の内部に流通させるように構成されている。

【0031】

筐体111の左側端部には、クリーンエアを供給するクリーンユニット134bが設置されている。クリーンユニット134bも供給ファン及び防塵フィルタで構成されており、クリーンエアをウエハ移載装置125aやポート217等の近傍を流通させるように構成されている。当該クリーンエアは、ウエハ移載装置125aやポート217等の近傍を流通した後に、筐体111の外部に排気されるようになっている。

30

【0032】

続いて、基板処理装置101の主な動作について説明する。

【0033】

工程内搬送装置（図示略）によってカセット110がカセットステージ114上に搬入されると、カセット110は、ウエハ200がカセットステージ114の上で垂直姿勢を保持し、カセット110のウエハ出し入れ口が上方向を向くように載置される。その後、カセット110は、カセットステージ114によって、カセット110内のウエハ200が水平姿勢となり、カセット110のウエハ出し入れ口が筐体111の後方を向くように、筐体111の後方に右周り縦方向90°回転させられる。

40

【0034】

その後、カセット110は、カセット棚105ないし予備カセット棚107の指定された棚位置へカセット搬送装置118によって自動的に搬送され受け渡され、一時的に保管された後、カセット棚105ないし予備カセット棚107からカセット搬送装置118によって移載棚123に移載されるか、もしくは直接移載棚123に搬送される。

【0035】

50

カセット 110 が移載棚 123 に移載されると、ウエハ 200 はカセット 110 からウエハ移載装置 125 a のツイーザ 125 c によってウエハ出し入れ口を通じてピックアップされ、ポート 217 に装填（チャージング）される。ポート 217 にウエハ 200 を受け渡したウエハ移載装置 125 a はカセット 110 に戻り、後続のウエハ 110 をポート 217 に装填する。

【0036】

予め指定された枚数のウエハ 200 がポート 217 に装填されると、処理炉 202 の下端部を閉じていた炉口シャッタ 147 が開き、処理炉 202 の下端部が開放される。その後、ウエハ 200 群を保持したポート 217 がポートエレベータ 115 の上昇動作により処理炉 202 内に搬入（ローディング）され、処理炉 202 の下部がシールキャップ 219 により閉塞される。

10

【0037】

ローディング後は、処理炉 202 にてウエハ 200 に対し任意の処理が実施される。その処理後は、上述の逆の手順で、ウエハ 200 およびカセット 110 が筐体 111 の外部に搬出される。

【0038】

図 2 及び図 3 に示す通り、処理炉 202 にはウエハ 200 を加熱するためのヒータ 207 が設けられている。ヒータ 207 は上方が閉塞された円筒形状の断熱部材と複数本のヒータ素線とを備えており、断熱部材に対しヒータ素線が設けられたユニット構成を有している。ヒータ 207 の内側には、ウエハ 200 を処理するための石英製の反応管 203 が設けられている。

20

【0039】

反応管 203 の下端には、気密部材であるリング 220 を介してステンレス等で構成されたマニホールド 209 が設けられている。マニホールド 209 の下端開口は、リング 220 を介して蓋体としてのシールキャップ 219 により気密に閉塞されている。処理炉 202 では、少なくとも、反応管 203、マニホールド 209 及びシールキャップ 219 により処理室 201 が形成されている。

【0040】

シールキャップ 219 にはポート 217 を支持するポート支持台 218 が設けられている。図 1 に示す通り、ポート 217 はポート支持台 218 に固定された底板 210 とその上方に配置された天板 211 とを有しており、底板 210 と天板 211 との間に複数本の支柱 212 が架設された構成を有している。ポート 217 には複数枚のウエハ 200 が保持されている。複数枚のウエハ 200 は、互いに一定の間隔をあげながら水平姿勢を保持した状態でポート 217 の支柱 212 に支持されている。

30

【0041】

以上の処理炉 202 では、バッチ処理される複数枚のウエハ 200 がポート 217 に対し多段に積層された状態において、ポート 217 がポート支持体 218 で支持されながら処理室 201 に挿入され、ヒータ 207 が処理室 201 に挿入されたウエハ 200 を所定の温度に加熱するようになっている。

【0042】

図 2 及び図 3 に示す通り、処理室 201 には、原料ガスを供給するための 2 本の原料ガス供給管 310、320 と、触媒を供給するための触媒供給管 330 とが接続されている。

40

【0043】

原料ガス供給管 310 にはマスフローコントローラ 312 及びバルブ 314 が設けられている。原料ガス供給管 310 の先端部にはノズル 410 が連結されている。ノズル 410 は、処理室 201 を構成している反応管 203 の内壁とウエハ 200 との間における円弧状の空間で、反応管 203 の内壁に沿った上下方向に延在している。ノズル 410 の側面には原料ガスを供給する多数のガス供給孔 410 a が設けられている。ガス供給孔 410 a は、下部から上部にわたってそれぞれ同一または、大きさに傾斜をつけた開口面積を

50

有し、更に同じ開口ピッチで設けられている。

【 0 0 4 4 】

更に原料ガス供給管 3 1 0 にはキャリアガスを供給するためのキャリアガス供給管 5 1 0 が接続されている。キャリアガス供給管 5 1 0 にはマスフローコントローラ 5 1 2 及びバルブ 5 1 4 が設けられている。

【 0 0 4 5 】

原料ガス供給管 3 2 0 にはマスフローコントローラ 3 2 2 及びバルブ 3 2 4 が設けられている。原料ガス供給管 3 2 0 の先端部にはノズル 4 2 0 が連結されている。ノズル 4 2 0 も、ノズル 4 1 0 と同様に、処理室 2 0 1 を構成している反応管 2 0 3 の内壁とウエハ 2 0 0 との間における円弧状の空間で、反応管 2 0 3 の内壁に沿って上下方向に延在している。ノズル 4 2 0 の側面には、原料ガスを供給する多数のガス供給孔 4 2 0 a が設けられている。ガス供給孔 4 2 0 a も、ガス供給孔 4 1 0 a と同様に、下部から上部にわたってそれぞれ同一または、大きさに傾斜をつけた開口面積を有し、更に同じ開口ピッチで設けられている。

10

【 0 0 4 6 】

更に原料ガス供給管 3 2 0 にはキャリアガスを供給するためのキャリアガス供給管 5 2 0 が連結されている。キャリアガス供給管 5 2 0 にはマスフローコントローラ 5 2 2 及びバルブ 5 2 4 が設けられている。

【 0 0 4 7 】

触媒供給管 3 3 0 にはマスフローコントローラ 3 3 2 及びバルブ 3 3 4 が設けられている。触媒供給管 3 3 0 の先端部にはノズル 4 3 0 が連結されている。ノズル 4 3 0 も、ノズル 4 1 0 と同様に、処理室 2 0 1 を構成している反応管 2 0 3 の内壁とウエハ 2 0 0 との間における円弧状の空間で、反応管 2 0 3 の内壁に沿って上下方向に延在している。ノズル 4 3 0 の側面には、触媒を供給する多数の触媒供給孔 4 3 0 a が設けられている。触媒供給孔 4 3 0 a も、ガス供給孔 4 1 0 a と同様に、下部から上部にわたってそれぞれ同一または、大きさに傾斜をつけた開口面積を有し、更に同じ開口ピッチで設けられている。

20

【 0 0 4 8 】

更に触媒供給管 3 3 0 にはキャリアガスを供給するためのキャリアガス供給管 5 3 0 が連結されている。キャリアガス供給管 5 3 0 にはマスフローコントローラ 5 3 2 及びバルブ 5 3 4 が設けられている。

30

【 0 0 4 9 】

上記構成に係る一例として、原料ガス供給管 3 1 0 には原料ガスの一例として Si 原料 (T D M A S : トリスジメチルアミノシラン (T D M A S 、 S i H (N (C H ₃)₂)₃) 、 D C S : ジクロロシラン (S i H₂ C l₂) 、 H C D : ヘキサクロロジシラン (S i₂ C l₆) やトリクロロシラン (S i C l₄) 等) が導入される。原料ガス供給管 3 2 0 には酸化原料の一例として H₂O や H₂O₂ 等が導入される。触媒供給管 3 3 0 には触媒の一例としてピリジン (C₅H₅N) やピリミジン、キノリン等が導入される。

【 0 0 5 0 】

処理室 2 0 1 にはバルブ 2 4 3 e を介して処理室 2 0 1 内を排気するための排気管 2 3 1 が接続されている。排気管 2 3 1 には真空ポンプ 2 4 6 が接続されており、真空ポンプ 2 4 6 の作動で処理室 2 0 1 内を真空排気することができるようになっている。バルブ 2 4 3 e は開閉動作により処理室 2 0 1 の真空排気の起動とその停止とをすることができるのに加えて、その弁開度が調節可能であって処理室 2 0 1 の内部の圧力調整をも可能とする開閉弁である。

40

【 0 0 5 1 】

反応管 2 0 3 内の中央部にはポート 2 1 7 が設けられている。ポート 2 1 7 は、ポートエレベータ 1 1 5 により反応管 2 0 3 に対し昇降 (出入り) することができるようになっている。ポート 2 1 7 を支持するポート支持台 2 1 8 の下端部には、処理の均一性を向上するためにポート 2 1 7 を回転させるポート回転機構 2 6 7 が設けられている。ポート回

50

転機構 267 を駆動させることにより、ポート支持台 218 に支持されたポート 217 を回転させることができるようになっている。

【0052】

以上のマスフローコントローラ 312, 322, 332, 512, 522, 532、バルブ 314, 324, 334, 514, 524, 534、バルブ 243e、ヒータ 207、真空ポンプ 246、ポート回転機構 267、ポートエレベータ 115 等の各部材はコントローラ 280 に接続されている。コントローラ 280 は、基板処理装置 101 の全体の動作を制御する制御部の一例であって、マスフローコントローラ 312, 322, 332, 512, 522, 532 の流量調整、バルブ 314, 324, 334, 514, 524, 534 の開閉動作、バルブ 243e の開閉及び圧力調整動作、ヒータ 207 の温度調整、真空ポンプ 246 の起動・停止、ポート回転機構 267 の回転速度調節、ポートエレベータ 115 の昇降動作等をそれぞれ制御するようになっている。

10

【0053】

次に、半導体装置（半導体デバイス）の製造方法の一例として、大規模集積回路（Large Scale Integration; LSI）を製造する際に、本発明を適用する例について説明する。

【0054】

LSI は、シリコンウエハ上に処理を施すウエハプロセスを行なった後、組立工程、試験工程、信頼性試験工程を経て製造される。ウエハプロセスは、シリコンウエハに酸化、拡散などの加工を施す基板工程と、その表面に配線を形成する配線工程とに区分され、リソグラフィ工程を中心に洗浄、熱処理、膜形成などが反復して行なわれる。リソグラフィ工程では、ホトレジストパターンを形成し、該パターンをマスクとしてエッチングを行なうことにより該パターンの下層を加工する。

20

【0055】

ここで、図 4 を参照しながら、ウエハ 200 上にホトレジストパターンを形成するプロセスシーケンスの一例について説明する。

【0056】

プロセスシーケンスでは、ウエハ 200 上に第 1 ホトレジストパターン 603a を形成する第 1 ホトレジストパターン形成工程と、第 1 ホトレジストパターン 603a 上に第 1 ホトレジスト保護膜として薄膜を形成する第 1 ホトレジスト保護膜形成工程と、薄膜上に第 2 ホトレジストパターン 603b を形成する第 2 ホトレジストパターン工程とを、この順に実施する。以下、各工程について説明する。

30

【0057】

<第 1 ホトレジストパターン形成工程>

第 1 ホトレジストパターン形成工程では、ウエハ 200 上に形成されたハードマスク 601 上に第 1 ホトレジストパターン 603a を形成する。

最初に、ウエハ 200 上に形成されたハードマスク 601 上に、第 1 ホトレジスト溶剤 602a を塗布する（図 4a）。次に、ベーキング、ArF エキシマ光源（193nm）や KrF エキシマ光源（248nm）等の光源によるマスクパターン等を用いた選択的露光、現像等を行うことで、第 1 ホトレジストパターン 603a を形成する（図 4b）。

40

【0058】

<第 1 ホトレジスト保護膜形成工程>

第 1 ホトレジスト保護膜形成工程では、第 1 ホトレジストパターン形成工程にて形成された第 1 ホトレジストパターン 603a 上及び第 1 ホトレジストパターン 603a が形成されていない部分に、薄膜を保護材として形成する。これにより、第 1 ホトレジストパターン 603a の形状変化や膜質変化を防止して後述の第 2 ホトレジスト溶剤 602b から保護する。以下では、基板処理装置 101 を使用して ALD 法により、保護膜としての SiO₂ 膜 604 を極低温にて成膜する例について説明する。

【0059】

ALD (Atomic Layer Deposition) 法とは、CVD (Chemical Vapor Deposition) 法

50

の一つであり、ある成膜条件（温度、時間等）の下で、成膜に用いる少なくとも2種類の原料となる原料ガスを1種類ずつ交互に基板上に供給し、1原子単位で基板上に吸着させ、表面反応を利用して成膜を行う手法である。このとき、膜厚の制御は、原料ガスを供給するサイクル数で行う（例えば、成膜速度が1 / サイクルとすると、20 の膜を形成する場合、20 サイクル行う）。

【0060】

本実施例では、Si原料ガスとしてHCDを、酸化原料としてH₂Oを、触媒としてピリジンを、キャリアガスとしてN₂を、それぞれ用いた場合について図1、図2及び図5を使用して説明する。

【0061】

成膜プロセスでは、コントローラ280が、基板処理装置101を下記の通りに制御する。すなわち、ヒータ207を制御して処理室201内をホトレジスト膜の変質温度より低い温度であって、例えば150 以下、好ましくは100 以下、より好ましくは75 に保持する。その後、複数枚のウエハ200をポート217に装填し、ポート217を処理室201に搬入する。その後、ポート217をポート駆動機構267により回転させ、ウエハ200を回転させる。その後、真空ポンプ246を作動させるとともにバルブ243eを開いて処理室201内を真空引きし、ウエハ200の温度が75 に達して温度等が安定したら、処理室201内の温度を75 に保持した状態で後述する4つのステップを順次実行する。

【0062】**(ステップ1)**

原料ガス供給管310にHCDを、原料ガス供給管320にH₂Oを、触媒供給管330に触媒を、キャリアガス供給管510, 520, 530にN₂を導入（流入）させた状態で、バルブ314, 334, 514, 524, 534を適宜開く。但し、バルブ324は閉じたままである。

【0063】

その結果、図5のように、HCDが、N₂と混合されながら原料ガス供給管310を流通してノズル410に流出し、ガス供給孔410aから処理室201に供給される。また、触媒も、N₂と混合されながら触媒供給管330を流通してノズル430に流出し、触媒供給孔430aから処理室201に供給される。さらに、N₂がキャリアガス供給管520を流通してノズル420に流出し、ガス供給孔420aから処理室201に供給される。処理室201に供給されたHCD, 触媒はウエハ200の表面上を通過して排気管231から排気される。

【0064】

ステップ1では、バルブ314, 334を制御して、HCD, 触媒を供給する時間を最適な時間（例えば10秒）とする。さらに、HCDと触媒の供給量の比が一定の割合（例えば1:1）となるようバルブ314, 334を制御する。同時に、バルブ243eを適正に調整して処理室201内の圧力を一定範囲内の最適な値（例えば3 Torr）とする。以上のステップ1では、HCD, 触媒を処理室201内に供給することで、Siがウエハ200上に形成された第1ホトレジストパターン603a及びハードマスク601上に吸着する。

【0065】**(ステップ2)**

バルブ314, 334を閉じてHCD, 触媒の供給を停止させるとともに、図5のように、N₂をキャリアガス供給管510, 520, 530から処理室201に供給し続け、処理室201内をN₂でパージする。パージ時間は例えば15秒とする。また15秒内にパージと真空引きの2工程があってもよい。その結果、処理室201内に残留したHCD, 触媒が処理室201内から排除される。

【0066】**(ステップ3)**

バルブ 5 1 4 , 5 2 4 , 5 3 4 を開いたままで、バルブ 3 2 4 , 3 3 4 を適宜開く。バルブ 3 1 4 は閉じたままである。その結果、図 5 のように、 H_2O が、 N_2 と混合されながら原料ガス供給管 3 2 0 を流通してノズル 4 2 0 に流出し、ガス供給孔 4 2 0 a から処理室 2 0 1 に供給される。また、触媒も、 N_2 と混合されながら触媒供給管 3 3 0 を流通してノズル 4 3 0 に流出し、触媒供給孔 4 3 0 a から処理室 2 0 1 に供給される。さらに、 N_2 がキャリアガス供給管 5 1 0 を流通してノズル 4 1 0 に流出し、ガス供給孔 4 1 0 a から処理室 2 0 1 に供給される。処理室 2 0 1 に供給された H_2O , 触媒はウエハ 2 0 0 の表面上を通過して排気管 2 3 1 から排気される。

【 0 0 6 7 】

ステップ 3 では、バルブ 3 2 4 , 3 3 4 を制御して、 H_2O , 触媒を供給する時間を最適な時間（例えば 2 0 秒）とする。さらに、 H_2O と触媒の供給量の比が一定の割合（例えば 1 : 1）となるようバルブ 3 1 4 , 3 3 4 を制御する。同時に、バルブ 2 4 3 e を適正に調整して処理室 2 0 1 内の圧力を一定範囲内の最適な値（例えば 7 T o r r）とする。以上のステップ 3 では、 H_2O , 触媒を処理室 2 0 1 内に供給することで、 SiO_2 膜がウエハ 2 0 0 上に形成された第 1 ホトレジストパターン 6 0 3 a 及びハードマスク 6 0 1 上に形成される。尚、 H_2O 及び触媒の供給濃度は同じ濃度であるとより好ましい。

【 0 0 6 8 】

尚、ステップ 3 で供給する酸化原料（ H_2O に相当する原料）として必要とされる特性は、その分子中に電気陰性度の高い原子を含んでおり、電氣的に偏りを持つことである。その理由は、触媒の電気陰性度が高いため、原料ガスの活性化エネルギーを下げ反応を促進するからである。したがって、ステップ 3 で供給する原料ガスとしては、 OH 結合を有する H_2O や H_2O_2 等が適切であり、 O_2 や O_3 のような無極性分子は不適切である。

【 0 0 6 9 】

（ステップ 4）

バルブ 3 2 4 , 3 3 4 を閉じて H_2O , 触媒の供給を停止させるとともに、図 5 のように、 N_2 をキャリアガス供給管 5 1 0 , 5 2 0 , 5 3 0 から処理室 2 0 1 に供給し続け、処理室 2 0 1 内を N_2 でパージする。パージ時間は例えば 1 5 秒とする。また 1 5 秒内にパージと真空引きの 2 工程があってもよい。その結果、処理室 2 0 1 内に残留した H_2O , 触媒が処理室 2 0 1 内から排除される。

【 0 0 7 0 】

以降、ステップ 1 ~ 4 を 1 サイクルとしてこのサイクルを複数回繰り返し、ウエハ 2 0 0 上に形成された第 1 ホトレジストパターン 6 0 3 a 及びハードマスク 6 0 1 上に所定膜厚の SiO_2 膜を形成する。この場合、各サイクル中で、上記の通りに、ステップ 1 における Si 原料と触媒により構成される雰囲気と、ステップ 3 における酸化原料と触媒により構成される雰囲気の夫々の雰囲気が処理室 2 0 1 内で混合しないように成膜することに留意する。これにより、第 1 ホトレジストパターン 6 0 3 a 及びハードマスク 6 0 1 上に、第 1 ホトレジスト保護膜としての SiO_2 膜 6 0 4 が形成される（図 4 c、図 7）。

【 0 0 7 1 】

その後、処理室 2 0 1 内を真空引きして処理室 2 0 1 内に残留する H_2O , 触媒を排気し、バルブ 2 4 3 e を制御して処理室 2 0 1 内を大気圧とし、ポート 2 1 7 を処理室 2 0 1 から搬出する。これにより 1 回の成膜処理（バッチ処理）が終了する。

【 0 0 7 2 】

尚、 SiO_2 膜 6 0 4 の膜厚として、リソグラフィの限界解像性であるハーフピッチ（ H_p ）の 5 % 程度が第 1 ホトレジスト保護膜として必要である。従って、例えば H_p 3 0 nm に対して、5 - 2 5 の膜厚があればよく、好適には 1 5 である。

【 0 0 7 3 】

< 第 2 ホトレジストパターン形成工程 >

第 2 ホトレジストパターン形成工程では、第 1 ホトレジスト保護膜形成工程にて第 1 ホトレジスト上に形成された SiO_2 膜 6 0 4 上であって、第 1 ホトレジストパターン 6 0 3 a が形成される位置とは異なる位置に、第 2 ホトレジストパターン 6 0 3 b を形成する

10

20

30

40

50

。本工程では、第1ホトレジストパターン形成工程と同様の処理を行う。

最初に、第1ホトレジストの保護膜である SiO_2 膜604上に、第2ホトレジスト溶剤602bを塗布する(図4d)。次に、ベーキング、ArFエキシマ光源(193nm)やKrFエキシマ光源(248nm)等による露光、現像等を行うことで、第2ホトレジストパターン603bを形成する(図4e)。

【0074】

上記のように、第1ホトレジストパターン形成工程、第1ホトレジスト保護膜形成工程、第2ホトレジストパターン形成工程を実施することにより、微細なホトレジストパターンを形成することが出来る。図6に、ALD法により SiO_2 膜を形成した際の図を示す

10

【0075】

尚、上記では、第1ホトレジストパターン603aはウエハ200上に形成されたハードマスク601上に形成することとしているが、ハードマスク601は無くても良い。

【0076】

また、第2ホトレジストパターン形成後であって、所定の処理(例えば寸法検査、あわせ検査、リワーク処理等)を実施した後、必要に応じて SiO_2 膜604を除去するために、次のような第1ホトレジスト保護膜)除去工程を実施しても良い。

【0077】

<第1ホトレジスト保護膜除去工程>

20

第1ホトレジスト保護膜除去工程では、第1ホトレジスト保護膜形成工程にて形成された第1ホトレジスト保護膜としての SiO_2 膜604を除去する。

【0078】

除去方式には、ウエットエッチング方式とドライエッチング方式の2つがある。ウエットエッチングにより SiO_2 膜604を除去する場合のエッチング液としては、例えば弗化水素酸(HF)液であって、希薄なHF水溶液等が挙げられる。尚、ALD法により形成された SiO_2 膜はウエットエッチングレートが速い。図7に、その特性として異なる方法により形成された SiO_2 膜のエッチングレートをそれぞれ比較したものを示す。図7から、熱酸化膜のウエットエッチングレートを基準とした場合に、CVD法により形成された SiO_2 膜では5倍、ALD法により形成された SiO_2 膜では15倍と、ALD法

30

により形成された SiO_2 膜のウエットエッチングレートが速いことがわかる。

また、ドライエッチング方式により SiO_2 膜604を除去する場合には、例えば、酸素プラズマ等を用いることができる。

【0079】

また、上記では、ホトレジストパターンを2回形成する工程について説明したが、ホトレジストパターンは3回以上形成してもよく、その場合は、ホトレジストパターン形成工程とホトレジスト保護膜形成工程を所定回数繰り返して行う。

【0080】

またホトレジストパターンを3回以上形成する場合、必要に応じて、第1ホトレジストパターン形成工程 第1ホトレジスト保護膜形成工程 第2ホトレジストパターン形成工程 第1ホトレジスト保護膜除去 第3ホトレジストパターン形成工程 第2ホトレジスト保護膜形成工程 第4ホトレジストパターン形成工程 第2ホトレジスト保護膜除去 第5ホトレジストパターン形成工程・・・というように、保護膜を1回ずつ除去しても良い。

40

【0081】

Si原料として例えばトリスジメチルアミノシラン(TDMAS、 $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$)、ジクロロシラン(SiH_2Cl_2)、ヘキサクロロジシラン(Si_2Cl_6)、トリクロロシラン(SiCl_4)を使用し、酸化原料として例えば、 H_2O 、 H_2O_2 、 O_2 、 O_3 等を使用し、ALD法によりSi原料と酸化原料を交互に供給し、その交互の供給を複数回繰り返すことで所望の膜厚の SiO_2 膜を形成することができる。これに

50

より、低温で第1ホットレジスト保護材としての SiO_2 膜604を形成することができる。

【0082】

上述のように、第1ホットレジストパターンの表面に薄膜を成膜することにより、第1ホットレジストパターンを保護することができ、第2ホットレジスト溶剤を塗布する際に、第2ホットレジスト溶剤が第1ホットレジストパターンへ浸透することを防止できる。

【0083】

また、上記のように第2ホットレジスト溶剤が第1ホットレジストパターンへ浸透することを防止できるため、第1ホットレジストパターンが形成されていない部分に第2ホットレジストパターンを形成することができ、第1のホットレジストパターンと第2のホットレジストパターンとの最小間隔が50nm以下である微細なホットレジストパターンを形成することができる。

10

【0084】

さらに、第1ホットレジストパターンの表面に薄膜を成膜することにより、第2ホットレジストパターン形成工程において、第1ホットレジストパターンの機械的強度を向上させることができる。

【0085】

さらに、第1ホットレジスト保護膜として、例えば触媒を用いて成膜を行う極低温（触媒） SiO_2 膜のように極低温にてプロセスを実施することが可能な薄膜を適用することにより、ホットレジストが変質する温度より低温で薄膜を形成することができるため、薄膜第1ホットレジスト保護膜形成工程において第1ホットレジストパターンの変質を防止することができる。

20

【0086】

さらに、 SiO_2 膜はウエットエッチングレートが速いため、この SiO_2 膜を除去する必要がある場合に、容易に除去することが可能となる。

【0087】

また、ホットレジスト処理では、通常、下層に対する位置あわせのズレや寸法のズレ等の不具合が発生することが多く、この場合、一旦形成したホットレジストパターンを酸素プラズマ等によるアッシング処理で除去し、ホットレジストパターン形成工程を初めからやり直すというリワーク処理（re-work）が行なわれるが、第2ホットレジストパターンのリワーク処理時に、第1ホットレジストパターンが酸素プラズマ等によりダメージを受けてしまうという問題があった。しかし上述のように、第1ホットレジストパターン上に酸素プラズマ等によるアッシング処理に耐えうる SiO_2 膜等の薄膜を成膜することにより、第2ホットレジストパターンのリワーク処理時に、第1ホットレジストパターンを保護することができる。

30

【0088】

また、第2ホットレジストパターンを形成する際には、下層パターンとの位置あわせを行なうためのものであってウェハ上に形成されるアライメントマークを検出する必要がある。従って、第1ホットレジスト保護膜としての薄膜は透過性を有することが求められる。

【0089】

尚、上述の実施の形態では、第1ホットレジスト保護膜として、ALD法によりSi原料、酸化原料、触媒を用いて形成する薄膜である極低温 SiO_2 膜について述べたが、第1ホットレジストパターンの変質を防止可能な温度で成膜可能であれば、これに限定されるものではなく、他の成膜方法及び他の膜種でも適用可能である。例えば、原料ガスに紫外光等を照射して所定の反応を誘起する成膜方法など光エネルギーを用いた成膜技術等でもよい。

40

【0090】

さらに、上述の実施の形態では、第1ホットレジスト保護膜形成工程で薄膜を形成する際に、縦型基板処理装置の例を用いて説明したが、本発明は枚葉基板処理装置においても同様に適用可能である。

50

【 0 0 9 1 】

また、上述の実施の形態では、半導体製造装置の例として薄膜を形成する基板処理装置を用いて説明したが、半導体製造装置は基板処理装置の他にホトレジストパターンを形成するホトレジスト処理装置を備えていてもよい。これにより、ホトレジストパターンの形成及び薄膜形成を一貫処理することができる。

【 図面の簡単な説明 】

【 0 0 9 2 】

【 図 1 】 本発明の好ましい実施例に係る基板処理装置の概略的な構成を示す斜透視図である。

【 図 2 】 本発明の好ましい実施例で使用される縦型の処理炉とそれに付随する部材との概略構成図であり、特に処理炉部分を縦断面で示している。

【 図 3 】 図 2 の A - A 線断面図である。

【 図 4 】 本発明の好ましい実施例において、基板として使用されるウエハにホトレジストパターンが形成される様子を概略的に示す模式図である。

【 図 5 】 本発明の好ましい実施例において、ALD法によりSiO₂膜を形成する際の概略的な主要ガス供給シーケンスを示す図である。

【 図 6 】 本発明の好ましい実施例において、ALD法によりSiO₂膜を形成した際の図である。

【 図 7 】 本発明の好ましい実施例において、SiO₂膜のウエットエッチング特性を示す図である。

【 符号の説明 】

【 0 0 9 3 】

- 1 0 1 基板処理装置
- 1 0 5 カセット棚
- 1 0 7 予備カセット棚
- 1 1 0 カセット
- 1 1 1 筐体
- 1 1 4 カセットステージ
- 1 1 5 ポートエレベータ
- 1 1 8 カセット搬送装置
- 1 1 8 a カセットエレベータ
- 1 1 8 b カセット搬送機構
- 1 2 3 移載棚
- 1 2 5 ウエハ移載機構
- 1 2 5 a ウエハ移載装置
- 1 2 5 b ウエハ移載装置エレベータ
- 1 2 5 c ツイーザ
- 1 2 8 アーム
- 1 3 4 a , 1 3 4 b クリーンユニット
- 1 4 7 炉口シャッタ
- 2 0 0 ウエハ
- 2 0 1 処理室
- 2 0 2 処理炉
- 2 0 3 反応管
- 2 0 7 ヒータ
- 2 0 9 マニホールド
- 2 1 0 底板
- 2 1 1 天板
- 2 1 2 支柱
- 2 1 7 ポート

10

20

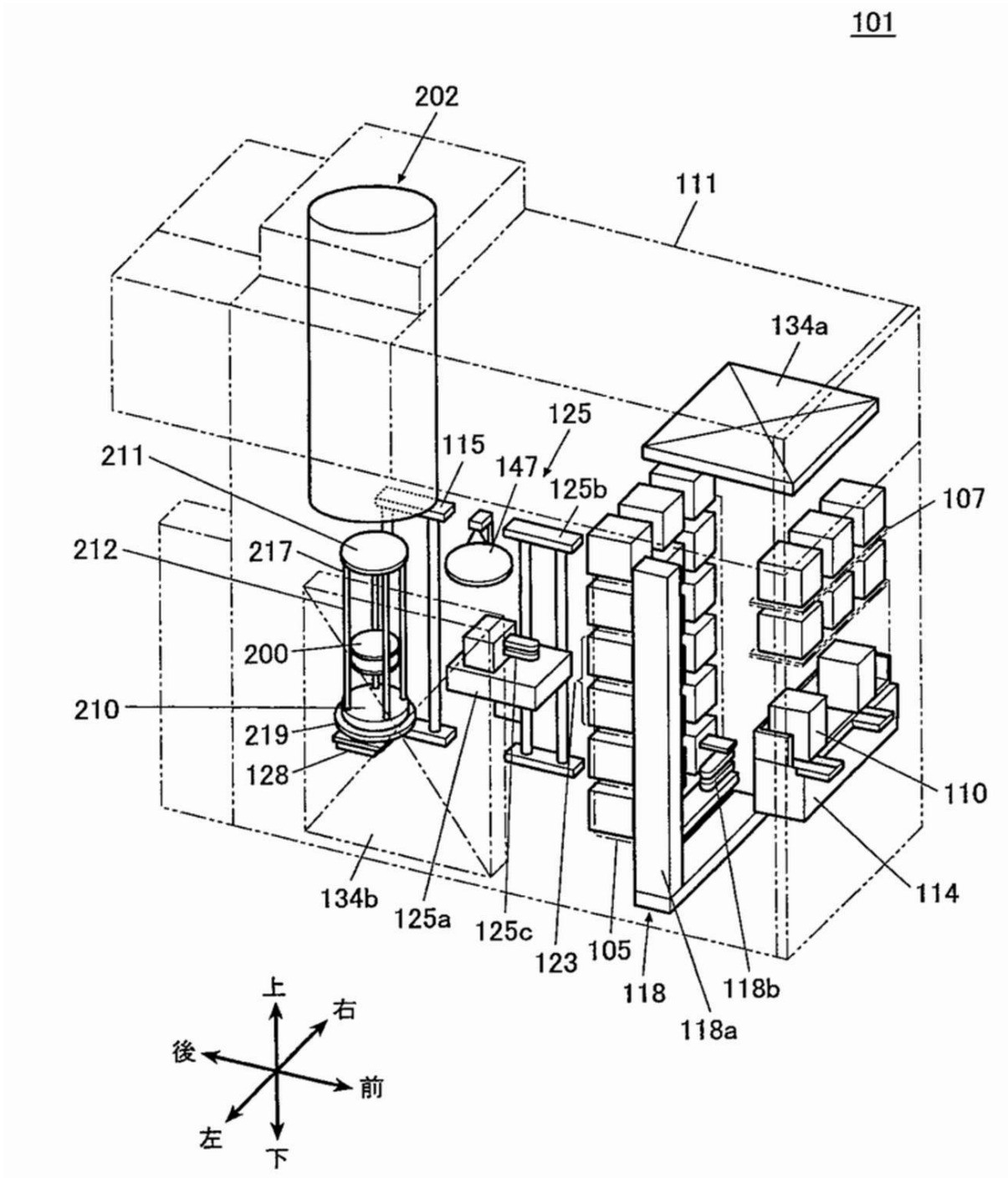
30

40

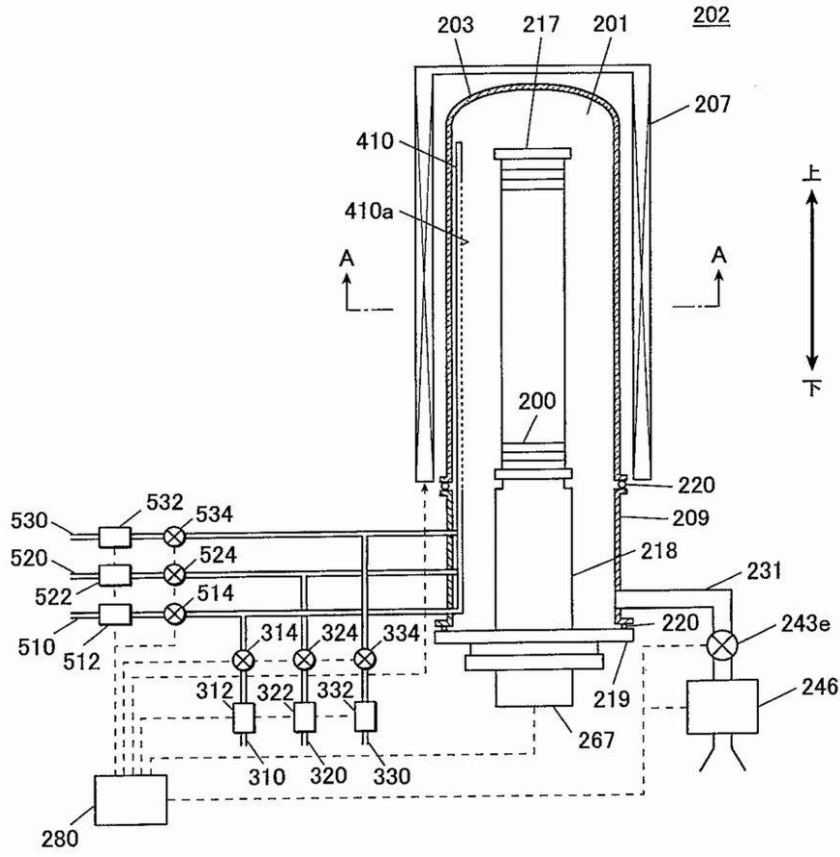
50

2 1 8	ボート支持台	
2 1 9	シールキャップ	
2 2 0	リング	
2 3 1	排気管	
2 4 3 e	バルブ	
2 4 6	真空ポンプ	
2 6 7	ボート回転機構	
2 8 0	コントローラ	
3 1 0 , 3 2 0	原料ガス供給管	
3 3 0	触媒供給管	10
3 1 2 , 3 2 2 , 3 3 2	マスフローコントローラ	
3 1 4 , 3 2 4 , 3 3 4	バルブ	
4 1 0 , 4 2 0 , 4 3 0	ノズル	
4 1 0 a , 4 2 0 a	ガス供給孔	
4 3 0 a	触媒供給孔	
5 1 0 , 5 2 0 , 5 3 0	キャリアガス供給管	
5 1 2 , 5 2 2 , 5 3 2	マスフローコントローラ	
5 1 4 , 5 2 4 , 5 3 4	バルブ	
6 0 1	: ハードマスク (HM)	
6 0 2 a	: 第1 ホトレジスト溶剤	20
6 0 2 b	: 第2 ホトレジスト溶剤	
6 0 3 a	: 第1 ホトレジストパターン	
6 0 3 b	: 第1 ホトレジストパターン	
6 0 4	: S i O ₂ 膜	

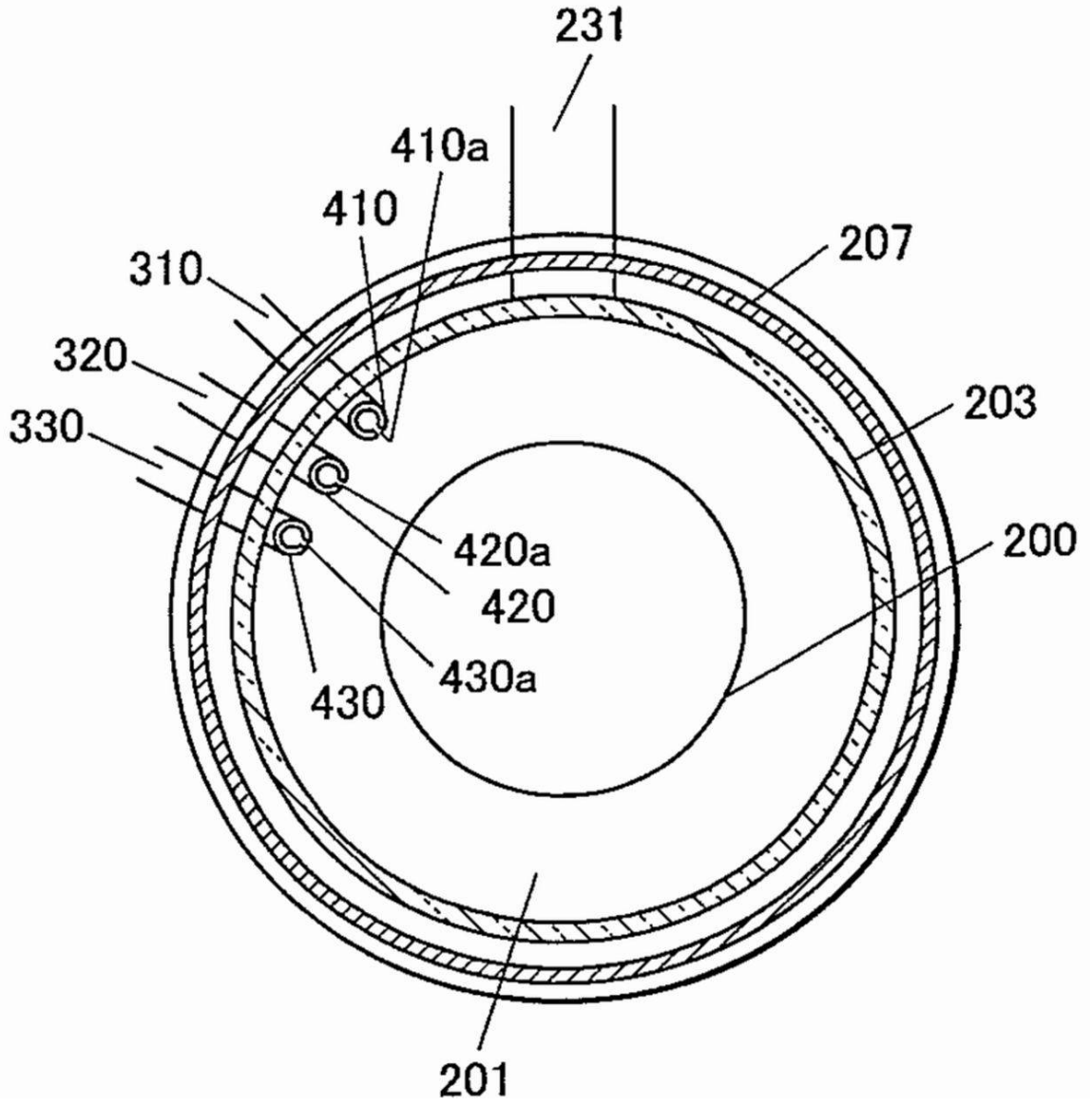
【図1】



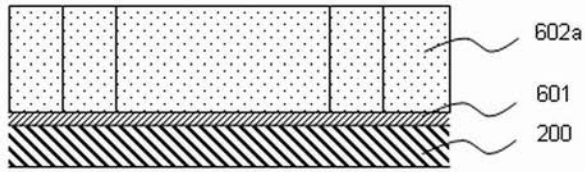
【図2】



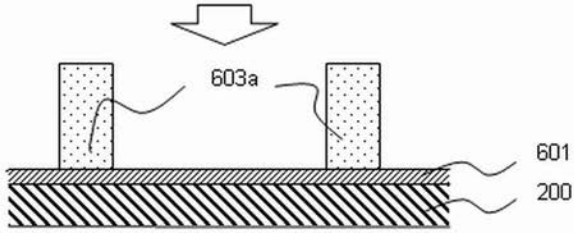
【図3】



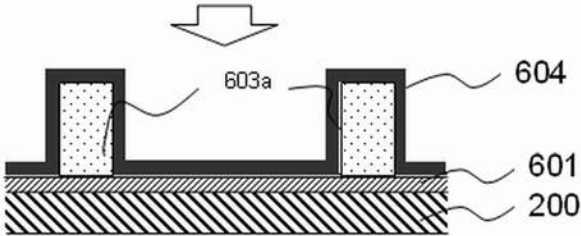
【 図 4 】



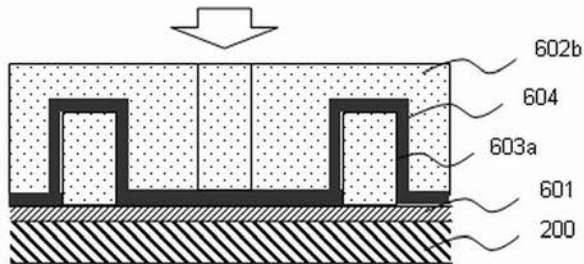
【 図 4 a 】



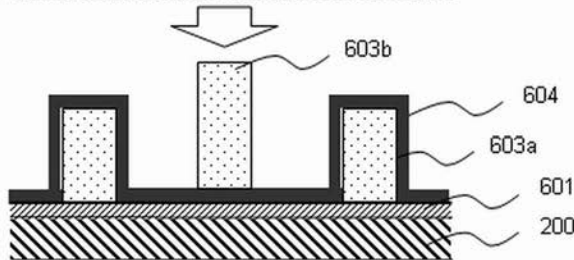
【 図 4 b 】



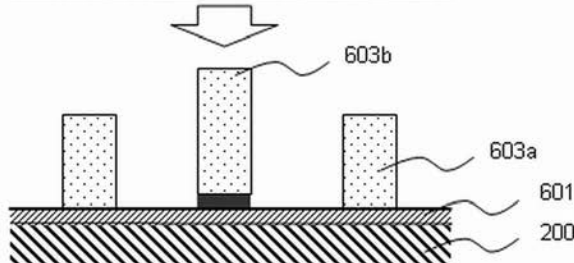
【 図 4 c 】



【 図 4 d 】

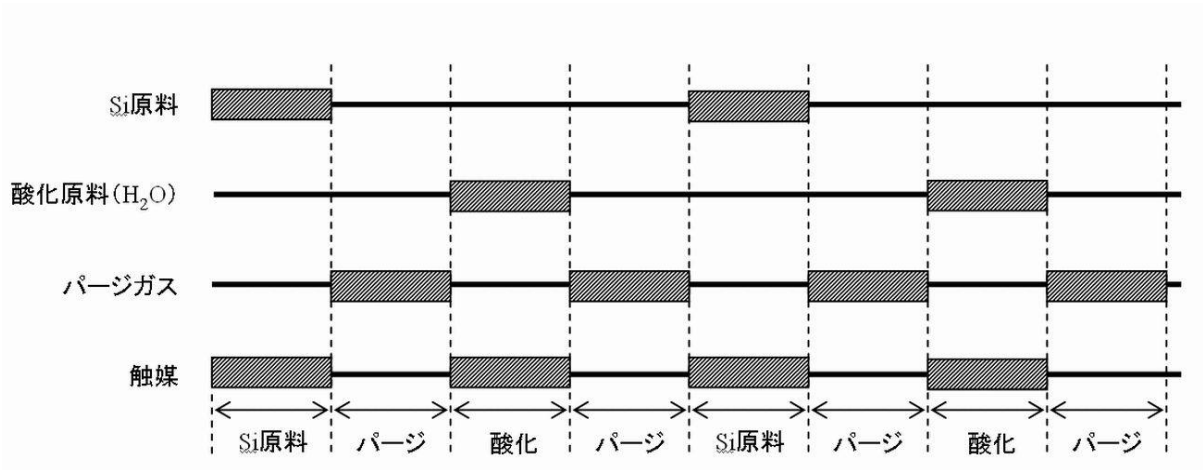


【 図 4 e 】

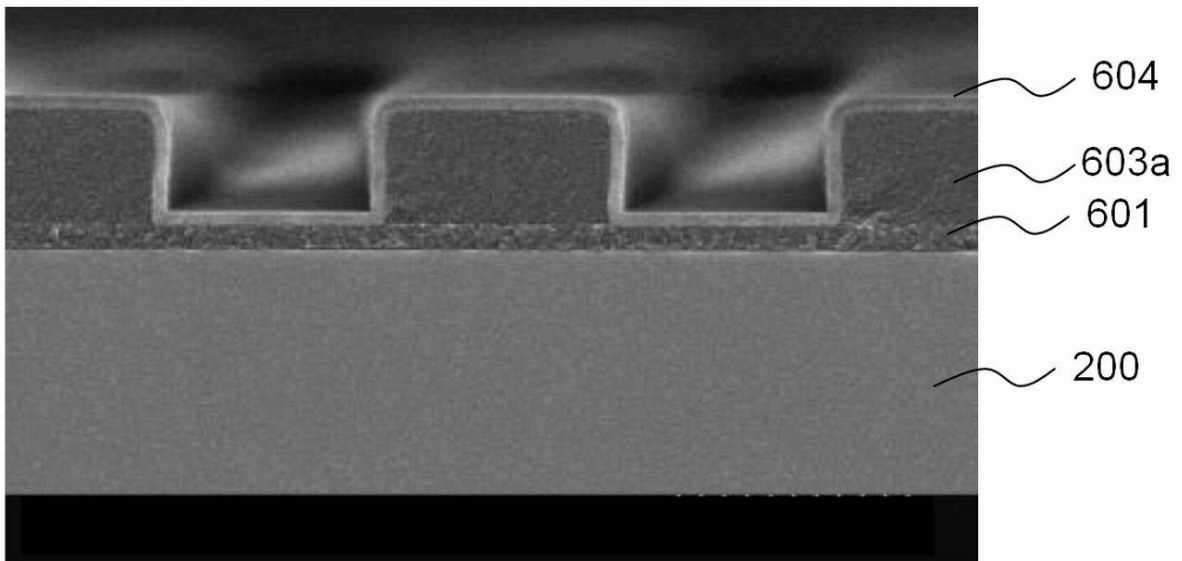


【 図 4 f 】

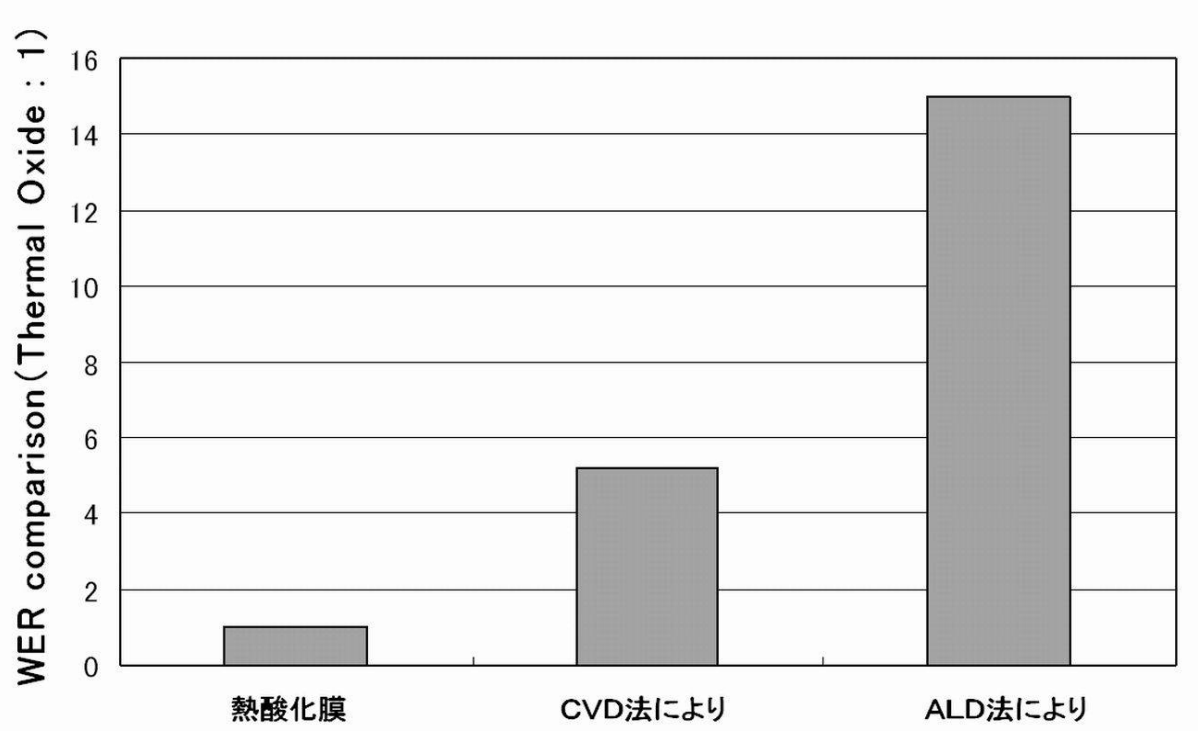
【図5】



【図6】



【図7】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 21/302 1 0 5 A

(72)発明者 浅井 優幸
富山県富山市八尾町保内二丁目1番地 株式会社日立国際電気内

審査官 新井 重雄

(56)参考文献 特開2008-033174(JP,A)
特開2008-083537(JP,A)
特開平09-205081(JP,A)
特開2004-040110(JP,A)
特開2006-286716(JP,A)
特開2008-078448(JP,A)
特表2010-509783(JP,A)
特開2008-172211(JP,A)
特開2008-281690(JP,A)
特開2008-281825(JP,A)
特開2009-053546(JP,A)
特開2009-069817(JP,A)
特開2009-272623(JP,A)
特開2004-260192(JP,A)
特開2009-016815(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 0 2 7
G 0 3 F 7 / 2 0
G 0 3 F 7 / 4 0
H 0 1 L 2 1 / 3 0 6 5