

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-184121

(P2012-184121A)

(43) 公開日 平成24年9月27日(2012.9.27)

(51) Int.Cl.	F I	テーマコード (参考)
C30B 29/38 (2006.01)	C30B 29/38 D	4G077
C23C 16/34 (2006.01)	C23C 16/34	4K030
H01L 21/205 (2006.01)	H01L 21/205	5F045

審査請求 有 請求項の数 19 O L (全 23 頁)

(21) 出願番号 特願2011-46424 (P2011-46424)
 (22) 出願日 平成23年3月3日(2011.3.3)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100108062
 弁理士 日向寺 雅彦
 (72) 発明者 塩田 倫也
 東京都港区芝浦一丁目1番1号 株式会社東芝内
 (72) 発明者 杉山 直治
 東京都港区芝浦一丁目1番1号 株式会社東芝内
 (72) 発明者 布上 真也
 東京都港区芝浦一丁目1番1号 株式会社東芝内

最終頁に続く

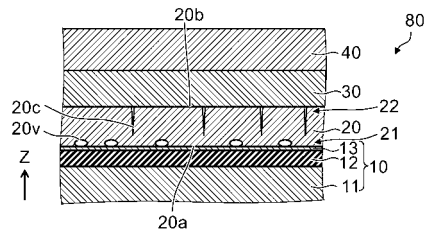
(54) 【発明の名称】 ウェーハ及び結晶成長方法

(57) 【要約】

【課題】シリコンなどの基板上に形成した高品質な結晶を有するウェーハ、結晶成長方法及び半導体装置を提供する。

【解決手段】実施形態によれば、基板と、ベース層と、下地層と、中間層と、機能部と、を備えたウェーハが提供される。前記ベース層は、前記基板の主面上に設けられシリコン化合物を含む。前記下地層は、前記ベース層の上に設けられGaNを含む。前記中間層は、前記下地層の上に設けられAlNを含む層を含む。前記機能部は、前記中間層の上に設けられ窒化物半導体を含む。前記下地層の前記ベース層の側の第1領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第2領域におけるシリコン原子の濃度よりも高い。前記下地層は、前記第1領域に設けられた複数の空隙を有する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板と、

前記基板の主面上に設けられシリコン化合物を含むベース層と、

前記ベース層の上に設けられ GaN を含む下地層と、

前記下地層の上に設けられ AlN を含む層を含む中間層と、

前記中間層の上に設けられ窒化物半導体を含む機能部と、

を備え、

前記下地層のうちの前記ベース層の側の第 1 領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第 2 領域におけるシリコン原子の濃度よりも高く、

前記下地層は、前記第 1 領域に設けられた複数の空隙を有することを特徴とするウェーハ。

10

【請求項 2】

前記ベース層と前記下地層との間に設けられ、1 ナノメートル以上 50 ナノメートル未満の厚さを有し、(111) 面のシリコン層をさらに備えたことを特徴とする請求項 1 記載のウェーハ。

【請求項 3】

前記下地層の厚さは、50 ナノメートル以上 1500 ナノメートル以下であることを特徴とする請求項 1 または 2 に記載のウェーハ。

【請求項 4】

前記下地層は、前記下地層から前記機能部に向かう方向に沿う積層軸に沿って延びる微小隙間を有することを特徴とする請求項 1 ~ 3 のいずれか 1 つに記載のウェーハ。

20

【請求項 5】

前記微小隙間の少なくとも一部は、前記第 2 領域に設けられていることを特徴とする請求項 4 記載の半導体装置。

【請求項 6】

前記中間層は、窒化物半導体を含む複数の第 1 層と、前記複数の第 1 層の間のそれぞれに設けられ窒化物半導体を含む第 2 層と、を含み、

前記第 2 層は、前記第 1 層の格子間隔とは異なる格子間隔、及び、前記第 1 層の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することを特徴とする請求項 1 ~ 5 のいずれか 1 つに記載の半導体装置。

30

【請求項 7】

GaN を含む下地層と、

窒化物半導体を含む機能部と、

前記下地層と前記機能部との間に設けられ、AlN を含む層を含む中間層と、

を備え、

前記下地層のうちの前記中間層とは反対側の第 1 領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第 2 領域におけるシリコン原子の濃度よりも高く、

前記下地層の前記中間層とは反対側の第 1 面は、複数の凹部を有することを特徴とする半導体装置。

40

【請求項 8】

前記第 1 面に接しシリコン化合物を含むベース層をさらに備えたことを特徴とする請求項 7 記載の半導体装置。

【請求項 9】

ベース層と、

前記ベース層と前記下地層とに接し、1 ナノメートル以上 50 ナノメートル未満の厚さを有する(111) 面のシリコン層をさらに備えたことを特徴とする請求項 7 記載の半導体装置。

【請求項 10】

前記中間層は、窒化物半導体を含む複数の第 1 層と、前記複数の第 1 層の間のそれぞれ

50

に設けられ窒化物半導体を含む第2層と、を含み、

前記第2層は、前記第1層の格子間隔とは異なる格子間隔、及び、前記第1層の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することを特徴とする請求項7～9のいずれか1つに記載の半導体装置。

【請求項11】

基板の主面上に設けられシリコン化合物を含むベース層の上に設けられ、厚さが10ナノメートル以上50ナノメートル以下のシリコン層の上に、GaNを含む下地層を形成し、

前記下地層の上にAlNを含む層を含む中間層を形成し、

前記中間層の上に窒化物半導体を含む機能部を形成することを特徴とする結晶成長方法

10

【請求項12】

前記シリコン層は、(111)面のシリコン層であることを特徴とする請求項11記載の結晶成長方法。

【請求項13】

前記下地層の形成は、前記シリコン層に含まれるシリコン原子を前記下地層中に移動させ、前記下地層のうちの前記ベース層の側の第1領域におけるシリコン原子の濃度を前記下地層のうちの前記ベース層とは反対の側の第2領域におけるシリコン原子の濃度よりも高くすることを含むことを特徴とする請求項11または12に記載の結晶成長方法。

【請求項14】

前記下地層の形成は、前記下地層のうちの前記ベース層の側の第1領域に複数の空隙を形成することを含むことを特徴とする請求項11～13のいずれか1つに記載の結晶成長方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、ウェーハ、結晶成長方法及び半導体装置に関する。

【背景技術】

【0002】

化合物半導体は高周波素子で代表される高速電子デバイス、及び、発光・受光素子で代表される光デバイスなど、さまざまな分野で利用されている。

30

【0003】

化合物半導体結晶を量産性に優れたシリコン基板上に形成すると、格子定数または熱膨張係数の違いに起因した欠陥及びクラックが発生し易い。シリコン基板上に高品質の結晶を作製する技術が望まれている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2009-96655号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0005】

本発明の実施形態は、シリコンなどの基板上に形成した高品質な結晶を有するウェーハ、結晶成長方法及び半導体装置を提供する。

【課題を解決するための手段】

【0006】

本発明の実施形態によれば、基板と、ベース層と、下地層と、中間層と、機能部と、を備えたウェーハが提供される。前記ベース層は、前記基板の主面上に設けられシリコン化合物を含む。前記下地層は、前記ベース層の上に設けられGaNを含む。前記中間層は、前記下地層の上に設けられAlNを含む層を含む。前記機能部は、前記中間層の上に設け

50

られ窒化物半導体を含む。前記下地層の前記ベース層の側の第1領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第2領域におけるシリコン原子の濃度よりも高い。前記下地層は、前記第1領域に設けられた複数の空隙を有する。

【図面の簡単な説明】

【0007】

【図1】第1の実施形態に係るウェーハを示す模式的断面図である。

【図2】第1の実施形態に係るウェーハの一部を示す模式的断面図である。

【図3】第1の実施形態に係るウェーハを示す電子顕微鏡写真図である。

【図4】参考例のウェーハを示す電子顕微鏡写真図である。

【図5】図5(a)及び図5(b)は、第1の実施形態に係る別のウェーハを示す模式的断面図である。 10

【図6】第2の実施形態に係る結晶成長方法を示すフローチャート図である。

【図7】第3の実施形態に係る半導体装置を示す模式的断面図である。

【図8】図8(a)及び図8(b)は、第3の実施形態に係る別の半導体装置を示す模式的断面図である。

【図9】図9(a)及び図9(b)は、第3の実施形態に係る半導体装置を示す模式的断面図である。

【発明を実施するための形態】

【0008】

以下に、各実施の形態について図面を参照しつつ説明する。 20

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同じとは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

【0009】

(第1の実施の形態)

第1の実施形態は、ウェーハに係る。ウェーハには、例えば、半導体装置の少なくとも一部、または、半導体装置の少なくとも一部となる部分が設けられている。この半導体装置は、例えば、半導体発光素子、半導体受光素子、及び、電子デバイスなどを含む。半導体発光素子は、例えば、発光ダイオード(LED)及びレーザダイオード(LD)などを含む。半導体受光素子は、フォトダイオード(PD)などを含む。電子デバイスは、例えば、高電子移動度トランジスタ(HEMT)、ヘテロ接合バイポーラトランジスタ(HBT)、電界トランジスタ(FET)及びショットキーバリアダイオード(SBD)などを含む。 30

【0010】

図1は、第1の実施形態に係るウェーハの構成を例示する模式的断面図である。

図1に表したように、本実施形態に係るウェーハ80は、基板11と、ベース層12と、下地層20と、中間層30と、機能部40と、を備える。

【0011】 40

基板11には、例えばシリコン基板が用いられる。基板11には、例えばシリコンの単結晶基板が用いられる。基板11の主面は、例えば(111)面である。ただし、基板11は、(111)面の基板でなくても良い。

【0012】

ベース層12は、基板11の主面上に設けられる。ベース層12は、シリコン化合物を含む。下地層20は、ベース層12の上に設けられる。下地層20は、GaNを含む。中間層30は、下地層20の上に設けられる。中間層30は、AlNを含む層を含む。機能部40は、中間層30の上に設けられる。機能部40は、窒化物半導体を含む。本願明細書においては、AlNを含む層は、 $Al_xIn_yGa_zN$ ($0 < x < 1$ 、 $0 < y < 1$ 、 $0 < z < 1$)を含む層を含むものとする。 50

【0013】

機能部40は、ウェーハ80の用途に応じた種々の構成を有する。例えば、ウェーハ80がLEDのためのものである場合は、機能部40は、例えば、n形半導体層と、p形半導体層と、n形半導体層とp形半導体層との間に設けられた発光層（活性層）と、を含む。また、機能部40の上に、n形半導体層、発光層及びp形半導体層を形成するとみなしても良い。機能部40の例については後述する。

【0014】

この例では、ウェーハ80は、さらにシリコン層13を備える。シリコン層13は、ベース層12と下地層20との間に設けられる。シリコン層13は、1ナノメートル（nm）以上50nm未満の厚さを有する。シリコン層13は、（111）面を主面とする。ただし、シリコン層13の主面は、厳密に（111）面でなくても良い。場合によっては、シリコン層13は、（111）面の方位に配向した例えば多結晶層を用いても良い。なお、ウェーハ80に含まれる各層の厚さは、例えば層の断面を電子顕微鏡観察することなどで得られる。

10

【0015】

後述するように、シリコン層13は、ウェーハ80の製造の途中では存在しており、ウェーハ80が作製された後には、消失されていることがある。シリコン層13は、部分的に残存している場合もある。ウェーハ80において、シリコン層13が観測されない場合がある。

20

【0016】

ここで、下地層20から機能部40に向かう方向の軸をZ軸とする。Z軸は、下地層20、中間層30及び機能部40の積層方向の軸（積層軸）である。Z軸に対して垂直な1つの軸をX軸（第1軸）とする。Z軸とX軸とに対して垂直な軸を、Y軸とする。

【0017】

図2は、第1の実施形態に係るウェーハの一部の構成を例示する模式的断面図である。

図2は、中間層30の構成の例を示している。

図2に表したように、中間層30は、複数の第1層31と、複数の第1層31のそれぞれの上に設けられた第2層32と、を含む。第1層31及び第2層32は、窒化物半導体を含む。第1層31と第2層32とは、Z軸に沿って交互に積層される。

30

【0018】

歪みの影響を受けていない状態では、積層方向（Z軸）に対して垂直な第1軸（例えばX軸）に沿った第2層32の格子間隔は、第1層31の第1軸に沿った格子間隔とは異なる。さらに、第2層32の熱膨張係数は、第1層31の熱膨張係数と異なることができる。すなわち、第2層32は、第1層31の格子間隔とは異なる格子間隔、及び、第1層31の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することができる。第2層32の厚さは、第1層31の厚さと異なっても良く、同じでも良い。

【0019】

第1層31には、例えば、 $Al_{x_1}In_{y_1}Ga_{z_1}N$ （ $0 < x_1 < 1$ 、 $0 < y_1 < 1$ 、 $0 < z_1 < 1$ ）が用いられる。第1層31は、例えばAlNを含む。本願明細書においては、 $Al_{x_1}In_{y_1}Ga_{z_1}N$ （ $0 < x_1 < 1$ 、 $0 < y_1 < 1$ 、 $0 < z_1 < 1$ ）は、AlNに含まれるものとする。第2層32には、例えば、 $Al_{x_2}In_{y_2}Ga_{z_2}N$ （ $0 < x_2 < 1$ 、 $0 < y_2 < 1$ 、 $0 < z_2 < 1$ ）が用いられる。第2層32は、例えばGaNを含む。本願明細書においては、 $Al_{x_2}In_{y_2}Ga_{z_2}N$ （ $0 < x_2 < 1$ 、 $0 < y_2 < 1$ 、 $0 < z_2 < 1$ ）は、GaNに含まれるものとする。

40

【0020】

例えば、第1層31には、厚さが7.5nmのAlN層が用いられる。第2層32には、厚さが30nmのGaN層が用いられる。1つの第1層31と1つの第2層32とを1つの周期として、例えば20周期の第1層31と第2層32とが設けられる。ただし、設けられる周期の数は任意である。

【0021】

50

このように、中間層 30 は、第 1 層 31 と第 2 層 32 との周期構造を有することができる。この構造は、例えば超格子構造である。ただし、中間層 30 は、例えば、A1N を含む単体の層の構成を有していても良い。

【0022】

図 1 に表したように、基板 11 及びベース層 12 は、基板部 10 に含まれる。シリコン層 13 が設けられる（観測される）場合は、シリコン層 13 も基板部 10 に含まれる。基板部 10 は、SOI (silicon on insulator) の構成を有する。基板 11 は、ハンドリングの際の支持体となる。ベース層 12 は、埋め込み酸化膜層である。

【0023】

ベース層 12 は、例えば、酸化シリコン層である。ベース層 12 には、例えば、酸化シリコンに他の元素（例えば窒素）が含まれる材料を用いても良い。

【0024】

シリコン層 13 は、例えば単結晶である。シリコン層 13 は、多結晶及び多孔質でも良い。以下では、シリコン層 13 が、厚さが 12 nm の単結晶シリコン層である場合について述べる。

【0025】

シリコン層 13 は、シリコンを主に含む層である。シリコン層 13 には、シリコンとは別の元素が微量含まれていても良い。例えば、シリコン層 13 の上面（下地層 20 と接する面）の側の部分には、窒素及び炭素の少なくともいずれかが含まれることができる。すなわち、シリコン層 13 の上面の側の部分は、SiN、SiC 及び SiO_xN_y の少なくともいずれかを含むことができる。シリコン層 13 の面内（Z 軸に対して垂直な面内）の一部に、SiN、SiC 及び SiO_xN_y の少なくともいずれかを含む領域が設けられていても良い。

【0026】

下地層 20 は、主に GaN を含む窒化物半導体である。下地層 20 の厚さ（Z 軸に沿う長さ）は、例えば、10 nm 以上 5000 nm 以下である。下地層 20 の厚さは、50 nm 以上 1500 nm 以下であることが望ましい。

【0027】

下地層 20 は、第 1 領域 21 と、第 2 領域 22 と、を有する。第 1 領域 21 は、下地層 20 のうちの、ベース層 12 の側（中間層 30 とは反対側）の部分である。第 2 領域 22 は、下地層 20 のうちの、中間層 30 の側の部分である。

【0028】

下地層 20 のベース層 12 の側（中間層 30 とは反対側の側）の面を第 1 面 20a と言うことにする。下地層 20 の中間層 30 の側の面を第 2 面 20b と言うことにする。

【0029】

第 1 領域 21 におけるシリコン原子の濃度は、第 2 領域 22 におけるシリコン原子の濃度よりも高い。例えば、下地層 20 におけるシリコン原子の濃度は、下地層 20 から中間層 30 に向かう方向に進むに連れて低下する。シリコン原子の濃度は、例えば、二次イオン質量分析 (SIMS) 法などにより得られる。

【0030】

下地層 20 は、第 1 領域 21 に設けられた複数の空隙 20v を有する。

例えば、下地層 20 の第 1 面 20a に複数の凹部が設けられ、複数の凹部とベース層 12（基板部 10）とにより空隙 20v が形成される場合がある。

【0031】

例えば、下地層 20 の第 1 面 20a において、シリコン層 13 に含まれるシリコン原子がシリコン層 13 から下地層 20 に移動する。GaN と Si とが反応する結果、空隙 20v が形成される。空隙 20v のサイズ（Z 軸に沿った長さ及び Z 軸に対して垂直な方向の長さ）は、300 nm 程度以下である。

【0032】

ウェーハ 80 においては、基板部 10 と機能部 40 との間に格子定数の差がある。実施

10

20

30

40

50

形態に係るウェーハ 80 においては、上記の構成により、基板部 10 と機能部 40 との間の格子定数差によって生じる結晶の欠陥が抑制される。さらに、結晶成長中または結晶成長後に基板部 10 と機能部 40 との熱膨張係数の差によって生じる応力が緩和される。これにより、高品質な機能部 40 を得ることができる。

【0033】

また、この例では、下地層 20 は、微小隙間 20c を有する。微小隙間 20c は、Z 軸に沿って延びる。微小隙間 20c の少なくとも一部は、第 2 領域 22 に設けられている。すなわち、微小隙間 20c は、下地層 20 のうちの間層 30 と接する部分に生じている。

【0034】

この微小隙間 20c は、例えば、下地層 20 の上に、中間層 30 及び機能部 40 の少なくともいずれかを形成する過程で生じる。また、微小隙間 20c は、例えば、下地層 20、中間層 30 及び機能部 40 の少なくともいずれかを形成した後に、降温プロセスを実施することで生じる。これらの層の形成プロセスが降温プロセスを含む場合にも、微小隙間 20c は生じる。これにより、熱膨張係数差による応力により、下地層 20 に微小隙間 20c を発生させてもよい。この微小隙間 20c を発生させることで、熱膨張係数差による応力が緩和される。これにより、例えばウェーハ 80 の反りなどを抑制できる。

【0035】

上記のように、実施形態に係るウェーハ 80 においては、下地層 20 の第 1 領域 21 に制御された空隙 20v を設けることで、格子定数差による結晶の欠陥を抑制し、さらに、熱膨張係数の差による応力を緩和し、高品質な機能部 40 を得ることができる。以下、この構成を見出す基となった実験について説明する。

【0036】

この実験では、基板 11 の上にベース層 12 (埋め込み酸化膜層) が形成され、その上にシリコン層 13 が形成された SOI 基板 (基板部 10) を用いた。シリコン層 13 の厚さは、12 nm である。

【0037】

SOI 基板を、 H_2SO_4 と H_2O_2 とを 1 : 1 で混合した溶液で、5 分間洗浄した。純水で洗浄した後に、2% 希釈の HF で SOI 基板上の酸化膜を除去した。純水で洗浄した後、エピタキシャル成長装置のサセプタ上に SOI 基板を載置した。

【0038】

SOI 基板に、まず 1000 で 3 分間のサーマルクリーニングを施した。次に、520 まで降温し、下地層 20 の一部となる GaN 層 (初期 GaN 層) を成長した。この初期 GaN 層の厚さは約 70 nm である。

【0039】

次に、サセプタ温度を 1120 まで昇温し、下地層 20 の残りの部分となる GaN 層 (追加 GaN 層) を成長させた。追加 GaN 層の厚さは 1030 nm である。これにより、下地層 20 が形成される。

【0040】

連続して、中間層 30 として、厚さ 30 nm の GaN 層 (第 2 層 32) と、厚さ 7.5 nm の AlN 層 (第 1 層 31) とを 1 周期として、20 周期形成した。

【0041】

中間層 30 の上に機能部 40 (の少なくとも一部) となる GaN 層を形成した。この GaN 層の厚さは 300 nm である。これにより、ウェーハ 80 の試料が作製される。なお、この GaN 層の上に、さらに、例えば、活性層、ドーピング層、コンタクト層、電子供給層などを形成することで、各種の半導体装置が形成される。

【0042】

図 3 は、第 1 の実施形態に係るウェーハを例示する電子顕微鏡写真図である。
同図は、ウェーハ 80 の試料の断面を示す電子顕微鏡写真像である。

【0043】

10

20

30

40

50

図3に表したように、下地層20のうちの第1領域21に、複数の空隙20vが形成されている。空隙20vの高さ(Z軸に沿う長さ)は、200nm程度である。下地層20のうちの第2領域22には、微小隙間20c(ひび割れ)が形成されている。空隙20v及び微小隙間20cがこのように、下地層20の中の特定の位置(第1領域21及び第2領域22)のそれぞれに選択的に形成されている。これにより、基板部10の表面の特性の中間層30及び機能部40への伝達が抑制できる。

【0044】

実施形態においては、機能部40におけるクラックなどが低減されている。そして、機能部40の結晶性は向上している。すなわち、機能部40の品質が高い。

【0045】

このように、実施形態の構成により、シリコンなどの基板上に形成した高品質な結晶を有するウェーハを提供できる。

【0046】

発明者の独自の実験によると、初期GaN層がSiと反応することで、GaN層における実質的な核の発生密度が大幅に減少することが分かった。すなわち、初期GaN層がSiと反応することで、実質的な下地層20における一つ一つの核の大きさが大きくなる。

【0047】

さらに、発明者の独自の実験結果によると、これらのGaNの核は、まず、750nm程度の高さのピラミッド状に成長し、その後、横方向にGaNが成長することで核同士が合体し、平坦な膜が形成されることが分かった。

【0048】

下地層20の形成プロセスが、このような結晶成長過程を含むことで、下地層20の上面は結果的に平坦になる。そして、下地層20の内部(下側部分)では、横方向に成長したGaNが多く含まれる。これにより、基板部10からの格子不整合による転位を減らすことができる。

【0049】

このとき、下地層20の下部分(第1領域21)に適度な量のシリコン原子を供給することで、第1領域21に選択的に空隙20vが形成され、上記の構成(上面が平坦で内部では横方向に成長したGaN層の下地層20)が形成できる。もし、下地層20に大量のシリコン原子が供給された場合には、下地層20の広い領域にシリコン原子が導入される。そして、空隙20vの大きさが過度に大きくなるため、上記の構成の高品質の結晶が得られない。

【0050】

このような発明者の独自の実験により見出された現象を基に、実施形態の構成が構築されている。これにより、シリコンなどの基板上に形成した高品質な結晶を有するウェーハが提供できる。

【0051】

図4は、参考例のウェーハを例示する電子顕微鏡写真図である。

この図は、第1参考例のウェーハ89の状態を示している。第1参考例のウェーハ89においては、(111)面のシリコン基板19の上に、40nmの厚さのAlN下部層(バッファ)が形成され、続いてGaN層29が形成されている。

【0052】

図4に表したように、GaN層29には、大きなクラック29cが発生している。このクラック29cは、GaN層29を厚さ方向に貫通している。また、GaN層29のシリコン基板19の側の部分に非常に大きな穴29hが形成されている。

【0053】

このように、シリコン基板19の上にAlNバッファ層を形成し、その後にGaN層を形成すると、大きなクラック29cや大きな穴29hが形成されてしまい高品質な結晶が得られない。

【0054】

10

20

30

40

50

大きな穴 29h は、例えばシリコン基板 19 のシリコン原子と GaN 層 29 とが反応し、形成されていたものであると考えられる。

【0055】

Si 基板の上に窒化物半導体を成長する際に、Ga と Si との反応を防止するために、シリコン基板 19 の上に AlN 層を形成し、この AlN 層の上に GaN 層を形成する手法が用いられている（第 2 参考例）。しかし、AlN と Si (111) との間の格子定数差は、GaN と Si (111) との間の格子定数差よりも大きく、欠陥が多く生じ易い。また、AlN 層の上に GaN 層を形成すると、新たな欠陥が生じ易い。シリコン基板 19 の上に AlGaN 層を形成し、この AlGaN 層の上に GaN 層を形成した場合も同様である。

10

【0056】

また、シリコン基板 19 の上に形成された AlN 層の上に、さらに例えば AlN 層と GaN 層とを交互に積層した積層膜を形成し、この上に GaN 層を形成する第 3 参考例も考えられる。しかし、この場合も、格子定数差による欠陥が生じ易く、さらに、AlN 層の上に GaN 層を成長したときの格子不整合に起因する欠陥も生じ易い。

【0057】

また、シリコン基板 19 の上に、例えば AlN 層と GaN 層とを交互に積層した積層膜を形成し、この上に GaN 層を形成する第 4 参考例も考えられる。この場合も、Si (111) と AlN との間の格子不整合に起因した欠陥が生じ易い。

20

【0058】

すなわち、第 1 参考例～第 4 参考例においては、実施形態の特殊な構成において発生可能な状態（制御された空隙 20v、制御された GaN の核、横方向への GaN の成長による表面の平坦性）が形成されない。

【0059】

これに対し、実施形態においては、基板 11 の上に、ベース層 12 を設け、その上に極薄のシリコン層 13 を設けることで、下地層 20 に供給されるシリコン原子の量を制御する。すなわち、シリコン層 13 に含まれるシリコン原子の量が下地層 20 に含まれるシリコン原子の量の最大値を定める。これにより、例えば、GaN と Si との反応量を制御することが可能となり、その結果、生じる空隙 20v が制御されて形成される。

【0060】

下地層 20 においては、第 1 面 20a からシリコン原子が供給される。このため、第 1 面 20a に近い第 1 領域 21 におけるシリコン原子の濃度が、第 2 面 20b に近い第 2 領域 22 におけるシリコン原子の濃度よりも高くなる。逆に、第 1 領域 21 におけるシリコン原子の濃度が、第 2 領域 22 におけるシリコン原子の濃度よりも高い場合は、第 1 面 20a からシリコン原子が供給されたと推定できる。そして、下地層 20 において、第 1 領域 21 に選択的に過度に大きくない空隙 20v を制御された状態で発生させる。空隙 20v は、例えばメルトバックエッチングにより形成される。

30

【0061】

そして、このように制御された空隙 20v を含む初期 GaN 層の上に追加 GaN 層を形成することで、GaN の核が制御され、さらに、横方向への GaN の成長が生じ、その結果、平坦な表面が得られる。そして、基板部 10 からの格子不整合による転位が抑制される。これにより、高品質な結晶を得ることができる。このような特殊な構成における特殊な現象は知られていない。

40

【0062】

実施形態において、下地層 20 の厚さ、及び、下地層 20 のうちの初期 GaN 層の厚さは、GaN の核発生と、横方向成長を経て平坦な GaN 層を形成する厚さと、が実現される厚さに設定される。下地層 20 の厚さは、50nm 以上、1500nm 以下が望ましい。50nm 未満の場合は、例えば、空隙 20v が下地層 20 を貫通する。1500nm よりも厚い場合は、例えば、その量が大きくなり、クラック 29c の発生の抑制が困難になる。下地層 20 の厚さ（初期 GaN 層の厚さ及び追加 GaN 層の厚さ）は、例えば、成

50

長温度、圧力、各原料分圧などを含む各種の成長条件により制御することができる。

【0063】

実施形態に係るウェーハ80を用いることで、高性能な各種の半導体装置を製造することができる。例えば、ウェーハ80の機能部40は、半導体装置に含まれる各種の層を有することができる。さらに、ウェーハ80の機能部40の上に、半導体装置に含まれる各種の層をさらに設けることができる。例えば、ウェーハ80に複数の半導体装置が形成され、ウェーハ80を分断することで、個々の半導体装置が形成される。

【0064】

図5(a)及び図5(b)は、第1の実施形態に係る別のウェーハの構成を例示する模式的断面図である。

図5(a)に表したように、実施形態に係るウェーハ81においては、シリコン層13が設けられていない。すなわち、ウェーハ80の形成の過程で、シリコン層13のシリコン原子が下地層20に供給され、シリコン層13が消失している。

【0065】

図5(b)に表したように、実施形態に係るウェーハ82においては、微小隙間20cが設けられていない。例えば、下地層20の条件、中間層30の条件、及び、機能部40の条件によっては、微小隙間20cが形成されなくても、良好な機能部40が得られる場合がある。

【0066】

ウェーハ81及びウェーハ82においても、シリコンなどの基板上に形成した高品質な結晶を有するウェーハが提供できる。

【0067】

本実施形態において、中間層30として、図2に例示した第1層31及び第2層32の積層構造(例えば、超格子構造)を用いることが好ましい。これにより、基板部10と下地層20と機能部40との間における、格子定数差及び熱膨張係数差などに起因した結晶品質劣化を抑制することができる。特に、応力による基板の部分的ひび割れ(クラック29cなど)を抑制することができる。このように、中間層30に積層構造を用いることがさらに好ましい。

【0068】

特に、第1層31として、AlリッチなAlGa_xN層を用い、第2層32として第1層31よりも厚いGa_xN層を用いることが好ましい。例えば、第1層31として、厚さが0.5nm以上10nm以下のAl_xGa_{1-x}N(x>0.5)を用い、第2層32として、第1層31の厚さ以上で50nm以下の厚さを有するGa_xN層を用いることが好ましい。第1層31がAlを含むことで機械的強度を強くすることが可能である。それに加え、第2層32にGa_xN層を用いることで結晶品質を高めることができ、さらに、反りを低減することができる。

【0069】

実施形態に係るウェーハを形成した後に、基板部10、下地層20、中間層30、及び、機能部40のうちの間層30の側の一部の少なくともいずれかを除去し、残された部分(例えば機能部40の少なくとも一部)を用いることもできる。

【0070】

また、残された部分を、他の基板または支持基体に移転することもできる。基板部10を除去し、機能部40を有するデバイスを作製し、さらに、基体を形成したものを使用することもできる。

【0071】

(第2の実施の形態)

本実施形態は、結晶成長方法に係る。

図6は、第2の実施形態に係る結晶成長方法を例示するフローチャート図である。

図6に表したように、本実施形態に係る結晶成長方法は、シリコン層13の上に、Ga_xNを含む下地層20を形成する(ステップS110)ことを含む。このシリコン層13は

10

20

30

40

50

、既に説明したように、基板 1 1 の主面上に設けられたベース層 1 2 の上に設けられる。シリコン層 1 3 の厚さは、1 0 n m 以上 5 0 n m 以下である。

【 0 0 7 2 】

本結晶成長方法は、さらに、下地層 2 0 の上に A 1 N を含む層を含む中間層 3 0 を形成することを含む（ステップ S 1 2 0 ）。

本結晶成長方法は、さらに、中間層 3 0 の上に窒化物半導体を含む機能部 4 0 を形成する（ステップ S 1 3 0 ）ことを含む。

これにより、シリコンなどの基板上に、高品質な結晶を形成できる。

【 0 0 7 3 】

上記の結晶成長方法において、シリコン層 1 3 は、(1 1 1) 面のシリコン層であることが望ましい。これにより、結晶性の高い機能部 4 0 を得易くなる。

10

【 0 0 7 4 】

既に説明したように、上記の下地層 2 0 の形成は、シリコン層 1 3 に含まれるシリコン原子を下地層 2 0 中に移動させることを含む。すなわち、シリコン層 1 3 の厚さを減少させることを含む。これにより、シリコン層 1 3 の少なくとも一部が消失することがある。

【 0 0 7 5 】

すなわち、上記の下地層 2 0 の形成は、シリコン層 1 3 に含まれるシリコン原子を下地層 2 0 中に移動させ、下地層 2 0 のうちのベース層 1 2 の側の第 1 領域 2 1 におけるシリコン原子の濃度を、下地層 2 0 のうちのベース層 1 2 とは反対の側の第 2 領域 2 2 におけるシリコン原子の濃度よりも高くすることを含む。

20

【 0 0 7 6 】

そして、上記の下地層 2 0 の形成は、下地層 2 0 のうちのベース層 1 2 の側の第 1 領域 2 1 に複数の空隙 2 0 v を形成することを含む。既に説明したように、この空隙 2 0 v を制御された状態で形成することで、高品質な結晶が得られる。

【 0 0 7 7 】

上記の下地層 2 0 の形成は、シリコン層 1 3 の上に、下地層 2 0 の一部となり、G a N を含む下部層（初期 G a N 層）を第 1 温度で形成し、下部層の上に、下地層 2 0 の別の一部となり、G a N を含む上部層（追加 G a N 層）を第 1 温度よりも高い第 2 温度で形成することを含む。既に説明したように、第 1 温度は例えば 5 2 0 であり、第 2 温度は例えば 1 1 2 0 である。実施形態において、第 1 温度は、例えば、4 5 0 以上、7 0 0 以下が望ましい。第 2 温度は、例えば、8 0 0 以上、1 2 0 0 以下が望ましい。

30

【 0 0 7 8 】

下部層（初期 G a N 層）の厚さは、2 0 n m 以上 1 3 0 n m 以下であることが望ましい。上部層（追加 G a N 層）の厚さは、下地層 2 0 の厚さが 5 0 n m 以上 1 5 0 0 n m 以下になるように設定されることが望ましい。上部層（追加 G a N 層）の厚さは、例えば、3 0 n m 以上 1 4 8 0 n m 以下である。

【 0 0 7 9 】

本結晶成長方法は、さらに、機能部 4 0 として、半導体装置に必要な任意の結晶（例えば窒化物半導体結晶）を成長させることをさらに含んでも良い。

【 0 0 8 0 】

本結晶成長方法において、シリコン層 1 3 の厚さが 1 2 n m と薄い場合は、S O I 基板（基板部 1 0 ）のサーマルクリーニングの温度が過度に高い場合、及び、過度に時間が長い場合などは、シリコン層 1 3 が凝集・蒸発する場合がある。このため、サーマルクリーニングの温度、時間、及び雰囲気ガスなどは、シリコン層 1 3 の悪影響を及ぼさない条件が採用される。

40

【 0 0 8 1 】

また、下地層 2 0 となる初期 G a N 層の形成の温度は、上記のように比較的 low に設定される。初期 G a N 層の上に形成される追加 G a N 層の形成の温度は、初期 G a N 層の形成の温度よりも高く設定される。

【 0 0 8 2 】

50

既に説明したように、初期 GaN 層は、その後の昇温過程において、シリコン層 13 と反応する。このため、初期 GaN 層は、面内で部分的に消失することがある。また、初期 GaN 層の少なくとも一部が多孔質化する場合がある。

【0083】

初期 GaN 層における反応量は、シリコン原子を初期 GaN 層に供給するシリコン層 13 の厚さによって制御される。初期 GaN 層の厚さは、例えば、シリコン層 13 の厚さ以上であることが好ましい。初期 GaN 層の厚さは、20 nm 以上 130 nm 以下がさらに好ましい。この値は、例えば、シリコン層 13 の厚さ (GaN と Si との反応で消費される量に対応する厚さ) と、核形成層となる厚さ (例えば 20 nm 以上 80 nm 以下) との和に相当する。

10

【0084】

本結晶成長方法において、下地層 20 の形成の後の、中間層 30 の形成プロセス、及び、機能部 40 の形成プロセスの少なくともいずれかは、降温プロセスを含んでも良い。これにより、熱膨張係数差による応力により、下地層 20 に微小隙間 20c を発生させてもよい。

【0085】

(第3の実施の形態)

第3の実施形態は、半導体装置に係る。

実施形態に係る半導体装置は、例えば、半導体発光素子、半導体受光素子、及び、電子デバイスなどを含む。実施形態に係る半導体装置は、第1の実施形態に係るウェーハを基に製造されることができる。このとき、ウェーハの基板部 10 は、例えば除去されることがある。以下では、まず、ウェーハの基板部 10 が除去される場合の構成について説明する。

20

【0086】

図7は、第3の実施形態に係る半導体装置の構成を例示する模式的断面図である。

図7に表したように、実施形態に係る半導体装置 85 は、下地層 20 と、機能部 40 と、中間層 30 と、を備える。

【0087】

下地層 20 は、GaN を含む。機能部 40 は、窒化物半導体を含む。中間層 30 は、下地層 20 と機能部 40 との間に設けられる。中間層 30 は、AlN を含む層を含む。

30

【0088】

下地層 20 の中間層 30 とは反対側の第1領域 21 におけるシリコン原子の濃度は、下地層 20 のうち中間層 30 の側の第2領域 22 におけるシリコン原子の濃度よりも高い。そして、下地層 20 の中間層 30 とは反対側の第1面 20a は、複数の凹部 20d を有する。下地層 20 の第1面 20a の近傍 (例えば第1領域 21) には、空隙 20v がさらに設けられていても良い。

【0089】

凹部 20d は、第1の実施形態に係るウェーハの形成の際に、シリコン層 13 と下地層 20 とが接する面の近傍で発生する GaN と Si との反応で発生した空隙 20v に起因する。すなわち、下地層 20 から基板部 10 が除去された際に、空隙 20v が外部に露出して凹部 20d が形成される。換言すれば、凹部 20d は、下地層 20 とベース層 12 (シリコン層 13 でも良い) との間に設けられた空隙 20v を形成する。

40

【0090】

このような構成を有する半導体装置 85 は、シリコンなどの基板上に形成した高品質な結晶 (例えば機能部 40) を有する。これにより、特性の高い半導体装置が得られる。

【0091】

半導体装置 85 において、下地層 20 の厚さは、50 nm 以上 1500 nm であることが好ましい。

【0092】

図7に表したように、半導体装置 85 においては、下地層 20 は、下地層 20 から機能

50

部 40 に向かう方向に沿う積層軸に沿って延びる微小隙間 20c を有することができる。この微小隙間 20c の少なくとも一部は、第 2 領域 22 に設けられている。

【0093】

中間層 30 は、図 2 に例示した積層構造を含むことができる。すなわち、中間層 30 は、窒化物半導体を含む複数の第 1 層 31 と、複数の第 1 層 31 の間のそれぞれに設けられ窒化物半導体を含む第 2 層 32 と、を含むことができる。第 2 層 32 は、第 1 層 31 の格子間隔とは異なる格子間隔、及び、第 1 層 31 の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することができる。

【0094】

実施形態に係る半導体装置において、基板部 10 をさらに備えても良い。この基板部 10 は、半導体装置を製造する際に結晶成長に用いられた基板を含むことができる。

【0095】

図 8 (a) 及び図 8 (b) は、第 3 の実施形態に係る別の半導体装置の構成を例示する模式的断面図である。

図 8 (a) に表したように、実施形態に係る別の半導体装置 85a は、ベース層 12 をさらに備える。この構成は、半導体装置 85b の製造において、ベース層 12 の上に設けられたシリコン層 13 のシリコン原子の下地層 20 への移動、及び、シリコン層 13 への GaN の移動の少なくともいずれかの現象が生じ、シリコン層 13 が消失した場合に相当する。

【0096】

図 8 (b) に表したように、実施形態に係る別の半導体装置 85b は、ベース層 12 と、シリコン層 13 と、をさらに備える。シリコン層 13 は、ベース層 12 と下地層 20 とに接する。ベース層 12 は、1 nm 以上 10 μm 未満の厚さを有する。このシリコン層 13 は、既に説明したように、下地層 20 に適切な量のシリコン原子を供給した後のものである。シリコン層 13 は、Z 軸に対して垂直な平面内で部分的に残存し、部分的に消失していても良い。なお、シリコン層 13 は、例えば (111) 面を有する。

【0097】

半導体装置 85a 及び 85b においても、シリコンなどの基板上に形成した高品質な結晶 (例えば機能部 40) を有することで、特性の高い半導体装置が得られる。

【0098】

図 9 (a) 及び図 9 (b) は、第 3 の実施形態に係る半導体装置の構成を例示する模式的断面図である。

図 9 (a) に例示するように、実施形態に係る半導体装置 100 は、窒化ガリウム (GaN) 系 HEMT (High Electron Mobility Transistor) である。半導体装置 100 においては、半導体層 50 の上に、半導体積層体 150 が設けられている。例えば、半導体層 50 が、機能部 40 に対応する。また、半導体層 50 及び半導体積層体 150 の積層体が機能部 40 に対応すると見なしても良い。

【0099】

半導体積層体 150 は、半導体層 50 の上に設けられたバッファ層 102 と、バッファ層 102 の上に設けられた第 1 半導体層 103 と、第 1 半導体層 103 の上に設けられた第 2 半導体層 104 と、を含む。第 2 半導体層 104 のバンドギャップエネルギーは、第 1 半導体層 103 のバンドギャップエネルギーよりも大きい。

【0100】

第 1 半導体層 103 は、チャンネル層である。第 2 半導体層 104 は、バリア層である。第 1 半導体層 103 と第 2 半導体層 104 とは、ヘテロ接合をしている。バッファ層 102、第 1 半導体層 103 及び第 2 半導体層 104 は、この順で半導体層 50 の上にエピタキシャル成長されている。

【0101】

第 1 半導体層 103 は、例えば、不純物を含まないアンドープの $Al_{1-x}Ga_xN$ (0 < x < 1) を含む。第 2 半導体層 104 は、例えばアンドープまたは n 形の $Al_{1-x}Ga_xN$

10

20

30

40

50

1. N(0 1、 <)を含む。例えば、第1半導体層103にはアンドープのGa_{0.9}N層が用いられ、第2半導体層104にはアンドープまたはn形のAlGa_{0.9}N層が用いられる。バッファ層102には、例えば、AlN層またはAlGa_{0.9}N層が用いられる。なお、バッファ層102は、必要に応じて設けられ、場合によっては省略できる。

【0102】

第2半導体層104の上には、ソース電極105とドレイン電極106とが互いに離間して設けられている。ソース電極105及びドレイン電極106のそれぞれは、第2半導体層104の表面にオーミック接触をしている。ソース電極105とドレイン電極106との間における第2半導体層104の上には、ゲート電極107が設けられている。ゲート電極107は、第2半導体層104の表面にショットキー接触をしている。

10

【0103】

第2半導体層104の格子定数は第1半導体層103の格子定数よりも小さい。これにより、第2半導体層104に歪みが生じて、ピエゾ効果により第2半導体層104内にピエゾ分極が生じる。これにより、第1半導体層103における第2半導体層104との界面付近に2次元電子ガス109が形成される。半導体装置100においては、ゲート電極107に印加するゲート電圧を制御することで、ゲート電極107下の2次元電子ガス濃度が増減し、ソース電極105とドレイン電極106との間に流れる電流が制御される。

【0104】

図9(b)に例示するように、実施形態に係る半導体装置200は、窒化ガリウム系LED(Light Emitting Diode)である。半導体装置200においては、半導体層50の上に、半導体積層体250が設けられている。例えば、半導体層50が、機能部40に対応する。また、半導体層50及び半導体積層体250の積層体が機能部40に対応すると見なしても良い。

20

【0105】

例えば、半導体装置200は、半導体層50の上に設けられたn形Ga_{0.9}N層210と、n形Ga_{0.9}N層210の上に設けられたn形Ga_{0.9}Nガイド層212と、n形Ga_{0.9}Nガイド層212の上に設けられた活性層214と、活性層214の上に設けられたp形Ga_{0.9}Nガイド層216と、p形Ga_{0.9}Nガイド層216の上に設けられたp形Ga_{0.9}N層220と、を含む。活性層214は、InGa_{0.15}Nを含む。活性層214は、例えば、In_{0.15}Ga_{0.85}N層とIn_{0.02}Ga_{0.98}N層とが交互に積層されたMQW(Multi-Quantum Well)構造を有することができる。この例において、n形Ga_{0.9}Nガイド層212及びp形Ga_{0.9}Nガイド層216は、必要に応じて設けられ、場合によっては省略することができる。

30

【0106】

半導体装置200においては、p形Ga_{0.9}Nガイド層216は、n形Ga_{0.9}N層210の一部に対向する。n形Ga_{0.9}N層210の他の一部の上にn側電極230が設けられている。p形Ga_{0.9}N層220の上には、p側電極240が設けられている。

【0107】

n側電極230とp側電極240との間に電圧を印加すると、活性層214内において正孔と電子とが再結合して、活性層214から、例えば青色光が放出される。活性層214から放出される光は、半導体層50の側、p側電極240の側、及び、積層方向に対して平行な側面の側の少なくともいずれかから取り出される。

40

【0108】

実施形態において、半導体層の成長には、例えば、有機金属気相体積(Metal-Organic Chemical Vapor Deposition: MOCVD)法、有機金属気相成長(Metal-Organic Vapor Phase Epitaxy: MOVPE)法、分子線エピタキシー(Molecular Beam Epitaxy: MBE)法、及び、ハライド気相エピタキシー法(HVPE)法などを用いることができる。

【0109】

例えば、MOCVD法またはMOVPE法を用いた場合には、各半導体層の形成の際の原料には、以下を用いることができる。Gaの原料として、例えばTMGa(トリメチル

50

ガリウム)及びTEGa(トリエチルガリウム)を用いることができる。Inの原料として、例えば、TMIn(トリメチルインジウム)及びTEIn(トリエチルインジウム)などを用いることができる。Alの原料として、例えば、TMAI(トリメチルアルミニウム)などを用いることができる。Nの原料として、例えば、NH₃(アンモニア)、MMHy(モノメチルヒドラジン)及びDMHy(ジメチルヒドラジン)などを用いることができる。

【0110】

実施形態によれば、シリコンなどの基板上に形成した高品質な結晶を有するウェーハ、結晶成長方法及び半導体装置が提供される。

【0111】

なお、本明細書において「窒化物半導体」とは、 $B_x In_y Al_z Ga_{1-x-y-z} N$ ($0 < x < 1, 0 < y < 1, 0 < z < 1, x + y + z < 1$)なる化学式において組成比x、y及びzをそれぞれの範囲内で変化させた全ての組成の半導体を含むものとする。またさらに、上記化学式において、N(窒素)以外のV族元素もさらに含むもの、導電型などの各種の物性を制御するために添加される各種の元素をさらに含むもの、及び、意図せずに含まれる各種の元素をさらに含むものも、「窒化物半導体」に含まれるものとする。

【0112】

なお、本願明細書において、「垂直」及び「平行」は、厳密な垂直及び厳密な平行だけでなく、例えば製造工程におけるばらつきなどを含むものであり、実質的に垂直及び実質的に平行であれば良い。

【0113】

以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明の実施形態は、これらの具体例に限定されるものではない。例えば、ウェーハに含まれる基板部、基板、ベース層、シリコン層、下地層、中間層及び機能部などの各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に包含される。

また、各具体例のいずれか2つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

【0114】

その他、本発明の実施の形態として上述したウェーハ、結晶成長方法及び半導体装置を基にして、当業者が適宜設計変更して実施し得る全てのウェーハ、結晶成長方法及び半導体装置も、本発明の要旨を包含する限り、本発明の範囲に属する。

【0115】

その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。

【符号の説明】

【0116】

10...基板部、 11...基板、 12...ベース層、 13...シリコン層、 19...シリコン基板、 20...下地層、 20a...第1面、 20b...第2面、 20c...微小隙間、 20d...凹部、 20v...空隙、 21...第1領域、 22...第2領域、 29...Ga_xN層、 29c...クラック、 29h...穴、 30...中間層、 31...第1層、 32...第2層、 40...機能部、 50...半導体層、 80、81、82、...ウェーハ、 85、85a、85b...半導体装置、 89...ウェーハ、 100...半導体装置、 102...パツファ層、 103...第1半導体層、 104...第2半導体層、 105...ソース電極、 106...ドレイン電極、 107...ゲート電極、 109...2次元電子ガス、 150...半導体積層体、 200...半導体装置、 210...n形Ga_xN層、 212...n形Ga_xNガイド層、 214...活性層、 216...p形Ga_xNガイド層、 220...p形Ga_xN層、 230...n側電極、 240...p側電極、 250...半導体積層体

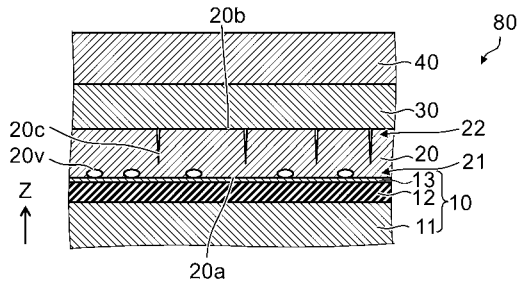
10

20

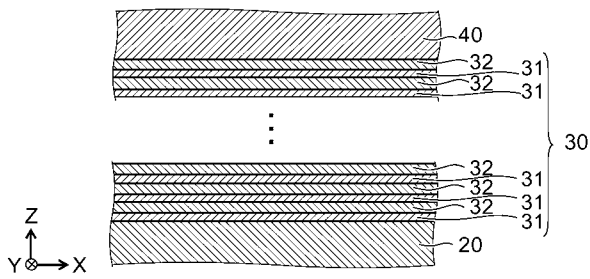
30

40

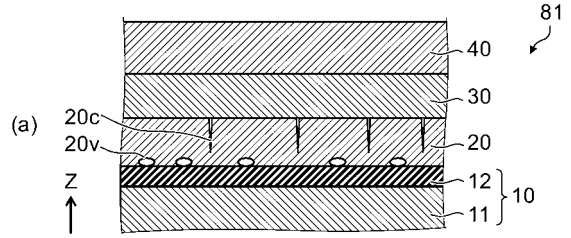
【図1】



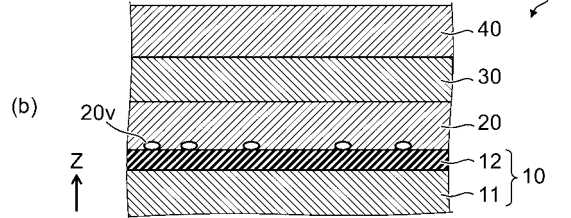
【図2】



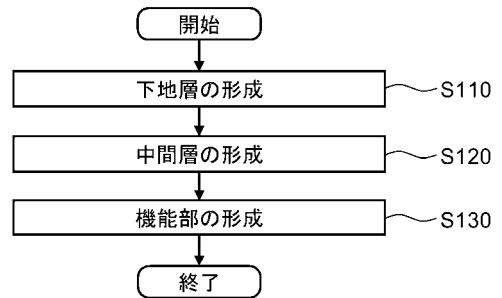
【図5】



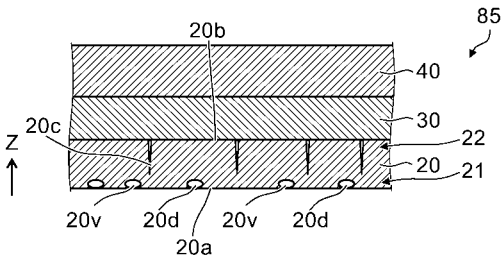
【図6】



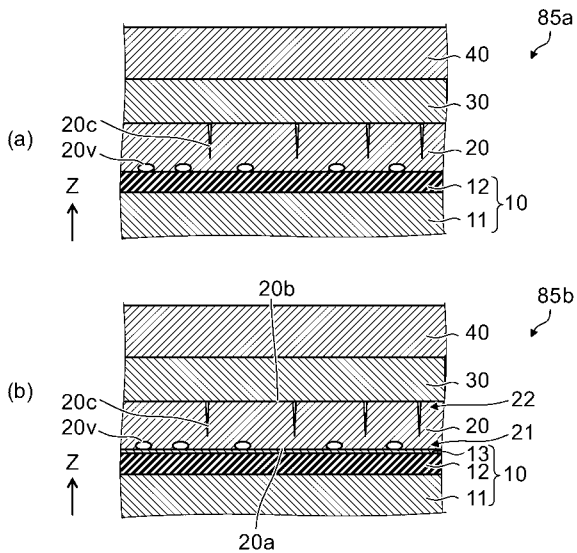
【図6】



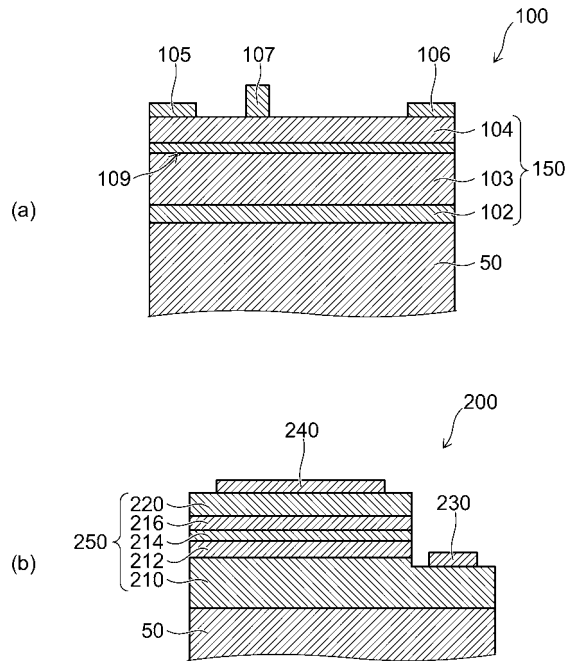
【図7】



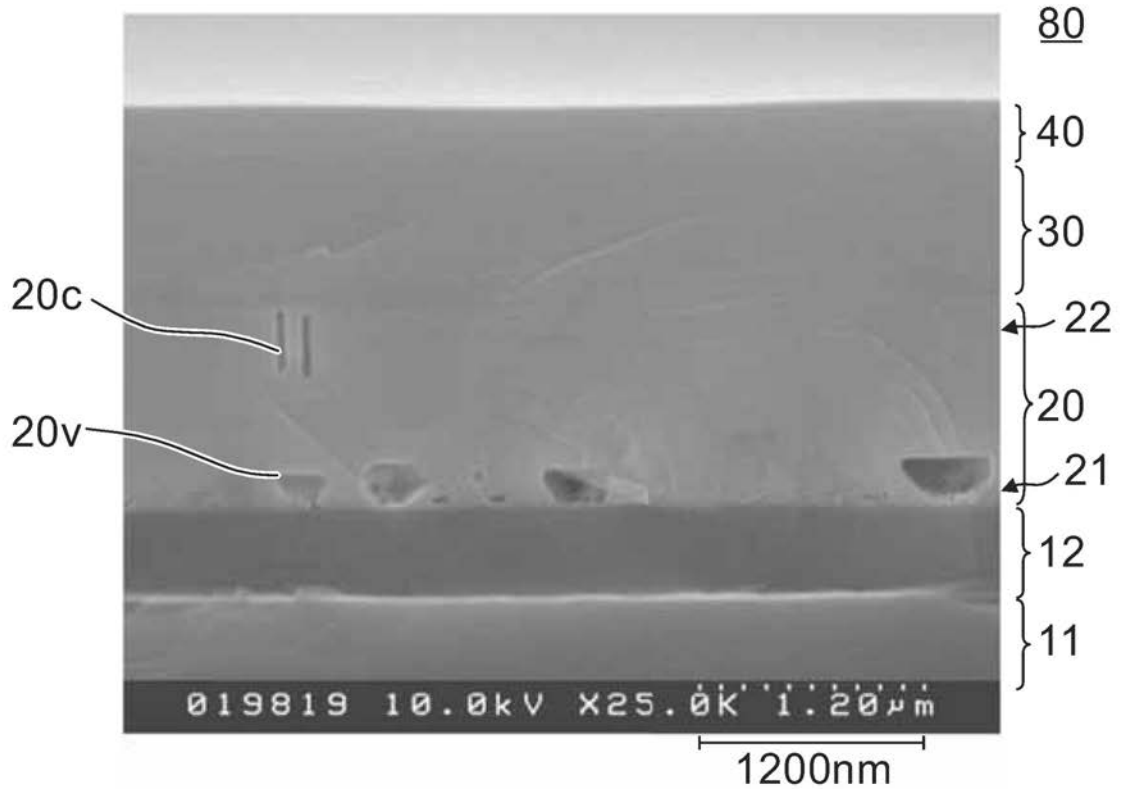
【図8】



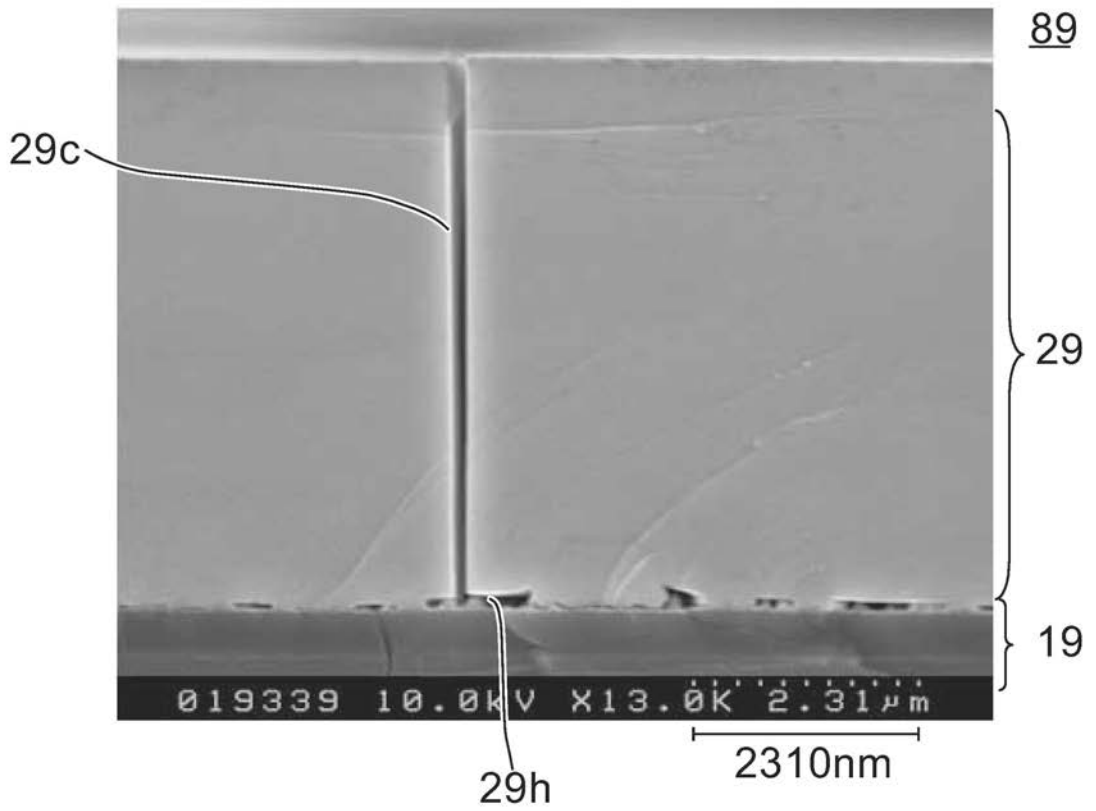
【図9】



【 図 3 】



【 図 4 】



【 手続補正書 】

【 提出日 】 平成23年10月5日 (2011.10.5)

【 手続補正 1 】

【 補正対象書類名 】 特許請求の範囲

【 補正対象項目名 】 請求項 5

【補正方法】変更

【補正の内容】

【請求項 5】

前記微小隙間の少なくとも一部は、前記第 2 領域に設けられていることを特徴とする請求項 4 記載のウェーハ。

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 6

【補正方法】変更

【補正の内容】

【請求項 6】

前記中間層は、窒化物半導体を含む複数の第 1 層と、前記複数の第 1 層の間のそれぞれに設けられ窒化物半導体を含む第 2 層と、を含み、

前記第 2 層は、前記第 1 層の格子間隔とは異なる格子間隔、及び、前記第 1 層の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することを特徴とする請求項 1 ~ 5 のいずれか 1 つに記載のウェーハ。

【手続補正書】

【提出日】平成24年1月16日(2012.1.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板と、

前記基板の主面上に設けられシリコン化合物を含むベース層と、

前記ベース層の上に設けられ GaN を含む下地層と、

前記下地層の上に設けられ AlN を含む層を含む中間層と、

前記中間層の上に設けられ窒化物半導体を含む機能部と、

を備え、

前記下地層のうちの前記ベース層の側の第 1 領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第 2 領域におけるシリコン原子の濃度よりも高く、

前記下地層は、前記第 1 領域に設けられた複数の空隙を有することを特徴とするウェーハ。

【請求項 2】

前記ベース層と前記下地層との間に設けられ、1 ナノメートル以上 50 ナノメートル未満の厚さを有し、(111)面のシリコン層をさらに備えたことを特徴とする請求項 1 記載のウェーハ。

【請求項 3】

前記下地層の厚さは、50 ナノメートル以上 1500 ナノメートル以下であることを特徴とする請求項 1 または 2 に記載のウェーハ。

【請求項 4】

前記下地層は、前記下地層から前記機能部に向かう方向に沿う積層軸に沿って延びる微小隙間を有することを特徴とする請求項 1 ~ 3 のいずれか 1 つに記載のウェーハ。

【請求項 5】

前記微小隙間の少なくとも一部は、前記第 2 領域に設けられていることを特徴とする請求項 4 記載のウェーハ。

【請求項 6】

前記中間層は、窒化物半導体を含む複数の第 1 層と、前記複数の第 1 層の間のそれぞれ

に設けられ窒化物半導体を含む第2層と、を含み、

前記第2層は、前記第1層の格子間隔とは異なる格子間隔、及び、前記第1層の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することを特徴とする請求項1～5のいずれか1つに記載のウェーハ。

【請求項7】

基板の主面上に設けられシリコン化合物を含むベース層の上に設けられ、厚さが10ナノメートル以上50ナノメートル以下のシリコン層の上に、GaNを含む下地層を形成し、

前記下地層の上にAlNを含む層を含む中間層を形成し、

前記中間層の上に窒化物半導体を含む機能部を形成することを特徴とする結晶成長方法。

【請求項8】

前記シリコン層は、(111)面のシリコン層であることを特徴とする請求項7記載の結晶成長方法。

【請求項9】

前記下地層の形成は、前記シリコン層に含まれるシリコン原子を前記下地層中に移動させ、前記下地層のうちの前記ベース層の側の第1領域におけるシリコン原子の濃度を前記下地層のうちの前記ベース層とは反対の側の第2領域におけるシリコン原子の濃度よりも高くすることを含むことを特徴とする請求項7または8に記載の結晶成長方法。

【請求項10】

前記下地層の形成は、前記下地層のうちの前記ベース層の側の第1領域に複数の空隙を形成することを含むことを特徴とする請求項7～9のいずれか1つに記載の結晶成長方法。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

本発明の実施形態は、ウェーハ及び結晶成長方法に関する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

本発明の実施形態は、シリコンなどの基板上に形成した高品質な結晶を有するウェーハ及び結晶成長方法を提供する。

【手続補正書】

【提出日】平成24年6月1日(2012.6.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

前記基板の主面上に設けられシリコン化合物を含むベース層と、

前記ベース層の上に設けられGaNを含む下地層と、

前記下地層の上に設けられ A l N を含む層を含む中間層と、
前記中間層の上に設けられ窒化物半導体を含む機能部と、
前記ベース層と前記下地層との間に設けられ、1 ナノメートル以上 50 ナノメートル未

満の厚さを有するシリコン層と、

を備え、
前記下地層のうちの前記ベース層の側の第 1 領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第 2 領域におけるシリコン原子の濃度よりも高く、
前記下地層は、前記第 1 領域に設けられた複数の空隙を有することを特徴とするウェーハ。

【請求項 2】

前記シリコン層は、(1 1 1) 面のシリコン層であることを特徴とする請求項 1 記載の

ウェーハ。

【請求項 3】

前記シリコン層は、(1 1 1) 面の方位に配向した部分を含むことを特徴とする請求項

1 記載のウェーハ。

【請求項 4】

前記下地層の厚さは、50 ナノメートル以上 1500 ナノメートル以下であることを特徴とする請求項 1 ~ 3 のいずれか 1 つに記載のウェーハ。

【請求項 5】

前記下地層は、前記下地層から前記機能部に向かう方向に沿う積層軸に沿って延びる微小隙間を有することを特徴とする請求項 1 ~ 4 のいずれか 1 つに記載のウェーハ。

【請求項 6】

前記微小隙間の少なくとも一部は、前記第 2 領域に設けられていることを特徴とする請求項 5 記載のウェーハ。

【請求項 7】

前記中間層は、窒化物半導体を含む複数の第 1 層と、前記複数の第 1 層の間のそれぞれに設けられ窒化物半導体を含む第 2 層と、を含み、

前記第 2 層は、前記第 1 層の格子間隔とは異なる格子間隔、及び、前記第 1 層の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することを特徴とする請求項 1 ~ 6 のいずれか 1 つに記載のウェーハ。

【請求項 8】

基板と、

前記基板の主面上に設けられシリコン化合物を含むベース層と、

前記ベース層の上に設けられ G a N を含む下地層と、

前記下地層の上に設けられ A l N を含む層を含む中間層と、

前記中間層の上に設けられ窒化物半導体を含む機能部と、

を備え、

前記下地層のうちの前記ベース層の側の第 1 領域におけるシリコン原子の濃度は、前記下地層のうちの前記中間層の側の第 2 領域におけるシリコン原子の濃度よりも高く、

前記下地層は、前記第 1 領域に設けられた複数の空隙を有し、

前記下地層は、前記下地層から前記機能部に向かう方向に沿う積層軸に沿って延びる微小隙間を有することを特徴とするウェーハ。

【請求項 9】

前記微小隙間の少なくとも一部は、前記第 2 領域に設けられていることを特徴とする請求項 8 記載のウェーハ。

【請求項 10】

前記ベース層と前記下地層との間に設けられ、1 ナノメートル以上 50 ナノメートル未満の厚さを有するシリコン層をさらに備えたことを特徴とする請求項 8 または 9 に記載のウェーハ。

【請求項 11】

前記シリコン層は、(111)面のシリコン層であることを特徴とする請求項10記載のウェーハ。

【請求項12】

前記シリコン層は、(111)面の方位に配向した部分を含むことを特徴とする請求項10記載のウェーハ。

【請求項13】

前記下地層の厚さは、50ナノメートル以上1500ナノメートル以下であることを特徴とする請求項8～12のいずれか1つに記載のウェーハ。

【請求項14】

前記中間層は、窒化物半導体を含む複数の第1層と、前記複数の第1層の間のそれぞれに設けられ窒化物半導体を含む第2層と、を含み、

前記第2層は、前記第1層の格子間隔とは異なる格子間隔、及び、前記第1層の熱膨張係数とは異なる熱膨張係数の少なくともいずれかを有することを特徴とする請求項8～13のいずれか1つに記載のウェーハ。

【請求項15】

基板の主面上に設けられシリコン化合物を含むベース層の上に設けられ、厚さが10ナノメートル以上50ナノメートル以下のシリコン層の上に、GaNを含む下地層を形成し、

前記下地層の上にAlNを含む層を含む中間層を形成し、

前記中間層の上に窒化物半導体を含む機能部を形成することを特徴とする結晶成長方法。

【請求項16】

前記シリコン層は、(111)面のシリコン層であることを特徴とする請求項15記載の結晶成長方法。

【請求項17】

前記シリコン層は、(111)面の方位に配向した部分を含むことを特徴とする請求項15記載の結晶成長方法。

【請求項18】

前記下地層の形成は、前記シリコン層に含まれるシリコン原子を前記下地層中に移動させ、前記下地層のうちの前記ベース層の側の第1領域におけるシリコン原子の濃度を前記下地層のうちの前記ベース層とは反対の側の第2領域におけるシリコン原子の濃度よりも高くすることを含むことを特徴とする請求項15～17のいずれか1つに記載の結晶成長方法。

【請求項19】

前記下地層の形成は、前記下地層のうちの前記ベース層の側の第1領域に複数の空隙を形成することを含むことを特徴とする請求項15～18のいずれか1つに記載の結晶成長方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

本発明の実施形態によれば、基板と、ベース層と、下地層と、中間層と、機能部と、シリコン層と、を備えたウェーハが提供される。前記ベース層は、前記基板の主面上に設けられシリコン化合物を含む。前記下地層は、前記ベース層の上に設けられGaNを含む。前記中間層は、前記下地層の上に設けられAlNを含む層を含む。前記機能部は、前記中間層の上に設けられ窒化物半導体を含む。前記シリコン層は、前記ベース層と前記下地層との間に設けられ、1ナノメートル以上50ナノメートル未満の厚さを有する。前記下地層の前記ベース層の側の第1領域におけるシリコン原子の濃度は、前記下地層のうちの前

記中間層の側の第2領域におけるシリコン原子の濃度よりも高い。前記下地層は、前記第1領域に設けられた複数の空隙を有する。

フロントページの続き

Fターム(参考) 4G077 AA03 BE11 BE12 BE13 BE15 DA05 DB05 DB08 ED05 ED06
EE01 EF02 EF03 EF05 HA02 HA06 HA12
4K030 AA11 AA13 AA17 AA18 BA02 BA08 BA11 BA38 BB02 BB12
CA04 CA12 FA10 JA01 LA14
5F045 AA01 AA04 AA18 AB14 AB17 AB18 AC08 AC09 AC12 AD15
AF03 AF13 BB12 BB13 CA07 CA11 DA52 DA53 DA58 EB15