

2 가 a 2 2 b 1 , ,

1

(image signal)

(false contour)

(gray level correction)
가, 가

가

JP - A - 6 - 62280

JP - A - 6 - 62280

9 erator), (6, judgment circuit), 가 (7, addition circuit), n (5, random number gen
A n A F (6)
(5) F 가 H (6)
H A , I "1" "0" (5) 가 (7)
A A G (6) 가 가 I 가 J

가 A n 가 I A G 가
F (6) I n (6) 가
가 (5) 가

가 가 가 가 가 가 가

(side effect)

1 ,

2 (double bit change) 2 (detection circuit) ,

2 가 2 2

1 , 2 가 , 2

2 1 , 2 , 가 2 1 가

2 , 2 1 , 2

3 , 2 (predetermined section)
가 , 가

2 가

2 3 , 2 2 가 가 , 가

3 , 4 ,

5 , 2 가 가 , 2 ,

1 , 1 가 2

5 , 2 2 가 , 1 2 가

, , 2 가 2 2

6 , 2 가 (pseudorandom number)

2 1

6 , 2 , 1 가 (1 1)

6 , 7 ,

7 , 2 1 1

8 ,

가 ,

가 가

가 2 8 , 2 가 , 가

2 () , 3 가

9 ,

가 2 ,

2

9 , 10 , 2 , 1

1 가 가 1

11 , 9 2

가 ,

가

2

12 , 10 2

가 ,

가

2

가

, 1 가 1

13 , 10

가 , 2

1 가

14

가

가

1 1 ,

2 2 ,

3 3 ,

4a, 4b, 4c 1 가 ,

5 2 가 ,

6 3 ,

7 3 ,

8a, 8b 7 ,

9 .

4 가 (virtual signal waveform) .
 .1 가 8 , 4a 1 (gray level) 가
 , 4b ("2 ")가 a 2 ,
 가 , 2 가 , 2 2
 < 1
 1 1 2 (1) (2a) 2 (1)
 (2a) .
 2) (1) 가 , A (" ")
 (1) , 7 , 2 가 B , 2 (10) . 2
 . 2 A (1)가 2
 (2a) A 2 2 B
 ("1 ") (2a) , 7
 (20) C1 .
 가 , 2 가 , 4b 2 가 A (2a) A
 2 가 B A , 1 가 (2) (1)가
 , 2 A , 4c , 2 가 (1 가)

가 가 1 가 , 1 가 가 4 . n 가 (n 1)
n , n .

(1) 2 가 A ,
(true contour)

2 , 2
1 , 2 , 2
) A 2 (, 2

< 2

2 2 (1) (2b) , 1
(3) 가 (1), (2b) (3) 가
A 2 , 2 (1) 1 2 (1) ,

(3) 2 (1) 2 A가
2 가 , a , D 가 A가
7 (30) (3)

(2b) A 2 2 (2) 2 B
(3) D 1 ,
C2 (2b) 7
(20)

5 A 가 5 .

B 4c (2b) , 1 A 2 (1) 2
2 , 1 4 A 2 1
2 2 4 , 2

(2b) 2 , 2 가 A , 5 2
5 가 720 가 , 2
D 2 , 5 (3) A가 5 ,
A가 5 D (2b) , 2 가 A , B
1 ,
A가 5 2 가 2 가 D ,
2 가 , 2 가 2 2 가 ,
, 2 가 가 4 가
가
< 3
3 3 , 2
2 (1), (2c), (3) 3 ,
가 (4) 가 2 (1), (2c),
(3) A 2 2
2 (1) (3) 2 2
(1), (3) ,
(4) E A C3 가 ,
(2c) A 2 2 (2) 2 B,
(3) D, (4) C3 E 1
7 , (2c)
6
(2c) , 4c 2 2 B

(a) A 2 A 2 1 1 6
A 2 , , 1 1
A (4) A 2 E 1 , 6 (b) 1
7 (3) (4) 7 2 (10), 2 (20) (

1), (30) .

, 2 (10) 1 (12, differential circuit), (14, full wave recti
fication circuit), (16) (18) . 1 (12) (differential sig
nal) 1 가 , A
(14) 1 , (12) (+) (-) (flag signal) Flg
(+) (16) H , L
2 가 (18)
2 B .

(30) (32), (34), 10 1 T
(cascade connection) OR (36) (32) 2 (

10) 1 가 (12) , (32) , 1 ,
. 1 (12) , 1 ,
(30) , A 1 ,
1 (32) 2 (10) (32) (14) (34)
A 10 1 T A 1 가 L 가 ,
A 2 가 H . OR (36) ,
가 10 T 1 H 4 , 6 10
가 T , , OR T D
D가, (34) 가 5 ,
L L 가 , H 가 , D 5
가 , 2 A 2 가 H 가 , 1 , , L

(40) (shift register)
(40) Sh , (lookup table)

E 1 가, 6 (b) , 2

(20) (22), 가 (24) 가 (26, addition - subtraction control circuit) . 가
 (22) A , B , (30)
 (26) 2 (10) 2 E B , (24) 가 (24)
 D 가 (40) Csub (22) Cop 가 (24)
 Cop
 (20) (22) 2 (10) (18) , C3 8
 , A, 2 B, D

8a (20) 8a A 가
 C3 A C3 A 가 2 가
 , 2 (+) 2 가 2 가 B A 1 (12) (+)
 , 2 (+) Flg가 가 (26) Flg가 (+), 가
 2 가 Cop 가 Cadd D가 (L),
 2 가 Csub (H), 2 가 Cop
 가 Cadd가 (, 1) 가 (24) ,
 A , Csub가 A 가 8a
 , 2 (20) C3 . 가 D가
 , 가 Cadd 5 가 Csub 가 , 2 2

8b (20) 8b A 가
 C3 A C A 가 , 2
 . 8b , 가 B A 1 (12) (-)
 2 가 Flg가 가 (26) Flg가 (-) , 가
 (26) 2 가 Cop A Csub Cop 가 D가 , 2 가
 가 , 2 n1 가 n2 , Cadd D
 Cadd (22) 1 가 (24) , Csub 가
 , 2 (20) C3 . 가 8b ,
 E (20) 2 C3 2 5 , 2 n1 n2

가 , D , 2 .

(20) , A 2 , 8a 8b
1 , 2 1 가 , 2 1 2 n
1 2 5 가 1 n2 2
E , 2 1 n1 n2
6 (b) ,

1 , , 1 2 ,

<

1 , 4c 4 A 2 4
2

2 3 (3)가, 2 5
A가 (flat)") 2 가 5 ((flat period)
, 2 가 2

) 1 2 (4

, 가,

A 가 .

, 2 가 , 2 가 ,
2 가 , 2 가 7
, 1 2 가 , A
(12) 가
(30) 1 가 T

가
 가) 2
 가) 2
 A가 2
 2
 (17)가
 (30)

(1) ,
 가
 A 2
 A(3
 , 3
 가 3
 7
 L

H
 2

가

가

(57)

1.

2 2 2 ;

가 2 2 2

2.

1 ,

가 2 1 가 2

3.

1 ,

가 2
 가 ,

2 가
 2

4.

3 ,

5

5.

2 ,

2

가
가

2

가

2
1

1

6.

2 ,

가

2

1

7.

6 ,

8.

가

;

가

가

9.

2
가 2 ;
2

10.

9 ,
2 , 1 1 가
가

11.

9 ,
2 가 , 2
가
2 가

12.

10 ,
2 가 ,
가 가
2 가 가 ,
1 가 1 ,

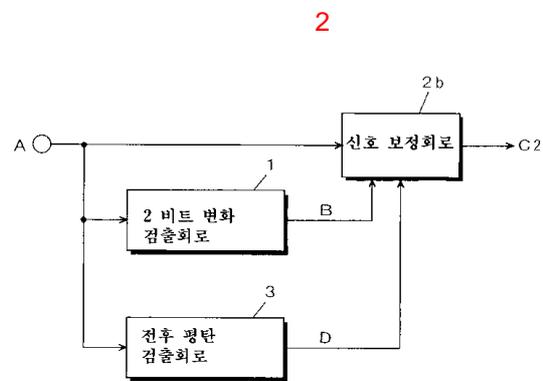
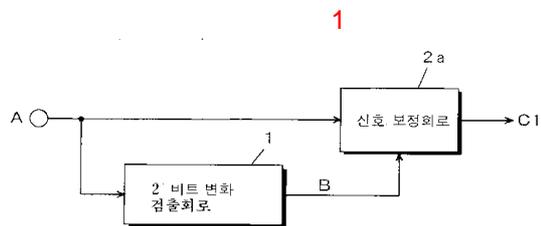
13.

10 ,
가 ,
2 1

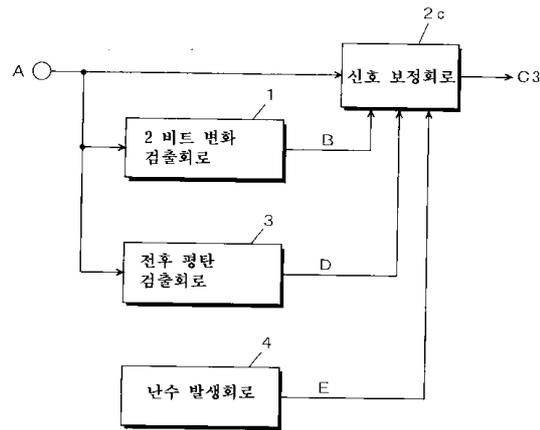
14.

가

가



3



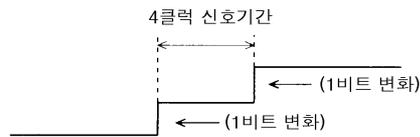
4a



4b



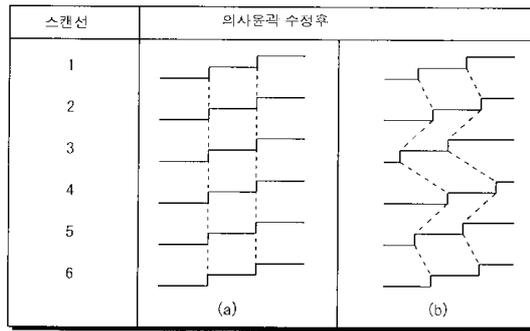
4c



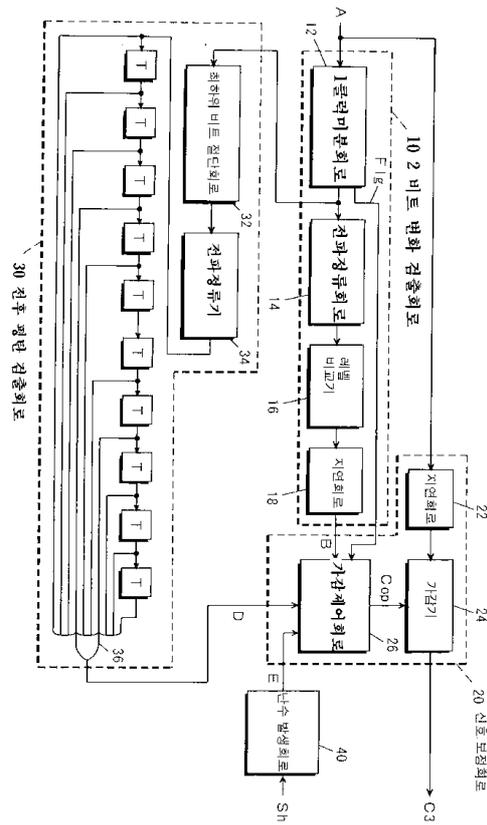
5



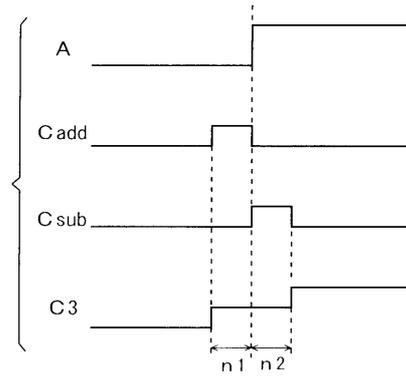
6



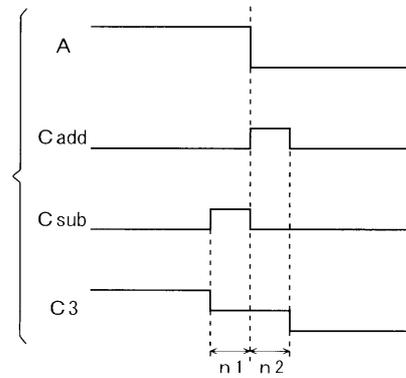
7



8a



8b



9

