

公告本

申請日期	89.7.22
案 號	9119633
類 別	H01L 29/28

A4
C4 0016243

473953

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	半導體製造裝置及其製造方法
	英 文	SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SAME
二、發明 創作人	姓 名	中三川健
	國 籍	日本
	住、居所	東京都港區芝五丁目7番1號 日本電氣株式會社內
三、申請人	姓 名 (名稱)	日本電氣股份有限公司 (日本電氣株式會社)
	國 籍	日本
	住、居所 (事務所)	東京都港區芝五丁目7番1號
	代 表 人 姓 名	西垣浩司

經濟部智慧財產局員工消費合作社印製

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

日本國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權
 1999年09月22日特願平第11-268472號(主張優先權)

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

發明背景：

發明領域：

本發明係關於一半導體裝置及其製造方法，特別是關於使用小封包之半導體裝置及其製造方法。

相關技術之描述

爲了因應較高性能，較小及較高速度的要求，半導體裝置的新封包一個個發展出來。半導體裝置平面上的縮小及較薄的結構係由安裝較高積體度的半導體晶片來達成(有時稱爲 LSI 晶片)，藉以達到更高性能及操作速度之電子裝置。爲了實現更高性能之 LSI 晶片，已發展出一反轉晶片球格陣列(FCBGA)。

包含如第 1 圖所示之 FCBGA 所形成之封包結構之傳統半導體裝置包含具有互相連接圖案之 LSI 晶片 11，複數個對應相互連接圖案之錫球突起 12，及具有複數電極襯墊 33 之多層間隔物 24。間隔物具有提升處理半導體裝置性能之角色，獲得對應標準化基片連接部分之錫接球 25 陣列，並進一步保護 LSI 晶片 11 之表面在 LSI 晶片 11 性能測試期間免於探針。

錫接阻擋物 34 係形成於間隔物 24 之表面處理，但避開電極襯墊 33，而錫接球形成於與電極襯墊扣對的表面。填充樹脂 14 填滿 LSI 晶片 11，錫接突起 12 及電極襯墊 33 之間的空隙並在錫接突起 12 及電極襯墊 33 電氣及機械相接的同時硬化。

對於傳統半導體裝置的製造而言，首先 LSI 晶片 11 係與

五、發明說明()

間隔物 24 對齊,晶片 11 及間隔物 24 藉由回流而相互黏合。在依需要沖洗後,填充樹脂 14 填滿在 LSI 晶片 11, 銲接突起 12 及電極襯墊 33 之間之空隙並硬化。之後,如銲接球 25 之連接終端依需要安裝於間隔物 24 之反表面。

在傳統半導體裝置中難從間隔物 24 撕下 LSI 晶片 11 使得在性能測試中被判定較差的 LSI 晶片與間隔物 24 一同被消除。因此,間隔物 24 應以愈低的成本製造愈好,並且是使用一對準器來製造而不需使用 LSI 分節器。雖然可在製造各項中獲得費用的減少,縮小較在整用 LSI 分節器處困難,因此使得與 LSI 晶片 11 比起來,封包及間隔物 24 皆為大。

裸晶片製程可以用來縮小及/或簡化封裝。然而,由此製程形成的 LSI 晶片很薄且沒有保護層,且必須很小地執行處理。再者,由裸晶片製程序製造的半導體裝置亦為在電極襯墊測試期間產生之探針受傷或疤痕之損壞。因此,性能測試不能簡易地執行。

發明概述:

由上述,本發明之一目的係提供一半導體裝置,其中封包被最小化而不用使用一間隔物且處理及性能測試容易執行,同時降低成本。

本發明之一第一方面係提供製造一半導體裝置之方法,包含下列步驟:形成複數個金屬連接構件於至少一暫時基片及半導體晶片其中之一上;暫時基片及半導體晶片互相推擠以便壓擠其間之金屬連接構件;以樹脂填充在暫時基片及半導體晶片之間的空間以將金屬連接構件嵌入其間;硬化樹脂以形

五、發明說明(3)

成第一保護層；自第一保護層及金屬連接構件移除暫時基片。

本發明之第二方面後提供一半導體裝置，包括：其上具有複數個晶片電極之半導體晶片，具有各個晶片電極之電氣接觸中之複數個金屬連接構件，填充金屬連接構件間之空間之樹脂保護層，該樹脂保護層具有一上表面，曝露每一金屬連接構件之上表面。

根據本發明之第一及第二方面，半導體裝置之封包可以縮小且費用減少，而不需要間隔物，而處理及性能測試更易執行。

本發明之上述及其他目的，特徵及優點會從下列敘述中更顯而易見。

圖式之簡單描述：

第 1 圖係縱向剖面圖，顯示包含 FCBGA 封包結構之傳統半導體裝置。

第 2A 至 2F 圖係縱向剖面圖，依序顯示根據本發明之第一實施例製造一半導體裝置之步驟。

第 3A 圖係一放大之縱向剖面圖，顯示具有在用於外部連接之銲接球形成前之銲接突起及其圓化前端之傳統半導體裝置，及第 3B 圖顯示根據本發明之第一實施例具有銲接突起及其平化前端之半導體裝置。

第 4A 至 4F 圖係縱向剖面圖，顯示根據本發明之第二實施例製造半導體裝置之步驟。

第 5 圖係一透視圖，顯示接受黑氧化銅處理之暫時基片之

五、發明說明(4)

表面。

第 6A 至 6F 圖係縱向剖面圖,依序顯示根據本發明之第三實施例之製造一半導體裝置之步驟。

第 7A 至 7E 圖係縱向剖面圖,依序顯示根據本發明之第四實施例之製造一半導體裝置之步驟。

第 8 圖係一平面圖,顯示具有導線連接於上之 LSI 晶片。

第 9A 至 9C 圖係縱向剖面圖,依序顯示製造與有經處理之導線連接於上之 LSI 晶片之步驟。

第 10A 至 10G 圖係縱向剖面圖,依序顯示根據本發明第五實施例之製造一半導體裝置之步驟。

第 11A 至 11G 圖係縱向剖面圖,依序顯示根據本發明第六實施例之製造一半導體裝置之步驟。

本發明之較佳實施例:

現在,本發明參考伴隨圖式更特定地被說明。

第一實施例:

首先,如第 2A 圖所示,由包含錫和鉛之焊接劑做成金屬突起 12 係形成於 LSI 晶片 11 之表面。金屬突起 12 可做為外部連接終端而材料並不限於焊接劑,其他如金之材料亦可被使用。

然後,金屬突起 12 係與暫時基片 13 對齊,使得 LSI 晶片 11 係位於如第 2B 圖所示相對於暫時基片 13 之特定位置之位置。暫時基片 13 包括平坦表面,其尺寸與 LSI 晶片 11 之大小相似。例如,暫時基片 13 可由覆蓋四氟乙烯膜於由銅,不銹鋼或鋁所製之金屬板之上而製成或以四氟乙烯浸透金屬

五、發明說明(5)

板而製成。

之後,如第 2C 圖所示,一特定負載係施加之 LSI 晶片 11 及暫時基片 13 上以使金屬突起 12 及暫時基片 13 有一近接觸。當金屬突起的數目為 1000 時,LSI 晶片 11 及暫時基片 13 最好在溫度 100 及 150°C 之間以 10 至 50kg 之負載壓向對方。焊劑可以施加至暫時基片 13 或金屬突起 12 以使增進焊接劑之連接能力。

上述較輕的壓力減少 LSI 晶片 11 之負擔並提升 LSI 晶片 11 及暫時基片 13 之間的黏合力,而壓力情況並不受限於此。用於近黏合之衝撞可以被使用。

之後,如第 2D 圖所示,填充樹脂 14 填充在 LSI 晶片 11,鍍接突起 12 及暫時基質 13 之間之空隙並在指定的情況下硬化,藉此作為保護 LSI 晶片 11 及金屬突起 12 之保護層。接下來是上述情況之一個範例。用於密封包含主要成份為二氧化矽之填充劑之半導體之以環氧樹脂為基底之糊係用來作為填充樹脂 14,而此填充樹脂 14 係使用一注射筒,一針管及一分配器注射進入間隙,隨後在 150°C 下硬化一小時。

之後,如第 2E 圖所示,在第 2D 圖之狀態之暫時基片 13 自金屬突起 12 及填充樹脂 14 被撕下。以四氟乙烯表面塗覆暫時基片 13 加連撕下。之後,如第 2F 圖所示,用於外部連接之鍍接球 15 係黏到曝露於包含填充樹脂及金屬突起 12 之表面之各別金屬突起 12。

因為,在第一實施例中,硬化之金屬突起之各個前部分藉由以特定壓力將暫時基片 13 壓向金屬突起 12 而形成扁平

五、發明說明(6)

狀而不是球狀,具有扁平前端部分之終端可在暫時基片 13 自 LSI 晶片 11 撕下後獲得,如第 2E 圖所示。

例如,當使用具有球形前端之金屬突起時,填充樹脂進入在保護層表面及金屬突起 14 之球表面之間之隙而破壞了優良的接觸及電導性,如第 3A 圖所示。因為,另一方面,在本實施例中,具有曝露於保護層表面之扁平前端之金屬突起 12 係牢固地形成,因而避免了填充樹脂的進入而提供優良接觸及電導性,如第 3A 圖所示。

第二實施例:

首先,如第 4A 圖所示,以銲接劑製成之金屬突起 12 係形成於 LSI 晶片 11 之表面。如第 4B 圖所示,LSI 晶片 11 係置放在由銅或鋁製成並具有指定圖案之暫時基片 13 上,使得金屬突起 12 與在暫時基片 13 上之準圖案一致。銲劑可以施加到暫時基片 13 或金屬突起 12,用於增進銲接劑之連接能力。

當暫時基片 13 由銅製成時,不與金屬突起 12 接觸的光澤基片表面之部分 13a 係以黑色氧化銅處理(黑化處理)以形成如第 5 圖所示電極襯墊之準圖案 31。因此,可以避免當金屬突起 12 藉由回流黏合至暫時基片時將融化之銲接劑流入準圖案 31 之周圍。

一包含由銅製成並與金屬突起接觸之準圖案之鋁基片或一包含由銅製成,與第 5 圖相似,與金屬突起接觸之準圖案之不銹鋼基片可以作為暫時基片。

準圖案可以是包含鎳及金或包含銅,鎳及金之堆疊結構。

五、發明說明(7)

之後,如第 4C 圖所示,形成於 LSI 晶片 11 之上之複數個金屬突起 12 係回流以互相連接 LSI 晶片 11 及暫時基片 13。具有連接結構之 LSI 晶片可被沖洗。

如第 4D 圖所示,填充樹脂 14 被注射入 LSI 晶片 11,暫時基片 13 及金屬突起 12 之間之間隙並在特定情況下被硬化以形成一保護層。情況可能與第一實施例之情況相同。

之後,如第 4E 圖所示,在第 4D 圖狀態之暫時基片 13 藉由乾蝕刻自金屬突起 12 及填充樹脂移除。包含氯化鐵之蝕刻劑可以用在乾蝕刻,用於如第 4D 圖所示之暫時基片上。

當在暫時基片 13 上之準圖案由包含鎳及金之堆疊結構形成時,可避免金屬突起 12 之銲接劑部分稍微被蝕刻以形成凹口之不便處。

之後,如第 4F 圖所示,用於外部連接之銲接球 15 係黏合到曝露於包含填充樹脂及金屬突起 12 之對齊表面之各個金屬突起 12。

因為,在第二實施例中,黏合於金屬突起 12 及填充樹脂 14 之暫時基片 13 係藉由蝕刻被移除,暫時基片 13 即使在強烈黏合下亦可輕易地移除。

雖然第一及第二實施例之半導體裝置僅有包含由填充樹脂 14 製成之一層保護層,各個保護層可藉由重覆第 2A 至 2F 圖或第 4A 至 4F 圖所示之步驟而多層化。為了得到多層,在第一保護層形成之後,另一保護層係形成於其上而對應之金屬突起係互相連接。電覆步驟提供多層保護層。

當一連接基片係藉由熔化在基片及置放於回流裝置之封

五、發明說明(8)

包之間之焊接球安裝於一封包(半導體裝置)上時,由於基片及封包由所施加之熱產生之熱擴張及隨後熱施加程序之間之不同所產生之變形應力可能施加於焊接球 25。當應力很大時,裂縫可能產生。然而變形應力可藉由使用多層保護層及適當調整在封包及互相連接之基片之間之間隙而消失或減少。

第三實施例:

首先,如第 6A 圖所示之 LSI 晶片 11 係置放成與安裝於暫時基片 13 上對應各個電極之準圖案之金屬突起完全一致,如第 6B 圖所示。焊劑可以施加到暫時基片 13 或 LSI 晶片 11,用於增進焊接劑的連接能力。

金屬突起可由焊接劑做成,或是包含銲接劑及銅或是銲接劑,金及鎳之堆疊結構。暫時基片 13 可以是一不銹鋼基片,一鋁基片或銅基片,對其施加一黑化處理。

之後,如第 6C 圖所示,形成於暫時基片 13 上之複數個金屬突起 12 係回流來連接 LSI 晶片 11 及暫時基片 13,具有連接結構之 LSI 晶片可被沖洗。

之後,如第 6D 圖所示,填充樹脂 14 係注射進入在 LSI 晶片 11,暫時基片 13 及金屬突起 12 之間之間隙並在特定情況下硬化以形成一保護層。情況可以與第一實施例者相似。

之後,如第 6E 圖所示,在第 6D 圖狀態下之暫時基片以濕蝕刻自金屬突起 12 及填充樹脂 14 被移除。包含氯化鐵之蝕刻劑可以用在濕蝕刻中以便輕易移除如不銹鋼基片之暫

五、發明說明(9)

時基片 13。

當在暫時基片 13 上之準圖案由包含鎳及金之堆疊結構形成時,可以避免金屬突起 12 之焊接劑部分被蝕刻而形成凹口的不便。

之後,如第 6F 圖所示,外部連接之焊接球 15 係黏合之曝露於包含填充樹脂 14 及金屬突起 12 之對齊表面之各個金屬突起 12。

在第二及第三實施例中,硬化金屬突起之前部分後藉由金屬突起之回流形成扁平形狀而不是球形,因此,當暫時基片 13 如第 4E 及 6E 圖所示自 LSI 晶片 11 移除時,具有曝露於保護層表面之扁平前部分之終端可被獲得。藉此,類似於第一實施例,避免填充樹脂 14 之進入以提供良好的接觸及電導性。

在第一至第三實施例中,獲得對應由傳統間隔物 24(第 1 圖)所持有之電路基片之標準化連接圖案之焊接球 25 之間隙(插入)功能屬於 LSI 晶片 11 或電路基片之連接側。

第四實施例:

首先,第 7A 圖所示之 LSI 晶片 11 被置放成與暫時基片 13 一致,包含複數個導線 21,其一端延準圖案連接於 LSI 晶片 11,並藉由回流導線 21 之另一端連接之暫時基片 13,如第 7B 圖所示,具有連接結構之 LSI 晶片可以被沖洗。

暫時基片 13 由不銹鋼,鋁或銅製成。導線藉由塑模形成於與 LSI 晶片相對之暫時基片 13 之表面上。

各個導線 21 包含連接於 LSI 晶片 11 及暫時基片 13 之由

五、發明說明(10)

銲接劑形成之部分,及由另一金屬製成之其他部分。完全由不銹鋼,銅或銲接劑製成之導線可被使用。假使連接之 LSI 晶片 11 之銲接劑導線之部分之銲接劑形成被改變或具有一低熔點,則連接步驟係方便地執行。銲劑可以施加至暫時基片 13 或 LSI 晶片 11,用以改善銲接劑之連接能力。導線係相當硬,但是由銲接劑或金製成之軟導線亦可被使用。

之後,如第 7C 圖所示,填充樹脂被注射進入在 LSI 晶片 11,暫時基片 13 及導線 21 之間之間隙,並在特定情況下硬化以形成一保護層。情況可以與第一實施例者相同。

之後,如第 7D 圖所示,在第 7C 圖狀態下之暫時基片係使用濕蝕刻自導線 21 及填充樹脂 14 移除。包含氯化鐵之蝕刻劑可用在上述濕蝕刻中。

之後,如第 7E 圖所示,用於外部連接之銲接球 15 係黏合至曝露於包含填充樹脂 14 及導線 21 之對齊表面下之各個導線 21。

形成導線 21 之範例會被描述。

第 8 圖顯示一結構,其中導線 21 係形成於 LSI 晶片 11 側,與第 7B 圖所示之結構不同,複數個導線 21 自所有側面延伸朝向一長方框架 32 之開口 32a 之中心。LSI 晶片 11 係電氣及機械地連接至導線 21 之各個前端。

在第 9A 圖中,複數個導線 21 之一端係置放在 LSI 晶片 11 之周邊下方而另一端則置放在框架 32 之開口之底部周邊。之後,如第 8B 圖所示,各個導線 21 係使用具有特定結構之塑模切割。之後,如第 9C 圖所示,導線 21 被彎成特定形狀

五、發明說明()

以提供 LSI 晶片 11 具有複數個導線 21。

因爲其連接圖案可被改變之導線 21 後在第四實施例中存
在於保護層,互相連接之寬度及其配置可依據導線連接其上
之互相連接基片之互連圖案,藉由改變曝露至保護層之導線
21 之狀態來變化。

第五實施例:

示於第 10A 圖之 LSI 晶片包括在一電極形成表面上之移
數個金屬突起 12,其被執行鍍金。具有此結構之 LSI 晶片
係置放或與具有凸起圖案 22 之暫時基片 13 精研一致,如第
10B 圖所示。

凸起圖案 22 係藉由塗覆感光光阻於由不銹鋼,鋁或銅製
成之基片上而可成於暫時基片上,微影蝕刻地形成一互連圖
案,並以金或包含銅及金之堆疊結構鍍之。

凸起圖案 22 之形成亦可使用與上述不同之技術,例如使
用一活性方法,一利用對於包層材料之光微影技術之蝕刻方
法及一壓製處理方法。

之後,如第 10C 圖所示,在位於 LSI 晶片上之金屬突起 12
被放置或與暫時基片 13 之凸起圖案 22 之一致後,在金屬突
起 12 表面上之金及凸起圖案之金在 LSI 晶片 11 與暫時基
片 13 互相應向對方之壓力下黏合,藉此連接金屬突起 12 至
對應圖案 22。

之後,如第 10D 圖所示,填充樹脂 14 被注射進入在 LSI 晶
片 11,暫時基片 13 及金屬突起 12 之間之間隙,並在特定情
況下硬化以形成一保護層。這些情況可以與第一實施例者

五、發明說明(12)

相同。

之後,如第 10E 圖所示,暫時基片 13 利用濕蝕刻自凸起圖案 22 及填充樹脂 14 移除。以此方式,以第 10D 圖中之暫時基片 13 覆蓋之凸起圖案 22 後曝露而被較換成金屬圖案 22 之終端。具有上述結構之暫時基片 13 可由包含蝕刻劑之氯化鐵移除。

之後,如第 10F 圖所示,銲接劑光阻 23 係利用一印刷方法施加至非襯墊部分之部分,以便於外部連接並在特定情況下硬化以便在金屬圖案 22 之終端形成一保護層。

之後,如第 10G 圖所示,用於外部連接之銲接球 15 係黏合至金屬圖案 22 之每一終端之襯墊部分。

示於第 11A 圖之 LSI 晶片 11 包括,於一電極形成表面上,對其執行鍍金之複數個金屬突起 12。具有此結構之 LSI 晶片係置放成與具有如第 11B 圖所示之凸起圖案 22 之暫時基片 13 一致。

凸起圖案 22 係藉由塗覆感光光阻於由不銹鋼,鋁或銅製成之基片上而形成於暫時基片 13 上,以光微影蝕刻形成一互連圖案,並以金鍍該互連圖案。在該感光光阻被撕下後,暫時基片 13 利用鍍金作為光罩接受半蝕刻。暫時基片 13 之凸起圖案 22 並不限於上述,類似於第五實施例之活性方法亦可被使用。

之後,如第 11C 圖所示,在 LSI 晶片上之金屬突起係置放成與暫時基片 13 之凸起圖案 22 精確一致後,金-金黏合在 LSI 晶片 11 及暫時基片 13 互相壓向對方之壓力下執行,藉

五、發明說明(一)

此連接金屬突起 12 至對應之圖案 22。

之後,如第 11D 圖所示,填充樹脂 14 被注射進入在 LSI 晶片 11,暫時基片 13 及金屬突起 12 之間之間隙,並在特定情況下硬化以形成一保護層,情況可以與第一實施例者相同。

之後,如第 11E 圖所示,暫時基片 13 利用濕蝕刻被移除,留下凸起圖案 22 於填充樹脂 14 側。以此方式,以在第 11D 圖中之暫時基片 13 覆蓋之凸起圖案 22 被曝露而被轉換成金屬圖案 22 之終端。具有上述組態之暫時基片 13 可由包含有蝕刻劑之氯化鐵移除。因為暫時基片係由具有凸起圖案 22 之單一金屬板所形成,蝕刻後之金屬板可作為一互連而不需進一步處理。

之後,如第 11F 圖所示,焊接劑光阻 23 係使用一印刷方法施加於非襯墊部分之部分,用於外部連接,並在特定情況下硬化以形成用於連接圖案 22 之保護層。

之後,如第 11G 圖所示,用於外部連接之銲接球 15 係黏合至金屬圖案 22 之每一終端之襯墊部分。

因為在半導體裝置中之 LSI 晶片 11 之表面除了在第五及第六實施例中由樹脂做成之保護層 14 之外係以保護層(硬化之銲接劑光阻)23 覆蓋,處理及性能測試係更易執行。因為其互連圖案可以被改變之金屬圖案 22 之終端係存在於保護層之中,互連寬度及其配置可依據互連基片之互連圖案,藉由改變曝露於保護層之金屬圖案之終端之狀態而變化。

因為,在第四至第六實施例中,一間隔(插入)功能係包含於保護層 14 或 23,LSI 晶片 11 側及電路基片之連接部分側不

五、發明說明(14)

需要具有與第一至第三實施例不同之插入功能。因此,可使用傳統 LSI 晶片及傳統電路基片之設計,而不需進一步處理。

因為,在第一至第六實施例中,封包係藉由個定 LSI 晶片於暫時基片 13 上,注射及硬化填充樹脂 14,撕下及移除暫時基片 13 之部分而製造,所以封包大小係減小到 LSI 晶片 11 之大小,而不需要傳統間隔物 24(第 1 圖)來最小化半導體裝置。因而獲得之簡化結構實現高產能及低成本之封包。

又在第一至第六實施例中,因為具有與形成於 LSI 晶片 11 之電極襯墊之金屬突起 12 之上端同樣高度之保護層 14 覆蓋每一金屬突起 12 之周邊並保護 LSI 晶片 11 之表面,所以在對金屬襯墊 12 偵測之 LSI 襯墊之原始電極襯墊可被保護免於可能在性能測試期間產生之損毀或傷痕。再者,因為 LSI 晶片 11 係由填充樹脂 14 保護,可輕易執行處理及性能測試。

在第一至第六實施例中,填充樹脂 14 本身以及注射填充樹脂 14 之方法並不限於所描述者。例如,包括環氧一苯酚基之樹脂,以苯酚基之樹脂,以丙烯層基之樹脂及矽基樹脂之各種樹脂可被用作填充樹脂 14。根據所使用之填充樹脂之種類,注射方法可選自灌注方法,傳送,塑模方法及印刷方法。填充樹脂之硬化可依據所使用樹脂之種類及特性來執行且並不限於已描述之方法及條件。

在灌注方法中,填充樹脂係使用針筒狀注射器流向 LSI 晶片之周邊,而樹脂係流入 LSI 晶片及暫時基片之間之間隙。

五、發明說明(15)

在傳送塑模的方法中,示於第 7B 圖中之 LSI 晶片 11 及暫時基片 13 係夾在一對塑模中間,而填充樹脂被注入塑模,藉此改進塑模的形狀。在印刷方法中,與灌注方法相似,填充樹脂 14 係一滴滴加入 LSI 晶片 11 之周邊並進入間隙中。在此情況下,填充樹脂很良好地進入一窄空間中。

當暫時基片是一膜時,需要平順地自填充樹脂撕下暫時基片之力不能得到。然而在第一至第六實施例中,由金屬板製成之暫時基片 13 提供下列(1)至(3)之優點。

(1)具有需要強力之暫時基片 13 本身促進暫時基片 13 自銲接劑突起 12 及保護層 14 之撕下。

(2)因為在撕下暫時基片 13 後沒有有機組件留在銲接突起上,所以不會損壞優良的電導性及接觸能力。

(3)因為暫時基片 13 具有有特定強度之平面性,在特定壓力下之銲接突起 12 之回流期間,銲接突起 12 之上端及保護層 14 之表面形成一單一平面。

關於優點(3),因為間隔物 24 及銲接突起 12 係互相黏附,以較高強度提昇示於第 1 圖之傳統半導體裝置之可靠性,所以撕下後之表面不平滑以致於銲接突起 12 之上端及保護層 14 之表面不能提供與本發明實施例不同之單一平面,即使是當間隔物 24 自 LSI 晶片 11 撕下時亦然。當一似膜之構件取代暫時基片 13 時,似膜之構件之彈性不能提供由銲接突起 12 及保護層 14 形成之單一平面。

本發明之暫時基片並限制於那些描述於第一至第六實施例者,任何能夠輕易執行銲接連接步驟及暫時基片移除步驟

五、發明說明(16)

之組態皆可被使用。用於每一實施例中最後步驟之外部連接之銲接球 15 之形成並不重要,而在實施例中之材料及值亦不限制於此。

雖然由黏合保護層 14 及銲接突起 12 至 LSI 晶片 11 所形成之構件在第一至第六實施例中被稱為封包,使用於本發明中之封包並不限制於此,而例如具有一散熱板(散熱座)於其底表面(例如在第 2A 圖中為上表面)之 LSI 晶片 11 並稱為封包。

雖然上述實施例僅做為範圍,本發明並不限制於上述實施例,各種變化可由熟習此技藝之人士在不偏離本發明之範圍下輕易地做成。

符號說明

- 11...LSI 晶片
- 12...銲接突起
- 13...暫時基片
- 14...填充樹脂
- 15...銲接球
- 21...導線
- 22...凸起圖案
- 23...銲接阻擋物
- 24...間隔物
- 25...銲接球
- 31...準圖案
- 32...矩形框架

五、發明說明(17)

33...電極襯墊

34...銲接阻擋物

(請先閱讀背面之注意事項再填寫本頁)

訂
線

四、中文發明摘要(發明之名稱：半導體製造裝置及其製造方法)

一種用於製造半導體裝置之方法,包括下列步驟:在暫時基片及半導體晶片之至少之一上形成複數個金屬連接構件;使暫時基片及半導體晶片互相擠向對方;以樹脂填充暫時基片及半導體晶片之間之空間以嵌入金屬連接構件;硬化樹脂以形成第一保護層;自第一保護層及金屬連接構件移除暫時基片。根據由本方法製造之半導體裝置,半導體裝置之封包不使用間隔物,而可以最小化作成且實現降低成本,且處理及性能測試更易被執行。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

四、英文發明摘要(發明之名稱: SEMICONDUCTOR DEVICE AND METHOD FOR)
MANUFACTURING SAME

A method for manufacturing a semiconductor device including the steps of: forming a plurality of metallic connection members on at least one of a temporary substrate and a semiconductor chip; thrusting the temporary substrate and the semiconductor chip against each other; filling a space between the temporary substrate and the semiconductor chip with resin to embed therein the metallic connection members; curing the resin to form a first protective layer; and removing the temporary substrate from the first protective layer and the metallic connection members. In accordance with the semiconductor device manufactured by the method, the package of the semiconductor device can be miniaturized with the realization of the cost down by using no interposer, and the handling and the performance test are more conveniently conducted.

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

六、申請專利範圍

1.一種用於製造半導體裝置之方法,包括下列步驟:

在暫時基片及半導體晶片至少之一上形成複數個金屬連接構件;

使暫時基片及半導體晶片互相擠向對方以壓製在其間之金屬連接構件;

以樹脂填充暫時基片及半導體晶片之間以嵌入金屬連接構件;

硬化樹脂以形成第一保護層;及

從第一保護層及金屬連接構件移除暫時基片。

2.如申請專利範圍第 1 項之方法,其中推擠步驟包含加熱每一金屬連接構件使得大體上扁平之表面與暫時基片接觸。

3.如申請專利範圍第 1 項之方法,其中金屬連接構件係形成於在半導體晶片上所可成之各個晶片電極之金屬突起。

4.如申請專利範圍第 1 項之方法,其中金屬連接構件係導線。

5.如申請專利範圍第 1 項之方法,其中每一金屬連接構件包含形成對應於晶片電極之一的金屬突起及形成於暫時基片上之金屬圖案之一終端。

6.如申請專利範圍第 5 項之方法,其中金屬圖案之終端係由與暫時基片相同或不同之材料所做成。

7.如申請專利範圍第 5 項之方法,其中金屬圖案之終端後藉由電鍍,蝕刻或壓擠而形成。

8.如申請專利範圍第 5 項之方法,其中更進一步包括形成第

六、申請專利範圍

二保護層之步驟,用於保護在暫時基片移除步驟後由第一保護層曝露之金屬圖案之終端。

- 9.如申請專利範圍第 1 項之方法,其中更進一步包括在暫時基片移除步驟後,於由第一保護層曝露之金屬連接構件之一部分上形成銲接球之步驟。
- 10.如申請專利範圍第 1 項之方法,其中暫時基片係在暫時基片移除步驟中藉由機械撕下或蝕刻自第一保護層及金屬連接構件移除。
- 11.如申請專利範圍第 1 項之方法,其中暫時基片係一金屬板,以四氟乙烯塗覆表面處理或四氟乙烯浸透。
- 12.如申請專利範圍第 1 項之方法,其中暫時基片係一金屬板。
- 13.一種半導體裝置,包括一半導體晶片,其上具有複數個晶片電極,複數個與各個晶片電極電氣接觸之金屬連接構件,及一填充於金屬連接構件之間之空間之樹脂保護層,該樹脂保護層具有曝露每一金屬連接構件之上表面之上表面。
- 14.如申請專利範圍第 13 項之半導體裝置,其中更進一步包括與樹脂保護層之上表面接觸之電路板,電路板並具有複數個終端,與各個金屬連接構件之上表面接觸。
- 15.如申請專利範圍第 13 項之半導體裝置,其中金屬連接構件之前端自第一保護層曝露,並與第一保護層形成一單一平面。
- 16.如申請專利範圍第 13 項之半導體裝置,其中第一保護層

六、申請專利範圍

係由複數個堆疊樹脂層所形成。

- 17.如申請專利範圍第 13 項之半導體裝置,其中金屬連接構件係形成於晶片電極之金屬突起。
- 18.如申請專利範圍第 13 項之半導體裝置,其中金屬連接構件是導線。
- 19.如申請專利範圍第 13 項之半導體裝置,其中金屬連接構件包括形成於晶片電極上之金屬突起及形成與暫時基片上之金屬突起對應之金屬圖案之終端。
- 20.如申請專利範圍第 13 項之半導體裝置,其中更進一步包括一第二保護層,用於保護金屬圖案之終端。
- 21.如申請專利範圍第 13 項之半導體裝置,其中更進一步包括在自第一保護層曝露之金屬連接構件之一部分上之焊接突起。

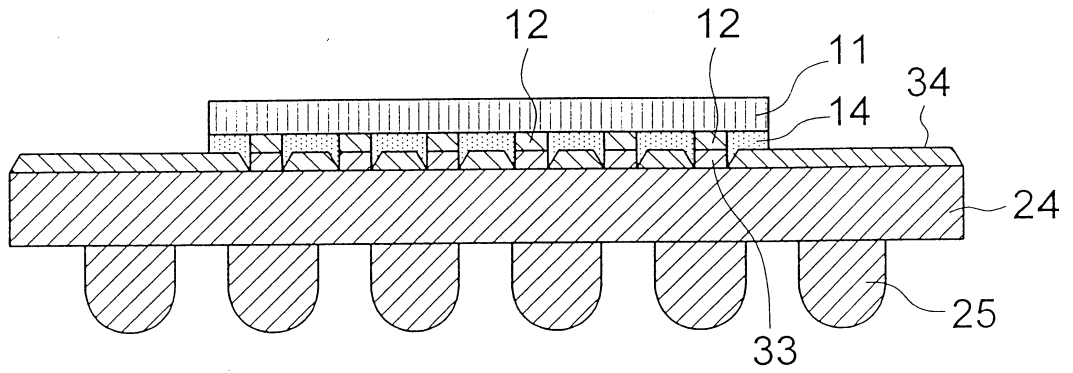
(請先閱讀背面之注意事項再填寫本頁)

訂
線

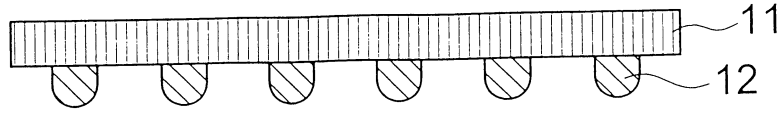
89119633

89119633

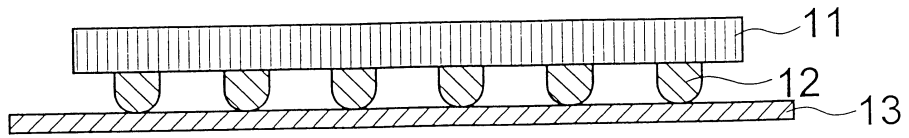
第 1 圖



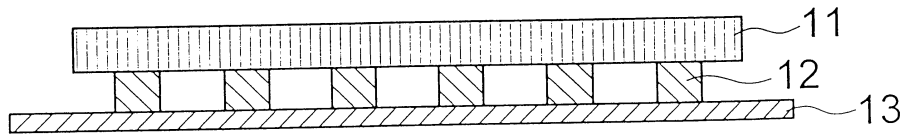
第 2A 圖



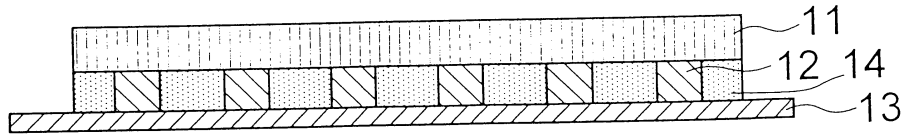
第 2B 圖



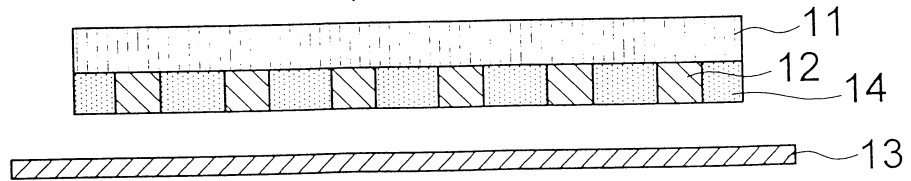
第 2C 圖



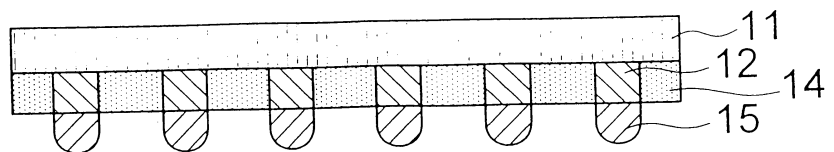
第 2D 圖



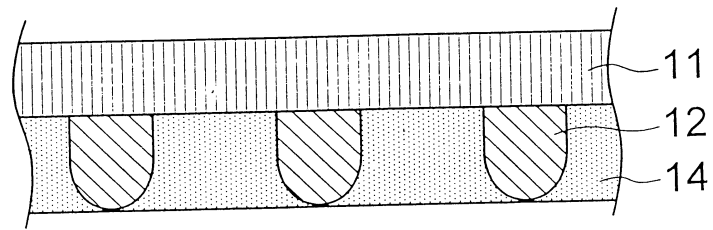
第 2E 圖



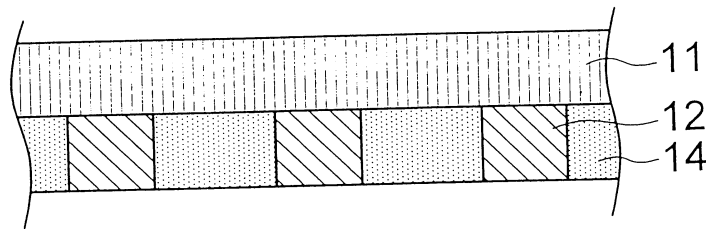
第 2F 圖



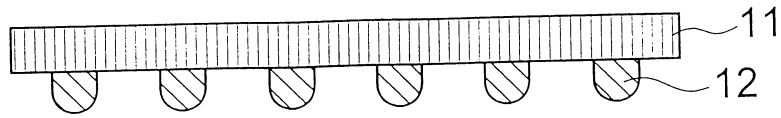
第 3A 圖



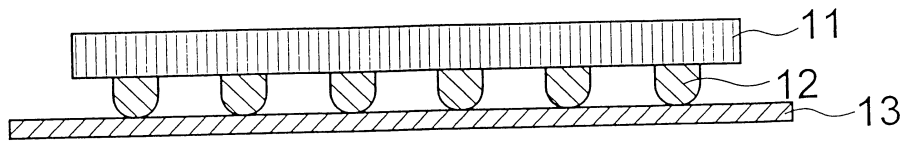
第 3B 圖



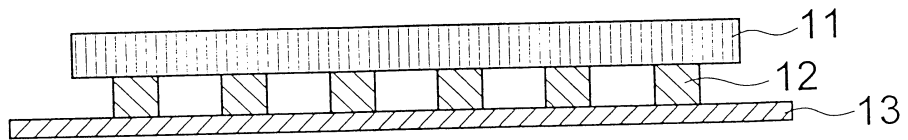
第 4A 圖



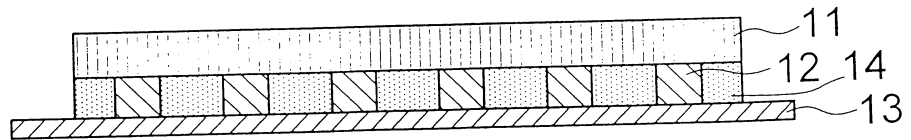
第 4B 圖



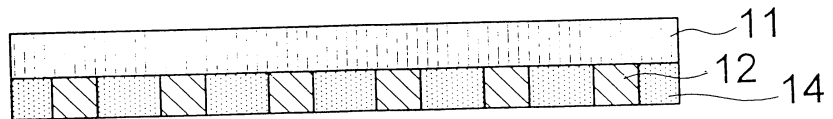
第 4C 圖



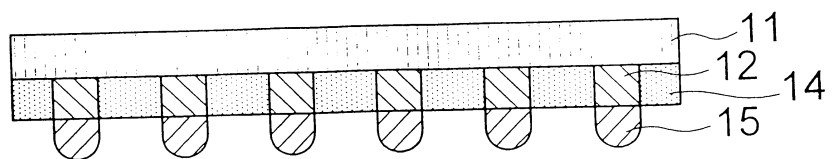
第 4D 圖



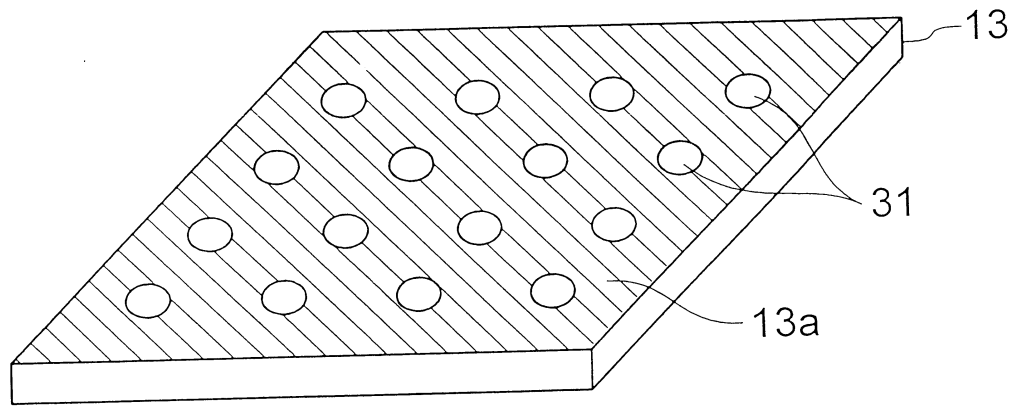
第 4E 圖



第 4F 圖



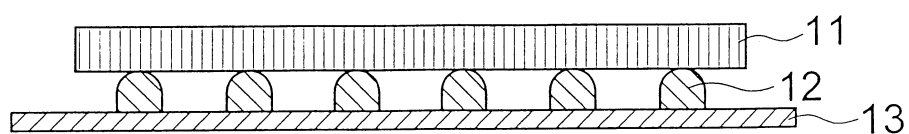
第 5 圖



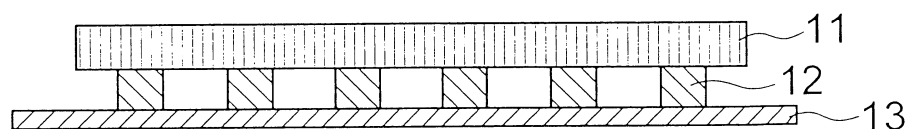
第 6A 圖



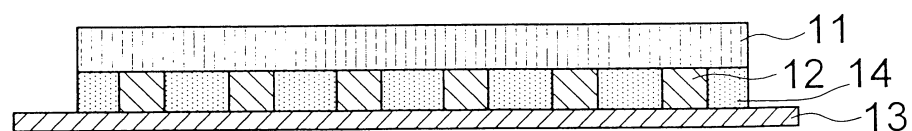
第 6B 圖



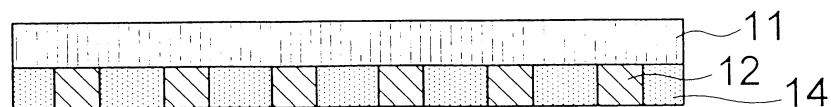
第 6C 圖



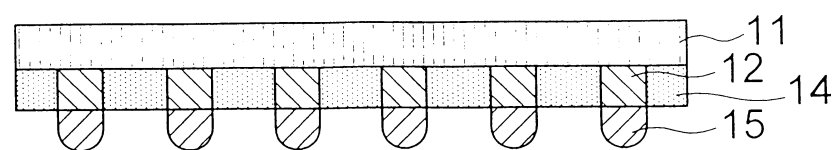
第 6D 圖



第 6E 圖



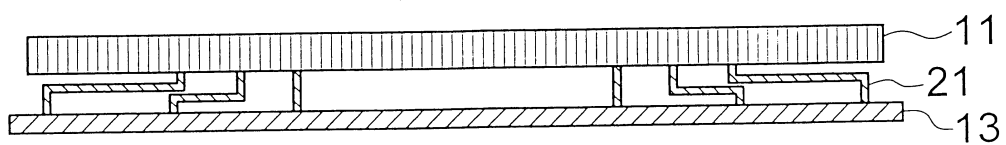
第 6F 圖



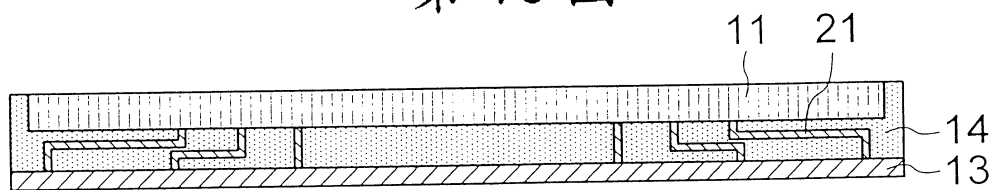
第 7A 圖



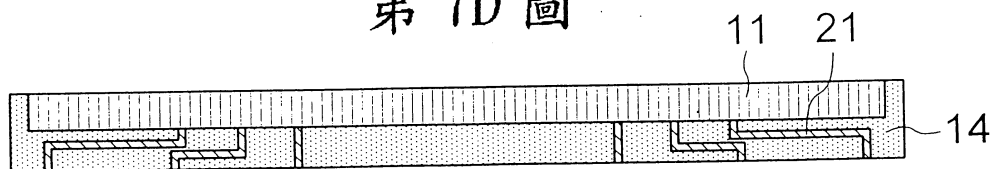
第 7B 圖



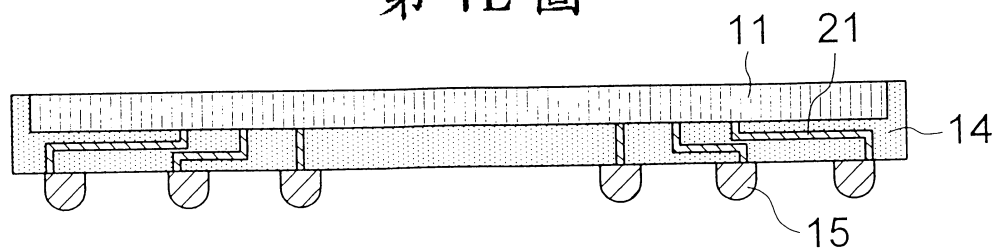
第 7C 圖



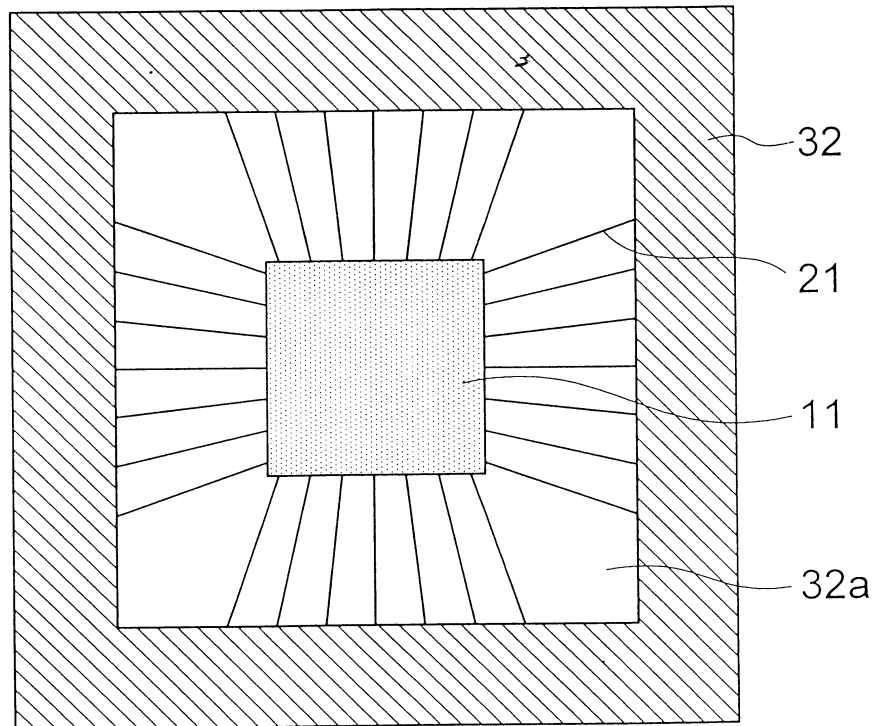
第 7D 圖



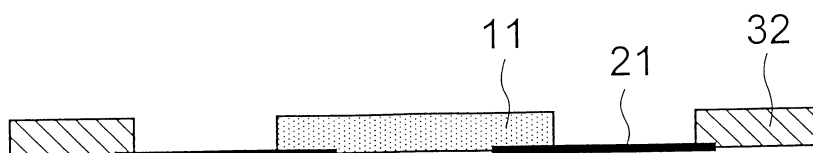
第 7E 圖



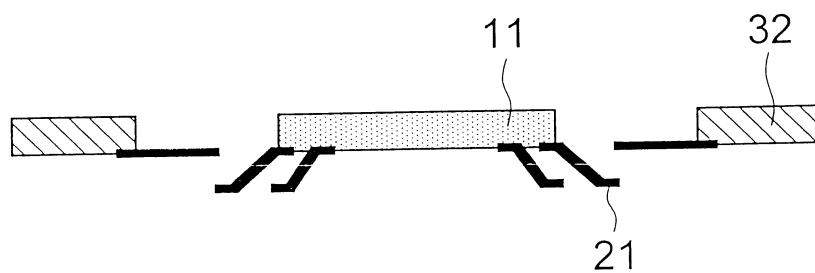
第 8 圖



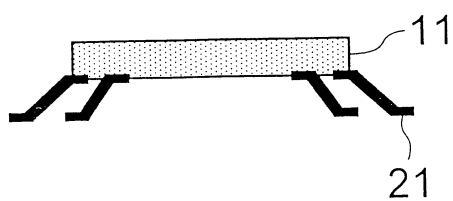
第 9A 圖



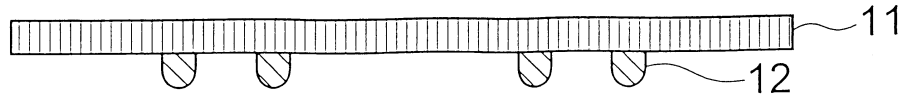
第 9B 圖



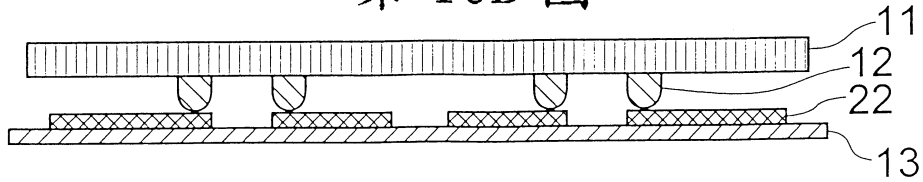
第 9C 圖



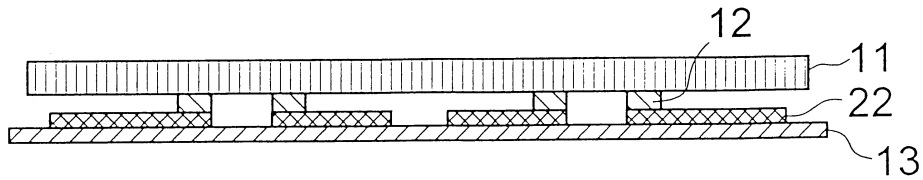
第 10A 圖



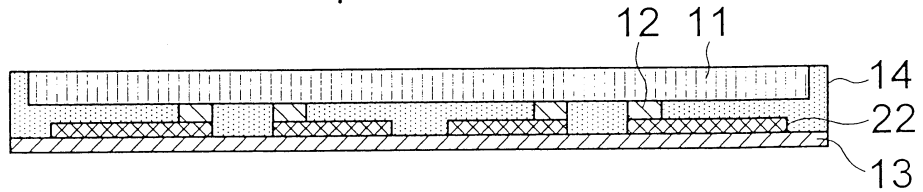
第 10B 圖



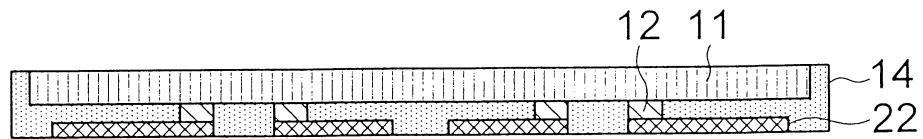
第 10C 圖



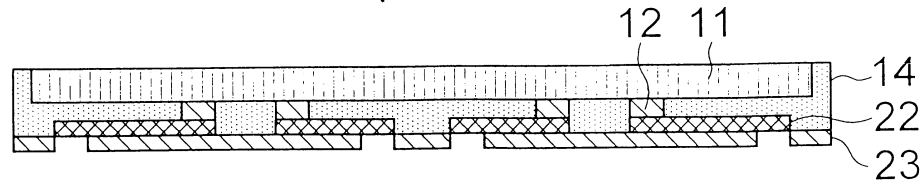
第 10D 圖



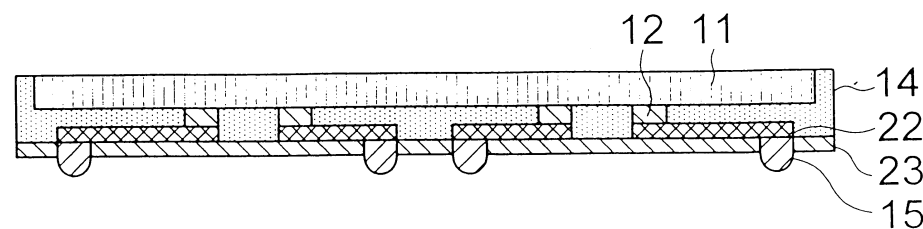
第 10E 圖



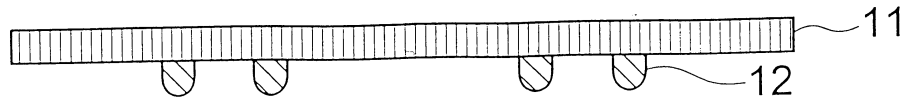
第 10F 圖



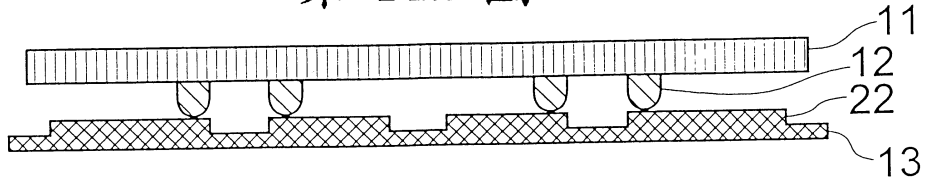
第 10G 圖



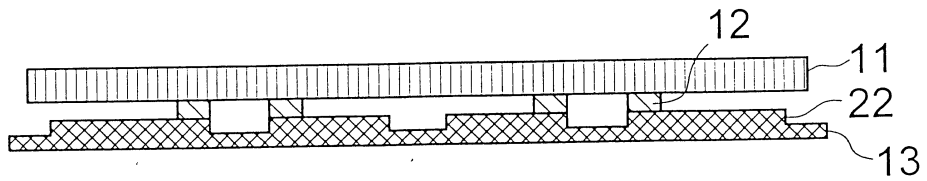
第 11A 圖



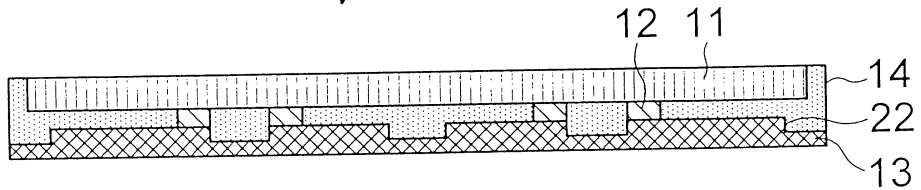
第 11B 圖



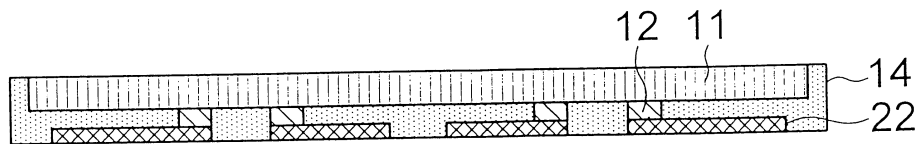
第 11C 圖



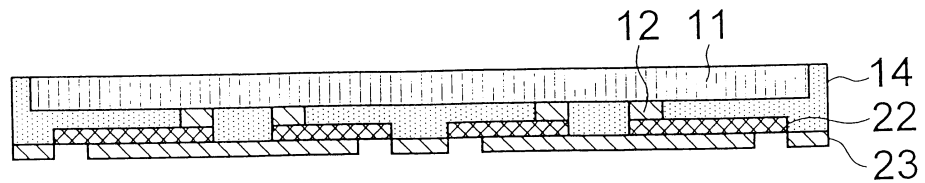
第 11D 圖



第 11E 圖



第 11F 圖



第 11G 圖

