



(12)发明专利申请

(10)申请公布号 CN 107393966 A

(43)申请公布日 2017. 11. 24

(21)申请号 201710624553.8

(22)申请日 2017.07.27

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430070 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 李松杉

(74)专利代理机构 深圳市铭粤知识产权代理有限公司 44304

代理人 孙伟峰 武岑飞

(51) Int. Cl.

H01L 29/786(2006.01)

H01L 29/06(2006.01)

H01L 21/336(2006.01)

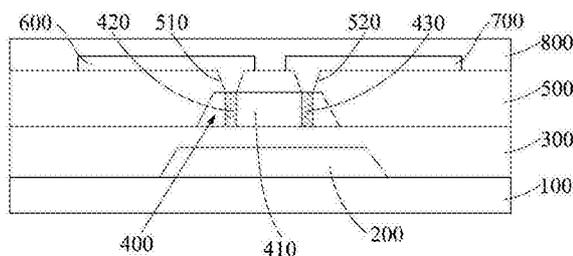
权利要求书2页 说明书4页 附图6页

(54)发明名称

低温多晶硅薄膜晶体管及其制作方法、显示设备

(57)摘要

本发明提供了一种低温多晶硅薄膜晶体管，其包括：基板；栅极，设置于基板上；栅极绝缘层，设置于基板和栅极上；多晶硅有源层，设置于栅极绝缘层上，多晶硅有源层包括源极接触层和漏极接触层；蚀刻阻挡层，设置于栅极绝缘层和多晶硅有源层上，蚀刻阻挡层中具有暴露源极接触层的第一过孔和暴露漏极接触层的第二过孔；源极和漏极，设置于蚀刻阻挡层上，源极填充第一过孔，以与源极接触层接触，漏极填充第二过孔，以与漏极接触层接触；钝化层，设置于源极、漏极和刻蚀阻挡层上。本发明还提供了一种低温多晶硅薄膜晶体管的制作方法及其显示设备。本发明能防止源极和漏极与未掺杂的多晶硅层直接接触，从而减小低温多晶硅薄膜晶体管的漏电流。



1. 一种低温多晶硅薄膜晶体管,其特征在于,包括:
 - 基板;
 - 栅极,设置于所述基板上;
 - 栅极绝缘层,设置于所述基板和所述栅极上;
 - 多晶硅有源层,设置于所述栅极绝缘层上,所述多晶硅有源层包括多晶硅本体层以及分别位于所述多晶硅本体层两端的源极接触层和漏极接触层;
 - 蚀刻阻挡层,设置于所述栅极绝缘层和所述多晶硅有源层上,所述蚀刻阻挡层中具有第一过孔和第二过孔,所述第一过孔暴露出所述源极接触层,所述第二过孔暴露出所述漏极接触层;
 - 源极和漏极,设置于所述蚀刻阻挡层上,所述源极填充所述第一过孔,以与所述源极接触层接触,所述漏极填充所述第二过孔,以与所述漏极接触层接触;
 - 钝化层,设置于所述源极、所述漏极和所述刻蚀阻挡层上。
2. 根据权利要求1所述的低温多晶硅薄膜晶体管,其特征在于,所述源极接触层和所述漏极接触层中掺杂有硼离子。
3. 根据权利要求1所述的低温多晶硅薄膜晶体管,其特征在于,所述蚀刻阻挡层由硅的氧化物和/或硅的氮化物制成。
4. 一种显示设备,其特征在于,包括权利要求1至3任一项所述的低温多晶硅薄膜晶体管。
5. 一种低温多晶硅薄膜晶体管的制作方法,其特征在于,包括步骤:
 - 提供一基板;
 - 在所述基板上制作形成栅极;
 - 在所述基板和所述栅极上制作形成栅极绝缘层;
 - 在所述栅极绝缘层上制作形成多晶硅层;
 - 在所述栅极绝缘层和所述多晶硅层上制作形成蚀刻阻挡层;
 - 在所述蚀刻阻挡层中制作形成第一过孔和第二过孔,所述第一过孔暴露出所述多晶硅层的一端,所述第二过孔暴露出所述多晶硅层的另一端;
 - 将暴露出的所述多晶硅层的一端形成源极接触层,并将暴露出的所述多晶硅层的另一端形成漏极接触层;
 - 在所述蚀刻阻挡层上制作形成源极和漏极,所述源极填充所述第一过孔,以与所述源极接触层接触,所述漏极填充所述第二过孔,以与所述漏极接触层接触;
 - 在所述源极、所述漏极和所述刻蚀阻挡层上制作形成钝化层。
6. 根据权利要求5所述的制作方法,其特征在于,在步骤“在所述栅极绝缘层上制作形成多晶硅层”的方法包括:
 - 在所述栅极绝缘层上制作形成非晶硅层;
 - 利用离子植入技术在所述非晶硅层中植入离子;
 - 以快速热退火技术使所述非晶硅层再结晶,从而生成多晶硅层以及在所述多晶硅层上的掺杂离子的多晶硅层;
 - 利用干刻蚀的方式将所述掺杂离子的多晶硅层去除。
7. 根据权利要求5或6所述的制作方法,其特征在于,在步骤“在所述蚀刻阻挡层中制作

形成第一过孔和第二过孔”的方法包括：

在所述蚀刻阻挡层上制作形成光阻层；

对所述光阻层进行图案化处理，以在所述光阻层中形成暴露所述蚀刻阻挡层的部分的第一通孔和第二通孔；

将暴露出的所述蚀刻阻挡层的部分去除，从而在所述蚀刻阻挡层中形成所述第一过孔和所述第二过孔。

8. 根据权利要求7所述的制作方法，其特征在于，在步骤“将暴露出的所述多晶硅层的一端形成源极接触层，并将暴露出的所述多晶硅层的另一端形成漏极接触层”的方法包括：

利用离子植入技术在所述多晶硅层的一端和另一端中分别植入离子；

对植入离子的所述多晶硅层的一端和另一端进行快速热退火活化；

将剩余的所述光阻层去除。

9. 根据权利要求5所述的制作方法，其特征在于，所述蚀刻阻挡层由硅的氧化物和/或硅的氮化物制成。

10. 根据权利要求8所述的制作方法，其特征在于，所述利用离子植入技术植入的离子为硼离子。

低温多晶硅薄膜晶体管及其制作方法、显示设备

技术领域

[0001] 本发明属于薄膜晶体管制作技术领域,具体地讲,涉及一种低温多晶硅薄膜晶体管及其制作方法、显示设备。

背景技术

[0002] 随着光电与半导体技术的演进,也带动了平板显示器(FlatPanel Display)的蓬勃发展,而在诸多平板显示器中,液晶显示器(Liquid Crystal Display,简称LCD)和有机发光二极管(OLED)显示器因具有高空间利用效率、低消耗功率、无辐射以及低电磁干扰等诸多优越特性,已成为市场的主流。

[0003] 目前,作为LCD和OLED显示器的开关元件而广泛采用的是非晶硅薄膜三极管(a-Si TFT),但a-Si TFT LCD在满足薄型、轻量、高精度度、高亮度、高可靠性、低功耗等要求仍受到限制。低温多晶硅(LowerTemperature Polycrystal Silicon,LTPS)TFT与a-Si TFT相比,在满足上述要求方面,具有明显优势。

[0004] 然而在目前的低温多晶硅薄膜晶体管中,由于源极和漏极能够与未掺杂离子的多晶硅层接触,因此会导致低温多晶硅薄膜晶体管漏电流 I_{off} 增大,从而影响低温多晶硅薄膜晶体管的特性,进而会影响LCD和OLED显示器的显示质量。

发明内容

[0005] 为了解决上述现有技术的问题,本发明的目的在于提供一种能够减小漏电流的低温多晶硅薄膜晶体管及其制作方法、显示设备。

[0006] 根据本发明的一方面,提供了一种低温多晶硅薄膜晶体管,其包括:基板;栅极,设置于所述基板上;栅极绝缘层,设置于所述基板和所述栅极上;多晶硅有源层,设置于所述栅极绝缘层上,所述多晶硅有源层包括多晶硅本体层以及分别位于所述多晶硅本体层两端的源极接触层和漏极接触层;蚀刻阻挡层,设置于所述栅极绝缘层和所述多晶硅有源层上,所述蚀刻阻挡层中具有第一过孔和第二过孔,所述第一过孔暴露出所述源极接触层,所述第二过孔暴露出所述漏极接触层;源极和漏极,设置于所述蚀刻阻挡层上,所述源极填充所述第一过孔,以与所述源极接触层接触,所述漏极填充所述第二过孔,以与所述漏极接触层接触;钝化层,设置于所述源极、所述漏极和所述蚀刻阻挡层上。

[0007] 可选地,所述源极接触层和所述漏极接触层中掺杂有硼离子。

[0008] 可选地,所述蚀刻阻挡层由硅的氧化物和/或硅的氮化物制成。

[0009] 根据本发明的另一方面,还提供了一种显示设备,其包括上述的低温多晶硅薄膜晶体管。

[0010] 根据本发明的又一方面,又提供了一种低温多晶硅薄膜晶体管的制作方法,其包括步骤:提供一基板;在所述基板上制作形成栅极;在所述基板和所述栅极上制作形成栅极绝缘层;在所述栅极绝缘层上制作形成多晶硅层;在所述栅极绝缘层和所述多晶硅层上制作形成蚀刻阻挡层;在所述蚀刻阻挡层中制作形成第一过孔和第二过孔,所述第一过孔暴

露出所述多晶硅层的一端,所述第二过孔暴露出所述多晶硅层的另一端;将暴露出的所述多晶硅层的一端形成源极接触层,并将暴露出的所述多晶硅层的另一端形成漏极接触层;在所述蚀刻阻挡层上制作形成源极和漏极,所述源极填充所述第一过孔,以与所述源极接触层接触,所述漏极填充所述第二过孔,以与所述漏极接触层接触;在所述源极、所述漏极和所述刻蚀阻挡层上制作形成钝化层。

[0011] 可选地,在步骤“在所述栅极绝缘层上制作形成多晶硅层”的方法包括:在所述栅极绝缘层上制作形成非晶硅层;利用离子植入技术在所述非晶硅层中植入离子;以快速热退火技术使所述非晶硅层再结晶,从而生成多晶硅层以及在所述多晶硅层上的掺杂离子的多晶硅层;利用干刻蚀的方式将所述掺杂离子的多晶硅层去除。

[0012] 可选地,在步骤“在所述蚀刻阻挡层中制作形成第一过孔和第二过孔”的方法包括:在所述蚀刻阻挡层上制作形成光阻层;对所述光阻层进行图案化处理,以在所述光阻层中形成暴露所述蚀刻阻挡层的部分的第一通孔和第二通孔;将暴露出的所述蚀刻阻挡层的部分去除,从而在所述蚀刻阻挡层中形成所述第一过孔和所述第二过孔。

[0013] 可选地,在步骤“将暴露出的所述多晶硅层的一端形成源极接触层,并将暴露出的所述多晶硅层的另一端形成漏极接触层”的方法包括:利用离子植入技术在所述多晶硅层的一端和另一端中分别植入离子;对植入离子的所述多晶硅层的一端和另一端进行快速热退火活化;将剩余的所述光阻层去除。

[0014] 可选地,所述蚀刻阻挡层由硅的氧化物和/或硅的氮化物制成。

[0015] 可选地,所述利用离子植入技术植入的离子为硼离子。

[0016] 本发明的有益效果:本发明能防止源极和漏极与未掺杂的多晶硅层直接接触,从而减小低温多晶硅薄膜晶体管的漏电流,进而可以大幅度改善低温多晶硅薄膜晶体管的特性。

附图说明

[0017] 通过结合附图进行的以下描述,本发明的实施例的上述和其它方面、特点和优点将变得更加清楚,附图中:

[0018] 图1是根据本发明的实施例的低温多晶硅薄膜晶体管的结构示意图;

[0019] 图2A至图2I是根据本发明的实施例的低温多晶硅薄膜晶体管的制程图;

[0020] 图3A至图3C是根据本发明的实施例的蚀刻阻挡层中第一过孔和第二过孔的制程图;

[0021] 图4A至图4C是根据本发明的实施例的源极接触层和漏极接触层的制程图。

具体实施方式

[0022] 以下,将参照附图来详细描述本发明的实施例。然而,可以以许多不同的形式来实施本发明,并且本发明不应该被解释为限制于这里阐述的具体实施例。相反,提供这些实施例是为了解释本发明的原理及其实际应用,从而使本领域的其他技术人员能够理解本发明的各种实施例和适合于特定预期应用的各种修改。

[0023] 在附图中,为了清楚器件,夸大了层和区域的厚度。相同的标号在整个说明书和附图中表示相同的元器件。

[0024] 将理解的是,当诸如层、膜、区域或基板的元件被称作“在”另一元件“上”时,该元件可以直接在所述另一元件上,或者也可以存在中间元件。可选择地,当元件被称作“直接在”另一元件“上”时,不存在中间元件。

[0025] 图1是根据本发明的实施例的低温多晶硅薄膜晶体管的结构示意图。

[0026] 参照图1,根据本发明的实施例的低温多晶硅薄膜晶体管包括基板100、栅极200、栅极绝缘层300、多晶硅有源层400、蚀刻阻挡层500、源极600、漏极700和钝化层800。

[0027] 具体而言,基板100可例如是透明的玻璃基板或者树脂基板,但本发明并不限制于此。

[0028] 栅极200设置于基板100上。栅极200可以是钼铝钼(MoAlMo)结构或钛铝钛(TiAlTi)结构,也可以是单层的钼结构或者单层的铝结构,但本发明并不限制于此。

[0029] 栅极绝缘层300设置于栅极200和基板100上。这里,栅极绝缘层300可例如是在栅极200和基板100上形成的 $\text{SiN}_x/\text{SiO}_x$ 结构,但本发明并不限制于此,例如栅极绝缘层300也可以是单层的 SiN_x 结构或 SiO_x 结构。

[0030] 多晶硅有源层400设置于栅极绝缘层300上。多晶硅有源层400包括多晶硅本体层410以及分别位于多晶硅本体层410两端的源极接触层420和漏极接触层430。在本实施例中,源极接触层420和漏极接触层430中具有被采用离子注入技术注入的硼离子,但本发明并不限制于此。

[0031] 蚀刻阻挡层500设置于多晶硅有源层400和栅极绝缘层300上,并且蚀刻阻挡层500具有第一过孔510和第二过孔520,第一过孔510暴露出源极接触层420,第二过孔520暴露出漏极接触层430。在本实施例中,蚀刻阻挡层500由 SiN_x 和/或 SiO_x 形成,但本发明并不限制于此。

[0032] 源极600和漏极700设置于蚀刻阻挡层500上,源极600填充第一过孔510,以与源极接触层420接触,漏极700填充第二过孔520,以与所述漏极接触层430接触。源极600和漏极700可采用钼铝钼(MoAlMo)结构或钛铝钛(TiAlTi)结构,也可以是单层的钼结构或者单层的铝结构,但本发明并不限制于此。

[0033] 钝化层800设置于源极600、漏极700和蚀刻阻挡层500。在本实施例中,钝化层800由硅的氧化物(诸如 SiO_x)形成,但本发明并不限制于此。

[0034] 根据本发明的实施例的低温多晶硅薄膜晶体管可应用于显示设备中,诸如液晶显示设备和OLED显示设备中。本发明的实施例的低温多晶硅薄膜晶体管能防止源极600和漏极700与多晶硅本体层410直接接触,从而减小低温多晶硅薄膜晶体管的漏电流,进而可以大幅度改善低温多晶硅薄膜晶体管的特性。

[0035] 以下对根据本发明的实施例的低温多晶硅薄膜晶体管的制作方法进行详细描述。

[0036] 图2A至图2I是根据本发明的实施例的低温多晶硅薄膜晶体管的制程图。

[0037] 根据本发明的实施例的金属氧化物薄膜晶体管的制作方法包括:

[0038] 步骤一:参照图2A,提供一基板100。基板100可例如为一绝缘且透明的玻璃基板或树脂基板,但本发明并不限制于此。

[0039] 步骤二:参照图2B,在基板100上制作形成栅极200。栅极400可以是钼铝钼(MoAlMo)结构或钛铝钛(TiAlTi)结构,也可以是单层的钼结构或者单层的铝结构,但本发明并不限制于此。

[0040] 步骤三:参照图2C,在基板100和栅极200上制作形成栅极绝缘层300。这里,栅极绝缘层300可例如是在半导体本体层210上形成的 $\text{SiN}_x/\text{SiO}_x$ 结构,但本发明并不限制于此,例如栅极绝缘层300也可以是单层的 SiN_x 结构或 SiO_x 结构。

[0041] 步骤四:参照图2D,在栅极绝缘层300上制作形成多晶硅层400A。

[0042] 这里,形成多晶硅层400A的方法具体包括:首先,利用等离子体增强化学气相沉积法(PECVD)在栅极绝缘层300上制作形成非晶硅层;接着,利用离子植入(Ion Implant)技术在所述非晶硅层中植入离子(诸如硼离子等);接着,以快速热退火(Rapid Thermal Anneal)的方式使所述非晶硅层再结晶,从而生成多晶硅层400A以及在多晶硅层400A上的掺杂离子的多晶硅层;最后,利用干刻蚀的方式将所述掺杂离子的多晶硅层去除。

[0043] 步骤五:参照图2E,在栅极绝缘层300和多晶硅层400A上制作形成蚀刻阻挡层500。这里,蚀刻阻挡层500由硅的氧化物(诸如 SiO_x)和/或硅的氮化物(诸如 SiN_x)形成,但本发明并不限制于此。

[0044] 步骤六,参照图2F,在蚀刻阻挡层500中制作形成第一过孔510和第二过孔520,第一过孔510暴露出多晶硅层400A的一端,第二过孔520暴露出多晶硅层400A的另一端。

[0045] 图3A至图3C是根据本发明的实施例的蚀刻阻挡层中第一过孔和第二过孔的制程图。根据本发明的实施例的蚀刻阻挡层中形成第一过孔510和第二过孔520的方法包括:首先,参照图3A,在蚀刻阻挡层500上制作形成光阻层PR;接着,参照图3B,对光阻层PR进行图案化处理,以在光阻层PR中形成暴露蚀刻阻挡层500的部分的第一通孔PR1和第二通孔PR2;最后,参照图3C,将暴露出的蚀刻阻挡层500的部分去除,从而在蚀刻阻挡层500中形成第一过孔510和第二过孔520。

[0046] 步骤七:参照图2G,将暴露出的多晶硅层400A的一端形成源极接触层420,并将暴露出的多晶硅层400A的另一端形成漏极接触层430。其中,多晶硅层400A的除源极接触层420和漏极接触层430之外的部分为图1所示的多晶硅本体层410,这样,多晶硅本体层410、源极接触层420和漏极接触层430构成了图1所示的多晶硅有源层400。

[0047] 图4A至图4C是根据本发明的实施例的源极接触层和漏极接触层的制程图。根据本发明的实施例的源极接触层和漏极接触层的形成方法包括:首先,参照图4A,利用离子植入技术在多晶硅层400A的一端和另一端中分别植入离子(诸如硼离子);接着,参照图4B,对植入离子的多晶硅层400A的一端和另一端进行快速热退火(RTA)活化;最后,参照图4C,将剩余的光阻层PR刻蚀去除。

[0048] 步骤八:参照图2H,在蚀刻阻挡层500上制作形成源极600和漏极700,源极600填充第一过孔510,以与源极接触层420接触,漏极700填充第二过孔520,以与漏极接触层430接触。源极600和漏极700可采用钼铝钼(MoAlMo)结构或钛铝钛(TiAlTi)结构,也可以是单层的钼结构或者单层的铝结构,但本发明并不限制于此。

[0049] 步骤九:参照图2I,在源极600、漏极700和蚀刻阻挡层500上制作形成钝化层800。这里,钝化层800由硅的氧化物(诸如 SiO_x)形成,但本发明并不限制于此。

[0050] 虽然已经参照特定实施例示出并描述了本发明,但是本领域的技术人员将理解:在不脱离由权利要求及其等同物限定的本发明的精神和范围的情况下,可在此进行形式和细节上的各种变化。

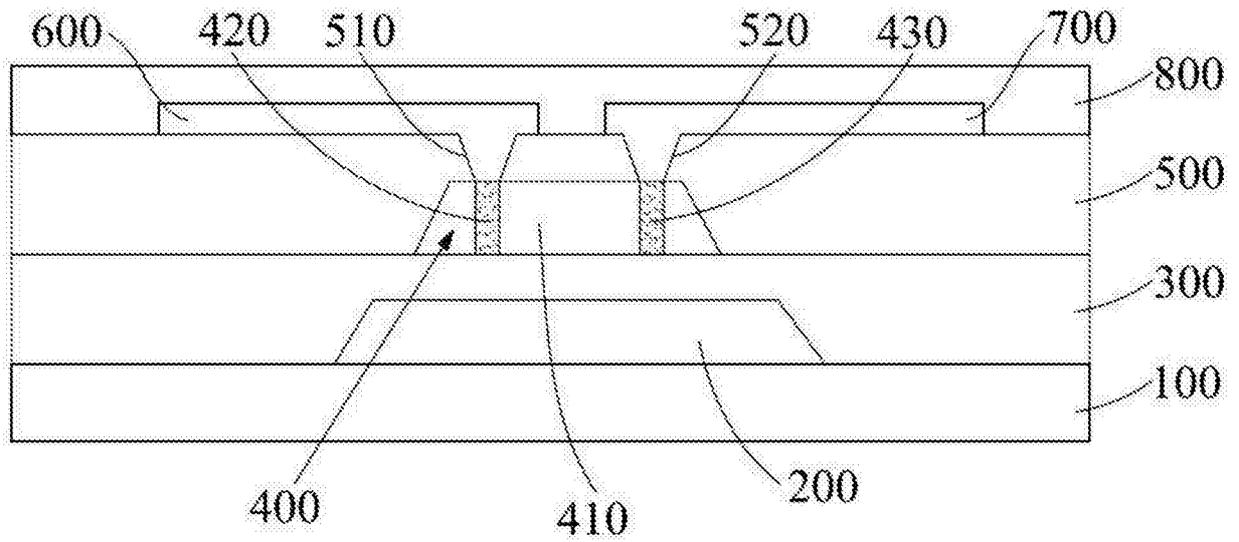


图1



图2A

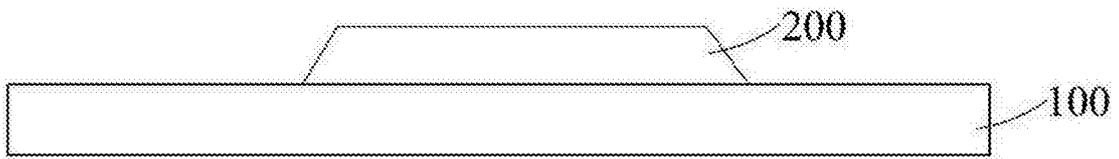


图2B

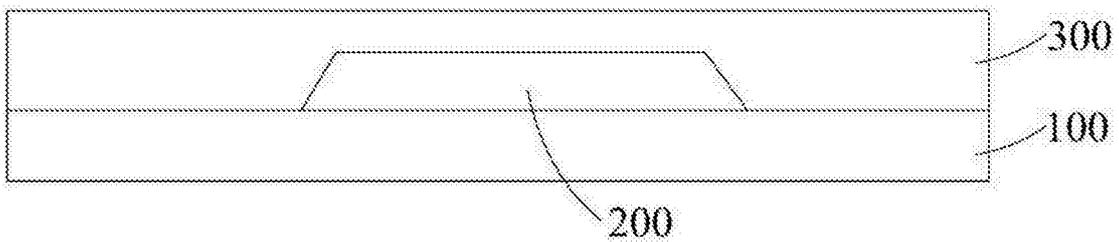


图2C

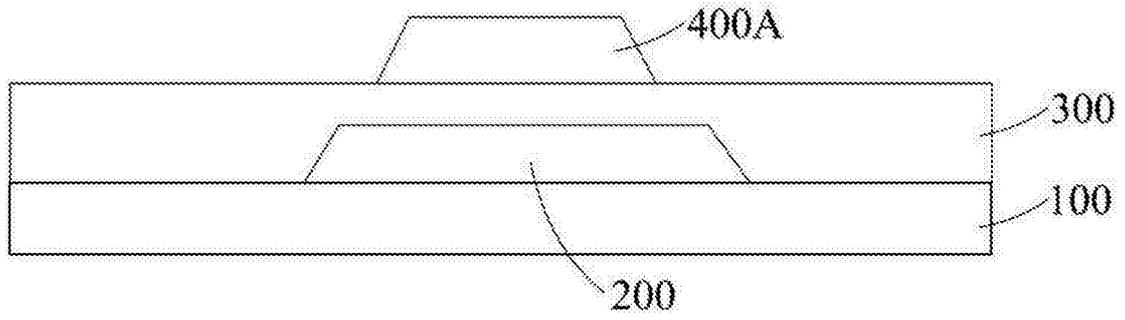


图2D

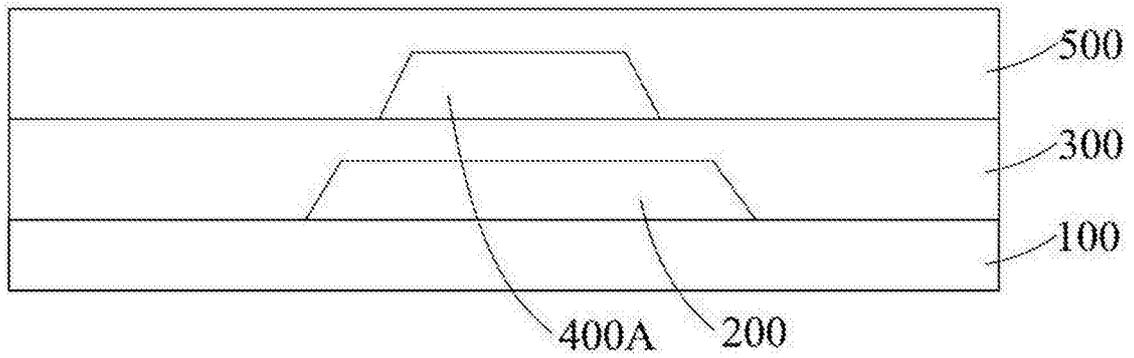


图2E

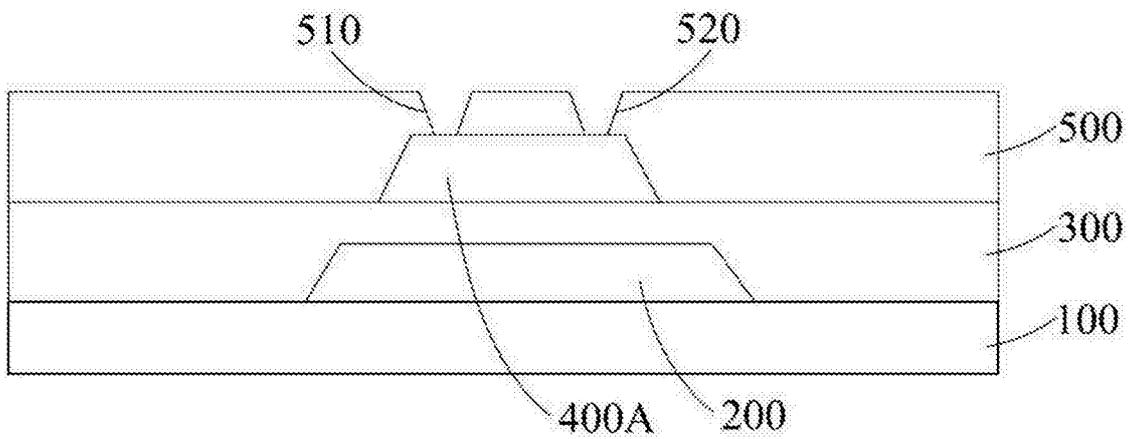


图2F

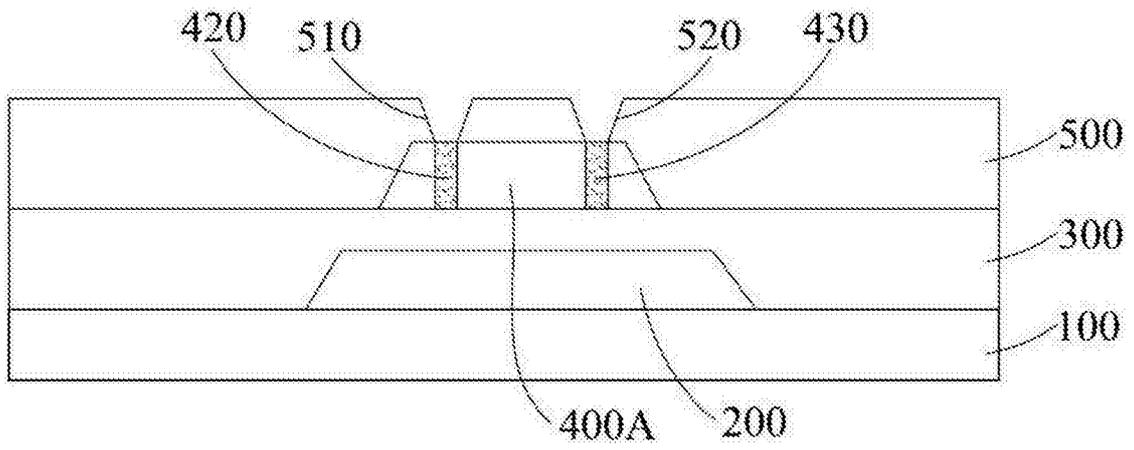


图2G

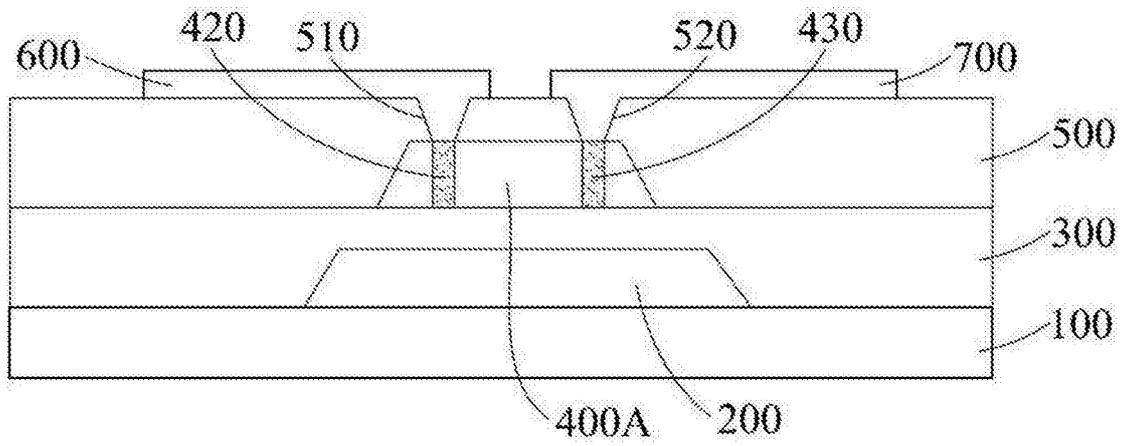


图2H

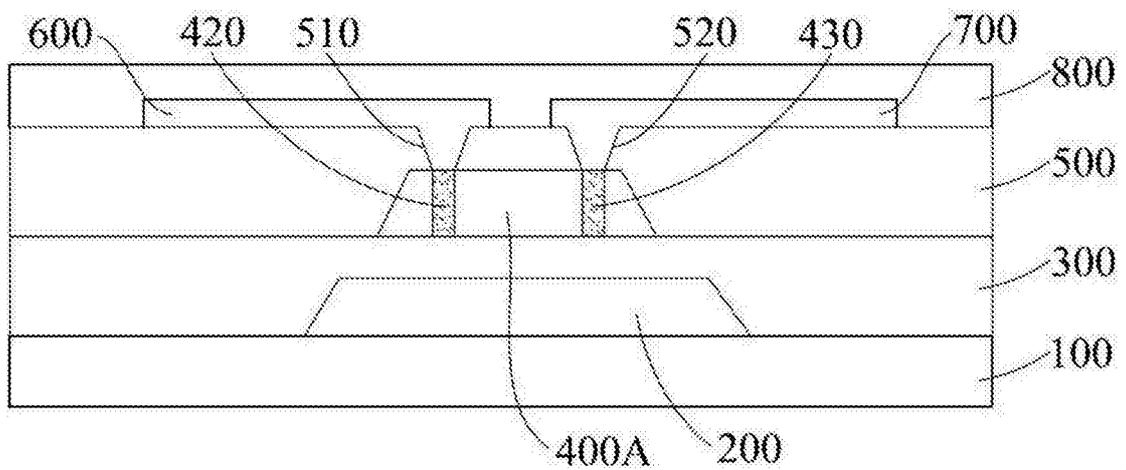


图2I

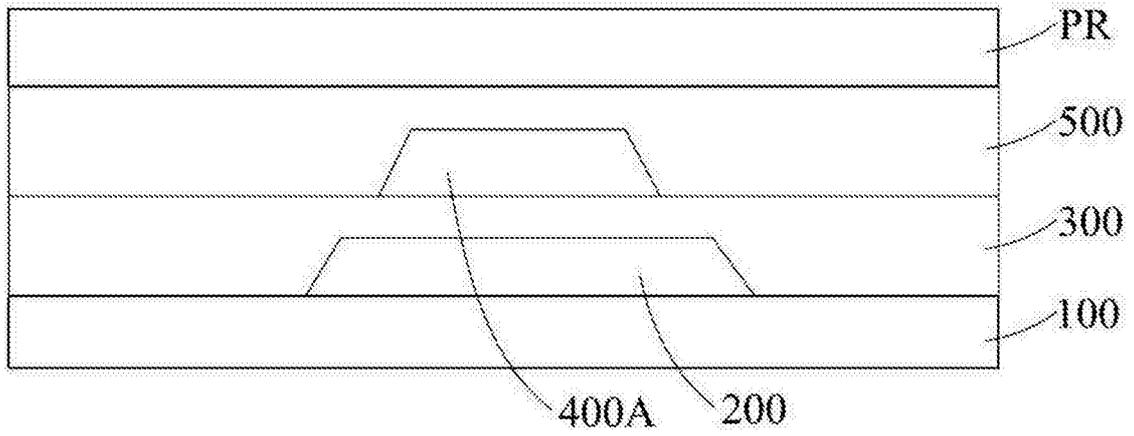


图3A

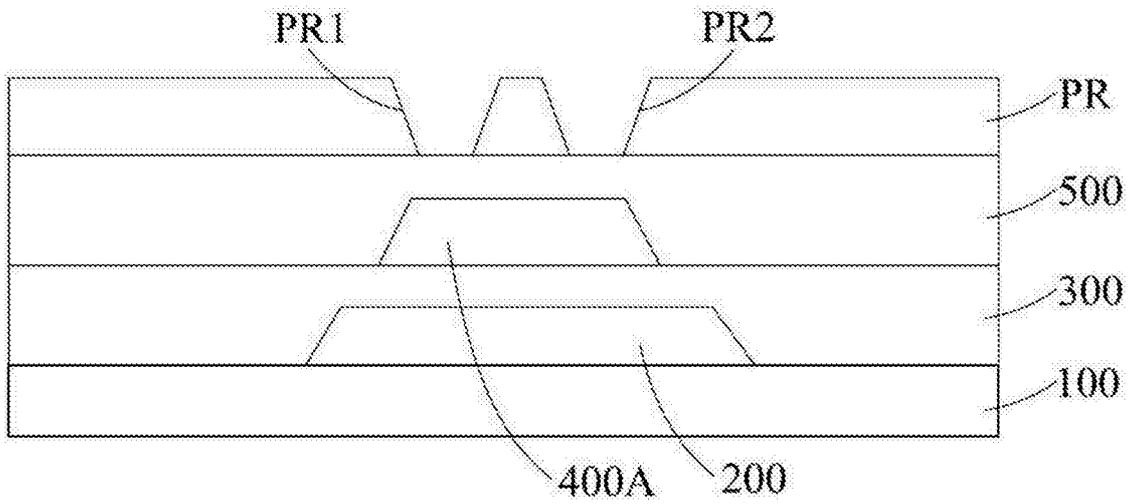


图3B

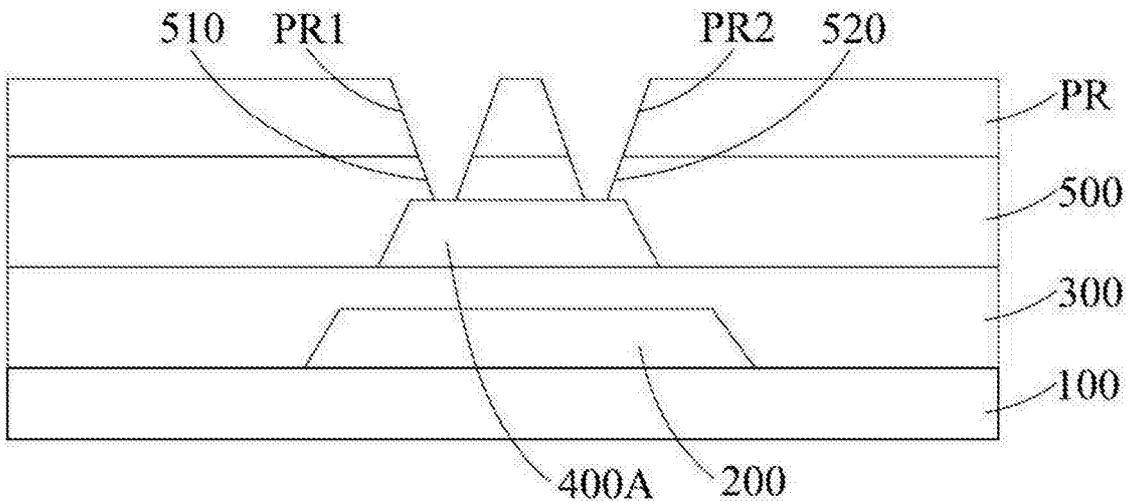


图3C

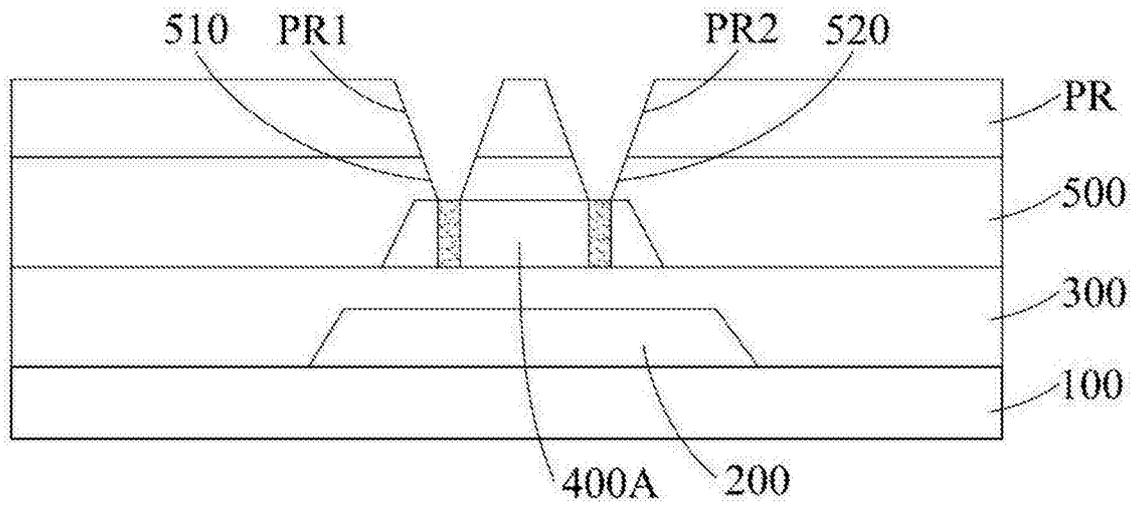


图4A

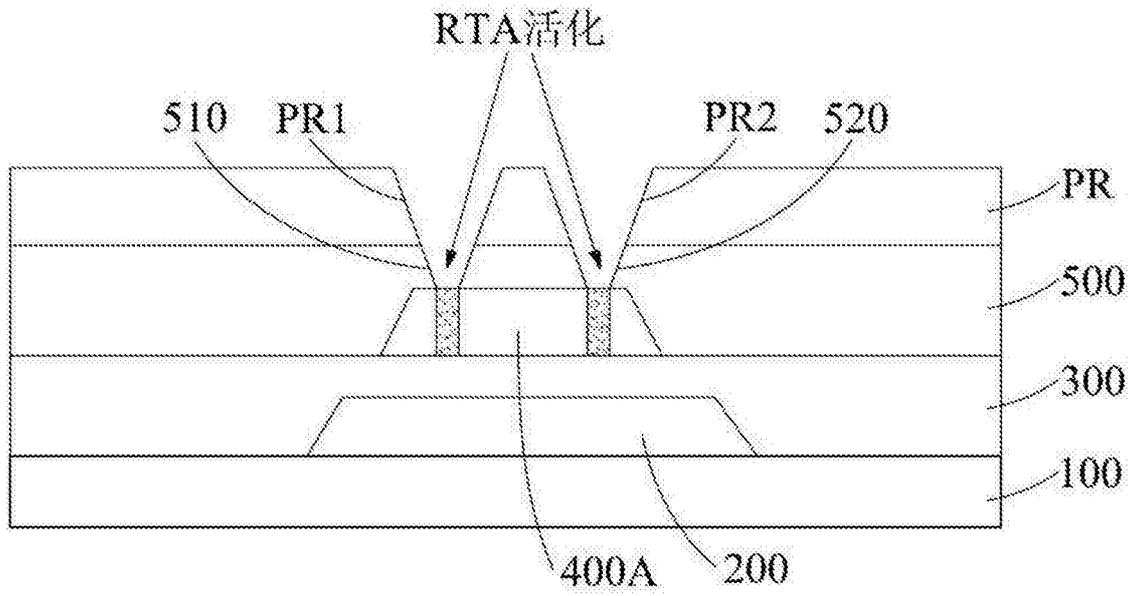


图4B

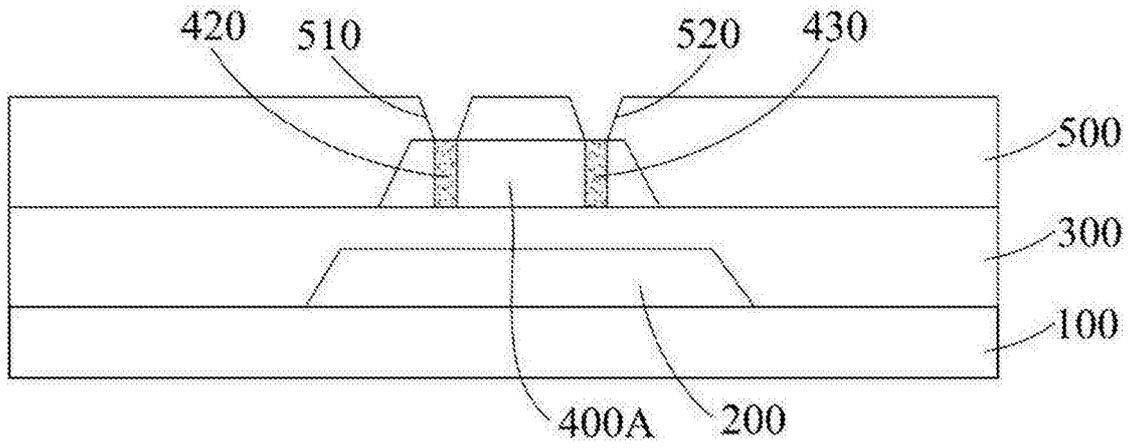


图4C