

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6918537号
(P6918537)

(45) 発行日 令和3年8月11日(2021.8.11)

(24) 登録日 令和3年7月27日(2021.7.27)

(51) Int.Cl.		F I			
H O 1 L 21/52	(2006.01)	H O 1 L	21/52		C
H O 1 L 21/60	(2006.01)	H O 1 L	21/60	3 1 1 Q	
B 6 5 G 49/07	(2006.01)	B 6 5 G	49/07		E
H O 1 L 21/677	(2006.01)	H O 1 L	21/68		B
H O 5 K 13/04	(2006.01)	H O 5 K	13/04		B

請求項の数 6 (全 13 頁)

(21) 出願番号 特願2017-58622 (P2017-58622)
 (22) 出願日 平成29年3月24日 (2017.3.24)
 (65) 公開番号 特開2018-163900 (P2018-163900A)
 (43) 公開日 平成30年10月18日 (2018.10.18)
 審査請求日 令和1年11月15日 (2019.11.15)

(73) 特許権者 000219314
 東レエンジニアリング株式会社
 東京都中央区八重洲一丁目3番22号 (八重洲龍名館ビル)
 (74) 代理人 100195752
 弁理士 奥村 一正
 (72) 発明者 岩出 卓
 滋賀県大津市園山一丁目1番1号 東レエンジニアリング株式会社内
 (72) 発明者 新井 義之
 滋賀県大津市園山一丁目1番1号 東レエンジニアリング株式会社内
 (72) 発明者 稲垣 潤
 滋賀県大津市園山一丁目1番1号 東レエンジニアリング株式会社内

最終頁に続く

(54) 【発明の名称】 ピックアップ方法、ピックアップ装置、及び実装装置

(57) 【特許請求の範囲】

【請求項1】

最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ方法であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電工程と、

配列された複数の前記半導体チップのうち、前記所望の帯電パターンに応じて前記半導体チップ載持面に吸着させることにより、選択的に前記半導体チップをピックアップするピックアップ工程と、を少なくとも有し、

前記静電転写板は絶縁層を備え、前記絶縁層の表面が前記半導体チップ載持面であり、

前記帯電工程においては、前記半導体チップ載持面に高電圧を印加した電極を選択的に接触又は近接させることにより、前記静電転写板の前記半導体チップ載持面に前記所望の帯電パターンを形成することを特徴とするピックアップ方法。

【請求項2】

最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ方法であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電工程と、

配列された複数の前記半導体チップのうち、前記所望の帯電パターンに応じて前記半導体チップ載持面に吸着させることにより、選択的に前記半導体チップをピックアップするピックアップ工程と、を少なくとも有し、

前記静電転写板は光導電性を有する絶縁層を備え、前記絶縁層の表面が前記半導体チッ

ブ載持面であり、

前記帯電工程が、前記半導体チップ載持面を一様に帯電する一様帯電工程と、

前記所望の帯電パターンに応じて光エネルギーを前記半導体チップ載持面に対して照射する露光工程と、により前記静電転写板の前記半導体チップ載持面に前記所望の帯電パターンを形成するものであることを特徴とするピックアップ方法。

【請求項 3】

最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ装置であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電パターン形成装置と、

複数の半導体チップを配列する載置台と、

前記静電転写板を移載する静電転写板移載ヘッドと、を少なくとも備え、

前記静電転写板は絶縁層を備え、前記絶縁層の表面が前記半導体チップ載持面であり、前記帯電パターン形成装置が、電圧を印加した電極を前記半導体チップ載持面に対して選択的に接触又は近接させることで、前記所望の帯電パターンを前記静電転写板の前記半導体チップ載持面に形成するものであり、

前記静電転写板移載ヘッドは、前記載置台まで前記静電転写板を移載し、前記所望の帯電パターンに応じて、前記載置台に配列された複数の前記半導体チップのうち選択的に前記半導体チップを、前記半導体チップ載持面に吸着してピックアップすることを特徴とするピックアップ装置。

【請求項 4】

最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ装置であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電パターン形成装置と、

複数の半導体チップを配列する載置台と、

前記静電転写板を移載する静電転写板移載ヘッドと、を少なくとも備え、

前記静電転写板は絶縁層を備え、前記絶縁層が光導電性を有するものであり、前記絶縁層の表面が前記半導体チップ載持面であり、

前記帯電パターン形成装置が、前記半導体チップ載持面を一様に帯電する一様帯電装置と、

前記所望の帯電パターンに応じて光エネルギーを前記半導体チップ載持面に対して照射する露光装置と、を有し、

前記静電転写板移載ヘッドは、前記載置台まで前記静電転写板を移載し、前記所望の帯電パターンに応じて、前記載置台に配列された複数の前記半導体チップのうち選択的に前記半導体チップを、前記半導体チップ載持面に吸着してピックアップすることを特徴とするピックアップ装置。

【請求項 5】

請求項 3 又は 4 に記載のピックアップ装置によりピックアップした前記半導体チップを、基板上に一括して実装することを特徴とする実装装置。

【請求項 6】

前記半導体チップが $50 \mu\text{m} \times 50 \mu\text{m}$ 以下の投影面積を有する LED チップであること

を特徴とする請求項 5 に記載の実装装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配列された複数の半導体チップから所望の半導体チップをピックアップするピックアップ方法、ピックアップ装置、及び実装装置に関するものである。

【背景技術】

【0002】

半導体チップは、コスト低減のために小型化し、小型化した半導体チップを高速・高精度に実装するための取組みが行われている。特に、ディスプレイに用いられる LED はマ

10

20

30

40

50

マイクロLEDと呼ばれる $50\mu\text{m} \times 50\mu\text{m}$ 以下のLEDチップを数 μm の精度で高速に実装することが求められている。

【0003】

特許文献1には、ウェハに格子状に形成された半導体チップに帯状のレーザ光を照射して1ラインまたは複数ラインごと一括して転写基板200に転写したのち、転写基板200に転写された後の複数の半導体チップに帯状のレーザ光を照射して1ラインまたは複数ラインごと一括して転写基板300に一括して転写する構成が記載されている。

【先行技術文献】

【特許文献】

【0004】

10

特許文献1：特開2010-161221号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1記載のものは、一の転写基板から他の転写基板に半導体チップを転写（ピックアップ）する際に、半導体チップが保持されている粘着力等の影響で一転写基板から分離できず、他の転写基板にスムーズに転写できない恐れがあるという問題があった。

【0006】

本発明は、上記問題点を解決して、粘着力等の影響をなくして、半導体チップのピックアップ及び実装を信頼性高く行うことを課題とする。

20

【課題を解決するための手段】

【0007】

上記課題を解決するために本発明は、最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ方法であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電工程と、

配列された複数の前記半導体チップのうち、前記所望の帯電パターンに応じて前記半導体チップ載持面に吸着させることにより、選択的に前記半導体チップをピックアップするピックアップ工程と、を少なくとも有し、

前記静電転写板は絶縁層を備え、前記絶縁層の表面が前記半導体チップ載持面であり、

30

前記帯電工程においては、前記半導体チップ載持面に高電圧を印加した電極を選択的に接触又は近接させることにより、前記静電転写板の前記半導体チップ載持面に前記所望の帯電パターンを形成することを特徴とするピックアップ方法を提供するものである。

【0008】

この構成により、帯電した静電気で半導体チップをピックアップすることで、粘着力等の影響をなくして、半導体チップのピックアップを信頼性高く行うことができる。

【0011】

また、上記課題を解決するために本発明は、最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ方法であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電工程と、

40

配列された複数の前記半導体チップのうち、前記所望の帯電パターンに応じて前記半導体チップ載持面に吸着させることにより、選択的に前記半導体チップをピックアップするピックアップ工程と、を少なくとも有し、

前記静電転写板は光導電性を有する絶縁層を備え、前記絶縁層の表面が前記半導体チップ載持面であり、

前記帯電工程が、前記半導体チップ載持面を一様に帯電する一様帯電工程と、

前記所望の帯電パターンに応じて光エネルギーを前記半導体チップ載持面に対して照射する露光工程と、により前記静電転写板の前記半導体チップ載持面に前記所望の帯電パターンを形成するものであることを特徴とするピックアップ方法を提供するものである。

【0012】

50

この構成により、帯電した静電気で半導体チップをピックアップすることで、粘着力等の影響をなくして、半導体チップのピックアップを信頼性高く行うことができる。

【0013】

また、上記課題を解決するために本発明は、最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ装置であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電パターン形成装置と、
複数の半導体チップを配列する載置台と、

前記静電転写板を移載する静電転写板移載ヘッドと、を少なくとも備え、

前記静電転写板は絶縁層を備え、前記絶縁層の表面が前記半導体チップ載持面であり、前記帯電パターン形成装置が、電圧を印加した電極を前記半導体チップ載持面に対して選択的に接触又は近接させることで、前記所望の帯電パターンを前記静電転写板の前記半導体チップ載持面に形成するものであり、

前記静電転写板移載ヘッドは、前記載置台まで前記静電転写板を移載し、前記所望の帯電パターンに応じて、前記載置台に配列された複数の前記半導体チップのうち選択的に前記半導体チップを、前記半導体チップ載持面に吸着してピックアップすることを特徴とするピックアップ装置を提供するものである。

【0014】

この構成により、帯電した静電気で半導体チップをピックアップすることで、粘着力等の影響をなくして、半導体チップのピックアップを信頼性高く行うことができる。

【0017】

さらに、上記課題を解決するために本発明は、最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ装置であって、

前記半導体チップ載持面に所望の帯電パターンを形成する帯電パターン形成装置と、
複数の半導体チップを配列する載置台と、

前記静電転写板を移載する静電転写板移載ヘッドと、を少なくとも備え、

前記静電転写板は絶縁層を備え、前記絶縁層が光導電性を有するものであり、前記絶縁層の表面が前記半導体チップ載持面であり、

前記帯電パターン形成装置が、前記半導体チップ載持面を一様に帯電する一様帯電装置と、

前記所望の帯電パターンに応じて光エネルギーを前記半導体チップ載持面に対して照射する露光装置と、を有し、

前記静電転写板移載ヘッドは、前記載置台まで前記静電転写板を移載し、前記所望の帯電パターンに応じて、前記載置台に配列された複数の前記半導体チップのうち選択的に前記半導体チップを、前記半導体チップ載持面に吸着してピックアップすることを特徴とするピックアップ装置を提供するものである。

【0018】

この構成により、帯電した静電気で半導体チップをピックアップすることで、粘着力等の影響をなくして、半導体チップのピックアップを信頼性高く行うことができる。

【0019】

ピックアップ装置によりピックアップした前記半導体チップを、基板上に一括して実装する構成としてもよい。

【0020】

この構成により、粘着力等の影響をなくして、静電転写板にピックアップされた半導体チップの実装を信頼性高く行うことができる。

【0021】

前記半導体チップが50 μm×50 μm以下の投影面積を有するLEDチップである構成としてもよい。

【0022】

この構成により、高精細なディスプレイ装置を実現することができる。

【発明の効果】

10

20

30

40

50

【0023】

本発明のピックアップ方法、ピックアップ装置、及び実装装置により、粘着力等の影響をなくして、半導体チップのピックアップ及び実装を信頼性高く行うことができる。

【図面の簡単な説明】

【0024】

【図1】本発明の実施例1における載置台帯電工程及びキャリア基板分離工程を説明する図である。

【図2】本発明の実施例1における帯電工程を説明する図である。

【図3】本発明の実施例1におけるピックアップ工程の前半を説明する図である。

【図4】本発明の実施例1におけるピックアップ工程の後半を説明する図である。

【図5】本発明の実施例1における実装工程を説明する図である。

【図6】本発明の実施例2における一様帯電工程を説明する図である。

【図7】本発明の実施例2における露光工程を説明する図である。

【発明を実施するための形態】

【実施例1】

【0025】

本発明の実施例1について、図1～図5を参照して説明する。図1は、本発明の実施例1における載置台帯電工程及びキャリア基板分離工程を説明する図である。図2は、本発明の実施例1における帯電工程を説明する図である。図3は、本発明の実施例1におけるピックアップ工程の前半を説明する図である。図4は、本発明の実施例1におけるピックアップ工程の後半を説明する図である。図5は、本発明の実施例1における実装工程を説明する図である。

【0026】

図1(b)、図1(c)に示すように、サファイヤからなるキャリア基板3に半導体チップ1が成長させられて形成されており、半導体チップ1はキャリア基板3に保持された一方の面と反対側の面である他方の面が外部に露出しパンプ2が形成されている。また、キャリア基板3は円形又は四角形を有しており、サファイヤ以外にガリウムヒ素からなるものもある。また、半導体チップ1はダイシングされてキャリア基板3に複数個(数百個～数万個)が2次元に配列されている。マイクロLEDと呼ばれる小型の半導体チップ1では、 $50\mu\text{m} \times 50\mu\text{m}$ 以下のサイズであり、このサイズにダイシング幅を加えたピッチで配列されている。このような小型の半導体チップ1は、高精度(例えば、 $1\mu\text{m}$ 以下の精度)に回路基板に実装することが求められている。実施例1における半導体チップ1は、事前に各半導体チップ1を検査し不良のLEDチップを除去している。具体的には、後述のレーザーリフトオフの場合よりも強いレーザー光を照射し、不良チップを焼失させている。

【0027】

まず、キャリア基板3及びキャリア基板3に保持された半導体チップ1を載置台50にしっかりと保持させるために、図1(a)に示すように、載置台50の表面全域を帯電させる載置台帯電工程を実行する。載置台帯電工程では、載置台帯電装置60の表面を載置台50の表面全域に接触または、近接させて、およそ1KVのプラス電圧70を印加する。載置台50は、鉄等の金属からなる台51と台51の載置台帯電装置60を接触させる側の表面に設けられたガラスからなる絶縁体52とからなる。この載置台50の絶縁体52にプラス電圧を印加することにより、載置台50の表面全域がプラス電位に帯電する。

【0028】

なお、実施例1においては、載置台50をプラス電位に帯電させているが、必ずしもこれに限定されず適宜変更が可能である。例えば、マイナス電位に帯電させてもよい。その場合、帯電列にしたがって、絶縁体52をテフロン(登録商標)やポリプロピレン等の材料で構成すればよい。

【0029】

また、実施例1においては、載置台50の表面を帯電させるために、載置台帯電装置60

10

20

30

40

50

の表面を載置台 50 の表面全域に接触又は近接させる構成としたが、必ずしもこれに限定されず適宜変更が可能である。例えば、一列にコロナ放電部を配列させた帯電バーを用いて、この帯電バーを載置台 50 の表面に接触又は近接させてコロナ放電部の配列方向と直交する方向に載置台 50 に対して相対移動させるように構成してもよい。これにより簡単な構成で載置台 50 の表面に帯電させることができる。

【0030】

次に、載置台帯電装置 60 を取り除いた後、図示しないキャリア基板移載ヘッドにより、キャリア基板 3 に一方の面が保持された複数の半導体チップ 1 の他方の面を表面が帯電された載置台 50 に載置する（図 1 (b) 参照）。これにより、キャリア基板 3 を保持された半導体チップ 1 の他方の面は、静電気によって載置台 50 に保持させられる。

10

【0031】

そして、キャリア基板 3 から半導体チップ 1 の一方の面を分離するキャリア基板分離工程を実行する。実施例 1 においては、図示しないキャリア基板分離装置により、キャリア基板 3 に対してライン状にエキシマレーザからなるレーザ光 90 を照射し、キャリア基板 3 又はライン状のレーザ光 90 のいずれかをレーザ光 90 のラインと直交する方向に相対移動させてキャリア基板 3 全体にレーザ光を照射する（図 1 (c) 参照）。そして、サファイヤからなるキャリア基板 3 における GaN 層の一部を Ga と N に分解させて、キャリア基板 3 から半導体チップ 1 を分離する。この手法はレーザリフトオフと呼ばれる。分離したキャリア基板 3 は、キャリア基板移載ヘッド 20 により除去することができる。

【0032】

以上で、実装すべき半導体チップ 1 が載置台 50 に保持される。そして、キャリア基板分離工程と並行して、又はキャリア基板分離工程の後に、最表層が半導体チップ載持面 13 を有する静電転写板 10 により半導体チップ 1 をピックアップする帯電工程を実行する（図 2 参照）。静電転写板 10 は鉄等の金属からなる板 11 と板 11 の一方側には絶縁層 12 を有している。この絶縁層 12 の板 11 側とは反対側の表面を、本明細書においては、半導体チップ載持面と呼ぶ。帯電工程では、半導体チップ載持面 13 を帯電パターン形成装置 30 に接触又は近接させて所望の帯電パターンを半導体チップ載持面 13 に形成する。

20

【0033】

つまり、帯電パターン形成装置 30 は、図 2 に示すように、その表面の一部が突出した複数の突出電極部 31 と突出していない複数の非突出部 32 とを備えている。帯電パターン形成装置 30 にはおよそ 1KV のプラス電圧 40 が印加されており、載置台 50 に配列されている複数の半導体チップ 1 のうち所望の半導体チップ 1 の配列ピッチに合わせたピッチで 2 次元に（図 2 の奥行き方向にも）突出電極部 31 が突出している。静電転写板移載ヘッド 20 で静電転写板 10 を真空吸着して保持し、この帯電パターン形成装置 30 の突出電極部 31 の先端部に静電転写板 10 の半導体チップ載持面 13 を接触又は近接させる。

30

【0034】

そして、帯電パターン形成装置 30 の突出電極部 31 に印加されている高電圧により、静電転写板 10 における突出電極部 31 が接触している半導体チップ載持面 13 の部分にプラス電位が帯電される。つまり、帯電パターン形成装置 30 における突出電極部 31 を形成した所望領域に接触した静電転写板 10 の半導体チップ載持面 13 にプラス電位が帯電して所望の帯電パターンが形成される。このとき、実際には突出電極部 31 に接触した部分に加えて、その周囲のわずかな領域に帯電させられることがあるため、所望領域よりも小さい面積を接触させるように突出電極部 31 を構成してもよい。

40

【0035】

つまり、帯電工程では、静電転写板 10 の半導体チップ載持面 13 に対して、所望領域には電圧を印加した突出電極 31 を接触させ、所望領域以外には電圧を印加した突出電極 31 を接触させないように非突出部 32 を形成した帯電パターン形成装置 30 により、所望の帯電パターンを形成することができる。

50

【 0 0 3 6 】

なお、実施例 1 においては、複数の突出電極部 3 1 と複数の非突出部 3 2 とを備えた帯電パターン形成装置 3 0 を静電転写板 1 0 の半導体チップ載持面 1 3 に接触又は近接させて所望の帯電パターンを形成するように構成したが、必ずしもこれに限定されず適宜変更が可能である。例えば、単一の電極部を移動させながら静電転写板 1 0 の絶縁層 1 2 に接触又は近接させて所望の帯電パターンを形成するように構成してもよい。すなわち、帯電工程においては、絶縁層 1 2 に高電圧を印加した電極を選択的に接触又は近接させることにより、所望の帯電パターンを形成すればよい。

【 0 0 3 7 】

また、実施例 1 においては、複数の半導体チップ 1 をピックアップするように所望の帯電パターンを形成するように構成したが、必ずしもこれに限定されず適宜変更が可能である。例えば、一の半導体チップ 1 をピックアップするように所望の帯電パターンを形成するように構成してもよい。

10

【 0 0 3 8 】

さらに、実施例 1 においては、静電転写板 1 0 をプラス電位に帯電させているが、必ずしもこれに限定されず適宜変更が可能である。例えば、マイナス電位に帯電させてもよい。その場合、帯電列にしたがって、絶縁層 1 2 をテフロンやポリプロピレン等の材料で構成すればよい。

【 0 0 3 9 】

次に、静電転写板 1 0 を載置台 5 0 上の半導体チップ 1 に重ねて接触させピックアップするが、その直前に載置台 5 0 の表面に帯電した電位を除電しておく。除電は、載置台 5 0 に光放電や A C 除電等により行うことができる。除電すると、静電気によって載置台 5 0 に保持されていた半導体チップ 1 が躍ることもあるので、静電転写板 1 0 によりピックアップする直前に除電する。

20

【 0 0 4 0 】

そして、ピックアップ工程を実行して、配列された複数の前記半導体チップのうち、所望の帯電パターンに応じて半導体チップ載持面 1 3 に吸着させることにより、選択的に半導体チップをピックアップする。すなわち、所望の帯電パターンに帯電した静電転写板 1 0 は、静電転写板移載ヘッド 2 0 が吸着して載置台 5 0 に載置された半導体チップ 1 まで移載し（図 3（a）参照）、静電転写板 1 0 の所望の帯電パターンに帯電した半導体チップ載持面 1 3 が選択的に半導体チップ 1 に重なるように接触させる（図 3（b）参照）。そして、静電転写板移載ヘッド 2 0 が載置台 5 0 から離れるに伴って、静電転写板 1 0 も載置台 5 0 から離れる。このとき、静電転写板 1 0 には、静電気によって所望の帯電パターンに応じた複数の半導体チップ 1 が吸着してピックアップされる（図 4 参照）。

30

【 0 0 4 1 】

ここで、所望の帯電パターンに応じてピックアップするのであれば、載置台 5 0 上の半導体チップ 1 の集合の特定の位置からピックアップする必要はなく、どこの部分からピックアップしてもよい。

【 0 0 4 2 】

実施例 1 においては、基板に実装するピッチ及び配列数に相当する半導体チップ 1 を選択的にピックアップすることで、後述の実装工程に効率よく移行できるようにしている。

40

【 0 0 4 3 】

なお、実施例 1 においては、ピックアップ工程に先立って載置台 5 0 の表面に帯電した電位を除電しておくように構成したが、必ずしもこれに限定されず適宜変更が可能である。例えば、載置台 5 0 の表面は帯電したままとし、帯電工程で静電転写板 1 0 の半導体チップ載持面 1 3 に載置台 5 0 に帯電している電位よりも高い電位（例えば、2 K V 程度）を帯電してピックアップ工程を実行するように構成してもよい。これにより、載置台 5 0 の表面に帯電した電位の除電が不要となるとともに、容易に半導体チップ 1 をピックアップすることができる。

【 0 0 4 4 】

50

次に、実装工程を実行して静電転写板 10 に保持された半導体チップ 1 を基板 80 に実装する。すなわち、静電転写板移載ヘッド 20 が静電転写板 10 を吸着して基板 80 まで移載して静電転写板 10 に保持されている半導体チップ 1 を基板 80 に実装する。実装に際しては、半導体チップ 1 のパンプ 2 と基板 80 の電極とを金属接合により行う（図 5（a）参照）。そして、静電転写板移載ヘッド 20 が真空吸着を解除して静電転写板 10 から離れることによって静電転写板 10 と半導体チップ 1 が基板 80 に残り、実装工程が完了する。つまり、静電転写板移載ヘッド 20 は、静電転写板 10 にピックアップされた半導体チップ 1 を静電転写板 10 とともに実装する。

【0045】

その後、必要に応じて、静電転写板 10 の除電を行って、静電転写板 10 を半導体チップ 1 から取り去ることができる。除電は、静電転写板 10 に光放電や AC 除電等により行うことができる。また、半導体チップ 1 は、基板に接合されているので、静電転写板 10 の帯電が軽ければ、除電しなくても静電転写板移載ヘッド 20 で真空吸着して取り去ることもできる。

【0046】

なお、実施例 1 においては、キャリア基板移載ヘッドによりキャリア基板を移載し、静電転写板移載ヘッドにより静電転写板を移載するように構成したが、必ずしもこれに限定されず適宜変更が可能である。例えば、共通の移載ヘッドにより、キャリア基板及び静電転写板を移載するように構成してもよい。

【0047】

このように、実施例 1 においては、最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ方法であって、前記半導体チップ載持面に所望の帯電パターンを形成する帯電工程と、配列された複数の前記半導体チップのうち、前記所望の帯電パターンに応じて前記半導体チップ載持面に吸着させることにより、選択的に前記半導体チップをピックアップするピックアップ工程と、を少なくとも有することを特徴とするピックアップ方法により、粘着力等の影響をなくして、静電転写板にピックアップされた半導体チップの実装を信頼性高く行うことができる。

【0048】

また、最表層が半導体チップ載持面を有する静電転写板により半導体チップをピックアップするピックアップ装置であって、前記半導体チップ載持面に所望の帯電パターンを形成する帯電パターン形成装置と、複数の半導体チップを配列する載置台と、前記静電転写板を移載する静電転写板移載ヘッドと、を少なくとも備え、前記静電転写板移載ヘッドは、前記載置台まで前記静電転写板を移載し、前記所望の帯電パターンに応じて、前記載置台に配列された複数の前記半導体チップのうち選択的に前記半導体チップを、前記半導体チップ載持面に吸着してピックアップすることを特徴とするピックアップ装置により、粘着力等の影響をなくして、静電転写板にピックアップされた半導体チップの実装を信頼性高く行うことができる。

【実施例 2】

【0049】

本発明の実施例 2 は、帯電パターン形成装置及び帯電工程の構成が実施例 1 と異なっている。実施例 2 について、図 6、図 7 を参照して説明する。図 6 は、本発明の実施例 2 における一様帯電工程を説明する図である。図 7 は、本発明の実施例 2 における露光工程を説明する図である。

【0050】

実施例 2 においては、帯電パターン形成装置が実行する帯電工程は、一様帯電工程と露光工程とで構成される。

【0051】

実施例 2 における静電転写板 110 は鉄等の金属からなる板 11 と板 11 の一方の面に

10

20

30

40

50

は光導電性を有する絶縁層 112 を備え、その表面が半導体チップ載持面 113 である。一様帯電工程では、静電転写板移載ヘッド 20 が吸着保持している静電転写板 110 の半導体チップ載持面 113 を帯電パターン形成装置 13 の表面が一様に平坦面である一様帯電部 131 に接触又は近接させる（図 6 参照）。一様帯電部 131 は、およそ 1KV の電圧が印加されており、これにより、静電転写板 110 の半導体チップ載持面 113 は、一様にプラス電位が帯電する。その後、静電転写板移載ヘッド 20 により静電転写板 110 を一様帯電部 131 から離す。

【0052】

次に、露光工程を実行して、静電転写板 110 の半導体チップ載持面 113 に所望の帯電パターンを形成する。すなわち、静電転写板移載ヘッド 20 が吸着保持している静電転写板 110 の半導体チップ載持面 113 に対して、図示しない露光部からレーザー光 190 を照射する（図 7（a）参照）。レーザー光 190 を半導体チップ載持面 113 に対して照射することにより、光導電性を有する絶縁層 112 の導電率が増加して帯電している電位が消失する。したがって、レーザー光 190 を照射した領域は帯電が消失し、レーザー光 190 を照射しない領域は帯電したままとすることができる。実施例 2 においては、この性質を利用して、静電転写板 110 の半導体チップ載持面 113 に対して、所望の帯電パターンに応じて、レーザー光 190 を照射しない領域とレーザー光 190 を照射する領域とを選択する。これにより、静電転写板 110 の半導体チップ載持面 113 に所望の帯電パターンを形成させることができる（図 7（b）参照）。

【0053】

レーザー光 190 を照射しない領域とレーザー光 190 を照射する領域とを選択するには、露光部にガルバノミラーを備え、ガルバノミラーにレーザービームを照射してレーザー光 190 を照射する位置を制御することで行うことができる。

【0054】

なお、実施例 2 においては、ガルバノミラーによってレーザー光 190 を照射する位置を制御するように構成したが、必ずしもこれに限定されず適宜変更が可能である。例えば、所望の帯電パターンの領域を遮蔽したマスクを露光部と静電転写板 110 の半導体チップ載持面 113 の間に配置して、レーザー光 190 をマスクに対してまんべんなく照射することにより、静電転写板 110 の半導体チップ載持面 113 における所望の帯電パターンに応じて照射させるように構成してもよい。

【0055】

また、2次元に発光素子を配列したレーザーアレイを用いて、所望の帯電パターン以外の領域にのみレーザー光 190 を照射するようにレーザーアレイを制御して静電転写板 110 の半導体チップ載持面 113 に所望の帯電パターンに応じて照射させるように構成してもよい。

【0056】

さらに、実施例 2 においては、レーザー光 190 を半導体チップ載持面 113 に照射するように露光工程を構成したが、必ずしもこれに限定されず適宜変更が可能である。例えば、レーザー光ではない可視光等の光を半導体チップ載持面 113 に照射するように露光工程を構成してもよい。つまり、所望の帯電パターンに応じて光エネルギーを半導体チップ載持面 113 に対して照射するように露光工程を構成すればよい。

【0057】

このように、実施例 2 においては、前記静電転写板は光導電性を有する絶縁層を備え、前記絶縁層の表面が前記半導体チップ載持面であり、前記帯電工程が、前記半導体チップ載持面を一様に帯電する一様帯電工程と、前記所望の帯電パターンに応じて光エネルギーを前記半導体チップ載持面に対して照射する露光工程と、により前記静電転写板の前記半導体チップ載持面に前記所望の帯電パターンを形成するものであることにより、確実に所望の帯電パターンを形成することができる。

【0058】

また、前記絶縁層が光導電性を有するものであり、前記絶縁層の表面が前記半導体チップ載持面であり、
 前記帯電パターン形成装置が、前記半導体チップ載持面を一様に帯電する一様帯電装置と、
 前記所望の帯電パターンに応じて光エネルギーを前記半導体チップ載持面に対して照射する露光装置と、を有したことにより、確実に所望の帯電パターンを形成することができる。

【産業上の利用可能性】

【0059】

本発明におけるピックアップ方法、ピックアップ装置、及び実装装置は、配列された複数の半導体チップから所望の半導体チップをピックアップする分野に広く用いることができる。

10

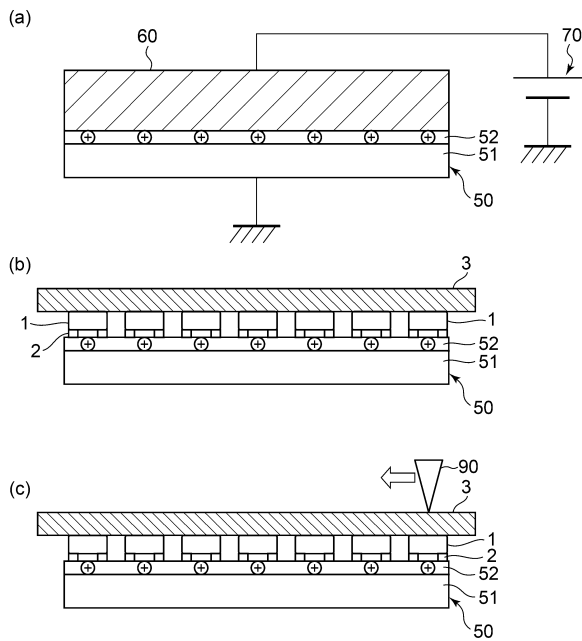
【符号の説明】

【0060】

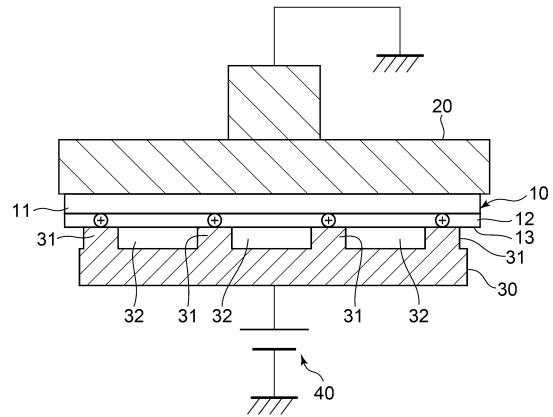
- 1 : 半導体チップ 2 : パンプ 3 : キャリア基板 10 : 静電転写板 11 : 板
- 12 : 絶縁層 13 : 半導体チップ載持面 20 : 静電転写板移載ヘッド
- 30 : 帯電パターン形成装置 31 : 突出電極部 32 : 非突出部 40 : プラス電圧
- 50 : 載置台 51 : 台 52 : 絶縁体 60 : 載置台帯電装置
- 70 : プラス電圧 80 : 基板 90 : レーザ光 110 : 静電転写板
- 112 : 絶縁層 113 : 半導体チップ載持面 130 : 帯電パターン形成装置 131 : 一様帯電部
- 190 : レーザ光

20

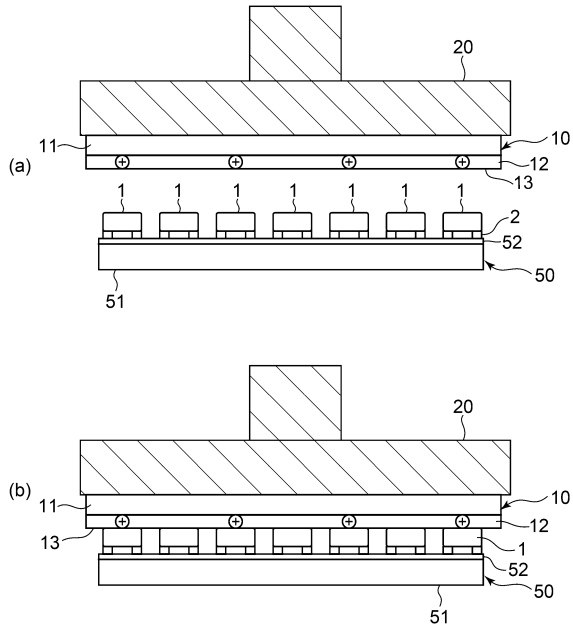
【図1】



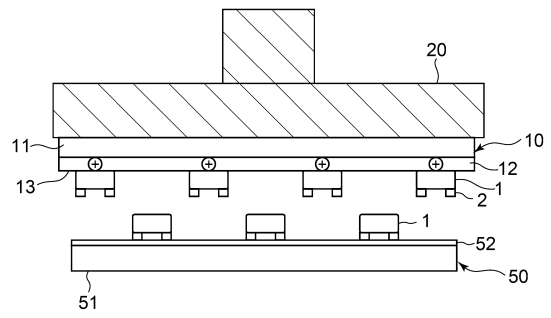
【図2】



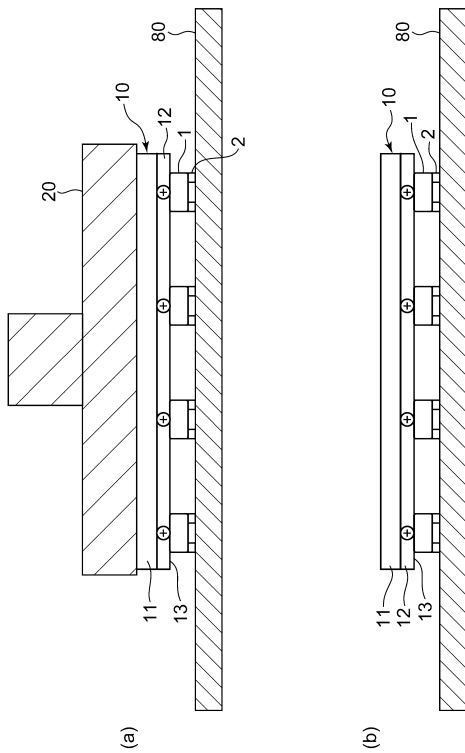
【図3】



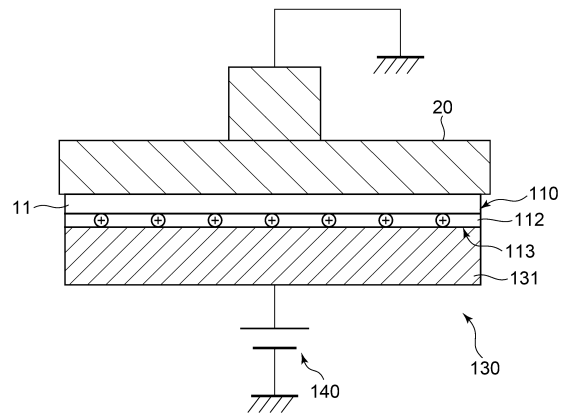
【図4】



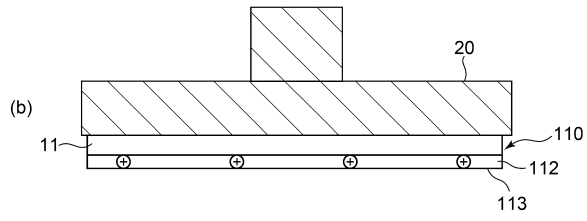
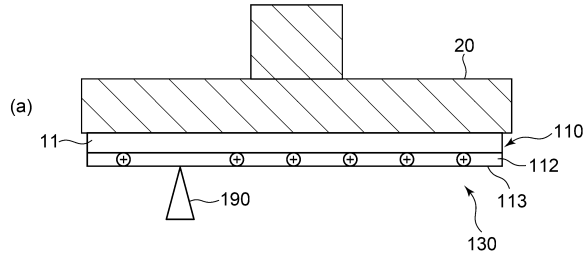
【図5】



【図6】



【図7】



フロントページの続き

審査官 内田 正和

(56)参考文献 特開2012-119399(JP,A)
特表2014-533890(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L	21/52
B65G	49/07
H01L	21/60
H01L	21/677
H05K	13/04