

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5783186号
(P5783186)

(45) 発行日 平成27年9月24日 (2015. 9. 24)

(24) 登録日 平成27年7月31日 (2015. 7. 31)

(51) Int. Cl.		F I			
HO 1 L	23/12	(2006. 01)	HO 1 L	23/12	B
HO 1 F	17/00	(2006. 01)	HO 1 F	17/00	A
HO 5 K	3/46	(2006. 01)	HO 5 K	3/46	N
			HO 5 K	3/46	Z
			HO 5 K	3/46	Q

請求項の数 6 (全 20 頁)

(21) 出願番号 特願2013-7997 (P2013-7997)
 (22) 出願日 平成25年1月21日 (2013. 1. 21)
 (65) 公開番号 特開2014-139962 (P2014-139962A)
 (43) 公開日 平成26年7月31日 (2014. 7. 31)
 審査請求日 平成26年7月22日 (2014. 7. 22)

(73) 特許権者 000006231
 株式会社村田製作所
 京都府長岡京市東神足1丁目10番1号
 (74) 代理人 110000970
 特許業務法人 楓国際特許事務所
 (72) 発明者 小暮 武
 京都府長岡京市東神足1丁目10番1号
 株式会社村田製作所内
 (72) 発明者 北嶋 宏通
 京都府長岡京市東神足1丁目10番1号
 株式会社村田製作所内
 審査官 小山 和俊

最終頁に続く

(54) 【発明の名称】 積層基板モジュール

(57) 【特許請求の範囲】

【請求項1】

導体パターンが形成された複数の層を積層した積層回路基板と、
 前記積層回路基板の一方主面に形成された第1外部接続用端子と、
 前記積層回路基板の他方主面に形成された第2外部接続用端子と、を備え、
 前記積層回路基板の内部には、前記第1外部接続用端子と前記第2外部接続用端子とを
 結ぶ配線と、前記配線の一部を構成するインダクタと、前記インダクタより前記一方主面
 側に位置する第1グラウンド導体と、前記インダクタより前記他方主面側に位置する第2グ
 ラウンド導体と、が前記導体パターンにより形成されており、
 前記インダクタの一部は第1インダクタを構成し、前記インダクタの残りの部分は第2
 インダクタを構成し、

前記第1インダクタは、前記積層回路基板の前記一方主面または前記他方主面を正面視
 したとき、前記第2インダクタと異なる箇所形成され、

前記第1インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主
 面を正面視したとき、前記第1、第2グラウンド導体の内、前記第1インダクタが形成され
 ている層に近い方の前記第1グラウンド導体の形成箇所と異なり、

前記第2インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主
 面を正面視したとき、前記第1、第2グラウンド導体の内、前記第2インダクタが形成され
 ている層に近い方の前記第2グラウンド導体の形成箇所と異なる、積層基板モジュール。

【請求項2】

前記インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主面を正面視したとき、前記第 1 外部接続用端子および前記第 2 外部接続用端子の少なくとも一方の形成箇所と重なる、請求項 1 に記載の積層基板モジュール。

【請求項 3】

前記グランド導体は、その形成箇所が、前記積層回路基板の前記一方主面または前記他方主面を正面視したときに前記インダクタの形成箇所と異なるように開口している、請求項 1 又は 2 に記載の積層基板モジュール。

【請求項 4】

前記インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主面を正面視したとき、前記第 1、第 2 グランド導体の両方の形成箇所と異なる、請求項 1 から 3 のいずれか 1 項に記載の積層基板モジュール。

10

【請求項 5】

前記インダクタは、前記第 1 外部接続用端子と直列に接続されている、請求項 1 から 4 のいずれか 1 項に記載の積層基板モジュール。

【請求項 6】

前記インダクタは、前記配線を前記第 1 グランド導体または前記第 2 グランド導体に接続する、請求項 1 から 4 のいずれか 1 項に記載の積層基板モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、携帯電話などの通信機器に実装される積層基板モジュールに関するものである。

【背景技術】

【0002】

従来より、携帯電話などの通信機器に実装される積層基板モジュールが各種知られている。従来の積層基板モジュールは、導体パターンが形成された複数の層を積層した積層回路基板と、積層回路基板の一方主面に形成された実装用ランドと、積層回路基板の他方主面に形成された入出力端子と、を備える。この積層回路基板の内部には、実装用ランドと入出力端子とを結ぶ配線と、グランド導体と、が導体パターンにより形成されている。

【0003】

30

近年、積層基板モジュールは、積層回路基板の低背化に伴い、入出力端子に接続される配線とグランド導体との間隔が狭くなる傾向にある。そのため、配線とグランド導体との間で容量が形成されて、入出力端子のインピーダンスが容量性になり、インピーダンス不整合による IL（挿入損失）が増大するという問題があった。

【0004】

そこで、特許文献 1 では、整合を改善するために、入出力端子に接続されたインダクタが積層回路基板の内部に形成された積層基板モジュールが開示されている。

【先行技術文献】

【特許文献】

【0005】

40

【特許文献 1】特開 2011 - 77723 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、特許文献 1 のように積層基板モジュールの内部にインダクタが形成され、グランド導体に近接している場合、信号がインダクタを伝播する時にインダクタで磁界が発生し、インダクタと対向するグランド導体の一部で渦電流が発生する。特に、低背な構造の積層基板モジュールでは、インダクタとグランド導体との間隔がより狭くなるため、この渦電流は大きくなる。

【0007】

50

そのため、特許文献1の積層基板モジュールでは、インダクタのQ値が劣化し、I Lの改善効果が十分に得られないという問題がある。

【0008】

そこで本発明の目的は、インダクタのQ値を向上させ、I L改善効果が十分に得られる積層基板モジュールを提供することにある。

【課題を解決するための手段】

【0009】

本発明の積層基板モジュールは、前記課題を解決するために以下の構成を備えている。

【0010】

(1) 導体パターンが形成された複数の層を積層した積層回路基板と、
前記積層回路基板の一方主面に形成された第1外部接続用端子と、
前記積層回路基板の他方主面に形成された第2外部接続用端子と、を備え、
前記積層回路基板の内部には、前記第1外部接続用端子と前記第2外部接続用端子とを
結ぶ配線と、前記配線の一部を構成するインダクタと、前記インダクタより前記一方主面
側に位置する第1グラウンド導体と、前記インダクタより前記他方主面側に位置する第2グ
ラウンド導体と、が前記導体パターンにより形成されており、

前記インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主面を
正面視したとき、前記第1、第2グラウンド導体の内、前記インダクタが形成されている層
に近い方のグラウンド導体の形成箇所と異なる、積層基板モジュール。

【0011】

この構成では、第1、第2グラウンド導体の内、インダクタが形成されている層に近い方
のグラウンド導体がインダクタと対向しない。そのため、信号がインダクタを伝播する時に
インダクタで磁界が発生しても、その磁界が当該グラウンド導体に殆ど作用せず、当該グラ
ウンド導体における渦電流の発生を十分に抑制できる。

【0012】

したがって、この構成によれば、インダクタのQ値を向上させ、I L改善効果を十分に
得ることができる。

【0013】

(2) 前記インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主
面を正面視したとき、前記第1外部接続用端子および前記第2外部接続用端子の少なくと
も一方の形成箇所と重なることが好ましい。

【0014】

この構成では、積層回路基板の一方主面の内、第1外部接続用端子が形成されていない
領域に第3外部接続用端子が形成される。または、積層回路基板の他方主面の内、第2外
部接続用端子が形成されていない領域に第3外部接続用端子が形成される。

【0015】

そのため、この構成では、インダクタの形成箇所が第3外部接続用端子の形成箇所と重
ならない。すなわち、この構成では、第3外部接続用端子が積層回路基板においてインダ
クタから離れた構造になる。したがって、この構成によれば、インダクタを設けているが
、第3外部接続用端子のアイソレーション特性の劣化を防ぐことができる。

【0016】

(3) 前記グラウンド導体は、その形成箇所が、前記積層回路基板の前記一方主面または前
記他方主面を正面視したときに前記インダクタの形成箇所と異なるように開口しているこ
とが好ましい。

【0017】

この構成では、グラウンド導体の一部に開口を設けることで、積層回路基板の一方主面ま
たは他方主面を正面視したときにおけるインダクタの形成箇所が前記グラウンド導体の形
成箇所と重ならない。

【0018】

よって、この構成では、グラウンド導体の一部に開口を設けるだけで、インダクタの形成

10

20

30

40

50

箇所を前記グランド導体の形成箇所と異ならせた積層回路基板を作成できる。したがって、この構成によれば、インダクタの形成箇所に応じた前記グランド導体の導体パターン設計変更が不要なため、積層基板モジュールの製造コストを低減できる。

【0019】

(4) 前記インダクタの一部は、第1インダクタを構成し、
前記インダクタの残りの部分は、第2インダクタを構成し、
前記第1インダクタは、前記積層回路基板の前記一方主面または前記他方主面を正面視したとき、前記第2インダクタと異なる箇所に形成されていることが好ましい。

【0020】

この構成では、積層回路基板の一方主面または他方主面を正面視したとき、第1、第2グランド導体の内、第1インダクタが形成されている層に近い方の第1グランド導体の形成箇所と、第1インダクタの形成箇所とを異ならせることができる。

10

【0021】

同様に、この構成では、積層回路基板の一方主面または他方主面を正面視したとき、第1、第2グランド導体の内、第2インダクタが形成されている層に近い方の第2グランド導体の形成箇所と、第2インダクタの形成箇所とを異ならせることができる。

【0022】

よって、この構成では、信号がインダクタを伝播する時にインダクタで磁界が発生しても、その磁界が第1グランド導体および第2グランド導体に殆ど作用せず、第1グランド導体および第2グランド導体の両方における渦電流の発生を十分に抑制できる。

20

【0023】

したがって、この構成によれば、インダクタのQ値をより向上させることができる。そのため、より高いIL改善効果が得られる。

【0024】

(5) 前記インダクタの形成箇所は、前記積層回路基板の前記一方主面または前記他方主面を正面視したとき、前記第1、第2グランド導体の両方の形成箇所と異なることが好ましい。

【0025】

この構成では、信号がインダクタを伝播する時にインダクタで磁界が発生しても、その磁界が第1グランド導体および第2グランド導体に殆ど作用せず、第1グランド導体および第2グランド導体の両方における渦電流の発生を十分に抑制できる。

30

【0026】

したがって、この構成によれば、インダクタのQ値をより向上させることができる。そのため、より高いIL改善効果が得られる。

【0027】

(6) 前記インダクタは、前記第1外部接続用端子と直列に接続されていることが好ましい。

【0028】

(7) 前記インダクタは、前記配線を前記第1グランド導体または前記第2グランド導体に接続することが好ましい。

40

【発明の効果】

【0029】

この発明によれば、インダクタのQ値を向上させ、IL改善効果が十分に得ることができる。

【図面の簡単な説明】

【0030】

【図1】本発明の第1実施形態に係る積層基板モジュール100の回路図である。

【図2】図1に示す積層基板モジュール100の主要部の平面透視図である。

【図3】図1に示す積層基板モジュール100の主要部の断面図である。

【図4】本発明の第2実施形態に係る積層基板モジュール200の主要部の断面図である

50

。【図5】本発明の第3実施形態に係る積層基板モジュール300の主要部の断面図である

。【図6】本発明の第4実施形態に係る積層基板モジュール400の主要部の断面図である

。【図7】本発明の第5実施形態に係る積層基板モジュール500の主要部の断面図である

。【図8】本発明の第6実施形態に係る積層基板モジュール600の主要部の断面図である

。【図9】本発明の第7実施形態に係る積層基板モジュール700の主要部の断面図である

10

。【図10】本発明の第8実施形態に係る積層基板モジュール800の主要部の断面図である。

【図11】本発明の第9実施形態に係る積層基板モジュール900の主要部の断面図である。

【図12】本発明の第10実施形態に係る積層基板モジュール1000の主要部の断面図である。

【発明を実施するための形態】

【0031】

《本発明の第1実施形態》

20

以下、本発明の第1実施形態に係る積層基板モジュール100について説明する。

【0032】

図1は、本発明の第1実施形態に係る積層基板モジュール100の回路図である。図2は、図1に示す積層回路基板110の他方主面を正面視したときの積層基板モジュール100の主要部の平面透視図である。図3は、図1に示す積層基板モジュール100の主要部の断面図である。

【0033】

積層基板モジュール100は、積層回路基板110と、実装用ランド131、132と、入出力端子120、121と、を備えている。

なお、実装用ランド131が、本発明の「第1外部接続用端子」に相当する。また、入出力端子120が、本発明の「第2外部接続用端子」に相当する。また、実装用ランド132及び入出力端子121のそれぞれが、前記「第3外部接続用端子」に相当する。

30

【0034】

積層回路基板110は、導体パターンが形成された複数の誘電体層を積層してなる積層体である。誘電体層は、例えばセラミック又は樹脂からなる。積層回路基板110の各誘電体層に対する導体パターンの形成は、例えばスクリーン印刷版を用いたスクリーン印刷法で行われる。

【0035】

入出力端子120、121は、積層回路基板110の他方主面（底面）に導体パターンにより形成されている。入出力端子120、121は、積層基板モジュール100の外部回路と接続するための端子である。

40

【0036】

実装用ランド131、132は、積層回路基板110の一方主面（上面）に導体パターンにより形成されている。実装用ランド131、132の上には、積層基板モジュール100のスイッチIC130が実装される。

【0037】

スイッチIC130は、例えばCMOS構造からなり、平面視して略矩形からなるFETスイッチICである。スイッチIC130は、アンテナに接続するアンテナ接続ポートと複数の高周波入出力ポート（送信ポートや受信ポート、さらには送受兼用ポート）とを有する。スイッチIC130は、制御信号により、高周波信号入出力ポートのいずれかと

50

アンテナ接続ポートとを接続するように切替制御を行う。

【0038】

積層回路基板110の内部には、図1、図3に示すように、実装用ランド131及び入出力端子120を結ぶ配線190と、配線190の一部を構成するインダクタL1と、インダクタL1より一方主面側に位置する第1グラウンド導体G1と、インダクタL1より他方主面側に位置する第2グラウンド導体G2とが、導体パターンにより形成されている。

【0039】

インダクタL1は、配線190を第1グラウンド導体G1にシャント接続する。また、インダクタL1の形成箇所は、図2、図3に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。

10

【0040】

ここで、インダクタL1の形成箇所は、図2、図3に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL1が形成されている層に近い方の第2グラウンド導体G2の形成箇所と異なる。すなわち、第2グラウンド導体G2は、インダクタL1と対向しない。

【0041】

そのため、信号がインダクタL1を伝播する時にインダクタL1で磁界が発生しても、その磁界が第2グラウンド導体G2に殆ど作用せず、第2グラウンド導体G2における渦電流の発生を十分に抑制できる。

【0042】

したがって、積層基板モジュール100によれば、インダクタL1のQ値を向上させ、IL改善効果が十分に得られる。

20

【0043】

また、インダクタL1の形成箇所は、図2、図3に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。そして、積層回路基板110の他方主面の内、入出力端子120が形成されていない領域に別の入出力端子121が形成されている。

【0044】

そのため、積層基板モジュール100では、インダクタL1の形成箇所が入出力端子121の形成箇所と重ならない。すなわち、積層基板モジュール100は、入出力端子121が積層回路基板110においてインダクタL1から離れた構造になる。

30

【0045】

したがって、積層基板モジュール100によれば、インダクタL1を設けているが、入出力端子121のアイソレーション特性の劣化を防ぐことができる。

【0046】

《本発明の第2実施形態》

以下、本発明の第2実施形態に係る積層基板モジュール200について説明する。

【0047】

図4は、本発明の第2実施形態に係る積層基板モジュール200の主要部の断面図である。第2実施形態に係る積層基板モジュール200が第1実施形態に係る積層基板モジュール100と相違する点は、配線290である。その他の積層基板モジュール200の構成については積層基板モジュール100と同じであるため、説明を省略する。

40

【0048】

詳述すると、積層回路基板110の内部には、図4に示すように、実装用ランド131及び入出力端子120を結ぶ配線290と、配線290の一部を構成するインダクタL2と、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

【0049】

インダクタL2は、配線290を第2グラウンド導体G2にシャント接続する。また、インダクタL2の形成箇所は、積層回路基板110の一方主面または他方主面を正面視した

50

とき、実装用ランド131の形成箇所と重なる。

【0050】

ここで、インダクタL2の形成箇所は、図4に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL2が形成されている層に近い方の第1グラウンド導体G1の形成箇所と異なる。すなわち、第1グラウンド導体G1は、インダクタL2と対向しない。

【0051】

そのため、信号がインダクタL2を伝播する時にインダクタL2で磁界が発生しても、その磁界が第1グラウンド導体G1に殆ど作用せず、第1グラウンド導体G1における渦電流の発生を十分に抑制できる。

【0052】

したがって、積層基板モジュール200によれば、積層基板モジュール100と同様の効果を奏する。

【0053】

また、インダクタL2の形成箇所は、図4に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。そして、積層回路基板110の一方主面の内、実装用ランド131が形成されていない領域に別の実装用ランド132が形成されている。

【0054】

そのため、積層基板モジュール200では、インダクタL2の形成箇所が実装用ランド132の形成箇所と重ならない。すなわち、積層基板モジュール200は、実装用ランド132が積層回路基板110においてインダクタL2から離れた構造になる。

【0055】

したがって、積層基板モジュール200によれば、インダクタL2を設けているが、実装用ランド132のアイソレーション特性の劣化を防ぐことができる。

【0056】

《本発明の第3実施形態》

以下、本発明の第3実施形態に係る積層基板モジュール300について説明する。

【0057】

図5は、本発明の第3実施形態に係る積層基板モジュール300の主要部の断面図である。第3実施形態に係る積層基板モジュール300が第1実施形態に係る積層基板モジュール100と相違する点は、配線390である。その他の積層基板モジュール300の構成については積層基板モジュール100と同じであるため、説明を省略する。

【0058】

詳述すると、積層回路基板110の内部には、図5に示すように、実装用ランド131及び入出力端子120を結ぶ配線390と、配線390の一部を構成するインダクタL3と、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

【0059】

インダクタL3は、実装用ランド131と直列に接続されている。また、インダクタL3の形成箇所は、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。

【0060】

ここで、インダクタL3の形成箇所は、図5に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL3が形成されている層に近い方の第2グラウンド導体G2の形成箇所と異なる。すなわち、第2グラウンド導体G2は、インダクタL3と対向しない。

【0061】

そのため、信号がインダクタL3を伝播する時にインダクタL3で磁界が発生しても、その磁界が第2グラウンド導体G2に殆ど作用せず、第2グラウンド導体G2における渦電流

10

20

30

40

50

の発生を十分に抑制できる。

【0062】

したがって、積層基板モジュール300によれば、積層基板モジュール100と同様の効果を奏する。

【0063】

また、インダクタL3の形成箇所は、図5に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。そして、積層回路基板110の他方主面の内、入出力端子120が形成されていない領域に別の入出力端子121が形成されている。

【0064】

そのため、積層基板モジュール300では、インダクタL3の形成箇所が入出力端子121の形成箇所と重ならない。すなわち、積層基板モジュール300は、入出力端子121が積層回路基板110においてインダクタL3から離れた構造になる。

【0065】

したがって、積層基板モジュール300によれば、インダクタL3を設けているが、入出力端子121のアイソレーション特性の劣化を防ぐことができる。

【0066】

《本発明の第4実施形態》

以下、本発明の第4実施形態に係る積層基板モジュール400について説明する。

【0067】

図6は、本発明の第4実施形態に係る積層基板モジュール400の主要部の断面図である。第4実施形態に係る積層基板モジュール400が第1実施形態に係る積層基板モジュール100と相違する点は、配線490である。その他の積層基板モジュール400の構成については積層基板モジュール100と同じであるため、説明を省略する。

【0068】

詳述すると、積層回路基板110の内部には、図6に示すように、実装用ランド131及び入出力端子120を結ぶ配線490と、配線490の一部を構成するインダクタL4と、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

【0069】

インダクタL4は、実装用ランド131と直列に接続されている。また、インダクタL4の形成箇所は、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。

【0070】

ここで、インダクタL4の形成箇所は、図6に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL4が形成されている層に近い方の第1グラウンド導体G1の形成箇所と異なる。すなわち、第1グラウンド導体G1は、インダクタL4と対向しない。

【0071】

そのため、信号がインダクタL4を伝播する時にインダクタL4で磁界が発生しても、その磁界が第1グラウンド導体G1に殆ど作用せず、第1グラウンド導体G1における渦電流の発生を十分に抑制できる。

【0072】

したがって、積層基板モジュール400によれば、積層基板モジュール100と同様の効果を奏する。

【0073】

また、インダクタL4の形成箇所は、図6に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。そして、積層回路基板110の一方主面の内、実装用ランド131が形成されていない領域に別の実装用ランド132が形成されている。

10

20

30

40

50

【0074】

そのため、積層基板モジュール400では、インダクタL4の形成箇所が実装用ランド132の形成箇所と重ならない。すなわち、積層基板モジュール400は、実装用ランド132が積層回路基板110においてインダクタL4から離れた構造になる。

【0075】

したがって、積層基板モジュール400によれば、インダクタL4を設けているが、実装用ランド132のアイソレーション特性の劣化を防ぐことができる。

【0076】

《本発明の第5実施形態》

以下、本発明の第5実施形態に係る積層基板モジュール500について説明する。

10

【0077】

図7は、本発明の第5実施形態に係る積層基板モジュール500の主要部の断面図である。第5実施形態に係る積層基板モジュール500が第1実施形態に係る積層基板モジュール100と相違する点は、配線590である。その他の積層基板モジュール500の構成については積層基板モジュール100と同じであるため、説明を省略する。

【0078】

詳述すると、積層回路基板110の内部には、図7に示すように、実装用ランド131及び入出力端子120を結ぶ配線590と、配線590の一部を構成するインダクタL5A、L5Bと、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

20

【0079】

なお、インダクタL5Aが、本発明の「第1インダクタ」に相当する。また、インダクタL5Bが、本発明の「第2インダクタ」に相当する。

【0080】

インダクタL5A、L5Bは、実装用ランド131と直列に接続されている。インダクタL5Aは、積層回路基板110の一方主面または他方主面を正面視したとき、インダクタL5Bと異なる箇所に形成されている。

【0081】

また、インダクタL5Aの形成箇所は、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。また、インダクタL5Bの形成箇所は、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。

30

【0082】

ここで、インダクタL5Aの形成箇所は、図7に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL5Aが形成されている層に近い方の第1グラウンド導体G1の形成箇所と異なる。

【0083】

同様に、インダクタL5Bの形成箇所は、図7に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL5Bが形成されている層に近い方の第2グラウンド導体G2の形成箇所と異なる。

40

【0084】

すなわち、第1グラウンド導体G1は、インダクタL5Aと対向せず、第2グラウンド導体G2は、インダクタL5Bと対向しない。

【0085】

さらに、積層基板モジュール500におけるインダクタL5Aと第2グラウンド導体G2との間隔は、積層基板モジュール400におけるインダクタL4と第2グラウンド導体G2との間隔より広い(図6、図7の矢印参照)。

【0086】

50

同様に、積層基板モジュール500におけるインダクタL5Bと第1グラウンド導体G1との間隔は、積層基板モジュール100におけるインダクタL1と第1グラウンド導体G1との間隔より広い(図3、図7の矢印参照)。

【0087】

そのため、信号がインダクタL5Bを伝播する時にインダクタL5Bで磁界が発生しても、その磁界が第1グラウンド導体G1及び第2グラウンド導体G2に殆ど作用せず、第1グラウンド導体G1及び第2グラウンド導体G2の両方における渦電流の発生を十分に抑制できる。

【0088】

同様に、信号がインダクタL5Aを伝播する時にインダクタL5Aで磁界が発生しても、その磁界が第1グラウンド導体G1及び第2グラウンド導体G2に殆ど作用せず、第1グラウンド導体G1及び第2グラウンド導体G2の両方における渦電流の発生を十分に抑制できる。

10

【0089】

したがって、積層基板モジュール500によれば、積層基板モジュール100よりインダクタL5A、L5BのQ値を向上させることができる。そのため、積層基板モジュール500によれば、積層基板モジュール100より高いIL改善効果が得られる。

【0090】

また、インダクタL5Aの形成箇所は、図7に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。そして、積層回路基板110の一方主面の内、実装用ランド131が形成されていない領域に別の実装用ランド132が形成されている。

20

【0091】

また、インダクタL5Bの形成箇所は、図7に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。そして、積層回路基板110の他方主面の内、入出力端子120が形成されていない領域に別の入出力端子121が形成されている。

【0092】

そのため、積層基板モジュール500ではインダクタL5A、L5Bの形成箇所が、実装用ランド132及び入出力端子121の形成箇所と重ならない。すなわち、積層基板モジュール500は、実装用ランド132及び入出力端子121が積層回路基板110においてインダクタL5A、L5Bから離れた構造になる。

30

【0093】

したがって、積層基板モジュール500によれば、インダクタL5A、L5Bを設けているが、実装用ランド132及び入出力端子121のアイソレーション特性の劣化を防ぐことができる。

【0094】

《本発明の第6実施形態》

以下、本発明の第6実施形態に係る積層基板モジュール600について説明する。

【0095】

図8は、本発明の第6実施形態に係る積層基板モジュール600の主要部の断面図である。第6実施形態に係る積層基板モジュール600が第1実施形態に係る積層基板モジュール100と相違する点は、配線690及び第2グラウンド導体G2である。その他の積層基板モジュール600の構成については積層基板モジュール100と同じであるため、説明を省略する。

40

【0096】

詳述すると、積層回路基板110の内部には、図8に示すように、実装用ランド131及び入出力端子120を結ぶ配線690と、配線690の一部を構成するインダクタL6と、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

50

【0097】

第2グラウンド導体G2は、積層回路基板110の一方主面または他方主面を正面視したときにインダクタL6の形成箇所を含むように、開口部640によって開口している。つまりインダクタL6の形成箇所は、積層回路基板110の一方主面または他方主面を正面視したときに開口部640とは重なり、また、第2グラウンド導体G2とは異なる。その他の第2グラウンド導体G2の構成については第2グラウンド導体G2と同じであるため、説明を省略する。

【0098】

インダクタL6は、実装用ランド131と直列に接続されている。また、インダクタL6の形成箇所は、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。

10

【0099】

ここで、インダクタL6の形成箇所は、図8に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL6が形成されている層に近い方の第2グラウンド導体G2の形成箇所と異なる。すなわち、第2グラウンド導体G2は、インダクタL6と対向しない。

【0100】

そのため、信号がインダクタL6を伝播する時にインダクタL6で磁界が発生しても、その磁界が第2グラウンド導体G2に殆ど作用せず、第2グラウンド導体G2における渦電流の発生を十分に抑制できる。

20

【0101】

したがって、積層基板モジュール600によれば、積層基板モジュール100と同様の効果を奏する。

【0102】

また、インダクタL6の形成箇所は、図8に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。そして、積層回路基板110の他方主面の内、入出力端子120が形成されていない領域に別の入出力端子121が形成されている。

【0103】

そのため、積層基板モジュール600では、インダクタL6の形成箇所が入出力端子121の形成箇所と重ならない。すなわち、積層基板モジュール600では、入出力端子121が積層回路基板110においてインダクタL6から離れた構造になる。したがって、積層基板モジュール600によれば、インダクタL6を設けているが、入出力端子121のアイソレーション特性の劣化を防ぐことができる。

30

【0104】

さらに、積層基板モジュール600では、第2グラウンド導体G2の一部に開口を設けるだけで、インダクタL6の形成箇所を第2グラウンド導体G2の形成箇所と異ならせた積層回路基板110を作成できる。

【0105】

したがって、積層基板モジュール600によれば、インダクタL6の形成箇所に応じた導体パターンの設計変更が不要なため、積層基板モジュール600の製造コストを低減できる。

40

【0106】

《本発明の第7実施形態》

以下、本発明の第7実施形態に係る積層基板モジュール700について説明する。

【0107】

図9は、本発明の第7実施形態に係る積層基板モジュール700の主要部の断面図である。第7実施形態に係る積層基板モジュール700が第1実施形態に係る積層基板モジュール100と相違する点は、配線790及び第1グラウンド導体G1である。その他の積層基板モジュール700の構成については積層基板モジュール100と同じであるため、

50

説明を省略する。

【0108】

詳述すると、積層回路基板110の内部には、図9に示すように、実装用ランド131及び入出力端子120を結ぶ配線790と、配線790の一部を構成するインダクタL7と、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

【0109】

第1グラウンド導体G1は、積層回路基板110の一方主面または他方主面を正面視したときにインダクタL7の形成箇所を含むように、開口部750によって開口している。つまりインダクタL7の形成箇所は、積層回路基板110の一方主面または他方主面を正面視したときに開口部750とは重なり、また、第1グラウンド導体G1とは異なる。その他の第1グラウンド導体G1の構成については第1グラウンド導体G1と同じであるため、説明を省略する。

10

【0110】

インダクタL7は、実装用ランド131と直列に接続されている。また、インダクタL7の形成箇所は、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。

【0111】

ここで、インダクタL7の形成箇所は、図9に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の内、インダクタL7が形成されている層に近い方の第1グラウンド導体G1の形成箇所と異なる。すなわち、第1グラウンド導体G1は、インダクタL7と対向しない。

20

【0112】

そのため、信号がインダクタL7を伝播する時にインダクタL7で磁界が発生しても、その磁界が第1グラウンド導体G1に殆ど作用せず、第1グラウンド導体G1における渦電流の発生を十分に抑制できる。

【0113】

したがって、積層基板モジュール700によれば、積層基板モジュール100と同様の効果を奏する。

【0114】

また、インダクタL7の形成箇所は、図9に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。そして、積層回路基板110の一方主面の内、実装用ランド131が形成されていない領域に別の実装用ランド132が形成されている。

30

【0115】

そのため、積層基板モジュール700では、インダクタL7の形成箇所が実装用ランド132の形成箇所と重ならない。すなわち、積層基板モジュール700では、実装用ランド132が積層回路基板110においてインダクタL7から離れた構造になる。したがって、積層基板モジュール700によれば、インダクタL7を設けているが、実装用ランド132のアイソレーション特性の劣化を防ぐことができる。

40

【0116】

さらに、積層基板モジュール700では、第1グラウンド導体G1の一部に開口を設けるだけで、インダクタL7の形成箇所を第1グラウンド導体G1の形成箇所と異ならせた積層回路基板110を作成できる。

【0117】

したがって、積層基板モジュール700によれば、インダクタL7の形成箇所に応じた導体パターンの設計変更が不要なため、積層基板モジュール700の製造コストを低減できる。

【0118】

《本発明の第8実施形態》

50

以下、本発明の第 8 実施形態に係る積層基板モジュール 800 について説明する。

【0119】

図 10 は、本発明の第 8 実施形態に係る積層基板モジュール 800 の主要部の断面図である。第 8 実施形態に係る積層基板モジュール 800 が第 6 実施形態に係る積層基板モジュール 600 と相違する点は、第 1 グランド導体 G1 である。その他の積層基板モジュール 800 の構成については積層基板モジュール 600 と同じであるため、説明を省略する。

【0120】

詳述すると、積層回路基板 110 の内部には、図 10 に示すように、実装用ランド 131 及び入出力端子 120 を結ぶ配線 690 と、配線 690 の一部を構成するインダクタ L6 と、第 1 グランド導体 G1 と、第 2 グランド導体 G2 とが、導体パターンにより形成されている。

10

【0121】

第 1 グランド導体 G1 は、積層回路基板 110 の一方主面または他方主面を正面視したときにインダクタ L7 の形成箇所を含むように、開口部 850 によって開口している。その他の第 1 グランド導体 G1 の構成については第 1 グランド導体 G1 と同じであるため、説明を省略する。

【0122】

ここで、インダクタ L6 の形成箇所は、図 10 に示すように、積層回路基板 110 の一方主面または他方主面を正面視したとき、第 1 グランド導体 G1 及び第 2 グランド導体 G2 の両方の形成箇所と異なる。すなわち、第 1 グランド導体 G1 及び第 2 グランド導体 G2 のそれぞれは、インダクタ L6 と対向しない。

20

【0123】

そのため、信号がインダクタ L6 を伝播する時にインダクタ L6 で磁界が発生しても、その磁界が第 1 グランド導体 G1 及び第 2 グランド導体 G2 に殆ど作用せず、第 1 グランド導体 G1 及び第 2 グランド導体 G2 の両方における渦電流の発生を十分に抑制できる。

【0124】

したがって、積層基板モジュール 800 によれば、積層基板モジュール 100 よりインダクタ L6 の Q 値を向上させることができる。そのため、積層基板モジュール 800 によれば、積層基板モジュール 100 より高い I L 改善効果が得られる。

30

【0125】

また、インダクタ L6 の形成箇所は、図 10 に示すように、積層回路基板 110 の一方主面または他方主面を正面視したとき、入出力端子 120 の形成箇所と重なる。そして、積層回路基板 110 の他方主面の内、入出力端子 120 が形成されていない領域に別の入出力端子 121 が形成されている。

【0126】

そのため、積層基板モジュール 800 では、インダクタ L6 の形成箇所が入出力端子 121 の形成箇所と重ならない。すなわち、積層基板モジュール 800 は、入出力端子 121 が積層回路基板 110 においてインダクタ L6 から離れた構造になる。

40

【0127】

したがって、積層基板モジュール 800 によれば、インダクタ L6 を設けているが、入出力端子 121 のアイソレーション特性の劣化を防ぐことができる。

【0128】

さらに、積層基板モジュール 800 では、第 1 グランド導体 G1 の一部と第 2 グランド導体 G2 の一部とに開口を設けるだけで、インダクタ L6 の形成箇所を第 1 グランド導体 G1 及び第 2 グランド導体 G2 のそれぞれの形成箇所と異ならせた積層回路基板 110 を作成できる。

【0129】

したがって、積層基板モジュール 800 によれば、インダクタ L6 の形成箇所に応じた

50

導体パターンの設計変更が不要なため、積層基板モジュール 800 の製造コストを低減できる。

【0130】

《本発明の第9実施形態》

以下、本発明の第9実施形態に係る積層基板モジュール900について説明する。

【0131】

図11は、本発明の第9実施形態に係る積層基板モジュール900の主要部の断面図である。第9実施形態に係る積層基板モジュール900が第7実施形態に係る積層基板モジュール700と相違する点は、第2グラウンド導体G2である。その他の積層基板モジュール900の構成については積層基板モジュール700と同じであるため、説明を省略する。

10

【0132】

詳述すると、積層回路基板110の内部には、図11に示すように、実装用ランド131及び入出力端子120を結ぶ配線790と、配線790の一部を構成するインダクタL7と、第1グラウンド導体G1と、第2グラウンド導体G2とが、導体パターンにより形成されている。

【0133】

第2グラウンド導体G2は、積層回路基板110の一方主面または他方主面を正面視したときにインダクタL7の形成箇所を含むように、開口部950によって開口している。その他の第2グラウンド導体G2の構成については第2グラウンド導体G2と同じであるため、説明を省略する。

20

【0134】

ここで、インダクタL7の形成箇所は、図11に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、第1グラウンド導体G1及び第2グラウンド導体G2の両方の形成箇所と異なる。すなわち、第1グラウンド導体G1及び第2グラウンド導体G2のそれぞれは、インダクタL7と対向しない。

【0135】

そのため、信号がインダクタL7を伝播する時にインダクタL7で磁界が発生しても、その磁界が第1グラウンド導体G1及び第2グラウンド導体G2に殆ど作用せず、第1グラウンド導体G1及び第2グラウンド導体G2の両方における渦電流の発生を十分に抑制できる。

30

【0136】

したがって、積層基板モジュール900によれば、積層基板モジュール100よりインダクタL7のQ値を向上させることができる。そのため、積層基板モジュール900によれば、積層基板モジュール100より高いIL改善効果が得られる。

【0137】

また、インダクタL7の形成箇所は、図11に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、実装用ランド131の形成箇所と重なる。そして、積層回路基板110の一方主面の内、実装用ランド131が形成されていない領域に別の実装用ランド132が形成されている。

40

【0138】

そのため、積層基板モジュール900では、インダクタL7の形成箇所が実装用ランド132の形成箇所と重ならない。すなわち、積層基板モジュール900は、実装用ランド132が積層回路基板110においてインダクタL7から離れた構造になる。

【0139】

したがって、積層基板モジュール900によれば、インダクタL7を設けているが、実装用ランド132のアイソレーション特性の劣化を防ぐことができる。

【0140】

さらに、積層基板モジュール900では、第1グラウンド導体G1の一部と第2グラウンド導体G2の一部とに開口を設けるだけで、インダクタL7の形成箇所を第1グラウンド導体

50

G 1 及び第 2 グランド導体 G 2 のそれぞれの形成箇所と異ならせた積層回路基板 1 1 0 を作成できる。

【 0 1 4 1 】

したがって、積層基板モジュール 9 0 0 によれば、インダクタ L 7 の形成箇所に応じた導体パターン設計変更が不要なため、積層基板モジュール 9 0 0 の製造コストを低減できる。

【 0 1 4 2 】

《本発明の第 1 0 実施形態》

以下、本発明の第 1 0 実施形態に係る積層基板モジュール 1 0 0 0 について説明する。

【 0 1 4 3 】

図 1 2 は、本発明の第 1 0 実施形態に係る積層基板モジュール 1 0 0 0 の主要部の断面図である。第 1 0 実施形態に係る積層基板モジュール 1 0 0 0 が第 1 実施形態に係る積層基板モジュール 1 0 0 と相違する点は、配線 1 0 9 0 及び第 1 グランド導体 G 3 である。その他の積層基板モジュール 1 0 0 0 の構成については積層基板モジュール 1 0 0 と同じであるため、説明を省略する。

【 0 1 4 4 】

詳述すると、積層回路基板 1 1 0 の内部には、図 1 2 に示すように、実装用ランド 1 3 1 及び入出力端子 1 2 0 を結ぶ配線 1 0 9 0 と、配線 1 0 9 0 の一部を構成するインダクタ L 1 0 と、第 1 グランド導体 G 3 と、第 2 グランド導体 G 2 とが、導体パターンにより形成されている。

【 0 1 4 5 】

第 1 グランド導体 G 3 は、積層回路基板 1 1 0 の一方主面または他方主面を正面視したときにインダクタ L 1 0 の形成箇所と異なるように、形成されている。

【 0 1 4 6 】

同様に、第 2 グランド導体 G 2 も、積層回路基板 1 1 0 の一方主面または他方主面を正面視したときにインダクタ L 1 0 の形成箇所と異なるように、形成されている。

【 0 1 4 7 】

また、インダクタ L 1 0 は、実装用ランド 1 3 1 と直列に接続されている。また、インダクタ L 1 0 の形成箇所は、積層回路基板 1 1 0 の一方主面または他方主面を正面視したとき、入出力端子 1 2 0 の形成箇所と実装用ランド 1 3 1 の形成箇所とに重なる。

【 0 1 4 8 】

ここで、インダクタ L 1 0 の形成箇所は、図 1 2 に示すように、積層回路基板 1 1 0 の一方主面または他方主面を正面視したとき、第 1 グランド導体 G 3 及び第 2 グランド導体 G 2 の両方の形成箇所と異なる。すなわち、第 1 グランド導体 G 3 及び第 2 グランド導体 G 2 のそれぞれは、インダクタ L 1 0 と対向しない。

【 0 1 4 9 】

そのため、信号がインダクタ L 1 0 を伝播する時にインダクタ L 1 0 で磁界が発生しても、その磁界が第 1 グランド導体 G 3 及び第 2 グランド導体 G 2 に殆ど作用せず、第 1 グランド導体 G 3 及び第 2 グランド導体 G 2 の両方における渦電流の発生を十分に抑制できる。

【 0 1 5 0 】

したがって、積層基板モジュール 1 0 0 0 によれば、積層基板モジュール 1 0 0 よりインダクタ L 1 0 の Q 値を向上させることができる。そのため、積層基板モジュール 1 0 0 によれば、積層基板モジュール 1 0 0 より高い I L 改善効果が得られる。

【 0 1 5 1 】

また、インダクタ L 1 0 の形成箇所は、図 1 2 に示すように、積層回路基板 1 1 0 の一方主面または他方主面を正面視したとき、実装用ランド 1 3 1 の形成箇所と重なる。そして、積層回路基板 1 1 0 の一方主面の内、実装用ランド 1 3 1 が形成されていない領域に別の実装用ランド 1 3 2 が形成されている。

【 0 1 5 2 】

10

20

30

40

50

また、インダクタL10の形成箇所は、図12に示すように、積層回路基板110の一方主面または他方主面を正面視したとき、入出力端子120の形成箇所と重なる。そして、積層回路基板110の他方主面の内、入出力端子120が形成されていない領域に別の入出力端子121が形成されている。

【0153】

そのため、積層基板モジュール1000ではインダクタL10の形成箇所が、実装用ランド132及び入出力端子121の形成箇所と重ならない。すなわち、積層基板モジュール1000は、実装用ランド132及び入出力端子121が積層回路基板110においてインダクタL10から離れた構造になる。

【0154】

したがって、積層基板モジュール1000によれば、インダクタL10を設けているが、実装用ランド132及び入出力端子121のアイソレーション特性の劣化を防ぐことができる。

【0155】

《その他の実施形態》

なお、前記各実施形態では実装用ランド131、132にIC130が実装されているが、これに限るものではない。例えば実装用ランド131、132に、SAW(Surface Acoustic Wave Filter)デバイス等の他の実装部品が実装されていてもよい。

【0156】

最後に、上述の実施形態の説明は、すべての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示される。さらに、本発明の範囲には、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【符号の説明】

【0157】

100、200、300、400、500、600、700、800、900、1000
 ...積層基板モジュール
 110 ...積層回路基板
 120、121 ...入出力端子
 130 ...スイッチIC
 131、132 ...実装用ランド
 190、290、390、490、590、690、790、1090 ...配線
 640、750、850、950 ...開口部

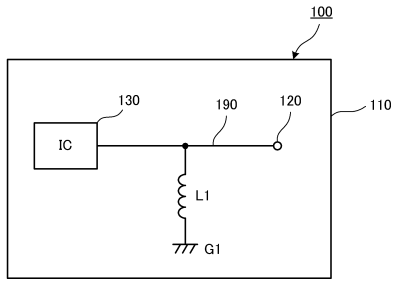
10

20

30

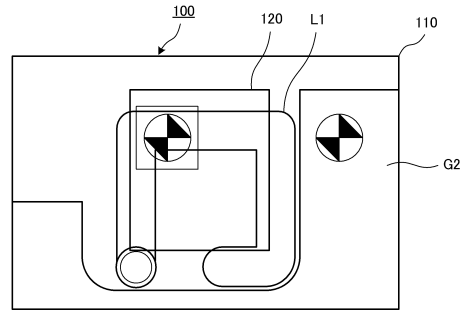
【 図 1 】

図1



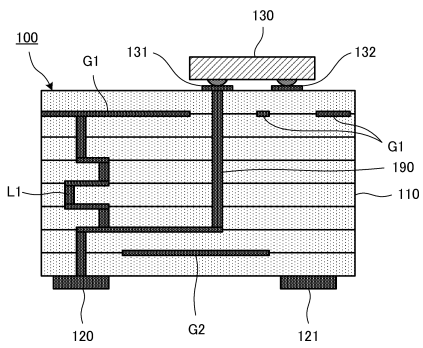
【 図 2 】

図2



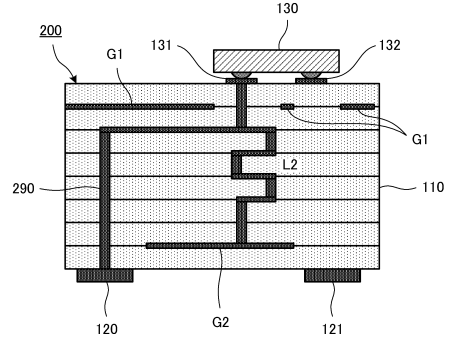
【 図 3 】

図3



【 図 4 】

図4



【 図 5 】

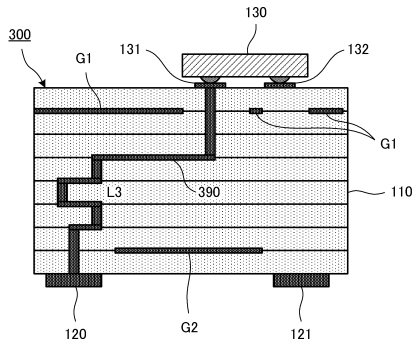


図5

【 図 6 】

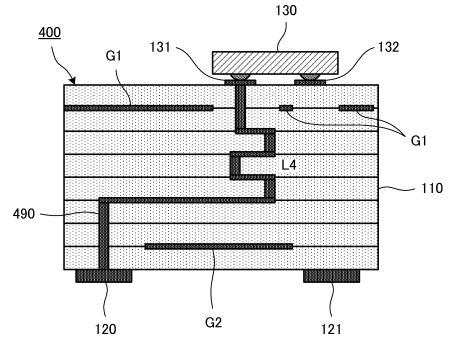


図6

【 図 7 】

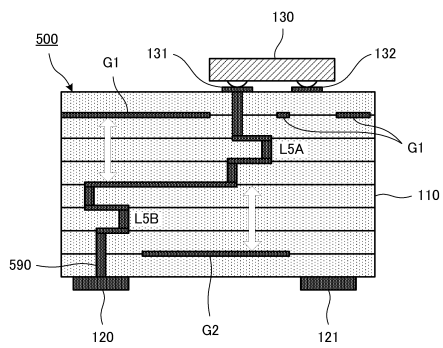


図7

【 図 8 】

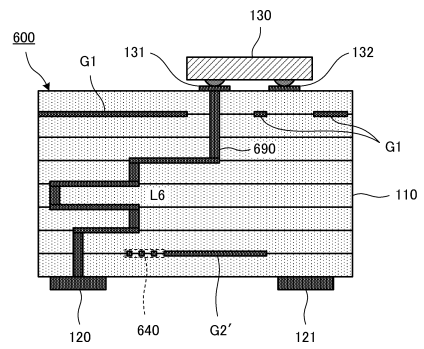


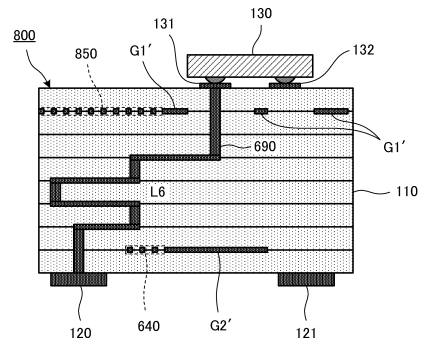
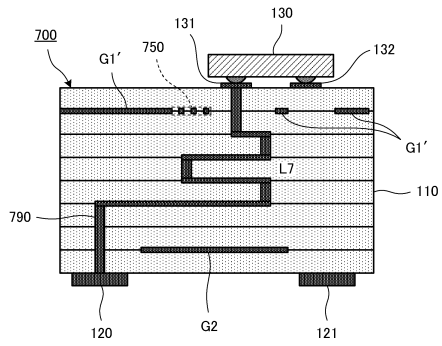
図8

【 図 9 】

【 図 10 】

図9

図10

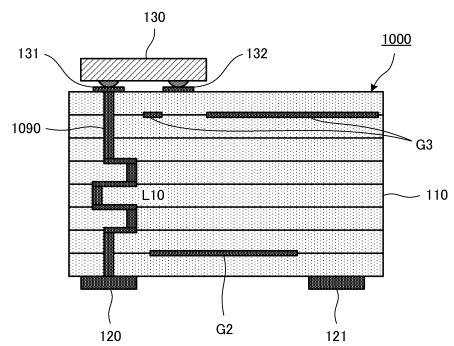
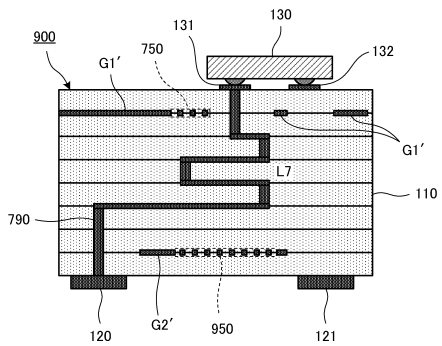


【 図 11 】

【 図 12 】

図11

図12



フロントページの続き

(56)参考文献 特開平04 - 082297 (JP, A)
特開2011 - 171501 (JP, A)
特開2011 - 151367 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01L 23/12
H01F 17/00
H05K 3/46