

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2016年6月23日(23.06.2016)



(10) 国際公開番号  
WO 2016/098452 A1

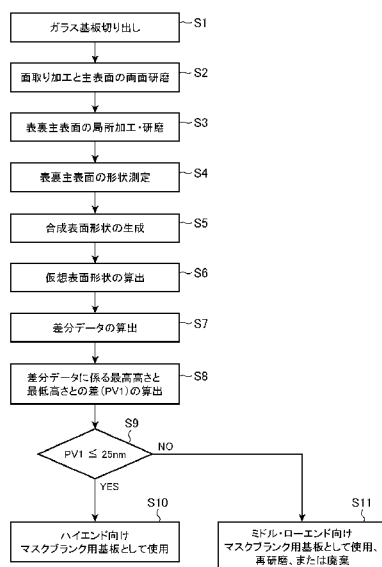
- (51) 国際特許分類:  
G03F 1/60 (2012.01) G03F 1/24 (2012.01)  
C03C 17/36 (2006.01) G03F 7/20 (2006.01)
- (21) 国際出願番号: PCT/JP2015/080088
- (22) 国際出願日: 2015年10月26日(26.10.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2014-257187 2014年12月19日(19.12.2014) JP
- (71) 出願人: HOYA株式会社(HOYA CORPORATION) [JP/JP]; 〒1606347 東京都新宿区西新宿六丁目10番1号 Tokyo (JP).
- (72) 発明者: 池邊 洋平(IKEBE, Yohei); 〒1618525 東京都新宿区中落合2丁目7番5号 HOYA株式会社内 Tokyo (JP). 田辺 勝(TANABE, Masaru); 〒1618525 東京都新宿区中落合2丁目7番5号 HOYA株式会社内 Tokyo (JP).
- (74) 代理人: 永田 豊, 外(NAGATA, Yutaka et al.); 〒1050001 東京都港区虎ノ門一丁目13番3号 虎ノ門東洋共同ビル3階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) Title: SUBSTRATE FOR MASK BLANK, MASK BLANK, METHODS FOR MANUFACTURING SUBSTRATE FOR MASK BLANK AND MASK BLANK, METHOD FOR MANUFACTURING TRANSFER MASK, AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: マスクブランク用基板、マスクブランク及びこれらの製造方法、転写用マスクの製造方法並びに半導体デバイスの製造方法

【図1】



- S1 Cut out glass substrate
- S2 Chamfer substrate and polish both principal surfaces
- S3 Work and polish local points of front and rear principal surfaces
- S4 Measure shape of front and rear principal surfaces
- S5 Generate composite plane profile
- S6 Calculate virtual plane profile
- S7 Calculate difference data
- S8 Calculate difference (PV1) between maximum height and minimum height in relation to difference data
- S10 Use substrate as high-end substrate for mask blank
- S11 Use substrate as middle-end or low-end substrate for mask blank, re-polish substrate, or dispose substrate

(57) Abstract: The purpose of the present invention is to provide a substrate for a mask blank, a mask blank, and a transfer mask, facilitating the correction of a wavefront using a wavefront correction function in an exposure device. The purpose of the present invention also includes providing methods for manufacturing these products. A virtual plane profile is assumed to optically form in effect, a flat reference plane profile defined by the Zernike polynomials constituted by only terms with 2nd order or less of the variables in relation to a radius and including one or more terms with 2nd order of the variables in relation to a radius. A substrate for a mask blank is selected to have data (a PV value) of 25 nm or less, which is representing a difference between the maximum value and the minimum value of the difference waveform between a composite plane profile acquired by synthesizing each plane profile of two principal surfaces and the virtual plane profile.

(57) 要約: 露光装置の波面補正機能によって、波面の補正がしやすいマスクブランク用基板、マスクブランク、転写用マスクを提供することである。また、これらの製造方法を提供することを目的とし、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される光学的に実効的な平坦基準面形状となる仮想表面形状を設定し、2つの主表面の各表面形状を合成することにより得られる合成表面形状と仮想表面形状との差分形状の最大値と最小値の差のデータ(PV値)が25nm以下となるマスクブランク用基板を選別する。

MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, 添付公開書類:  
TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, — 國際調查報告 (條約第 21 條(3))  
KM, ML, MR, NE, SN, TD, TG).

## 明 細 書

発明の名称：

マスクブランク用基板、マスクブランク及びこれらの製造方法、転写用マスクの製造方法並びに半導体デバイスの製造方法

### 技術分野

[0001] 本発明は、フォトリソグラフィに用いるマスクブランク用基板、マスクブランク、転写用マスクおよびこれらの製造方法並びに半導体デバイスの製造方法に関するものである。特に、露光光にEUV (Extreme Ultra Violet) 光が用いられるフォトリソグラフィに係る転写用マスクに好適なマスクブランク用基板等に関するものである。

### 背景技術

[0002] 半導体デザインルール1x世代（-halfピッチ (hp) 14nm、10nm等）で使用されるマスクブランクとして、EUV露光用の反射型マスクブランク、ArFエキシマレーザー露光用のバイナリ型マスクブランクおよび位相シフトマスクブランクがある。

[0003] 半導体デザインルール1x世代で使用されるEUV露光用の反射型マスクブランクの製造に用いられるマスクブランク用基板の主表面（すなわち、転写パターンを形成する側の表面）は、高い平坦度が求められている。この平坦度に対する要求に応えるため、例えば、特許文献1に開示されているような、研磨布などの研磨パッドと研磨砥粒を含む研磨液を用いてマスクブランク用基板の表裏両面を研磨する両面研磨がよく用いられてきた。しかし、従来の両面研磨装置による透光性基板の研磨では、その主表面の平坦度を高めることには限界が生じていた。このため、特許文献2に示すような、基板の主表面の形状を測定し、相対的に凸になっている箇所に対してプラズマエッチングを行うことで平坦化する技術が開発されていた。

[0004] 一方、ArFエキシマレーザーを光源とする露光装置では高NA化が進み、リソグラフィ工程での焦点裕度が少なくなっている。また、それに起

因し、投影光学系の波面収差が転写精度に対して与える影響が大きくなるという問題も生じている。この問題を解決する方法として、特許文献3では、波面収差を低減するための投影光学系に補正光学エレメントを適用している。この補正光学エレメントは、投影光学系のレンズ加熱効果に起因する収差を補正するためのゼルニケ多項式によって定義可能な表面形状を有するものである。他方、特許文献4に開示されているように、複数のミラーで構成されている光学系で構成されるEUVリソグラフィの場合においても変形ミラーを制御することで波面補正を行うことが検討されている。

また、後述するように、基板の表裏両主表面の表面形状と板厚ばらつきの分布の両方を測定可能な装置が、特許文献5に開示されている。

## 先行技術文献

### 特許文献

- [0005] 特許文献1：特開平1-40267号公報  
特許文献2：特開2002-318450号公報  
特許文献3：特開2008-028388号公報  
特許文献4：特開2004-031954号公報  
特許文献5：特開2006-133629号公報

## 発明の概要

### 発明が解決しようとする課題

- [0006] 上記のようにマスクブランク用基板の主表面は高い平坦度が求められている。特許文献2に開示されているようなものをはじめとする各種局所加工技術を適用することによって、主表面の平坦度に対するある程度の要求レベルまでは満たすことが可能となっている。しかし、それを超える高い平坦度の主表面に加工することは容易ではない。また、反射型マスク（転写用マスク）の場合、露光装置にセットして転写対象物（ウェハ上のレジスト膜）に対して露光転写を行うとき、反射型マスクの転写パターンを有する薄膜が設けられている主表面（表側主表面）とは反対側の主表面（裏側主表面）は露光

装置のマスクステージにはほぼ全面がチャックされる。

[0007] 一般に、反射型マスクは静電チャックでマスクステージに保持される。反射型マスクの裏面側の主表面には導電性を有する薄膜が設けられており、その薄膜のほぼ全面がマスクステージに静電チャックされる。すなわち、薄膜を介して裏面側の主表面の全体がチャックされることになり、反射型マスクが静電チャックされているとき、裏側主表面はより平坦な形状になる方向に矯正される。一般に、基板の主表面を完全な平坦とすることは困難である。反射型マスクの裏側主表面は完全な平坦ではないため、静電チャックされたときに裏側主表面が完全な平坦になる方向に矯正されることで、表側主表面もその影響を強く受けて形状が変化することは避けがたい。

[0008] 以上の技術的背景から、反射型マスク（反射型マスクブランク）に用いられる基板は、表側主表面と裏側主表面の両方の平坦度がともに高いことが求められている。さらに、この基板は表側主表面と裏側主表面との間の距離のばらつき、いわゆる板厚ばらつきが小さいことも要求されている。一般に、両面研磨装置によって基板の表裏両主表面を両面研磨するだけでは、反射型マスクに求められるような平坦度を表裏主表面が同時に満たすことは困難である。このため、上記特許文献2のような技術を用い、基板の主表面の相対的に凸となっている部分に対して局所加工を行うことで、主表面の平坦度を高くすることが行われている。

[0009] しかし、一般にいずれの局所加工技術においても、表裏両主表面を同時に局所加工することはできず、それぞれの主表面に対して別個に局所加工が行われる。このため、局所加工によって表裏の各主表面の平坦度は高い状態にすることはできても、板厚ばらつきを高いレベルにすることは難しい。

[0010] 特許文献5に開示されているような基板の表裏両主表面の表面形状と板厚ばらつきの分布の両方を測定可能な装置は存在する。反射型マスクでは基板に低熱膨性が求められていることから、 $\text{SiO}_2\text{-TiO}_2$ ガラスのような多成分系ガラスが主に用いられている。特許文献5の測定装置は、測定対象の基板に対して測定光を透過させることが必要となる。しかし、多成分系ガラ

スの場合、内部の組成分布のばらつきや内部ゆらぎが合成石英ガラスの場合よりも大きく、測定光が透過した光の波面に影響を与えやすい。このため、この測定装置による測定では、板厚ばらつきの測定結果に誤差が生じやすく、主表面の表面形状についても誤差が生じやすいという問題がある。他方、基板の2つの主表面の表面形状を個別に測定する方法で測定する場合、特許文献5の測定装置で測定する場合よりも高い測定精度が得られる。

[0011] 本発明が解決しようとする課題は、表裏両主表面に対して従来の両面研磨と局所加工を施した基板であっても、その基板を用いて作製された反射型マスクが露光装置にチャックされて露光転写を行ったときに高い転写精度を得ることができるマスクブランク用基板を提供することにある。また、そのようなマスクブランク用基板を用いて製造されたマスクブランク、転写用マスクを提供することになり、これらの製造方法を提供することになる。さらに、このような転写用マスクを用いることで高い転写精度を確保し、回路動作の安定した半導体デバイスを製造することを目的とする。

### 課題を解決するための手段

[0012] 本発明者は、本発明者が突き止めた上記課題を解決するため、以下の点について検討を行った。

上記のとおり、基板の板厚ばらつきを高精度で測定することは難しい。また、基板の表裏主表面のそれぞれに対して局所加工を行って各主表面の平坦度を高めても、板厚ばらつきの面内分布はある程度までしか高められない。上記のとおり、反射型マスクが露光装置のマスクステージに静電チャックされたとき、基板の裏側主表面は完全な平坦になる方向に矯正される。これに起因し、基板の板厚ばらつきは、表側主表面の表面形状に強く反映される。すなわち、反射型マスクが露光装置のマスクステージに静電チャックされているときにおける基板の表側主表面の表面形状は、板厚ばらつきの面内分布に対応する高さ分布になるといえる。

[0013] 本発明者は、反射型マスクを静電チャックする露光装置が波面補正機能を備えていることに着目した。反射型マスクは、基板の表側主表面上の全体に

多層反射膜を備え、その多層反射膜上に転写パターンを有する吸収体膜が設けられた構成を備える。基板と多層反射膜との間に下地膜等の他の膜が設けられていることや、多層反射膜の表面に保護膜が設けられている構成の反射型マスクもある。いずれの反射型マスクにおいても、EUV光の露光光は多層反射膜で反射される。露光装置の波面補正機能は、多層反射膜で反射された露光光に対して波面補正を行うことになる。通常、多層反射膜は高い面内均一性を有しており、マスクステージに静電チャックされているときにおける基板の表側主表面の表面形状は、多層反射膜の表面形状にほぼ反映される。

[0014] 本発明者は、EUV光を露光光とする露光装置の波面補正機能においても、ゼルニケ多項式で定義可能な表面形状の成分を補正可能であると考えた。そして、本発明者は、このマスクステージに静電チャックされているときの基板の表側主表面の表面形状が、波面補正機能で補正可能なゼルニケ多項式で定義可能な形状（仮想表面形状）に近ければ、基板の板厚ばらつきを大幅に高めた場合と同等の効果が得られることを見出した。すなわち、マスクステージに静電チャックされているときの基板の表側主表面の表面形状に対して、ゼルニケ多項式で定義される形状をフィッティングしたときのフィッティングずれ量が小さい基板をマスクブランク用基板として採用することを考えた。

[0015] さらに、本発明者は、露光装置の波面補正機能は、ゼルニケ多項式の次数が3次以降の高次の項も可能であるが、反射型マスクを要因とする反射光の等価波面のずれに対して高次の項まで使用して波面補正すると、露光状況により投影光学系の反射ミラーの高次の収差が変わってきて不都合が生じるおそれがあることを見出した。すなわち、基板に対してフィッティングを行うゼルニケ多項式で定義可能な仮想表面形状を高次の項まで使用する曲面形状とすると、露光装置に波面補正機能を設けた元々の役割（例えば、露光装置の照明系や投影光学系の精度不足等に係る等価波面のずれを補正する役割等）に影響する懸念があると考えた。さらに、ゼルニケ多項式の次数が1次の

項のみでは1次元的なティルト補正であり、これでは十分な補正効果を得ることもできないことを見出した。これらの点を踏まえ、本発明者は、仮想表面形状を定義するゼルニケ多項式における変数の次数が2次以下の項のみで構成され、その変数の次数が2次の項を1つ以上含むことが有効であることを見出した。

[0016] このように、本発明は、以上の鋭意研究の結果なされたものであり、以下の構成を有する。

(構成1)

対向する2つの主表面を有する基板からなるマスクブランク用基板であって、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記2つの主表面の各表面形状を合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が25nm以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランク用基板。

[0017] (構成2)

前記合成表面形状は、一方の前記主表面の表面形状の基準となる基準面から一方の前記主表面までの高さの面内分布である前記一方の主表面の表面形状と、他方の前記主表面の表面形状の基準となる基準面から他方の前記主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする構成1記載のマスクブランク用基板。

[0018] (構成3)

前記合成表面形状は、前記基板の中心を基準とした一辺が132mmの四



角形の内側領域における最高高さとの差が90 nm以下であることを特徴とする構成1または2に記載のマスクブランク用基板。

[0019] (構成4)

構成1から3のいずれかに記載のマスクブランク用基板の前記一方の主表面上に多層反射膜が設けられたことを特徴とする多層反射膜付基板。

[0020] (構成5)

対向する2つの主表面を有する基板の一方の前記主表面上に多層反射膜を備え、他方の前記主表面に導電膜を備える多層反射膜付基板であって、

前記基板の中心を基準とした直径104 mmの円の内側の算出領域で、前記多層反射膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が25 nm以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする多層反射膜付基板。

[0021] (構成6)

前記合成表面形状は、前記多層反射膜の表面形状の基準となる基準面から前記多層反射膜の表面までの高さの面内分布である前記多層反射膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする構成5記載の多層反射膜付基板。

[0022] (構成7)

前記合成表面形状は、前記基板の中心を基準とした一辺が132 mmの四角形の内側領域における最高高さとの差が90 nm以下であることを特徴とする構成5または6に記載の多層反射膜付基板。

[0023] (構成8)

構成 1 から 3 のいずれかに記載のマスクブランク用基板の前記一方の主表面上に転写パターン形成用の薄膜が設けられたことを特徴とするマスクブランク。

[0024] (構成 9)

構成 4 から 7 のいずれかに記載の多層反射膜付基板の前記多層反射膜上に転写パターン形成用の薄膜が設けられたことを特徴とするマスクブランク。

[0025] (構成 10)

対向する 2 つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備えるマスクブランクであって、

前記基板の中心を基準とした直径 104 mm の円の内側の算出領域で、前記薄膜の表面形状と他方の前記主表面の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が 25 nm 以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が 2 次以下の項のみで構成され、かつ半径に係る変数の次数が 2 次の項を 1 以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランク。

[0026] (構成 11)

前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記他方の主表面の表面形状の基準となる基準面から前記他方の主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする構成 10 記載のマスクブランク。

[0027] (構成 12)

前記合成表面形状は、前記基板の中心を基準とした一辺が 132 mm の四角形の内側領域における最高高さとの差が 90 nm 以下であることを特徴とする構成 10 または 11 に記載のマスクブランク。

## [0028] (構成13)

対向する2つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備え、他方の前記主表面に導電膜を備えるマスクブランクであって、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記薄膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が25nm以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランク。

## [0029] (構成14)

前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする構成13記載のマスクブランク。

## [0030] (構成15)

前記合成表面形状は、前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下であることを特徴とする構成13または14に記載のマスクブランク。

## [0031] (構成16)

前記一方の主表面と前記薄膜の間に多層反射膜を有することを特徴とする構成13から15のいずれかに記載のマスクブランク。

## [0032] (構成17)

構成8から16のいずれかに記載のマスクブランクの前記薄膜に転写パタ

ーンを形成する工程を備えることを特徴とする転写用マスクの製造方法。

[0033] (構成18)

対向する2つの主表面を有する基板からなるマスクブランク用基板の製造方法であって、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記2つの主表面の各表面形状を合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの差が25nm以下となる前記基板をマスクブランク用基板として選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランク用基板の製造方法。

[0034] (構成19)

前記合成表面形状は、一方の前記主表面の表面形状の基準となる基準面から一方の前記主表面までの高さの面内分布である前記一方の主表面の表面形状と、他方の前記主表面の表面形状の基準となる基準面から他方の前記主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする構成18記載のマスクブランク用基板の製造方法。

[0035] (構成20)

前記合成表面形状における前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下である基板を選定する工程をさらに備えることを特徴とする構成18または19に記載のマスクブランク用基板の製造方法。

[0036] (構成21)

構成 18 から 20 のいずれかに記載のマスクブランク用基板の製造方法で製造されたマスクブランク用基板の一方の主表面上に多層反射膜を設ける工程を備えることを特徴とする多層反射膜付基板の製造方法。

[0037] (構成 22)

対向する 2 つの主表面を有する基板の一方の前記主表面上に多層反射膜を備え、他方の前記主表面に導電膜を備える多層反射膜付基板の製造方法であって、

前記一方の主表面上に前記多層反射膜を備え、前記他方の主表面上に前記導電膜を備える基板を準備する工程と、

前記基板の中心を基準とした直径 104 mm の円の内側の算出領域で、前記多層反射膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの差が 25 nm 以下となる前記基板を多層反射膜付基板として選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が 2 次以下の項のみで構成され、かつ半径に係る変数の次数が 2 次の項を 1 以上含むゼルニケ多項式によって定義される形状を有することを特徴とする多層反射膜付基板の製造方法。

[0038] (構成 23)

前記合成表面形状は、前記多層反射膜の表面形状の基準となる基準面から前記多層反射膜の表面までの高さの面内分布である前記多層反射膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする構成 22 記載の多層反射膜付基板の製造方法。

[0039] (構成 24)

前記合成表面形状における前記基板の中心を基準とした一辺が 132 mm

の四角形の内側領域における最高高さとの差が90nm以下である基板を選定する工程をさらに備えることを特徴とする構成22または23に記載の多層反射膜付基板の製造方法。

[0040] (構成25)

構成18から20のいずれかに記載のマスクブランク用基板の製造方法で製造されたマスクブランク用基板の前記一方の主表面上に転写パターン形成用の薄膜を設ける工程を備えることを特徴とするマスクブランクの製造方法。

[0041] (構成26)

構成21から24のいずれかに記載の多層反射膜付基板の製造方法で製造された多層反射膜付基板の前記多層反射膜上に転写パターン形成用の薄膜を設ける工程を備えることを特徴とするマスクブランクの製造方法。

[0042] (構成27)

対向する2つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備えるマスクブランクの製造方法であって、

前記一方の主表面上に前記転写パターン形成用の薄膜を備える基板を準備する工程と、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記薄膜の表面形状と他方の前記主表面の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの差が25nm以下となる前記基板をマスクブランクとして選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランクの製造方法。

[0043] (構成28)

前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記他方の主表面の表面形状の基準となる基準面から前記他方の主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする構成 27 記載のマスクブランクの製造方法。

[0044] (構成 29)

前記合成表面形状における前記基板の中心を基準とした一辺が 132 mm の四角形の内側領域における最高高さとの最低高さの差が 90 nm 以下である基板を選定する工程をさらに備えることを特徴とする構成 27 または 28 に記載のマスクブランクの製造方法。

[0045] (構成 30)

対向する 2 つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備え、他方の前記主表面に導電膜を備えるマスクブランクの製造方法であって、

前記一方の主表面上に前記転写パターン形成用の薄膜を備え、前記他方の主表面上に導電膜を備える基板を準備する工程と、

前記基板の中心を基準とした直径 104 mm の円の内側の算出領域で、前記薄膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの最低高さとの差が 25 nm 以下となる前記基板をマスクブランクとして選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が 2 次以下の項のみで構成され、かつ半径に係る変数の次数が 2 次の項を 1 以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランクの製造方法。

[0046] (構成 31)

前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄

膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする構成30記載のマスクブランクの製造方法。

[0047] (構成32)

前記合成表面形状における前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの最低高さの差が90nm以下である基板を選定する工程をさらに備えることを特徴とする構成30または31に記載のマスクブランクの製造方法。

[0048] (構成33)

前記一方の主表面と前記薄膜の間に多層反射膜を有することを特徴とする構成30から32のいずれかに記載のマスクブランクの製造方法。

[0049] (構成34)

構成25から33のいずれかに記載のマスクブランクの製造方法で製造されたマスクブランクの前記薄膜に転写パターンを形成する工程を備えることを特徴とする転写用マスクの製造方法。

[0050] (構成35)

構成17または構成34記載の転写用マスクの製造方法で製造された転写用マスクを露光装置のマスクステージにセットし、リソグラフィ法により前記転写用マスクの転写パターンを半導体基板上にパターン転写することを特徴とする半導体デバイスの製造方法。

## 発明の効果

[0051] 本発明のマスクブランク用基板は、その基板を用いて作製される転写用マスクが露光装置のマスクステージにチャックされたときに、基板の表側主表面の表面形状の変化に影響を与えるような板厚ばらつきを有していても、露光装置の波面補正機能で補正がしやすい傾向の板厚ばらつきである。このため、露光装置の波面補正機能を用いることにより、その転写用マスクの転写パターンを転写対象物に対して高精度で露光転写することができる。また、



その結果、回路動作の安定した半導体デバイスを製造することができる。

### 図面の簡単な説明

[0052] [図1]本発明によるマスクブランク用基板の製造工程を示す工程フロー図である。

[図2]本発明によるマスクブランク用基板の製造工程を示す工程フロー図である。

[図3]実施例1のマスクブランク用基板に係る等高線分布図であり、(a)は直径104mm内の合成表面形状を示す等高線分布図、(b)はそれに対応する仮想表面形状を示す等高線分布図、そして(c)は合成表面形状と仮想表面形状との差分である差分形状の等高線分布図である。

[図4]実施例2のマスクブランク用基板に係る等高線分布図であり、(a)は直径104mm内の合成表面形状を示す等高線分布図、(b)はそれに対応する仮想表面形状を示す等高線分布図、そして(c)は合成表面形状と仮想表面形状との差分である差分形状の等高線分布図である。

[図5]比較例1のマスクブランク用基板に係る等高線分布図であり、(a)は直径104mm内の合成表面形状を示す等高線分布図、(b)はそれに対応する仮想表面形状を示す等高線分布図、そして(c)は合成表面形状と仮想表面形状との差分である差分形状の等高線分布図である。

[図6]比較例2のマスクブランク用基板に係る等高線分布図であり、(a)は直径104mm内の合成表面形状を示す等高線分布図、(b)はそれに対応する仮想表面形状を示す等高線分布図、そして(c)は合成表面形状と仮想表面形状との差分である差分形状の等高線分布図である。

### 発明を実施するための形態

[0053] 以下、本発明を実施するための最良の形態について、図面を参照しながら、その概念を含め具体的に説明する。なお、図中、同一又は相当する部分には同一の符号を付してその説明を簡略化ないし省略することがある。

[0054] [マスクブランク用基板及びその製造方法]

ここでは、マスクブランク用基板及びその製造方法に関して説明する。最

初に本発明の構成概念を説明し、その後、その概念に基づいて実施した実施例を比較例及び参考例とともに示す。

[0055] 本発明は、転写用マスクを構成する基板の板厚ばらつきを小さくするには限界があることをふまえ、露光装置の波面補正機能で波面を補正しやすい板厚ばらつきの面内分布にすることに発想を転換したことに特徴がある。特に、反射型マスクのような裏側主表面の全体がマスクステージにチャックされるような場合、基板の裏側主表面が平坦になる方向に矯正されるため、転写パターンを備える表側主表面に板厚ばらつきの面内分布の影響が強く表れる。本発明では、露光装置の波面補正機能を用いること、そしてその波面補正機能による補正形状は、ゼルニケ多項式で定義可能な形状であることを前提としている。

[0056] 波面補正機能で波面補正する対象となる露光光は、表側主表面（より具体的には、表側主表面上の多層反射膜。）から反射された反射光であり、その反射光はその表側主表面の表面形状が反映された等価波面の形状を有している。その反射光の等価波面の形状が波面補正機能で理想に近い形状に補正できるのであれば、その基板を用いた反射型マスクは、板厚ばらつきがない基板を用いた反射型マスクとほぼ同等の転写精度を有することになる。露光装置の波面補正機能によって補正することができる補正形状は、ゼルニケ多項式で定義可能な形状である。以上のことから、波面補正機能でより高い補正効果が得られる基板は、その基板の板厚ばらつきの面内分布の形状とゼルニケ多項式で定義可能な形状との間の差分が無いか、小さいものであるといえる。

[0057] 以上のことから、本発明のマスクブランク用基板は、対向する2つの主表面を有する基板からなるマスクブランク用基板からなり、その基板の中心を基準とした直径104mmの円の内側の算出領域で、2つの主表面の各表面形状を合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの最低高さとの差が25nm以下であり、仮想表面形

状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴としている。

[0058] 上記のとおり、特に低熱膨張基板に用いられるような多成分系ガラスや結晶化ガラスからなる基板の場合、測定光が基板内部で影響を受けやすく、基板の板厚を正確に測定することが難しい。他方、基板の表裏両主表面の表面形状を測定し、その結果から板厚ばらつきの面内分布を取得することも難しい。その測定を行うことで、主表面の表面形状は、所定の基準面からの高さの面内分布という形で得ることができる。しかし、2つの主表面の表面形状の基準となる所定の基準面は同じではない。このため、面内の各測定点での正確な板厚の数値を取得することはできず、板厚ばらつきの面内分布は相対値となる。また、2つの基準面が互いに平行な位置関係になるように調整することも困難であるため、2つの主表面の表面形状の測定結果から算出される板厚ばらつきの面内分布の相対値には、ティルト成分の誤差が含まれてしまう。しかし、ティルト成分の誤差は、ゼルニケ多項式の低次項で定義できる成分あり、波面補正機能で容易に補正できる。

[0059] 本発明では、基板の2つの主表面（表裏主表面）の各表面形状を合成することによって得られる合成表面形状を、その基板の板厚ばらつきの面内分布（板厚の相対値に係る面内ばらつき）として適用している。より具体的には、合成表面形状は、基板における一方の主表面の表面形状と他方の主表面の表面形状とを足し合わせることで得られるものである。また、一方の主表面の表面形状とは、一方の主表面の表面形状の基準となる基準面（第1の基準面）から一方の主表面までの高さの面内分布であり、他方の主表面の表面形状とは、他方の主表面の表面形状の基準となる基準面（第2の基準面）から他方の主表面までの高さの面内分布である。合成表面形状は、一方の主表面の表面形状の基準となる基準面（第1の基準面）と他方の主表面の表面形状の基準となる基準面（第2の基準面）とが平行になるようにいずれか一方の

基準面とその基準面を基準とする高さの面内分布をティルト補正してから足し合わせて取得してもよく、ティルト補正をすることなく足し合わせて取得してもよい。上記のとおり、ティルト成分の誤差は、ゼルニケ多項式の低次項で定義できる成分あり、波面補正機能で容易に補正できるためである。

[0060] 本発明では、仮想表面形状として極座標系で表現されたゼルニケ多項式で定義される形状を用いている。その極座標の原点は、マスクブランク用基板の中心である。広く用いられているマスクブランクは、一部隅の部分で面取りはされているものの、縦横とも約152mm幅の四角形であり、またマスクパターン図形のレイアウトもXY座標表示となっていることから、座標系表示としては、一般にXY座標系が用いられている。あえて四角形のものに極座標系で記述したところに本発明の特徴的な点がある。ゼルニケ多項式は極座標系であり、各変数が独立関係にあって取り扱いが容易であるとともに、投影光学系の反射ミラーの収差特性が、フーリエ変換面である反射ミラーの波面のゼルニケ多項式展開の各項と対応が付くため大変好適である。なお、波面補正機能を備える露光装置は、EUV光を露光光とする反射型リソグラフィの露光装置以外にも、ArFエキシマレーザー光を露光光とする露光装置などもあり、いずれも適用可能である。

[0061] 露光装置の波面補正機能は、ゼルニケ多項式における半径に係わる変数の次数が3次以降の高次の項も可能であるが、高次の項まで使ってフィッティングをかけるとある時点では良いが、露光状況により反射ミラーの高次の収差が変動して、不都合が生じることがわかった。また、次数が1次の項のみでは1次元的なティルト補正であり、これでは十分な光学平坦性を得ることができないこともわかった。よって半径に係わる変数の次数が2次以下の項のみで構成され、かつ半径に係わる変数の次数が2次の項を1つ以上含むことが肝要であることが、詳細な検討の結果わかった。その必要な代表の2次の項はデフォーカスの項であり、デフォーカスの項は、アリゾナ大学表記では第4項、標準形では第5項にあたる。これが本発明の第3の特徴的な点である。なお、ゼルニケ多項式には標準形、アリゾナ大学方式、及びフリッジ

ゼルニケ方式など各種の方式があるが、半径に係わる変数の次数が2次以下の項では、順番や係数に差はあっても、本発明の適用にあたっては、どの形式のゼルニケ多項式近似を用いても問題はない。

[0062] 基板の合成表面形状と仮想表面形状とのフィッティングを行って差分データを導出する領域であり、その差分データにおける最高高さとの最低高さの差、いわゆるPV値を算出する領域である算出領域は、露光装置のスクリーン露光時の露光スリット長の最大値である直径104mmの円の内側とすると好適である。一点でもPV値が外れるとそこでは波面がその分ずれるので、その場所で転写特性に悪影響が出る。選別の基準であるPV値は、25nm以下とすることが求められる。PV値は、24nm以下であると好ましく、22nm以下であるとより好ましい。

[0063] 一方、本発明のマスクブランク用基板は、基板の2つの主表面の各表面形状を合成することによって得られる合成表面形状は、基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの最低高さの差（PV値）が90nm以下であることが好ましい。差分データのPV値が25nm以下になる基板であっても、合成表面形状のPV値が90nmを超えるような板厚ばらつきの大きい基板では、波面補正機能による波面補正量が大きくなってしまい、このような基板を用いて転写用マスクを作製すると、転写パターンの位置ずれ量が大きい傾向があり、好ましくない。

[0064] 前述の手法では、マスクブランクの中心を基準とした直径104mm内の領域についての転写精度は確保されるが、チップ露光は最大104mm×132mm領域で行われる。そこで上記の基準に加え、マスクブランク用基板の中心を基準とした一辺が132mmの四角形の内側領域における平坦度を0.2μm以下とする基準を併用すると、全面に渡ってさらに良い転写結果が得られる。なお、チップ露光は最大でも104mm×132mmと、本測定基準領域の132mm×132mmより小さいが、これはマスクブランクの向きを限定しないためである。また、マスクブランク用基板の主表面は、所定以上の表面粗さに鏡面研磨されている必要がある。主表面は、一辺が5

$\mu\text{m}$ の四角形の内側領域で算出される自乗平方根平均粗さ $R_q$ が $0.2\text{nm}$ 以下であることが好ましく、 $0.15\text{nm}$ 以下であるとより好ましい。なお、表面粗さは、例えば原子間力顕微鏡（AFM）によって測定できる。

[0065] なお、上記のマスクブランク用基板を形成する好ましい材料としては、 $\text{SiO}_2\text{-TiO}_2$ ガラス、 $\text{SiO}_2\text{-TiO}_2\text{-SnO}_2$ ガラス、 $\text{SiO}_2\text{-Al}_2\text{O}_3\text{-Li}_2\text{O}$ ガラス等の多成分系ガラスである低熱膨張ガラス、結晶化ガラス、合成石英ガラス、ソーダライムガラス、アルミノシリケートガラス、ボロシリケートガラス、無アルカリガラス、フッ化カルシウムガラスなどが挙げられる。

[0066] 次に、本発明のマスクブランク用基板の製造方法に係る第1の態様について、その製造工程を、図1のフローチャートを参照しながら説明する。

[0067] 最初に、図1の工程S1に示すように、ガラスインゴットからマスクブランク用基板の形状に切り出し、次に同図の工程S2に示すように、切り出した基板の主表面、端面及び面取り面に対して研削および研磨を行う工程を行う。この研磨は通常多段階で行われる。研磨の方法は様々であってここでは特に制限を設けるわけではないが、酸化セリウム等の研磨剤を用いたCMP（Chemical Mechanical Polishing）やコロイダルシリカ等の研磨剤を用いたポリッシングが好適に行われる。続いて同図の工程S3に示すように、主表面の表面形状を取得し、主表面上の相対的に凸となっている領域に対して局所加工を行う工程を表裏主表面（2つの主表面）に対してそれぞれ行い、さらに表裏主表面に対して短時間の研磨を行う工程を行う。

[0068] その後、同図の工程S4に示すように、表裏主表面に対して形状測定を行う。この形状測定によって、一方の主表面の表面形状の基準となる基準面（第1の基準面）から一方の主表面までの高さの面内分布である一方の主表面の表面形状を取得し、他方の主表面の表面形状の基準となる基準面（第2の基準面）から他方の主表面までの高さの面内分布である他方の主表面の表面形状を取得する。以上の工程S4までは、通常の方法であってもよい。

[0069] 本発明の特徴は、図1の工程S5以降にある。まず、工程S5で、合成表面形状の生成を行う。ここでは、工程S4で取得した、一方の主表面の表面形状と他方の主表面の表面形状とを合成して合成表面形状を生成する。より具体的には、基板における一方の主表面の表面形状と他方の主表面の表面形状とを足し合わせることで合成表面形状を取得する。なお、この合成表面形状の取得は、2つの主表面形状に係る各基準面からの高さにおける正の方向が異なる場合に適用される。一方、2つの主表面形状に係る各基準面からの高さにおける正の方向がともに一致している場合は、いずれか一方の主表面形状に係る高さの数値の正負を反転させてから、他方の主表面形状と足し合わせる必要がある。

次に、工程S6で、仮想表面形状の算出を行う。この仮想表面形状は、前述のように、極座標系で表現されたゼルニケ多項式であり、半径に係わる変数の次数が2次以下の項のみで構成され、かつ半径に係わる変数の次数が2次の項を1つ以上含むゼルニケ多項式によって定義される形状である。範囲は、マスクブランク用基板の中央を中心とした直径104mmの円内である。この仮想表面形状の算出にあたっては、工程S5で生成された合成表面形状を参考にして算出される。

[0070] 次に、図1の工程S7に示すように、工程S6で算出された仮想表面形状と工程S5で算出された基板の合成表面形状との差分を計算し、差分形状のデータ（差分データ）を算出する（フィッティング領域は、直径104mmの円内の領域。）。その後、図1の工程S8に示すように、工程S7で得られた差分データから最高高さとの最低高さの差、いわゆるPV値（PV1）を計算する（PV1を算出する算出領域も直径104mmの円内の領域。）。その後、図1の工程S9に示すように、工程S8で求めたPV1の数値が25nm以下であるか、それを超える値であるかを判定し、25nm以下の場合はハイエンド向けマスクブランク用基板として選別して終了する（図1の工程S10）。他方、PV1が25nmを超える場合は、ミドル・ローエンド向けとして、ミドルレイヤーやラフレイヤー用のマスクブランク用基板と

しての活用を考えるか、工程S2の研磨工程に戻すか、工程S3の局所加工・研磨工程に戻し、再度、工程S4以降の工程を踏むか、あるいはこのマスクブランク用基板を廃棄する（図1の工程S11）。

[0071] 以上のマスクブランク用基板の製造方法により、露光装置の波面補正機能によって、直径104mmの円内領域における基板表面のPV値が25nm以下の基板を用いて転写用マスクを作製した場合に相当する転写精度を得ることが可能なマスクブランク用基板を高いスループットをもって製造することが可能となる。

[0072] 次に、合成表面形状のPV値を用いた本発明のマスクブランク用基板の製造方法に係る第2の態様について、その製造工程を、図2のフローチャート図を参照しながら説明する。工程S5までは前述の図1のマスクブランク用基板の製造方法と同一である。違いは工程S5以降で、図2の工程S12に示すように、合成表面形状について最高高さとの差であるPV値（PV0）を算出する（算出領域は、基板の中心を基準とする一辺が132mmの四角形の内側領域。）。そして、図2の工程S13に示すように、そのPV0が90nm以下である基板のみ、工程S6以降の各工程に進む。他方、PV0が90nmを超える基板は、工程S6以降の工程に進むことなく、ミドルレイヤーやラフレイヤー用のマスクブランク用基板としての活用を考えるか、工程S2の研磨工程に戻すか、工程S3の局所加工・研磨工程に戻し、再度、工程S4以降の工程を踏むか、あるいはこのマスクブランク用基板を廃棄する（図2の工程S11）。合成表面形状のPV値が90nmを超えるような板厚ばらつきの大きい基板であり、かつ差分データのPV値が25nm以下になるような基板は、波面補正機能による波面補正量が過大気味になる。このような基板を用いて転写用マスクを作製すると、転写パターンの位置ずれ量が大きくなりやすく、好ましくない。

[0073] 工程S12及びS13は、合成表面形状を生成する工程S5が行われた後であれば、どの段階で行われてもよい。たとえば、工程S12及びS13を工程S9と工程S10の間で行ってもよい。なお、ここで決定した仮想表面



形状の情報を保持しておき、本発明のマスクブランク用基板から作製された転写用マスクを用いて露光装置で露光転写を行うときに使用する波面補正機能に反映させるようにすると好ましい。また、本発明のマスクブランク用基板を製造する工程において、基板の転写パターン形成用の薄膜が設けられる側の主表面における平坦度が、その基板の中心を基準とした一辺が132mmの四角形の内側領域において0.2 $\mu$ m以下である基板を選定する工程を有することが好ましい。ここで、この平坦度が0.2 $\mu$ m以下である基板の選定工程は、工程S4の表裏主表面の形状測定工程よりも後の工程であることが、用途の選別を効率的に進める上でさらに好ましい。

[0074] [多層反射膜付基板及びその製造方法]

本発明の第1の態様に係る多層反射膜付基板は、上記の本発明のマスクブランク用基板の一方の主表面に多層反射膜を設けたことを特徴としている。多層反射膜は、EUV光の露光光を反射する機能を有する多層膜である。多層反射膜はEUV光を反射する限りその材質は特に限定されないが、その単独での反射率は通常65%以上であり、上限は通常73%である。このような多層反射膜は、一般的には、高屈折率の材料からなる高屈折率層と、低屈折率の材料からなる低屈折率層とが、交互に40~60周期程度積層された多層反射膜とすることができる。

[0075] 例えば、波長13~14nmのEUV光に対する多層反射膜としては、Mo膜とSi膜とを交互に40周期程度積層したMo/Si周期積層膜とすることが好ましい。その他、EUV光の領域で使用される多層反射膜として、Ru/Si周期多層膜、Mo/Be周期多層膜、Mo化合物/Si化合物周期多層膜、Si/Nb周期多層膜、Si/Mo/Ru周期多層膜、Si/Mo/Ru/Mo周期多層膜、Si/Ru/Mo/Ru周期多層膜などとすることが可能である。

[0076] 多層反射膜の形成方法は当該技術分野において公知であるが、例えば、マグネトロンスパッタリング法や、イオンビームスパッタリング法などにより、各層を成膜することにより形成できる。上述したMo/Si周期多層膜の

場合、例えば、イオンビームスパッタリング法により、まずSiターゲットを用いて厚さ数nm程度のSi膜を基板上に成膜し、その後、Moターゲットを用いて厚さ数nm程度のMo膜を成膜し、これを一周期として、40～60周期積層して、多層反射膜を形成する。

[0077] 本発明における多層反射膜は、最上層に保護膜を備える構成を含む。保護膜の材料としては、例えば、Ru、Ru-(Nb, Zr, Y, B, Ti, La, Mo), Si-(Ru, Rh, Cr, B), Si, Zr, Nb, La, B等の材料を使用することができるが、これらのうち、ルテニウム(Ru)を含む材料を適用すると、多層反射膜の反射率特性がより良好となる。具体的には、Ru、Ru-(Nb, Zr, Y, B, Ti, La, Mo)であることが好ましい。

[0078] 多層反射膜を構成する各膜は、上記のとおり、スパッタリング法で成膜されるのが一般的である。これらの成膜法で成膜される多層反射膜(保護膜を有する場合も含む。)は、膜厚の面内分布の均一性が高い。このため、マスクブランク用基板の一方の主表面の表面形状が多層反射膜の表面形状に大きく反映される。また、多層反射膜付基板の場合、露光光は多層反射膜で反射されるため、露光光の反射光の等価波面は多層反射膜の表面形状の影響を強く受けた形状となる。以上のことから、上記の本発明のマスクブランク用基板の一方の主表面に多層反射膜が設けられた構成を備える本発明の第1の態様に係る多層反射膜付基板の場合においても、本発明のマスクブランク用基板と同様の効果を得ることができる。

[0079] 本発明の多層反射膜付基板は、静電チャックを主目的とする導電膜が他方の主表面状に設けられている構成を含む。導電膜に求められる電気的特性(シート抵抗)は、通常100Ω/□以下である。導電膜の形成方法は公知であり、例えば、マグネトロンスパッタリング法やイオンビームスパッタリング法により、Cr、Ta等の金属や合金のターゲットを使用して形成することができる。この導電膜もスパッタリング法で成膜されるのが一般的であり、膜厚の面内分布の均一性が高い。このため、他方の主表面の表面形状が導

電膜の表面形状に反映される。以上のことから、他方の主表面に導電膜が設けられた多層反射膜付基板の場合においても、他方の主表面が露出した構成の多層反射膜付基板の場合と同等の効果を得ることができる。

[0080] 本発明の第1の態様に係る多層反射膜付基板の製造方法は、前記のマスクブランク用基板の製造方法で製造されたマスクブランク用基板の一方の主表面上に多層反射膜を設ける工程を備えるものである。具体的には、第1の態様に係るマスクブランク用基板の製造方法のフローチャート（図1）あるいは第2の態様に係るマスクブランク用基板の製造方法のフローチャート（図2）の工程S10で選定されたハイエンド向けマスクブランク用基板の一方の主表面上に多層反射膜を設ける工程をさらに加えたものが本発明の第1の態様に係る多層反射膜付基板の製造方法である。この第1の態様に係る多層反射膜付基板の製造方法で製造された多層反射膜付基板は、上記の第1の態様に係る多層反射膜付基板と同様の効果を得ることができる。なお、この第1の態様に係る多層反射膜付基板の製造方法に関するその他の事項については、上記の第1の態様に係る多層反射膜付基板の場合と同様である。

[0081] 一方、本発明の第2の態様に係る多層反射膜付基板として、対向する2つの主表面を有する基板の一方の主表面上に多層反射膜を備え、他方の主表面に導電膜を備える多層反射膜付基板であって、基板の中心を基準とした直径104mmの円の内側の算出領域で、多層反射膜の表面形状と導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、差分データの算出領域内での最高高さとの差が25nm以下であり、仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする態様が挙げられる。

[0082] この第2の態様に係る多層反射膜付基板は、多層反射膜の表面形状と導電膜の表面形状とから合成表面形状を生成し、その合成表面形状に対して仮想

表面形状を形状フィッティングする点が、前記の第1の態様の多層反射膜付基板とは異なる。合成表面形状は、多層反射膜の表面形状の基準となる基準面（第3の基準面）から多層反射膜の表面までの高さの面内分布である多層反射膜の表面形状と、導電膜の表面形状の基準となる基準面（第4の基準面）から導電膜の表面までの高さの面内分布である導電膜の表面形状とを足し合わせて取得することが好ましい。

[0083] 上記のとおり、多層反射膜の表面形状はその下にある一方の主表面の表面形状の傾向が大きく反映され、導電膜の表面形状はその下にある他方の主表面の表面形状の傾向が大きく反映される。また、多層反射膜、導電膜ともに膜厚の面内均一性が高い。さらに、一方の主表面の表面形状の基準となる基準面（第1の基準面）と多層反射膜の表面形状の基準となる基準面（第3の基準面）が異なっても、2つの基準面間のティルト成分は上記のとおり、波面補正機能で容易に補正できる。他方の主表面の表面形状の基準面（第2の基準面）と導電膜の表面形状の基準となる基準面（第4の基準面）についても同様である。以上のことから、多層反射膜の表面形状と導電膜の表面形状から生成される合成表面形状を用いても露光装置の波面補正機能で補正しやすい表面形状の基板を定義することができるといえる。なお、この第2の態様に係る多層反射膜付基板に関するその他の事項については、上記の第1の態様に係る多層反射膜付基板の場合と同様である。

[0084] 一方、本発明の第2の態様に係る多層反射膜付基板の製造方法として、対向する2つの主表面を有する基板の一方の主表面上に多層反射膜を備え、他方の主表面に導電膜を備える多層反射膜付基板の製造方法であって、一方の主表面上に多層反射膜を備え、他方の主表面上に導電膜を備える基板を準備する工程と、基板の中心を基準とした直径104mmの円の内側の算出領域で、多層反射膜の表面形状と導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、差分データの前記算出領域内での最高高さとの最低高さとの差が25nm以下となる基板を多層反射膜付基板として選定する工程と

を備え、仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする態様が挙げられる。

[0085] この第2の態様に係る多層反射膜付基板の製造方法は、一方の主表面上に多層反射膜が、他方の主表面に導電膜がそれぞれ設けられた基板を準備し、多層反射膜の表面形状と導電膜の表面形状とから合成表面形状を生成し、その合成表面形状に対して仮想表面形状を形状フィッティングする点が、前記の第1の態様の多層反射膜付基板の製造方法とは異なる。この合成表面形状は、多層反射膜の表面形状の基準となる基準面（第3の基準面）から多層反射膜の表面までの高さの面内分布である多層反射膜の表面形状と、導電膜の表面形状の基準となる基準面（第4の基準面）から導電膜の表面までの高さの面内分布である導電膜の表面形状とを足し合わせて取得することが好ましい。

[0086] この第2の態様に係る多層反射膜付基板の製造方法について、第1の態様に係るマスクブランク用基板の製造方法のフローチャート（図1）あるいは第2の態様に係るマスクブランク用基板の製造方法のフローチャート（図2）を用いて具体的に説明する。工程S3を終えて表裏主表面が鏡面に仕上げられた基板に対し、一方の主表面上に多層反射膜を設ける工程と、他方の主表面上に導電膜を設ける工程をそれぞれ行う。なお、多層反射膜を設ける工程と導電膜を設ける工程の順序は前後しても本発明の効果に特段影響はない。次に、工程S4では、基板の表裏主表面の表面形状を測定することに代え、多層反射膜の表面形状と導電膜の表面形状を測定する。すなわち、多層反射膜の表面形状の基準となる基準面（第3の基準面）から多層反射膜の表面までの高さの面内分布である多層反射膜の表面形状と、導電膜の表面形状の基準となる基準面（第4の基準面）から導電膜の表面までの高さの面内分布である導電膜の表面形状を測定する。そして、工程S5では、多層反射膜の表面形状と導電膜の表面形状とを合成して合成表面形状を生成する。工程S

6以降については、図1および図2の各フローチャートと同様の手順である。

[0087] この第2の態様に係る多層反射膜付基板の製造方法で製造された多層反射膜付基板は、上記の第1の態様に係る多層反射膜付基板の製造方法で製造された多層反射膜付基板と同様の効果を得ることができる。なお、この第2の態様に係る多層反射膜付基板の製造方法に関するその他の事項については、上記の第1の態様に係る多層反射膜付基板の製造方法の場合と同様である。

[0088] [マスクブランク及びその製造方法]

本発明の第1の態様に係るマスクブランクは、本発明のマスクブランク用基板の一方の主表面上に転写パターン形成用の薄膜が設けられたことを特徴とする。この第1の態様に係るマスクブランクは、透過型のリソグラフィで用いられる転写用マスクの製造に用いられるものである。このリソグラフィで用いられる露光光は、ArFエキシマレーザー光が好適であるが、KrFエキシマレーザー光も適用可能である。この態様のマスクブランクから作製される転写用マスクでは、基板の内部を高い透過率で露光光が透過することが求められる。この態様のマスクブランクの基板を形成する材料としては、合成石英ガラス、ソーダライムガラス、アルミノシリケートガラス、ボロシリケートガラス、無アルカリガラス、フッ化カルシウムガラスなどが適用可能である。合成石英ガラスは、ArF露光光に対して高い透過率を有するため、特に好ましい。

[0089] 転写パターン形成用の薄膜は、スパッタリング法で成膜されるのが一般的である。この成膜法で成膜される薄膜は、膜厚の面内分布の均一性が高い。このため、マスクブランク用基板の一方の主表面の表面形状が薄膜の表面形状に大きく反映される。以上のことから、上記の本発明のマスクブランク用基板の一方の主表面にパターン形成用の薄膜が設けられた構成を備える本発明の第1の態様に係るマスクブランクの場合においても、本発明のマスクブランク用基板と同様の効果を得ることができる。

[0090] 透過型マスクを用いるリソグラフィにおいては、特にArF露光光の露光

装置では、波面補正機能を有しているものが増えてきている。このため、板厚ばらつきの面内分布が小さい本発明のマスクブランク用基板を用いることによって、波面補正機能をより有効に機能させることができる。パターン形成用の薄膜を含め、基板の主表面上に薄膜をスパッタリング法で形成した直後は薄膜に膜応力が存在する。この薄膜による応力でマスクブランク用基板が歪むと、基板表面の平坦度は変化する。この膜応力による基板主表面の変形は、同心円状の2次曲面という比較的単純な変形であり、露光装置の波面補正機能によって対応できる。

[0091] しかし、パターン形成用の薄膜の応力が大きすぎると、マスクブランクから転写マスクを製造する際に行われる薄膜のパターニング時に、薄膜パターンの位置ずれが起こるといった問題が生じる。マスクブランクの中心を基準とし、一辺が132mmの四角形の内側領域の機械的平坦度の変化量と膜応力の関係を調べたところ、平坦度変化量10nm、20nm、25nm、30nm、40nm、及び50nmに対応する膜応力は、それぞれ55MPa、110MPa、137MPa、165MPa、220MPa、及び275MPaであった。この結果から、薄膜の応力は、275MPa以下が望ましく、165MPa以下だとさらに望ましく、110MPa以下だとさらに一層望ましいことがわかる。薄膜の膜応力を調整する方法としては、例えば、加熱処理（アニール）を行う方法やフラッシュランプ等の高エネルギー光を薄膜に対して照射する照射処理を行う方法などがある。

[0092] 本発明の第1の態様に係るマスクブランクには、以下の(1)～(3)の構成のものを適用することができる。

(1) 遷移金属を含む材料からなる遮光膜を備えたバイナリマスクブランク  
かかるバイナリマスクブランクは、基板上に遮光膜（パターン形成用の薄膜）を有する形態のものであり、この遮光膜は、クロム、タンタル、ルテニウム、タングステン、チタン、ハフニウム、モリブデン、ニッケル、バナジウム、ジルコニウム、ニオブ、パラジウム、ロジウム等の遷移金属単体あるいはその化合物を含む材料からなる。例えば、クロムや、クロムに酸素、窒

素、炭素などの元素から選ばれる1種以上の元素を添加したクロム化合物で構成した遮光膜が挙げられる。また、例えば、タンタルに、酸素、窒素、ホウ素などの元素から選ばれる1種以上の元素を添加したタンタル化合物で構成した遮光膜が挙げられる。かかるバイナリマスクブランクは、遮光膜を、遮光層と表面反射防止層の2層構造や、さらに遮光層と基板との間に裏面反射防止層を加えた3層構造としたものなどがある。また、遮光膜の膜厚方向における組成が連続的又は段階的に異なる組成傾斜膜としてもよい。

[0093] (2) ケイ素と窒素を含む材料、又は遷移金属及びケイ素（遷移金属シリサイド、特にモリブデンシリサイドを含む）の化合物を含む材料からなる光半透過膜を備えた位相シフトマスクブランク

かかる位相シフトマスクブランクとしては、基板上に光半透過膜（パターン形成用の薄膜）を有する形態のものであって、該光半透過膜をパターンニングしてシフト部を設けるタイプであるハーフトーン型位相シフトマスクが作製される。かかる位相シフトマスクにおいては、光半透過膜を透過した光に基づき転写領域に形成される光半透過膜パターンによる被転写基板のパターン不良を防止するために、基板上に光半透過膜とその上の遮光膜（遮光帯）とを有する形態とするものが挙げられる。また、ハーフトーン型位相シフトマスクブランクのほかに、基板をエッチング等により掘り込んでシフト部を設ける基板掘り込みタイプであるレベンソン型位相シフトマスク用、エンハンサー型位相シフトマスク用、及びCPL（Chromeless Phase Lithography）マスク用の各マスクブランクが挙げられる。

[0094] 前記ハーフトーン型位相シフトマスクブランクの光半透過膜は、実質的に露光に寄与しない強度の光（例えば、露光波長に対して1%～30%）を透過させるものであって、所定の位相差（例えば180度）を有するものである。この光半透過膜をパターンニングした光半透過部と、光半透過膜が形成されていない実質的に露光に寄与する強度の光を透過させる光透過部とによって、光半透過部を透過して光の位相が光透過部を透過した光の位相に対して実質的に反転した関係になるようにすることによって、光半透過部と光透過



部との境界部近傍を通過し回折現象によって互いに相手の領域に回り込んだ光が互いに打ち消しあうようにし、境界部における光強度をほぼゼロとし境界部のコントラスト即ち解像度を向上させるものである。

[0095] この光半透過膜は、例えば遷移金属及びケイ素（遷移金属シリサイドを含む）の化合物を含む材料からなり、これらの遷移金属及びケイ素と、酸素及び／又は窒素を主たる構成要素とする材料が挙げられる。遷移金属には、モリブデン、タンタル、タングステン、チタン、ハフニウム、ニッケル、バナジウム、ジルコニウム、ニオブ、パラジウム、ルテニウム、ロジウム、クロム等が適用可能である。また、光半透過膜上に遮光膜を有する形態の場合、上記光半透過膜の材料が遷移金属及びケイ素を含むので、遮光膜の材料としては、光半透過膜に対してエッチング選択性を有する（エッチング耐性を有する）特にクロムや、クロムに酸素、窒素、炭素などの元素を添加したクロム化合物で構成することが好ましい。

[0096] この光半透過膜は、ケイ素と窒素を含む材料で形成してもよい。具体的には、光半透過膜は、ケイ素及び窒素からなる材料、又は当該材料に半金属元素、非金属元素及び希ガスから選ばれる1種以上の元素を含有する材料で形成される。光半透過膜に含有される半金属元素としては、ホウ素、ゲルマニウム、アンチモン及びテルルから選ばれる1種以上の元素を含有させることが好ましい。光半透過膜には、窒素に加え、いずれの非金属元素を含有してもよい。この非金属元素の中でも、炭素、フッ素及び水素から選ばれる1種以上の元素を含有させると好ましい。低透過層及び高透過層は、酸素の含有量を10原子%以下に抑えることが好ましく、5原子%以下とすることがより好ましく、積極的に酸素を含有させることをしない（RBS、XPS等の組成分析の結果が検出下限値以下）ことがさらに好ましい。

[0097] この光半透過膜は、窒素含有量が比較的少ない低透過層と、窒素含有量が比較的多い高透過層との組み合わせが1組以上積層した構造としてもよい。なお、ケイ素と窒素を含む材料で形成される光半透過膜における遮光膜の材料に関する事項についても、前記の遷移金属及びケイ素の化合物を含む材料

からなる光半透過膜の場合と同様である。

[0098] レベンソン型位相シフトマスク及びCPLマスクは、バイナリマスクブランクと同様の構成のマスクブランクから作製されるため、パターン形成用の薄膜の構成については、バイナリマスクブランクの遮光膜と同様である。エンハンサー型位相シフトマスク用のマスクブランクの光半透過膜は、実質的に露光に寄与しない強度の光（例えば、露光波長に対して1%～30%）を透過させるものではあるが、透過する露光光に生じさせる位相差が小さい膜（例えば、位相差が30度以下。好ましくは0度。）であり、この点が、ハーフトーン型位相シフトマスクブランクの光半透過膜とは異なる。この光半透過膜の材料は、ハーフトーン型位相シフトマスクブランクの光半透過膜と同様の元素を含むが、各元素の組成比や膜厚は、露光光に対して所定の透過率と所定の小さな位相差となるように調整される。

[0099] (3) 遷移金属及びケイ素（遷移金属シリサイド、特にモリブデンシリサイドを含む）の化合物を含む材料からなる遮光膜を備えたバイナリマスクブランク

この遮光膜（パターン形成用の薄膜）は、遷移金属及びケイ素の化合物を含む材料からなり、これらの遷移金属及びケイ素と、酸素又は窒素のうちの少なくとも1つ以上を主たる構成要素とする材料が挙げられる。また、遮光膜は、遷移金属と、酸素、窒素又はホウ素のうちの少なくとも1つ以上を主たる構成要素とする材料が挙げられる。遷移金属には、モリブデン、タンタル、タングステン、チタン、ハフニウム、ニッケル、バナジウム、ジルコニウム、ニオブ、パラジウム、ルテニウム、ロジウム、クロム等が適用可能である。特に、遮光膜をモリブデンシリサイドの化合物で形成する場合であって、遮光層（MoSi等）と表面反射防止層（MoSiON等）の2層構造や、さらに遮光層と基板との間に裏面反射防止層（MoSiON等）を加えた3層構造がある。また、遮光膜の膜厚方向における組成が連続的又は段階的に異なる組成傾斜膜としてもよい。

[0100] また、レジスト膜の膜厚を薄膜化して微細パターンを形成するために、遮

光膜上にエッチングマスク膜を有する構成としてもよい。このエッチングマスク膜は、遷移金属シリサイドを含む遮光膜のエッチングに対してエッチング選択性を有する（エッチング耐性を有する）材料であることが好ましく、特にクロムや、クロムに酸素、窒素、炭素などの元素を添加したクロム化合物からなる材料で構成することがより好ましい。このとき、エッチングマスク膜に反射防止機能を持たせることにより、遮光膜上にエッチングマスク膜を残した状態で転写用マスクを作製してもよい。

[0101] なお、上記（１）～（３）において、基板と遮光膜との間、又は光半透過膜と遮光膜との間に、遮光膜や光半透過膜に対してエッチング耐性を有するエッチングストッパー膜を設けてもよい。エッチングストッパー膜は、エッチングストッパー膜をエッチングするときにエッチングマスク膜を同時に剥離することができる材料としてもよい。

[0102] 本発明の第１の態様に係るマスクブランクの製造方法は、前記のマスクブランク用基板の製造方法で製造されたマスクブランク用基板の一方の主表面上にパターン形成用の薄膜を設ける工程を備えるものである。具体的には、第１の態様に係るマスクブランク用基板の製造方法のフローチャート（図１）あるいは第２の態様に係るマスクブランク用基板の製造方法のフローチャート（図２）の工程Ｓ１０で選定されたハイエンド向けマスクブランク用基板の一方の主表面上にパターン形成用の薄膜を設ける工程をさらに加えたものが本発明の第１の態様に係るマスクブランクの製造方法である。この第１の態様に係るマスクブランクの製造方法で製造されたマスクブランクは、上記の第１の態様に係るマスクブランクと同様の効果を得ることができる。なお、この第１の態様に係るマスクブランクの製造方法に関するその他の事項については、上記の第１の態様に係るマスクブランクの場合と同様である。

[0103] 一方、本発明の第２の態様に係るマスクブランクとして、対向する２つの主表面を有する基板の一方の主表面上にパターン形成用の薄膜を備えるマスクブランクであって、基板の中心を基準とした直径１０４ｍｍの円の内側の算出領域で、薄膜の表面形状と他方の主表面の表面形状とを合成することに

より得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、差分データの算出領域内での最高高さとの最低高さとの差が25 nm以下であり、仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする態様が挙げられる。

[0104] この第2の態様に係るマスクブランクは、パターン形成用の薄膜の表面形状と他方の主表面の表面形状とから合成表面形状を生成し、その合成表面形状に対して仮想表面形状を形状フィッティングする点が、前記の第1の態様のマスクブランクとは異なる。合成表面形状は、パターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）から薄膜の表面までの高さの面内分布である薄膜の表面形状と、他方の主表面の表面形状の基準となる基準面（第2の基準面）から他方の主表面までの高さの面内分布である他方の主表面の表面形状とを足し合わせて取得することが好ましい。

[0105] 上記のとおり、パターン形成用の薄膜の表面形状はその下にある一方の主表面の表面形状の傾向が大きく反映される。また、パターン形成用の薄膜は膜厚の面内均一性が高い。さらに、一方の主表面の表面形状の基準となる基準面（第1の基準面）とパターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）が異なっても、2つの基準面間のティルト成分は上記のとおり、波面補正機能で容易に補正できる。以上のことから、パターン形成用の薄膜の表面形状と他方の主表面の表面形状から生成される合成表面形状を用いても露光装置の波面補正機能で補正しやすい表面形状の基板を定義することができるといえる。なお、この第2の態様に係るマスクブランクに関するその他の事項については、上記の第1の態様に係るマスクブランクの場合と同様である。

[0106] 一方、本発明の第2の態様に係るマスクブランクの製造方法として、対向する2つの主表面を有する基板の一方の主表面上にパターン形成用の薄膜を備えるマスクブランクの製造方法であって、一方の主表面上にパターン形成

用の薄膜を備える基板を準備する工程と、基板の中心を基準とした直径104 mmの円の内側の算出領域で、薄膜の表面形状と他方の主表面の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、差分データの前記算出領域内での最高高さとの差が25 nm以下となる基板をマスクブランクとして選定する工程とを備え、仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする態様が挙げられる。

[0107] この第2の態様に係るマスクブランクの製造方法は、一方の主表面上にパターン形成用の薄膜が設けられた基板を準備し、薄膜の表面形状と他方の主表面の表面形状とから合成表面形状を生成し、その合成表面形状に対して仮想表面形状を形状フィッティングする点が、前記の第1の態様のマスクブランクの製造方法とは異なる。この合成表面形状は、パターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）から薄膜の表面までの高さの面内分布である薄膜の表面形状と、他方の主表面の表面形状の基準となる基準面（第2の基準面）から他方の主表面までの高さの面内分布である他方の主表面の表面形状とを足し合わせて取得することが好ましい。

[0108] この第2の態様に係るマスクブランクの製造方法について、第1の態様に係るマスクブランク用基板の製造方法のフローチャート（図1）あるいは第2の態様に係るマスクブランク用基板の製造方法のフローチャート（図2）を用いて具体的に説明する。工程S3を終えて表裏主表面が鏡面に仕上げられた基板に対し、一方の主表面上にパターン形成用薄膜を設ける工程を行う。次に、工程S4では、基板の表裏主表面の表面形状を測定することに代え、薄膜の表面形状と他方の主表面の表面形状を測定する。すなわち、パターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）から薄膜の表面までの高さの面内分布である薄膜の表面形状と、他方の主表面の表面形状の基準となる基準面（第2の基準面）から他方の主表面までの高さの面内

分布である他方の主表面の表面形状を測定する。そして、工程S5では、薄膜の表面形状と他方の主表面の表面形状とを合成して合成表面形状を生成する。工程S6以降については、図1および図2の各フローチャートと同様の手順である。

[0109] この第2の態様に係るマスクブランクの製造方法で製造されたマスクブランクは、上記の第1の態様に係るマスクブランクの製造方法で製造されたマスクブランクと同様の効果を得ることができる。なお、この第2の態様に係るマスクブランクの製造方法に関するその他の事項については、上記の第1の態様に係るマスクブランクの製造方法の場合と同様である。

[0110] 一方、本発明の第3の態様に係るマスクブランクとして、対向する2つの主表面を有する基板の一方の主表面上に転写パターン形成用の薄膜を備え、他方の主表面に導電膜を備えるマスクブランクであって、基板の中心を基準とした直径104mmの円の内側の算出領域で、薄膜の表面形状と導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、差分データの算出領域内での最高高さとの差が25nm以下であり、仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする態様が挙げられる。

[0111] この第3の態様に係るマスクブランクは、薄膜の表面形状と導電膜の表面形状とから合成表面形状を生成し、その合成表面形状に対して仮想表面形状を形状フィッティングする点が、前記の第1の態様のマスクブランクとは異なる。合成表面形状は、パターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）から薄膜の表面までの高さの面内分布である薄膜の表面形状と、導電膜の表面形状の基準となる基準面（第4の基準面）から導電膜の表面までの高さの面内分布である導電膜の表面形状とを足し合わせて取得することが好ましい。また、この第3の態様に係るマスクブランクは、基板

の一方の主表面とパターン形成用薄膜の間に露光光を反射する機能を有する多層反射膜を有することが好ましい。

[0112] 上記のとおり、パターン形成用の薄膜の表面形状はその下にある一方の主表面の表面形状の傾向が大きく反映され（パターン形成用の薄膜と基板との間に多層反射膜を有する場合も同様。）、導電膜の表面形状はその下にある他方の主表面の表面形状の傾向が大きく反映される。また、薄膜、導電膜ともに膜厚の面内均一性が高い。さらに、一方の主表面の表面形状の基準となる基準面（第1の基準面）と薄膜の表面形状の基準となる基準面（第5の基準面）が異なっても、2つの基準面間のティルト成分は上記のとおり、波面補正機能で容易に補正できる。他方の主表面の表面形状の基準となる基準面（第2の基準面）と導電膜の表面形状の基準となる基準面（第4の基準面）についても同様である。以上のことから、薄膜の表面形状と導電膜の表面形状から生成される合成表面形状を用いても露光装置の波面補正機能で補正しやすい表面形状の基板を定義することができるといえる。

[0113] この第3の態様に係るマスクブランクが、特に基板とパターン形成用薄膜の間に多層反射膜を備える反射型マスクブランクである場合、パターン形成用薄膜（吸収体膜）を形成する材料としては、EUV光を吸収する機能が高い材料を適用することが好ましい。そのような材料としては、たとえば、Ta（タンタル）単体、又はTaを主成分とする材料を用いることが好ましい。Taを主成分とする材料は、通常、Taの合金である。このような吸収体膜の結晶状態は、平滑性、平坦性の点から、アモルファス状又は微結晶の構造を有しているものが好ましい。Taを主成分とする材料としては、例えば、TaとBを含む材料、TaとNを含む材料、TaとBを含み、更にOとNの少なくともいずれかを含む材料、TaとSiを含む材料、TaとSiとNを含む材料、TaとGeを含む材料、TaとGeとNを含む材料などを用いることができる。また、TaにB、Si、Ge等を加えることにより、アモルファス構造が容易に得られ、平滑性を向上させることができる。さらに、TaにN、Oを加えれば、酸化に対する耐性が向上するため、経時的な安定

性を向上させることができる。

[0114] なお、この第3の態様に係るマスクブランクに関するその他の事項については、上記の第1の態様に係るマスクブランクの場合と同様である。また、多層反射膜や導電膜に関する事項については、上記の第1の態様に係る多層反射膜付基板の場合と同様である。

[0115] 一方、本発明の第3の態様に係るマスクブランクの製造方法として、対向する2つの主表面を有する基板の一方の主表面上にパターン形成用の薄膜を備え、他方の主表面に導電膜を備えるマスクブランクの製造方法であって、一方の主表面上にパターン形成用の薄膜を備え、他方の主表面上に導電膜を備える基板を準備する工程と、基板の中心を基準とした直径104mmの円の内側の算出領域で、薄膜の表面形状と導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、差分データの前記算出領域内での最高高さとの差が25nm以下となる基板をマスクブランクとして選定する工程とを備え、仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とする態様が挙げられる。

[0116] この第3の態様に係るマスクブランクの製造方法は、一方の主表面上にパターン形成用の薄膜が他方の主表面に導電膜がそれぞれ設けられた基板を準備し、薄膜の表面形状と導電膜の表面形状とから合成表面形状を生成し、その合成表面形状に対して仮想表面形状を形状フィッティングする点が、前記の第1の態様のマスクブランクの製造方法とは異なる。この合成表面形状は、パターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）から薄膜の表面までの高さの面内分布である薄膜の表面形状と、導電膜の表面形状の基準となる基準面（第4の基準面）から導電膜の表面までの高さの面内分布である導電膜の表面形状とを足し合わせて取得することが好ましい。また、この第3の態様に係るマスクブランクの製造方法は、基板の一方の主



表面とパターン形成用薄膜の間に露光光を反射する機能を有する多層反射膜を設けることが好ましい。

[0117] この第3の態様に係るマスクブランクの製造方法について、第1の態様に係るマスクブランク用基板の製造方法のフローチャート（図1）あるいは第2の態様に係るマスクブランク用基板の製造方法のフローチャート（図2）を用いて具体的に説明する。工程S3を終えて表裏主表面が鏡面に仕上げられた基板に対し、一方の主表面上にパターン形成用の薄膜を設ける工程（さらにその前に多層反射膜を形成する工程を含む場合あり。）と、他方の主表面上に導電膜を設ける工程をそれぞれ行う。なお、薄膜を設ける工程と導電膜を設ける工程の順序は前後しても本発明の効果に特段影響はない。次に、工程S4では、基板の表裏主表面の表面形状を測定することに代え、薄膜の表面形状と導電膜の表面形状を測定する。すなわち、パターン形成用の薄膜の表面形状の基準となる基準面（第5の基準面）から薄膜の表面までの高さの面内分布である薄膜の表面形状と、導電膜の表面形状の基準となる基準面（第4の基準面）から導電膜の表面までの高さの面内分布である導電膜の表面形状を測定する。そして、工程S5では、薄膜の表面形状と導電膜の表面形状とを合成して合成表面形状を生成する。工程S6以降については、図1および図2の各フローチャートと同様の手順である。

[0118] この第3の態様に係るマスクブランクの製造方法で製造されたマスクブランクは、上記の第3の態様に係るマスクブランクと同様の効果を得ることができる。なお、この第3の態様に係るマスクブランクの製造方法に関するその他の事項については、上記の第3の態様に係るマスクブランクの場合と同様である。

[0119] [転写用マスクの製造方法]

本発明の転写用マスクは、前記各態様のマスクブランクにおけるパターン形成用の薄膜に転写パターンを形成する工程を備えることを特徴としている。また、本発明の転写用マスクの製造方法は、前記各態様のマスクブランクの製造方法で製造されたマスクブランクにおけるパターン形成用の薄膜に転

写パターンを形成する工程を備えることを特徴としている。以下、マスクブランクから転写用マスクを製造する工程について説明する。なお、ここで使用するマスクブランクは、基板とパターン形成用の薄膜（吸収体膜）の間に多層反射膜を備える反射型マスクブランクとした。

[0120] まず、反射型マスクブランクの吸収体膜（パターン形成用の薄膜）上に、レジスト膜をスピン塗布法によって形成する。このレジスト膜には、電子線露光描画用の化学増幅型レジストが好ましく用いられる。次に、レジスト膜に対して、吸収体膜に形成すべき転写パターンを電子線で露光描画し、現像等の所定の処理を施し、転写パターンを有するレジストパターンを形成する。続いて、吸収体膜に対してレジストパターンをマスクとしたドライエッチングを行い、吸収体膜に転写パターンを形成する。その後、レジストパターンを除去し、所定の洗浄処理等を施すことで、反射型マスク（転写用マスク）が得られる。

[0121] 本方法で製造された反射型マスクは、露光装置のマスクステージに静電チャックしたときにおける多層反射膜が露出した面の表面形状は、露光装置の波面補正機能で補正しやすい形状を備えている。このため、この反射型マスクを用いて露光装置で転写対象物（半導体ウェハ上のレジスト膜等）に露光転写を行う際、露光光（EUV光）の多層反射膜からの反射光の等価波面を波面補正機能でコントロールすることで、高い転写精度を得ることができる。このため、この反射型マスク（転写マスク）を用いて露光を行うと、焦点深度、位置ずれ、及び解像度に優れ、それを使って製造される半導体デバイスの回路特性も安定する。なお、本発明は、転写マスクの種類によらずに効果的で、バイナリ型マスク、ハーフトーン型位相シフトマスク、エンハンサーマスク、レベンソン型位相シフトマスク、及びCPLマスクともに効果がある。

[0122] [半導体デバイスの製造方法]

本発明の半導体デバイスの製造方法は、前記各態様の転写用マスクを露光装置のマスクステージにセットし、リソグラフィ法により前記転写用マスク

の転写パターンを半導体基板上にパターン転写することを特徴としている。また、本発明の半導体デバイスの製造方法は、前記各態様の転写用マスクの製造方法で製造された転写用マスクを露光装置のマスクステージにセットし、リソグラフィ法により前記転写用マスクの転写パターンを半導体基板上にパターン転写することを特徴としている。

- [0123] これらの製造方法で用いられる転写用マスクは、基板の板厚ばらつきが波面補正機能でコントロールしやすい形状を備えている。このため、この転写用マスクを用いて露光装置で転写対象物（半導体ウェハ上のレジスト膜等）に露光転写を行う際、露光光の等価波面を波面補正機能でコントロールすることで、高い転写精度を得ることができる。このため、この転写マスクを用いて露光転写された回路パターンは高精度であり、その結果として半導体デバイスの回路特性も安定する。なお、本発明の半導体デバイスの製造方法は、転写マスクの種類によらずに効果的で、バイナリ型マスク、ハーフトーン型位相シフトマスク、エンハンサーマスク、レベンソン型位相シフトマスク、及びCPLマスクともに効果がある。反射型マスクは、露光装置のマスクステージにセットされるときに、裏側（導電膜）が静電チャックでチャックされることから板厚ばらつきが露光転写の精度に与える影響が大きく、特に効果がある。

## 実施例

- [0124] （実施例および比較例）

以下、本発明のマスクブランク用基板、マスクブランクおよび転写用マスクに係る実施例および比較例について説明する。

- [0125] [マスクブランク用基板の製造]

ここでは、本願発明のマスクブランクの製造方法を実施して4枚のマスクブランク用基板（実施例の基板Aおよび基板B，比較例の基板Xおよび基板Y）を製造した。まず、 $\text{SiO}_2\text{-TiO}_2$ ガラスインゴットから、ガラス基板（大きさ152.4mm×152.4mm、厚さ6.35mm）を4枚（基板A，B，X，Y）切り出し（工程S1）、このガラス基板の端面を面取

加工、及び研削加工し、さらに酸化セリウム砥粒を含む研磨液で粗研磨処理及び精密研磨した。その後、このガラス基板4枚を両面研磨装置のキャリアにセットし、下記条件で超精密研磨を行った（工程S2）。

研磨パッド：軟質ポリシャ（スウェードタイプ）

研磨液：コロイダルシリカ砥粒（平均粒径100nm）と水

加工圧力：50～100g/cm<sup>2</sup>

加工時間：60分

[0126] 超精密研磨終了後、各ガラス基板を希フッ酸液中に浸漬させてコロイダルシリカ砥粒を除去する洗浄を行った。その後、各ガラス基板の主表面及び端面に対してスクラブ洗浄を行い、その後純水によるスピン洗浄、及びスピン乾燥を行った。次に、そのガラス基板4枚に対し、表裏主表面の表面形状を表面形状測定装置（Corning Tropel社製 UltraFlat 200M）で測定した。その測定結果をもとに、各ガラス基板の表裏主表面のそれぞれに対して行うべき局所加工の加工条件（必要除去量等）を計算した。

[0127] 次に、先の工程で計算した加工条件を基に局所加工装置を用いて、各ガラス基板の表裏主表面に対して局所加工を行った（工程S3）。このとき使用した局所加工装置は、磁気粘弾性流体研磨（Magneto Rheological Finishing：MRF）加工法を用いた装置であった。このとき使用した磁性粘弾性流体は、鉄成分を含んでおり、研磨スラリーは、アルカリ水溶液＋研磨剤（約2wt%）、研磨剤：酸化セリウムとした。局所加工を行った後の各ガラス基板に対し、濃度約10%の塩酸水溶液（温度約25℃）が入った洗浄槽に約10分間浸漬させた後、純水によるリンス、イソプロピルアルコール（IPA）乾燥を行った。

[0128] さらに、各ガラス基板の表裏面について、基板表面の表面形状が維持又は改善する研磨条件で両面研磨装置を用いて両面研磨を行った。この仕上げ研磨は、以下の研磨条件で行った。

加工液：アルカリ水溶液（NaOH）＋研磨剤（濃度：約2wt%）

研磨剤：コロイダルシリカ、平均粒径：約70nm

研磨定盤回転数：約1～50rpm

加工圧力：約0.1～10kPa

研磨時間：約1～10分

その後、各ガラス基板をアルカリ水溶液（NaOH）で洗浄した。

[0129] 洗浄後の各ガラス基板（基板A、B、X、Y）の表裏主表面の表面形状を表面形状測定装置（Corning Tropel社製 UltraFlat 200M）で測定した（工程S4）。続いて、各ガラス基板における表側主表面の表面形状の測定結果と裏側主表面の表面形状の測定結果を合成して合成表面形状を導出する作業を行った（工程S5）。基板Aの合成表面形状の等高線分布図を図3（a）に、基板Bの合成表面形状の等高線分布図を図4（a）に、基板Xの合成表面形状の等高線分布図を図5（a）に、基板Yの合成表面形状の等高線分布図を図6（a）にそれぞれ示す。各合成表面形状の等高線分布図は、基板の中心を基準とした直径104mmの円の内側領域のものである。なお、これらの等高線分布図の等高線は10nm刻み（最高点をゼロとし、0.01 $\mu$ m刻みでマイナス値が増える等高線。）となっている。

[0130] 各ガラス基板の合成表面形状から基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの最低高さの差であるPV値（PV0）をそれぞれ算出した（工程S12）。さらに、算出された各ガラス基板のPV値（PV0）が90nm以下の基準値で選定する工程を行った（工程S13）。その結果、基板AのPV値（PV0）は90nm、基板BのPV値（PV0）は60nm、基板YのPV値（PV0）は61nmであり、90nm以下の基準を満たしていた。一方、基板XのPV値（PV0）は99nmであり、90nm以下の基準を満たしていなかった。この基板Xは、ハイエンド向けのマスクブランク用基板には不適合であるため、ミドル・ローエンド向けのマスクブランク用基板として使用するか、再度工程S2や工程S3に戻すか、廃棄する（工程S11）。

[0131] 次に、工程 S 1 3 の基準を合格した基板 A, B, Y のそれぞれに対し、それぞれの合成表面形状を基に、形状フィッティングする対象となる仮想表面形状の算出を行った（工程 S 6）。基板 A に対応する仮想表面形状の等高線分布図を図 3（b）に、基板 B に対応する仮想表面形状の等高線分布図を図 4（b）に、基板 Y に対応する仮想表面形状の等高線分布図を図 6（b）にそれぞれ示す。なお、参考として、本発明のマスクブランク用基板としては既に不合格品であるが、基板 X に対応する仮想表面形状の等高線分布図についても図 5（b）に示す。各合成表面形状の等高線分布図は、基板の中心を基準とした直径 1 0 4 m m の円の内側領域のものである。なお、これらの等高線分布図の等高線は 1 0 n m 刻み（最高点をゼロとし、0. 0 1  $\mu$  m 刻みでマイナス値が増える等高線。）となっている。

[0132] 各仮想表面形状は、半径に係る変数の次数が 2 次以下の項のみで構成され、かつ半径に係る変数の次数が 2 次の項を 1 以上含むゼルニケ多項式によって定義されるものである。ここでは、ゼルニケ多項式にアリゾナ大学表記のものを用い、その第 1 項から第 6 項まで使って実測形状に近づけるようにフィッティングを行って仮想表面形状を生成した。本実施例等で使用したアリゾナ大学表記のゼルニケ多項式の各項は、表 1 のとおりである。各項は半径が  $\rho$ 、位相（方位角）が  $\theta$  である極座標系で表記されている。表 1 において、 $j$  は項の番号（第  $j$  項）であり、 $Z_j(\rho, \theta)$  はその番号の項の内容である。表 1 では参考までに第 1 0 項まで表記したが、本実施例等で使用したのは第 6 項までである。

[0133]

[表1]

j	n	m	$Z_j(\rho, \theta)$
1	0	0	1
2	1	1	$2\rho \cos \theta$
3	1	1	$2\rho \sin \theta$
4	2	0	$\sqrt{3}(2\rho^2 - 1)$
5	2	2	$\sqrt{6}\rho^2 \sin 2\theta$
6	2	2	$\sqrt{6}\rho^2 \cos 2\theta$
7	3	1	$\sqrt{8}(3\rho^3 - 2\rho) \sin 2\theta$
8	3	1	$\sqrt{8}(3\rho^3 - 2\rho) \cos 2\theta$
9	3	3	$\sqrt{8}\rho^3 \sin 3\theta$
10	3	3	$\sqrt{8}\rho^3 \cos 3\theta$

[0134] 次に、ガラス基板の基板A, B, Yの各合成表面形状に対し、工程S6で算出した対応する仮想表面形状との形状フィッティングを行い、差分形状（差分データ）を算出した（工程S7）。基板Aに対する形状フィッティングの結果である差分形状（差分データ）の等高線分布図を図3（c）に、基板Bに対する形状フィッティングの結果である差分形状（差分データ）の等高線分布図を図4（c）に、基板Yに対する形状フィッティングの結果である差分形状（差分データ）の等高線分布図を図6（c）にそれぞれ示す。なお、参考として、本発明のマスクブランク用基板としては既に不合格品であるが、基板Xに対する形状フィッティングの結果である差分形状（差分データ）の等高線分布図についても図5（c）に示す。各差分形状の等高線分布図は、基板の中心を基準とした直径104mmの円の内側領域のものである。なお、これらの等高線分布図の等高線は5nm刻み（最高点をゼロとし、0.005 $\mu$ m刻みでマイナス値が増える等高線。）となっている。

[0135] 次に、ガラス基板の基板A, B, Yの各差分形状（差分データ）から基板の中心を基準とする直径104mmの円領域内の最高高さとの最低高さの差であるPV値（PV1）をそれぞれ算出した（工程S8）。その結果、基板AのPV値（PV1）は21nm、基板BのPV値（PV1）は20nm、基板YのPV値（PV0）は27nmであった。また、参考として算出した基板XのPV値（PV1）は28nmであった。各ガラス基板に対し、PV

値（PV1）が25nm以下の基準値で合否を選定する工程を行った（工程S9）。基板A、Bは、ともにPV値（PV1）が25nm以下であり、基準を満たしていた。よって、基板A、Bは、ハイエンド向けのマスクブランク用基板として選定されることになる（工程S10）。一方、基板X、Yについては、ともにPV値（PV1）が25nmよりも大きく、基準を満たしていなかった。よって、基板X、Yはハイエンド向けのマスクブランク用基板としては不適格な基板である（基板Xは、PV0の基準も満たしていないため、元々不適格な基板である。）ため、ミドル・ローエンド向けのマスクブランク用基板として使用するか、再度工程S2や工程S3に戻すか、廃棄する（工程S11）。

[0136] [多層反射膜付基板の製造]

ハイエンド向けのマスクブランク用基板として選定された実施例の基板A、Bと、ハイエンド向けのマスクブランク用基板としては不適格とされた比較例の基板X、Yのそれぞれを用いて、実施例の多層反射膜付基板A、Bと比較例の多層反射膜付基板X、Yをそれぞれ製造した。以下、実施例の基板Aから多層反射膜付基板Aを製造する工程について示す。

[0137] 具体的には、実施例の基板Aの一方の主表面上に、イオンビームスパッタリング法により、膜厚4.2nmのSi膜と、膜厚2.8nmのMo膜とを1ペアとし、40ペア成膜し（膜厚の合計280nm）、さらに膜厚2.5nmのRuからなる保護層を成膜することで多層反射膜を形成した。なお、多層反射膜は、基板の主表面の法線に対して、Si膜のスパッタ粒子の入射角度は5度、Mo膜のスパッタ粒子の入射角度は65度なるようにイオンビームスパッタリング法により成膜した。

[0138] 次に多層反射膜が形成された基板Aの他方の主表面上に、Crターゲットを用い、Ar+N<sub>2</sub>ガス（Ar:N<sub>2</sub>=90%:10%）雰囲気中で、DC電源による反応性スパッタリングを行い、CrN（Cr:90原子%、N:10原子%）からなり、膜厚が20nmである導電膜を成膜した。以上の工程により、基板の一方の主表面に多層反射膜を備え、他方の主表面に導電膜を



備える実施例の多層反射膜付基板 A を製造した。また、同様の工程を適用し、実施例の基板 B と比較例の基板 X, Y を用いて、実施例の多層反射膜付基板 B と比較例の多層反射膜付基板 X, Y をそれぞれ製造した。

[0139] 出来上がった多層反射膜付基板 A, B, X, Y のそれぞれについて、多層反射膜の表面形状と導電膜の表面形状を表面形状測定装置 (Corning Tropel 社製 UltraFlat 200M) で測定した。そして、上記のマスクブランク用基板の製造工程の場合と同様の方法で、測定結果である各多層反射膜の表面形状と導電膜の表面形状から合成表面形状をそれぞれ生成した。続いて、各合成表面形状を基に、形状フィッティングする対象となる仮想表面形状の算出をそれぞれ行った。そして、各合成表面形状に対して、対応する仮想表面形状との形状フィッティングを行い、差分形状を算出した。さらに、その差分形状から PV 値をそれぞれ算出した。

[0140] 多層反射膜付基板 A, B, X, Y のそれぞれについて算出された差分形状の PV 値は、マスクブランク用基板の製造工程のときに算出された差分形状の PV 値 (PV1) の数値とほとんど差がなかった。また、多層反射膜付基板 A, B, X, Y の差分形状の各 PV 値を用いて、PV0 の基準値で選定した場合、マスクブランク用基板を選定したときと同様の選定結果となった (多層反射膜付基板 A, B は合格であるのに対し、多層反射膜付基板 X, Y は不合格。)。以上のことから、多層反射膜と導電膜の膜応力が、本発明の多層反射膜付基板の選定に与える影響は小さいことがわかった。

[0141] [マスクブランクの製造]

ハイエンド向けの多層反射膜付基板である実施例の多層反射膜付基板 A, B と、ハイエンド向けの多層反射膜付基板としては不適格である比較例の多層反射膜付基板 X, Y のそれぞれを用いて、実施例のマスクブランク A, B と比較例のマスクブランク X, Y をそれぞれ製造した。以下、実施例の多層反射膜付基板 A からマスクブランク A を製造する工程について示す。

[0142] 具体的には、実施例の基板 A の多層反射膜 (保護層) 上に、TaB ターゲット (Ta : B = 80 at% : 20 at%) を用い、Xe + N<sub>2</sub> ガス (Xe :

$N_2 = 90\% : 10\%$  流量比) 雰囲気中で、DC電源による反応性スパッタリングを行い、TaBN (Ta : 80原子%、B : 10原子%、N : 10原子%) からなり、膜厚が65 nmである吸収体膜 (パターン形成用の薄膜) を成膜した。以上の工程により、基板の一方の主表面に多層反射膜と吸収体膜の積層構造を備え、他方の主表面に導電膜を備える実施例のマスクブランク (反射型マスクブランク) Aを製造した。また、同様の工程を適用し、実施例の多層反射膜付基板Bと比較例の多層反射膜付基板X, Yを用いて、実施例のマスクブランクBと比較例のマスクブランクX, Yをそれぞれ製造した。

[0143] 出来上がったマスクブランクA, B, X, Yのそれぞれについて、吸収体膜の表面形状と導電膜の表面形状を表面形状測定装置 (Corning Tropel社製 UltraFlat 200M) で測定した。そして、上記のマスクブランク用基板の製造工程の場合と同様の方法で、測定結果である各吸収体膜の表面形状と導電膜の表面形状から合成表面形状をそれぞれ生成した。続いて、各合成表面形状を基に、形状フィッティングする対象となる仮想表面形状の算出をそれぞれ行った。そして、各合成表面形状に対して、対応する仮想表面形状との形状フィッティングを行い、差分形状を算出した。さらに、その差分形状からPV値をそれぞれ算出した。マスクブランクA, B, X, Yのそれぞれについて算出された差分形状のPV値は、マスクブランク用基板の製造工程のときに算出された差分形状のPV値 (PV1) の数値とほとんど差がなかった。また、マスクブランクA, B, X, Yの差分形状の各PV値を用いて、PV0の基準値で選定した場合、マスクブランク用基板を選定したときと同様の選定結果となった (マスクブランクA, Bは合格であるのに対し、マスクブランクX, Yは不合格。)。以上のことから、多層反射膜、吸収体膜および導電膜の膜応力が、本発明のマスクブランクの選定に与える影響は小さいことがわかった。

[0144] [転写用マスクの製造及び半導体デバイスの製造]

ここでは、ハイエンド向けのマスクブランクである実施例のマスクブラン

ク A, B と、ハイエンド向けのマスクブランクとしては不適合である比較例のマスクブランク X, Y のそれぞれを用いて、実施例の転写用マスク（反射型マスク） A, B と比較例の転写用マスク（反射型マスク） X, Y をそれぞれ製造した。転写用マスクの製造工程については、上記「転写用マスク及びその製造方法」で記載した方法と同様であるので説明は省略する。

[0145] 製造された実施例の転写用マスク A, B は、ともに露光装置のマスクステージに静電チャックしたときにおける多層反射膜が露出した面の表面形状は、露光装置の波面補正機能で補正しやすい形状を備えている。このため、この転写用マスクを用いて露光装置で半導体ウェハ上のレジスト膜に露光転写を行う際、EUV 光の多層反射膜からの反射光の等価波面を波面補正機能でコントロールすることで、高い転写精度を得ることができていることが確認できた。また、この転写用マスクを用いて露光を行うと、焦点深度、位置ずれ、及び解像度に優れ、それを使って製造される半導体デバイスの回路特性も安定することも確認できた。

[0146] 他方、比較例の転写用マスク X, Y は、ともに露光装置のマスクステージに静電チャックしたときにおける多層反射膜が露出した面の表面形状は、露光装置の波面補正機能で補正の効果が得られにくい形状となっている。このため、この転写用マスクを用いて露光装置で半導体ウェハ上のレジスト膜に露光転写を行う際、EUV 光の多層反射膜からの反射光の等価波面を波面補正機能でコントロールしにくく、高い転写精度を得ることができないことが確認できた。また、この転写マスクを用いて露光を行うと、焦点深度のずれや位置ずれが生じやすく、それを使って製造される半導体デバイスの回路特性が不安定であることも確認された。

## 請求の範囲

- [請求項1] 対向する2つの主表面を有する基板からなるマスクブランク用基板であって、
- 前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記2つの主表面の各表面形状を合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が25nm以下であり、
- 前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランク用基板。
- [請求項2] 前記合成表面形状は、一方の前記主表面の表面形状の基準となる基準面から一方の前記主表面までの高さの面内分布である前記一方の主表面の表面形状と、他方の前記主表面の表面形状の基準となる基準面から他方の前記主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする請求項1記載のマスクブランク用基板。
- [請求項3] 前記合成表面形状は、前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下であることを特徴とする請求項1または2に記載のマスクブランク用基板。
- [請求項4] 請求項1から3のいずれかに記載のマスクブランク用基板の前記一方の主表面上に多層反射膜が設けられたことを特徴とする多層反射膜付基板。
- [請求項5] 対向する2つの主表面を有する基板の一方の前記主表面上に多層反射膜を備え、他方の前記主表面に導電膜を備える多層反射膜付基板で

あって、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記多層反射膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が25nm以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有する

ことを特徴とする多層反射膜付基板。

[請求項6] 前記合成表面形状は、前記多層反射膜の表面形状の基準となる基準面から前記多層反射膜の表面までの高さの面内分布である前記多層反射膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする請求項5記載の多層反射膜付基板。

[請求項7] 前記合成表面形状は、前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下であることを特徴とする請求項5または6に記載の多層反射膜付基板。

[請求項8] 請求項1から3のいずれかに記載のマスクブランク用基板の前記一方の主表面上に転写パターン形成用の薄膜が設けられたことを特徴とするマスクブランク。

[請求項9] 請求項4から7のいずれかに記載の多層反射膜付基板の前記多層反射膜上に転写パターン形成用の薄膜が設けられたことを特徴とするマスクブランク。

[請求項10] 対向する2つの主表面を有する基板の一方の前記主表面に転写パタ

ーン形成用の薄膜を備えるマスクブランクであって、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記薄膜の表面形状と他方の前記主表面の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内での最高高さとの差が25nm以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有する

ことを特徴とするマスクブランク。

[請求項11] 前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記他方の主表面の表面形状の基準となる基準面から前記他方の主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする請求項10記載のマスクブランク。

[請求項12] 前記合成表面形状は、前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下であることを特徴とする請求項10または11に記載のマスクブランク。

[請求項13] 対向する2つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備え、他方の前記主表面に導電膜を備えるマスクブランクであって、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記薄膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得した場合、前記差分データの前記算出領域内

での最高高さとの差が25 nm以下であり、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有する

ことを特徴とするマスクブランク。

[請求項14] 前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする請求項13記載のマスクブランク。

[請求項15] 前記合成表面形状は、前記基板の中心を基準とした一辺が132 mmの四角形の内側領域における最高高さとの差が90 nm以下であることを特徴とする請求項13または14に記載のマスクブランク。

[請求項16] 前記一方の主表面と前記薄膜の間に多層反射膜を有することを特徴とする請求項13から15のいずれかに記載のマスクブランク。

[請求項17] 請求項8から16のいずれかに記載のマスクブランクの前記薄膜に転写パターンを形成する工程を備えることを特徴とする転写用マスクの製造方法。

[請求項18] 対向する2つの主表面を有する基板からなるマスクブランク用基板の製造方法であって、

前記基板の中心を基準とした直径104 mmの円の内側の算出領域で、前記2つの主表面の各表面形状を合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの差が

25 nm以下となる前記基板をマスクブランク用基板として選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有する

ことを特徴とするマスクブランク用基板の製造方法。

[請求項19] 前記合成表面形状は、一方の前記主表面の表面形状の基準となる基準面から一方の前記主表面までの高さの面内分布である前記一方の主表面の表面形状と、他方の前記主表面の表面形状の基準となる基準面から他方の前記主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする請求項18記載のマスクブランク用基板の製造方法。

[請求項20] 前記合成表面形状における前記基板の中心を基準とした一辺が132 mmの四角形の内側領域における最高高さとの最低高さの差が90 nm以下である基板を選定する工程をさらに備えることを特徴とする請求項18または19に記載のマスクブランク用基板の製造方法。

[請求項21] 請求項18から20のいずれかに記載のマスクブランク用基板の製造方法で製造されたマスクブランク用基板の一方の主表面上に多層反射膜を設ける工程を備えることを特徴とする多層反射膜付基板の製造方法。

[請求項22] 対向する2つの主表面を有する基板の一方の前記主表面上に多層反射膜を備え、他方の前記主表面に導電膜を備える多層反射膜付基板の製造方法であって、

前記一方の主表面上に前記多層反射膜を備え、前記他方の主表面上に前記導電膜を備える基板を準備する工程と、

前記基板の中心を基準とした直径104 mmの円の内側の算出領域で、前記多層反射膜の表面形状と前記導電膜の表面形状とを合成する



ことにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの差が25nm以下となる前記基板を多層反射膜付基板として選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有する

ことを特徴とする多層反射膜付基板の製造方法。

[請求項23] 前記合成表面形状は、前記多層反射膜の表面形状の基準となる基準面から前記多層反射膜の表面までの高さの面内分布である前記多層反射膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする請求項22記載の多層反射膜付基板の製造方法。

[請求項24] 前記合成表面形状における前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下である基板を選定する工程をさらに備えることを特徴とする請求項22または23に記載の多層反射膜付基板の製造方法。

[請求項25] 請求項18から20のいずれかに記載のマスクブランク用基板の製造方法で製造されたマスクブランク用基板の前記一方の主表面上に転写パターン形成用の薄膜を設ける工程を備えることを特徴とするマスクブランクの製造方法。

[請求項26] 請求項21から24のいずれかに記載の多層反射膜付基板の製造方法で製造された多層反射膜付基板の前記多層反射膜上に転写パターン形成用の薄膜を設ける工程を備えることを特徴とするマスクブランクの製造方法。

- [請求項27] 対向する2つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備えるマスクブランクの製造方法であって、  
前記一方の主表面上に前記転写パターン形成用の薄膜を備える基板を準備する工程と、  
前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記薄膜の表面形状と他方の前記主表面の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、  
前記差分データの前記算出領域内での最高高さとの差が25nm以下となる前記基板をマスクブランクとして選定する工程とを備え、  
前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有することを特徴とするマスクブランクの製造方法。
- [請求項28] 前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記他方の主表面の表面形状の基準となる基準面から前記他方の主表面までの高さの面内分布である前記他方の主表面の表面形状とを足し合わせることで得られるものであることを特徴とする請求項27記載のマスクブランクの製造方法。
- [請求項29] 前記合成表面形状における前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下である基板を選定する工程をさらに備えることを特徴とする請求項27または28に記載のマスクブランクの製造方法。
- [請求項30] 対向する2つの主表面を有する基板の一方の前記主表面に転写パターン形成用の薄膜を備え、他方の前記主表面に導電膜を備えるマスク

ブランクの製造方法であって、

前記一方の主表面上に前記転写パターン形成用の薄膜を備え、前記他方の主表面上に導電膜を備える基板を準備する工程と、

前記基板の中心を基準とした直径104mmの円の内側の算出領域で、前記薄膜の表面形状と前記導電膜の表面形状とを合成することにより得られる合成表面形状と仮想表面形状との形状フィッティングを行って差分データを取得する工程と、

前記差分データの前記算出領域内での最高高さとの差が25nm以下となる前記基板をマスクブランクとして選定する工程とを備え、

前記仮想表面形状は、極座標系で表現されたゼルニケ多項式であり、半径に係る変数の次数が2次以下の項のみで構成され、かつ半径に係る変数の次数が2次の項を1以上含むゼルニケ多項式によって定義される形状を有する

ことを特徴とするマスクブランクの製造方法。

[請求項31] 前記合成表面形状は、前記薄膜の表面形状の基準となる基準面から前記薄膜の表面までの高さの面内分布である前記薄膜の表面形状と、前記導電膜の表面形状の基準となる基準面から前記導電膜の表面までの高さの面内分布である前記導電膜の表面形状とを足し合わせることで得られるものであることを特徴とする請求項30記載のマスクブランクの製造方法。

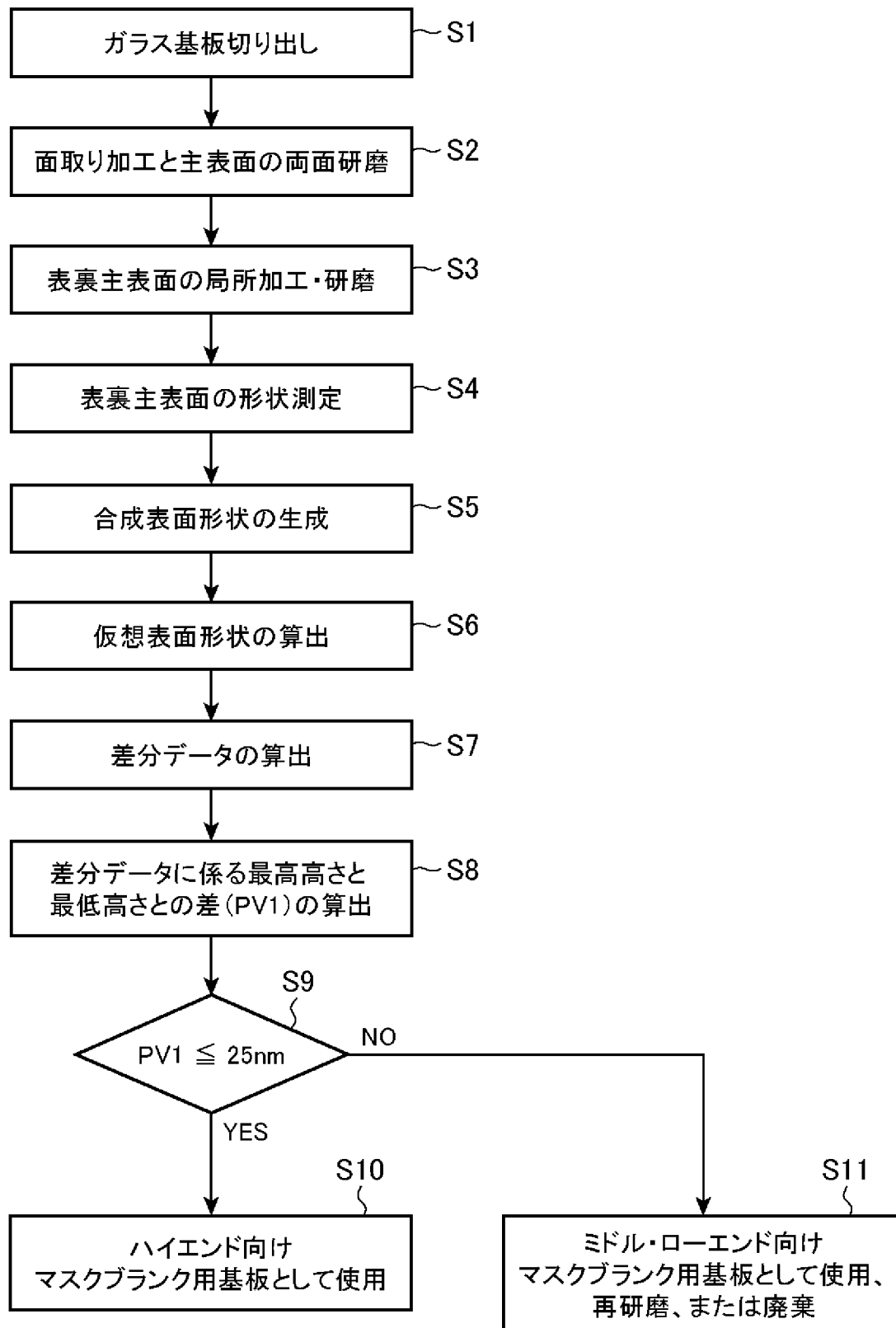
[請求項32] 前記合成表面形状における前記基板の中心を基準とした一辺が132mmの四角形の内側領域における最高高さとの差が90nm以下である基板を選定する工程をさらに備えることを特徴とする請求項30または31に記載のマスクブランクの製造方法。

[請求項33] 前記一方の主表面と前記薄膜の間に多層反射膜を有することを特徴とする請求項30から32のいずれかに記載のマスクブランクの製造方法。

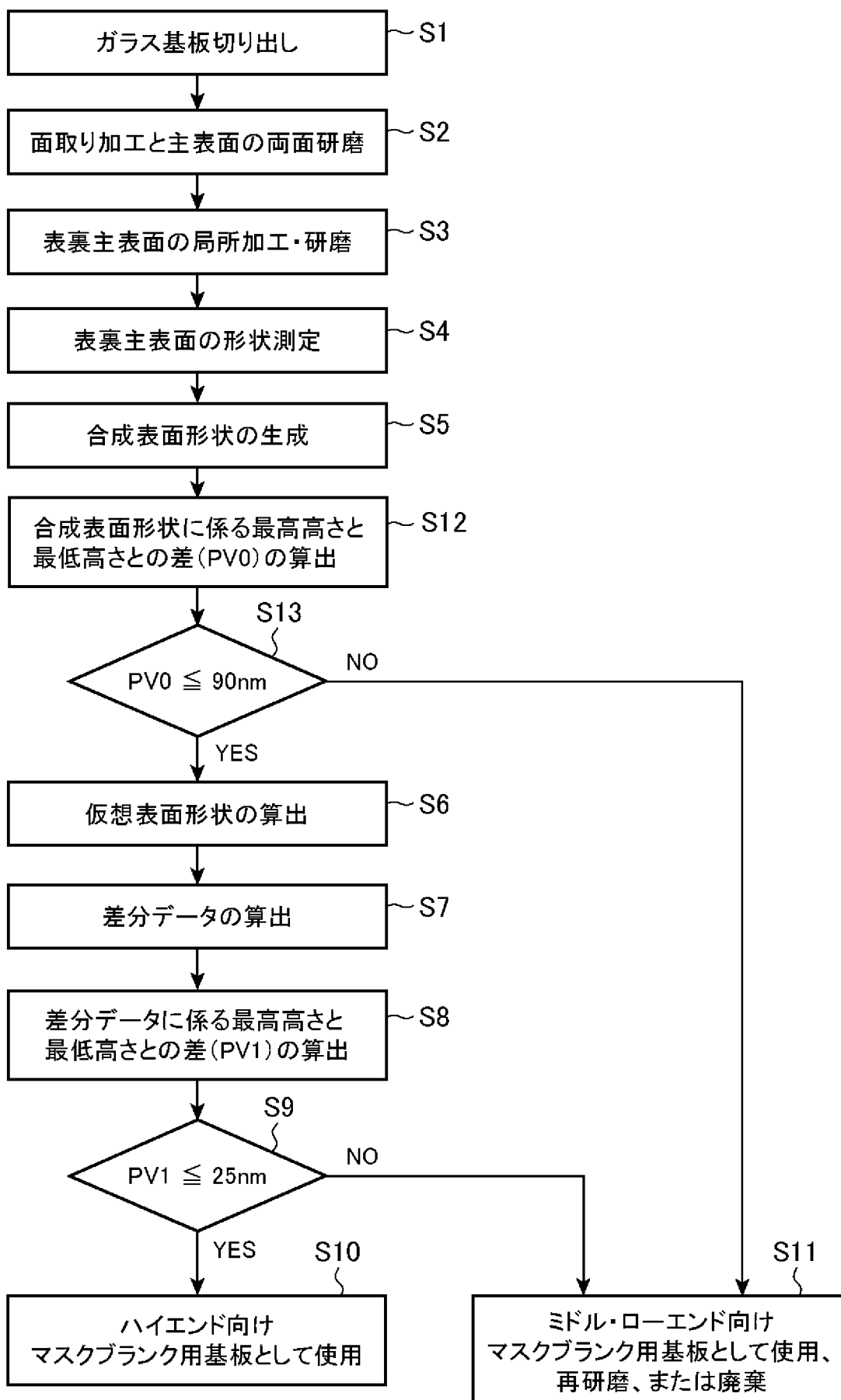
[請求項34] 請求項25から33のいずれかに記載のマスクブランクの製造方法で製造されたマスクブランクの前記薄膜に転写パターンを形成する工程を備えることを特徴とする転写用マスクの製造方法。

[請求項35] 請求項17または請求項34記載の転写用マスクの製造方法で製造された転写用マスクを露光装置のマスクステージにセットし、リソグラフィ法により前記転写用マスクの転写パターンを半導体基板上にパターン転写することを特徴とする半導体デバイスの製造方法。

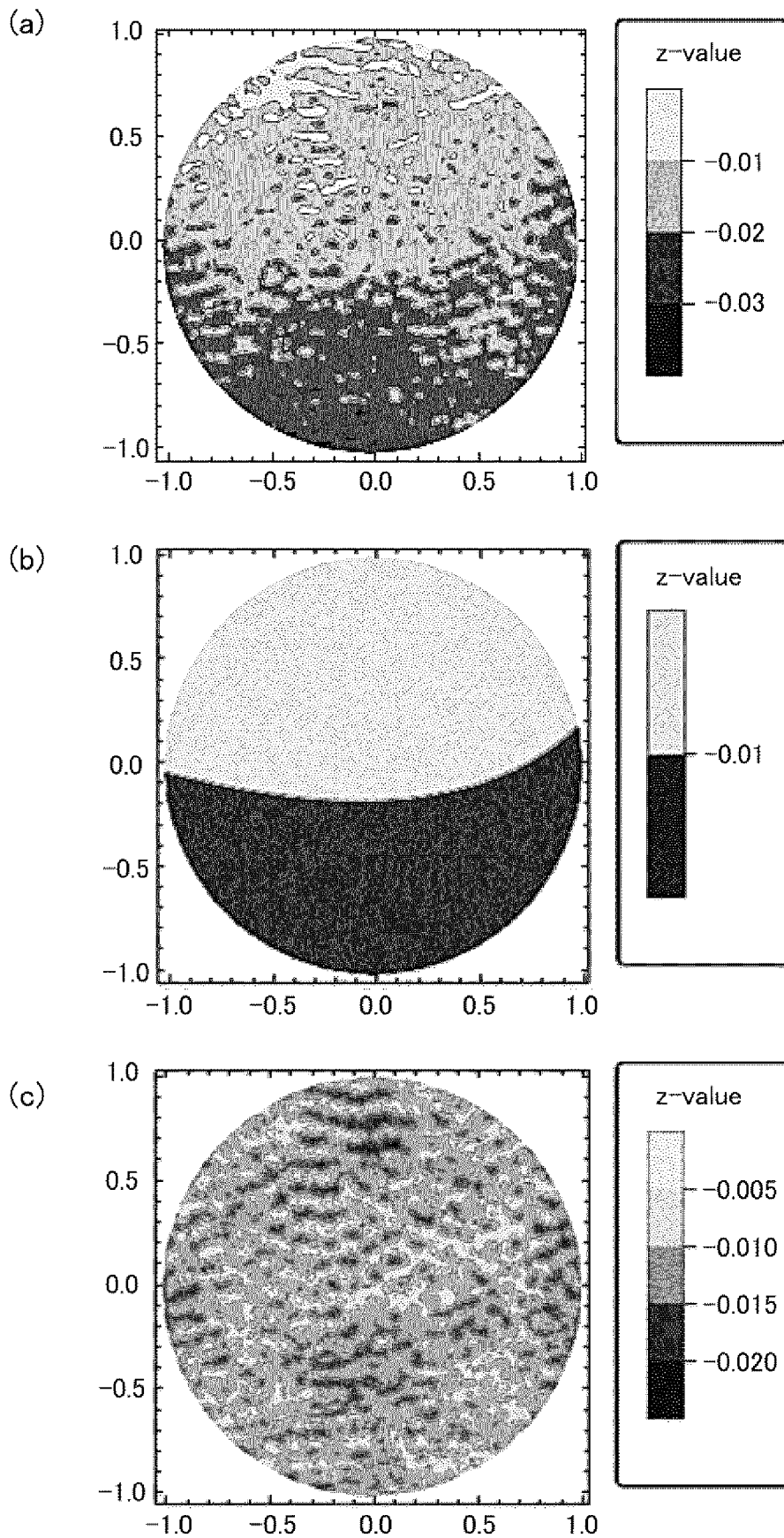
[図1]



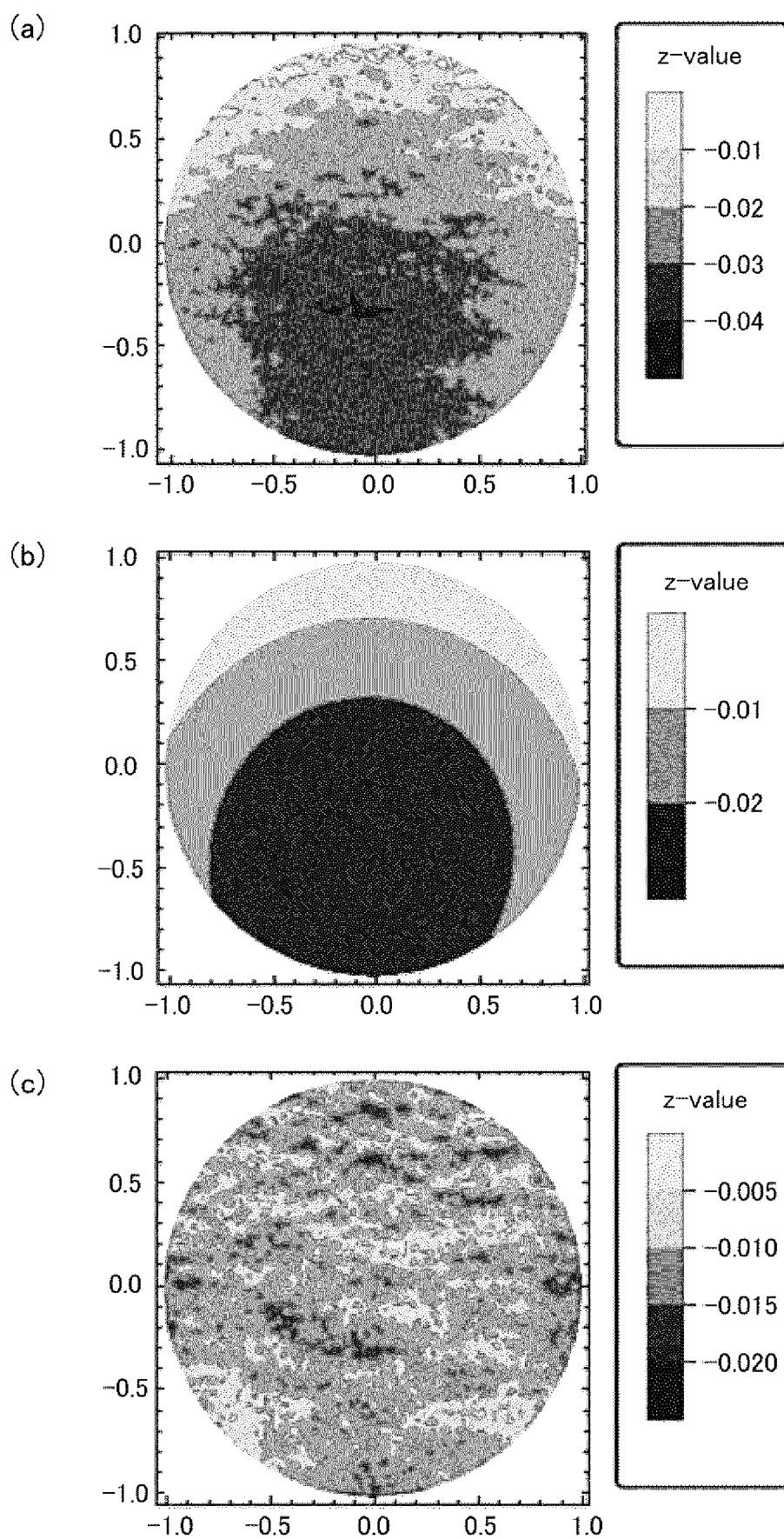
[図2]



[図3]

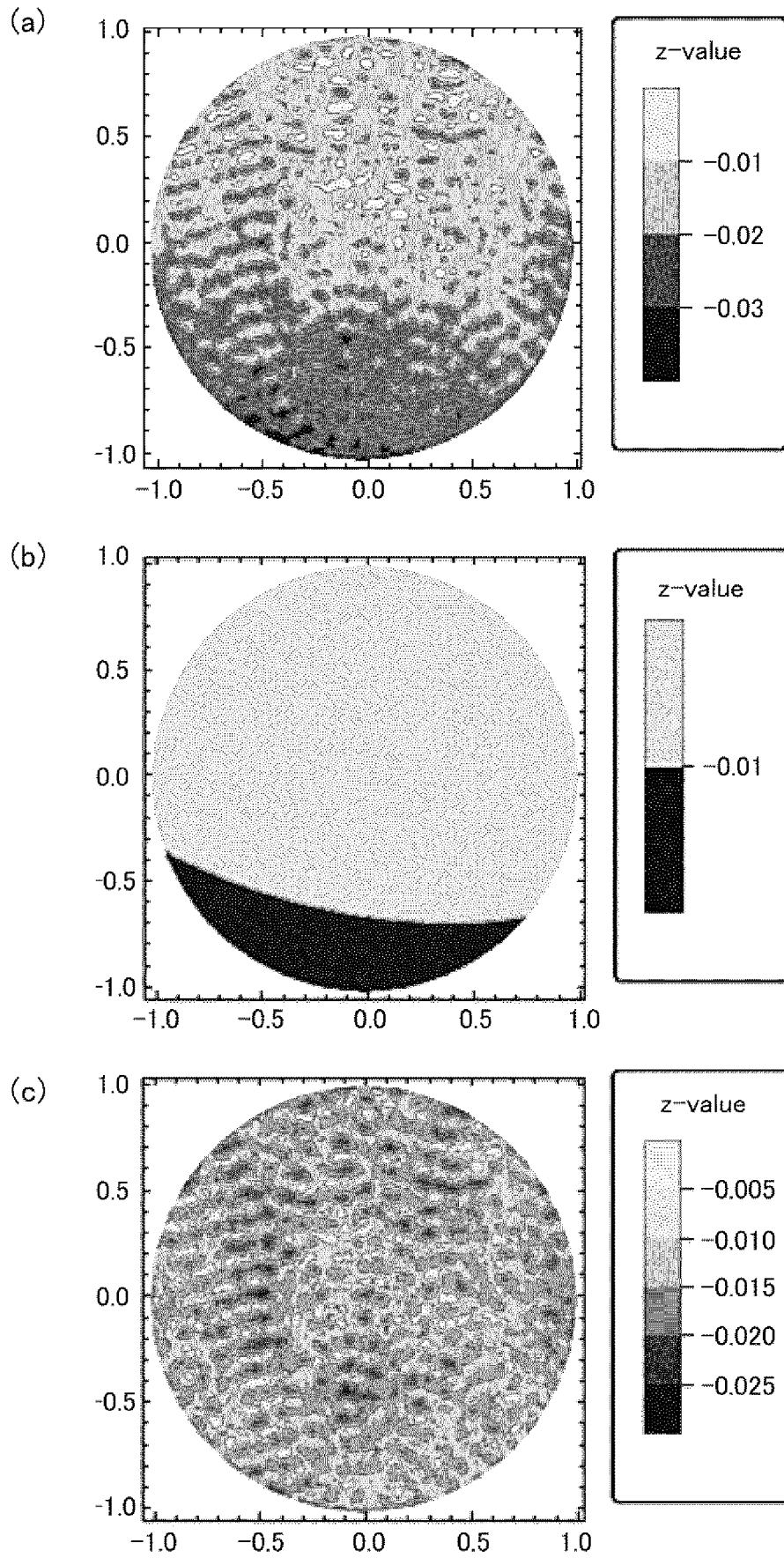


[図4]

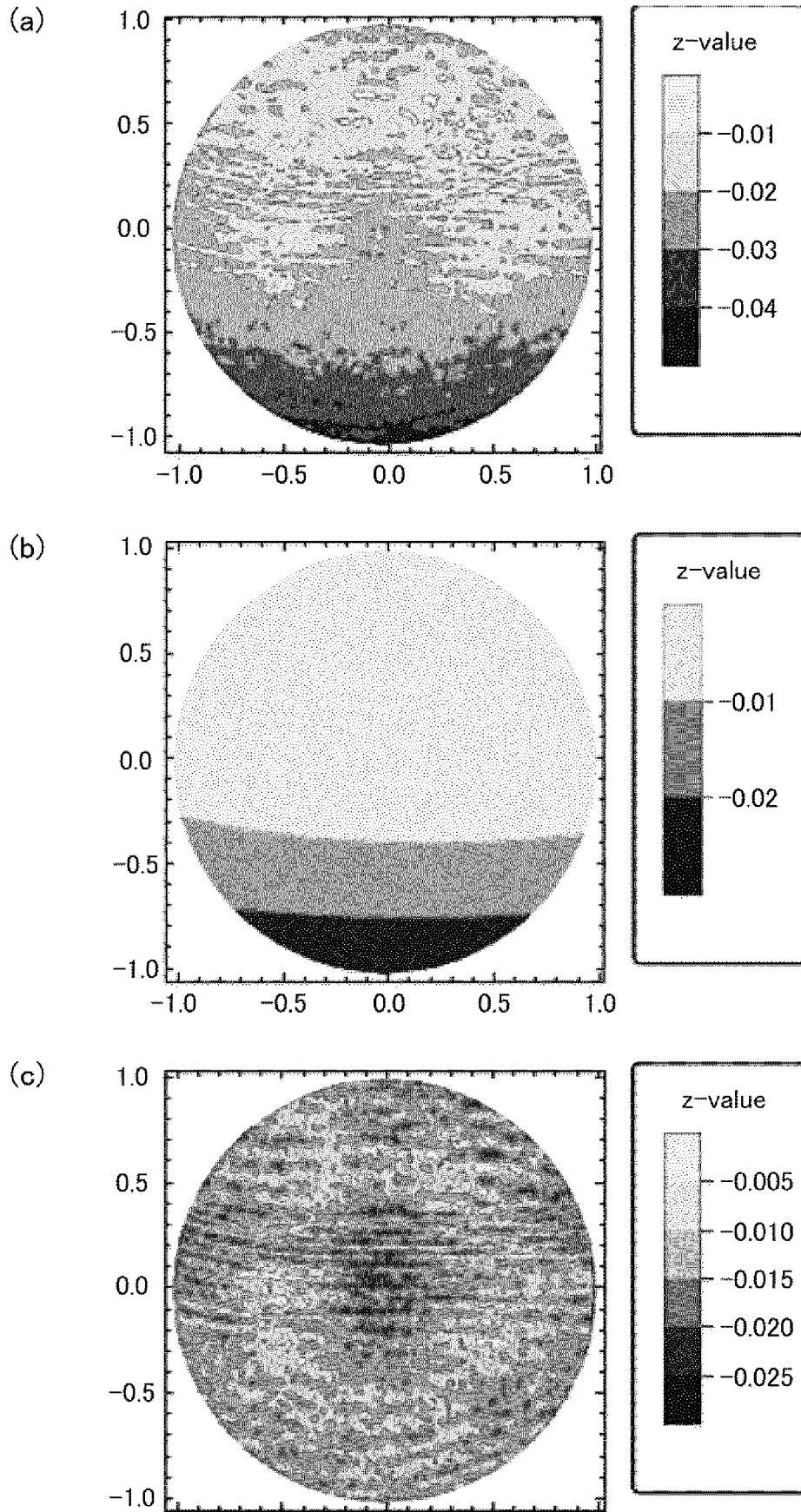




[図5]



[図6]



**INTERNATIONAL SEARCH REPORT**

International application No.  
PCT/JP2015/080088

**A. CLASSIFICATION OF SUBJECT MATTER**  
G03F1/60(2012.01)i, C03C17/36(2006.01)i, G03F1/24(2012.01)i, G03F7/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
G03F1/60, C03C17/36, G03F1/24, G03F7/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-016710 A (Canon Inc.), 24 January 2013 (24.01.2013), entire text; all drawings & US 2013/0010272 A1 entire text; all drawings & CN 102866589 A & KR 10-2013-0005241 A & TW 201305741 A	1-35
A	WO 2012/102313 A1 (Asahi Glass Co., Ltd.), 02 August 2012 (02.08.2012), entire text; all drawings & TW 201243487 A	1-35

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 06 January 2016 (06.01.16)	Date of mailing of the international search report 19 January 2016 (19.01.16)
---	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/080088

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2011/122608 A1 (Hoya Corp.), 06 October 2011 (06.10.2011), entire text; all drawings & JP 5296260 B & US 2013/0022900 A1 entire text; all drawings & CN 102822743 A & KR 10-2012-0135289 A & KR 10-2014-0047171 A	1-35
A	WO 2004/099874 A1 (Nikon Corp.), 18 November 2004 (18.11.2004), entire text; all drawings & US 2006/0068301 A1 entire text; all drawings & TW 234195 B & KR 10-2005-0121728 A	1-35
A	JP 2004-296939 A (Toshiba Corp.), 21 October 2004 (21.10.2004), entire text; all drawings & US 2004/0227916 A1 entire text; all drawings	1-35
A	JP 2004-179663 A (ASML Netherlands B.V.), 24 June 2004 (24.06.2004), entire text; all drawings & US 2004/0137677 A1 entire text; all drawings & EP 1434099 A1 & DE 60321883 D & TW 200426522 A & KR 10-2004-0047703 A & CN 1530747 A & SG 135931 A	1-35
P,X	WO 2014/203961 A1 (Hoya Corp.), 24 December 2014 (24.12.2014), claims & JP 5690981 B & JP 2015-111283 A & TW 201514613 A & KR 10-2015-0119121 A	1-35

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G03F1/60(2012.01)i, C03C17/36(2006.01)i, G03F1/24(2012.01)i, G03F7/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G03F1/60, C03C17/36, G03F1/24, G03F7/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-016710 A (キヤノン株式会社) 2013.01.24, 全文全図 & US 2013/0010272 A1, 全文全図 & CN 102866589 A & KR 10-2013-0005241 A & TW 201305741 A	1-35
A	WO 2012/102313 A1 (旭硝子株式会社) 2012.08.02, 全文全図 & TW 201243487 A	1-35

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 06.01.2016	国際調査報告の発送日 19.01.2016
--------------------------	--------------------------

国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 新井 重雄 電話番号 03-3581-1101 内線 3274	2M	8605
--	---	----	------

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2011/122608 A1 (HOYA株式会社) 2011. 10. 06, 全文全図 & JP 5296260 B & US 2013/0022900 A1, 全文全図 & CN 102822743 A & KR 10-2012-0135289 A & KR 10-2014-0047171 A	1-35
A	WO 2004/099874 A1 (株式会社ニコン) 2004. 11. 18, 全文全図 & US 2006/0068301 A1, 全文全図 & TW 234195 B & KR 10-2005-0121728 A	1-35
A	JP 2004-296939 A (株式会社東芝) 2004. 10. 21, 全文全図 & US 2004/0227916 A1, 全文全図	1-35
A	JP 2004-179663 A (エイエスエムエル ネザランドズ ベスローテ ン フエンノートシャップ) 2004. 06. 24, 全文全図 & US 2004/0137677 A1, 全文全図 & EP 1434099 A1 & DE 60321883 D & TW 200426522 A & KR 10-2004-0047703 A & CN 1530747 A & SG 135931 A	1-35
P, X	WO 2014/203961 A1 (HOYA株式会社) 2014. 12. 24, 請求の範囲 & JP 5690981 B & JP 2015-111283 A & TW 201514613 A & KR 10-2015-0119121 A	1-35