



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201446103 A

(43) 公開日：中華民國 103 (2014) 年 12 月 01 日

(21) 申請案號：102119673

(22) 申請日：中華民國 102 (2013) 年 06 月 03 日

(51) Int. Cl. : **H05K3/46 (2006.01)**

(30) 優先權：2013/05/31 中國大陸 201310209602.3

(71) 申請人：臻鼎科技股份有限公司 (中華民國) ZHEN DING TECHNOLOGY CO., LTD. (TW)
桃園縣大園鄉三和路 28 巷 6 號

(72) 發明人：胡文宏 HU, WEN HUNG (TW)

申請實體審查：有 申請專利範圍項數：10 項 圖式數：9 共 29 頁

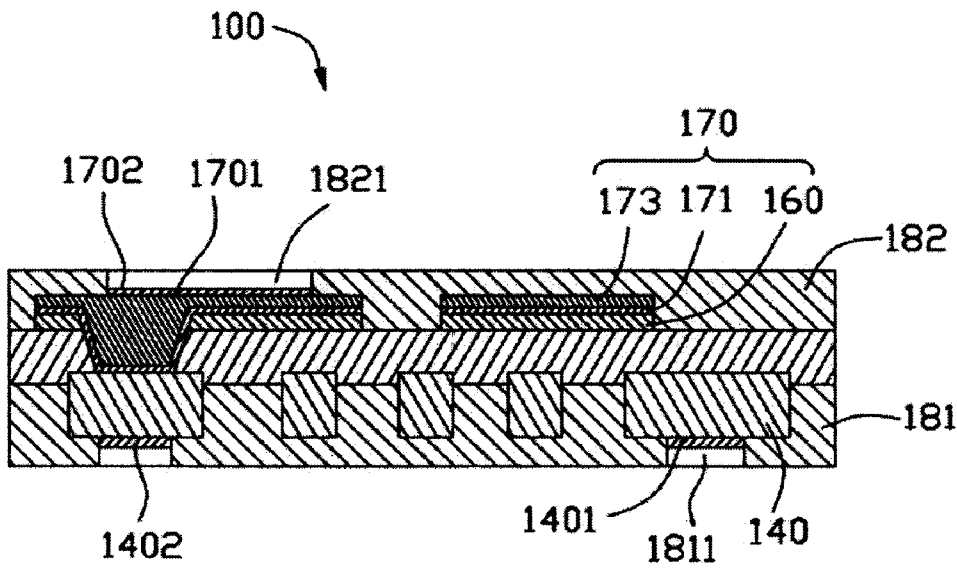
(54) 名稱

電路板及其製作方法

CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME

(57) 摘要

一種電路板，其包括介電層、第一導電線路層和第二導電線路層，所述第一導電線路層和第二導電線路層形成於介電層的相對兩側，所述第一導電線路層部分嵌入所述介電層，部分凸出於所述介電層，所述第二導電線路層形成於介電層的表面。本發明還提供所述電路板的製作方法。



- 100 : 電路板
- 140 : 第一導電線路層
- 160 : 第二銅箔
- 170 : 第二導電線路層
- 171 : 電鍍種子層
- 173 : 電鍍金屬圖形
- 181 : 第一防焊層
- 182 : 第二防焊層
- 1401 : 第一電性接觸墊
- 1402 : 第一保護層
- 1701 : 第二電性接觸墊
- 1702 : 第二保護層
- 1811 : 第一開口
- 1821 : 第二開口



(19) 中華民國智慧財產局

(12) 發明說明書公開本

(11) 公開編號：TW 201446103 A

(43) 公開日：中華民國 103 (2014) 年 12 月 01 日

(21) 申請案號：102119673

(22) 申請日：中華民國 102 (2013) 年 06 月 03 日

(51) Int. Cl. : **H05K3/46 (2006.01)**

(30) 優先權：2013/05/31 中國大陸 201310209602.3

(71) 申請人：臻鼎科技股份有限公司 (中華民國) ZHEN DING TECHNOLOGY CO., LTD. (TW)
桃園縣大園鄉三和路 28 巷 6 號

(72) 發明人：胡文宏 HU, WEN HUNG (TW)

申請實體審查：有 申請專利範圍項數：10 項 圖式數：9 共 29 頁

(54) 名稱

電路板及其製作方法

CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME

(57) 摘要

一種電路板，其包括介電層、第一導電線路層和第二導電線路層，所述第一導電線路層和第二導電線路層形成於介電層的相對兩側，所述第一導電線路層部分嵌入所述介電層，部分凸出於所述介電層，所述第二導電線路層形成於介電層的表面。本發明還提供所述電路板的製作方法。

HK 3/46 (2006.01)

【發明摘要】

【中文發明名稱】 電路板及其製作方法

【英文發明名稱】 CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME

【中文】

一種電路板，其包括介電層、第一導電線路層和第二導電線路層，所述第一導電線路層和第二導電線路層形成於介電層的相對兩側，所述第一導電線路層部分嵌入所述介電層，部分凸出於所述介電層，所述第二導電線路層形成於介電層的表面。本發明還提供所述電路板的製作方法。

【英文】

The present invention relates to a circuit board. The circuit board includes a dielectric layer, a first trace layer and a second trace layer. The first trace layer and the second trace layer are formed on two opposite side of the dielectrical layer. Portion of the first trace layer is embedded in the dielectrical layer, other portion of the first trace layer protrudes from the dielectrical layer. The second trace layer is formed on the opposite surface of the dielectrical layer. The present disclosure also provides a method for manufacturing the circuit board.

【指定代表圖】 第 (9) 圖

【代表圖之符號簡單說明】

電路板：100

第一導電線路層：140

第二銅箔：160

第二導電線路層：170

電鍍種子層：171

電鍍金屬圖形：173

第一防焊層：181

第一開口：1811

第一電性接觸墊：1401

第一保護層：1402

第二防焊層：182

第二開口：1821

第二電性接觸墊：1701

第二保護層：1702

【特徵化學式】

無

發明專利說明書

【發明說明書】**【中文發明名稱】** 電路板及其製作方法**【英文發明名稱】** CIRCUIT BOARD AND METHOD FOR MANUFACTURING SAME**【技術領域】****【0001】** 本發明涉及電路板製作技術領域，尤其涉及一種電路板及其製作方法。**【先前技術】****【0002】** 在電路板的製作過程中，通常採用採用增層法或者半加成法，從而得到的導電線路製作於介電層的表面。即導電線路全部凸出於介電層的表面。為了保護導電線路，通常需要在導電線路的表面形成防焊層。所述防焊層通常通過印刷防焊油墨的方式形成，在印刷形成防焊層時，需要形成的防焊層覆蓋需要覆蓋的導電線路及導電線路之間的空隙。由於導電線路層本身具有厚度，這樣，需要形成的防焊層的厚度大於導電線路的厚度。當導線線路的厚度較大時，形成的防焊層的厚度也需要增加，從而不利於電路板的薄型化的要求。**【0003】** 並且，現有技術中的導電線路的製作方法也不利於細線路的製作。**【發明內容】****【0004】** 因此，有必要提供一種電路板的製作方法，降低電路板的防焊層的厚度，進而減小電路板的厚度。

【0005】 一種電路板製作方法，包括步驟：提供金屬載板，所述金屬載板具有相對的第一表面和第二表面；在所述第一表面一側形成第一光致抗蝕劑圖形層；將未被第一光致抗蝕劑圖形層覆蓋的部分金屬載板蝕刻去除，從而在所述金屬載板內形成與第一光致抗蝕劑圖形層相互補的凹槽圖形；在所述凹槽圖形內電鍍金屬形成第一導電線路層，所述第一導電線路層完全填充並凸出於所述凹槽圖形；去除所述第一光致抗蝕劑圖形層；在第一導電線路層一側壓合介電層，凸出於金屬載板的第一導電線路層嵌入所述介電層內；在介電層遠離第一導電線路層的一側形成第二導電線路層；以及去除所述金屬載板。

【0006】 一種電路板，其包括介電層、第一導電線路層和第二導電線路層，所述第一導電線路層和第二導電線路層形成於介電層的相對兩側，所述第一導電線路層部分嵌入所述介電層，部分凸出於所述介電層，所述第二導電線路層形成於介電層的表面。

【0007】 與先前技術相比，本技術方案中，由於第一導電線路層部分設置於介電層內，部分凸出於介電層，這樣，在第一導電線路表面形成防焊層時，可以採用厚度較小的防焊層便可以將第一導電線路層和第二導電線路層覆蓋，從而，可以降低防焊層的厚度，進而可以降低電路板的厚度。而且，由於所述第一導電線路層部分嵌入所述介電層中，其餘部分位於防焊層中，可以增加第一導電線路層與介電層的結合能力。相比

於現有技術中導電線路層凸出於介電層，可以避免電路板彎折時應力集中於介電層、導電線路層及防焊層的交點處而造成介電層、導電線路層及防焊層相互分離，從而提高電路板的品質。

【圖式簡單說明】

【0008】 圖1是本技術方案實施例提供的第一銅箔及金屬載板的剖面示意圖。

【0009】 圖2是圖1的第一銅箔及金屬載板的表面形成第一光致抗蝕劑圖形及第二光致抗蝕劑層後的剖面示意圖。

【0010】 圖3是圖2的金屬載板中形成凹槽圖形並電鍍形成第一導電線路層後的剖面示意圖。

【0011】 圖4是圖3的去除第一光致抗蝕劑圖形和第二光致抗蝕劑層後的剖面示意圖。

【0012】 圖5是圖4的第一導電線路層一側壓合介電層和第二銅箔後的剖面示意圖。

【0013】 圖6是圖5的介電層的一側形成電鍍金屬圖形後的剖面示意圖。

【0014】 圖7是圖6去除金屬載板後的剖面示意圖。

【0015】 圖8是圖7去除第一銅箔、第二銅箔及電鍍種子層後的剖面示意圖。

【0016】 圖9是本技術方案提供的電路板的剖面示意圖。

【實施方式】

【0017】 以下，以具體實施例來說明本技術方案提供所述電路板製作方法。

【0018】 本技術方案實施例提供的電路板製作方法包括如下步驟：

【0019】 第一步，請參閱圖1，提供第一銅箔110及金屬載板120。

【0020】 所述第一銅箔110為薄銅箔，所述第一銅箔110的厚度為2微米至5微米。所述金屬載板120為採用與第一銅箔110材料不同的金屬材料製成。本實施例中，金屬載板120採用金屬鋁製成。可以理解的是，所述金屬載板120也可以採用其他金屬製成。

【0021】 所述金屬載板120的厚度大於第一銅箔110的厚度，金屬載板120具有足夠的機械強度以支撐第一銅箔110。

【0022】 所述金屬載板120具有相對的第一表面121和第二表面122。所述第一銅箔110形成於金屬載板120的第一表面121。

【0023】 第二步，請參閱圖2，在所述第一銅箔110的表面形成第一光致抗蝕劑圖形層131，在金屬載板120的第二表面122形成光致抗蝕劑層132。

【0024】 本步驟可以具體為：首先，在第一銅箔110的表面形成第一光致抗蝕劑層，並同時在第二表面形成光致抗蝕劑層132。所述第一光致抗蝕劑層及光致抗蝕劑層132可以採用壓合幹膜或者印刷液態感光油墨的方式形成。然後，對所述第一光致抗蝕劑層和光致抗蝕劑層132進行曝光及顯影，使得部分

第一光致抗蝕劑層的材料被去除，從而得到第一光致抗蝕劑圖形層131。光致抗蝕劑層132經過曝光顯影後仍留在第二表面122。

【0025】 第三步，請參閱圖3，將未被第一光致抗蝕劑圖形層131覆蓋的第一銅箔110及部分金屬載板120蝕刻去除，從而在所述金屬載板120內形成與第一光致抗蝕劑圖形層131相互補的凹槽圖形123。

【0026】 本步驟中，先採用銅蝕刻液將未被第一光致抗蝕劑圖形層131覆蓋的第一銅箔110蝕刻去除，從而使得部分金屬載板120的第一表面121露出。然後，採用與金屬載板120的金屬對應的蝕刻液將從第一表面121一側將露出的部分金屬載板120蝕刻去除，從而得到凹槽圖形123。本實施例中，金屬載板120採用鋁製成，在對金屬載板120進行蝕刻時，採用的蝕刻液為鋁蝕刻液。

【0027】 第四步，在所述凹槽圖形123內部進行電鍍，形成第一導電線路層140。

【0028】 本實施例中，通過電鍍的方式在凹槽圖形123的內部填充金屬。可以通過電鍍金屬銅的方式形成第一導電線路層140。通過控制電鍍的時間，使得電鍍的金屬完全填充凹槽圖形123，並且凸出於凹槽圖形123。即第一導電線路層140的厚度大於凹槽圖形123的深度。

【0029】 第五步，請一併參閱圖4，去除所述第一光致抗蝕劑圖形層

131和光致抗蝕劑層132。

【0030】 本步驟中，可以採用剝膜的方式將第一光致抗蝕劑圖形層131和光致抗蝕劑層132去除。

【0031】 第六步，請一併參閱圖5，在第一導電線路層140一側壓合介電層150。

【0032】 通過壓合，所述第一導電線路層140凸出於第一銅箔110的部分嵌入所述介電層150內。本實施例中，在壓合介電層150時，還壓合有第二銅箔160。所述第二銅箔160形成於介電層150遠離第一導電線路層140的一側。

【0033】 第七步，請參閱圖6，在介電層150遠離第一導電線路層140的一側形成電鍍金屬圖形173。

【0034】 所述電鍍金屬圖形173的形成可以採用半加成方法形成，具體可以包括如下步驟：

【0035】 首先，在所述介電層150內形成盲孔151。如果介電層150的表面形成有第二銅箔160，在形成盲孔151之前，需要對第二銅箔160的表面進行黑化處理，以便於吸收鐳射的能量，從而使得鐳射能夠貫穿第二銅箔160及介電層150，形成盲孔151。在形成盲孔之後，還可以進一步包括去膠渣的步驟，以對盲孔151內部清理。

【0036】 然後，在盲孔151的內壁及介電層150的表面形成電鍍種子層171。

【0037】 本實施例中，由於介電層150表面形成有第二銅箔160，電鍍種子層171形成於第二銅箔160表面。電鍍種子層171可以採用化學鍍銅或者濺鍍銅的方式形成。

【0038】 接著，在電鍍種子層171的表面形成第二光致抗蝕劑圖形。

【0039】 接著，採用電鍍的方式在為電鍍種子層171表面形成電鍍金屬圖形173。所述電鍍金屬圖形173完全填充盲孔151並且形成於第二光致抗蝕劑圖形之間的空隙內。

○ 【0040】 最後，將第二光致抗蝕劑圖形去除。

【0041】 第八步，請參閱圖7，去除金屬載板120。

【0042】 本步驟中，採用蝕刻的方式將金屬載板120去除。

【0043】 第九步，請參閱圖8，去除第一銅箔110，並去除未被電鍍金屬圖形173覆蓋的電鍍種子層171從而得到第二導電線路層170。

○ 【0044】 由於第一導電線路層140和電鍍金屬圖形173的厚度遠大於第一銅箔110及電鍍種子層171的厚度。通過控制蝕刻的時間，使得第一銅箔110及電鍍種子層171被蝕刻去除，而第一導電線路層140和電鍍金屬圖形173僅厚度減小。

【0045】 可以理解的是，本實施例中，由於電鍍種子層171與介電層150之間還具有第二銅箔160，在進行蝕刻時，一併將第二銅箔160蝕刻去除。

【0046】 本實施例中，第一銅箔110和第二銅箔160的作用可以用於在

電鍍過程中更好的傳導電流，以保證形成的電鍍銅更加緻密。可以理解的是，由於金屬載板120具有導電性，因此，本實施例中也可以不設置有第一銅箔110，而直接將第一光致抗蝕劑圖形層131形成於金屬載板120的第一表面121。並且，在形成凹槽圖形時，也可以直接將部分金屬載板120蝕刻，以得到凹槽圖形，而不必蝕刻第一銅箔110。同樣，介電層150的表面也可以不壓合第二銅箔160，而在介電層150的表面直接形成電鍍種子層171，以進行電鍍。

【0047】 當不具有第一銅箔110和第二銅箔160時，本步驟僅將第二光致抗蝕劑圖形172露出的電鍍種子層171去除即可。

【0048】 所述第二導電線路層170由第二銅箔160、電鍍種子層171及電鍍金屬圖形173共同構成。所述第二銅箔160形成於介電層150表面。所述電鍍種子層171位於電鍍金屬圖形173與第二銅箔160之間。可以理解的是，當不具有第二銅箔160時，第二導電線路層170由電鍍種子層171及電鍍金屬圖形173共同構成。

【0049】 第十步，請參閱圖9，在第一導電線路層140一側形成第一防焊層181，在第二導電線路層170一側形成第二防焊層182，得到電路板100。

【0050】 所述第一防焊層181具有多個第一開口1811，部分第一導電線路層140從所述第一開口1811露出，從而得到多個第一電性接觸墊1401。所述第二防焊層182具有多個第二開口1821

，部分第二導電線路層170從所述第二開口1821露出，從而得到多個第二電性接觸墊1701。

【0051】 第十一步，在第一電性接觸墊1401的表面形成第一保護層1402，在第二電性接觸墊1701的表面形成第二保護層1702。

【0052】 所述第一保護層1402和第二保護層1702可以為有機保焊膜（OSP），也可以為鎳鈮金層。

【0053】 在此之後，還可以在第一保護層1402和第二保護層1702的形成焊球，以便於封裝元件。

【0054】 進一步地，本技術方案提供的電路板製作方法也可以用於多層電路板的製作，即在第九步之後，繼續進行增層製作，從而可以得到多層電路板。

【0055】 請參閱圖9，本技術方案還提供一種電路板100，所述電路板100包括介電層150、第一導電線路層140及第二導電線路層170。

【0056】 所述第一導電線路層140和第二導電線路層170分別形成與介電層150的相對兩側。所述第一導電線路層140部分嵌入所述介電層150內，其餘部分凸出於介電層150。所述第二導電線路層170凸出於所述介電層150。所述第一導電線路層140和第二導電線路層170通過導電盲孔相互導通。

【0057】 本實施例中，所述第二導電線路層170由第二銅箔160、電鍍種子層171及電鍍金屬圖形173共同構成。所述第二銅箔160

形成於介電層150表面。所述電鍍種子層171位於電鍍金屬圖形173與第二銅箔160之間。

【0058】 本技術方案提供的電路板製作方法也可以應用於剛撓結合板的製作。

【0059】 本技術方案中，由於第一導電線路層140部分設置於介電層內，部分凸出於介電層，這樣，在第一導電線路表面形成防焊層時，可以採用厚度較小的防焊層便可以將第一導電線路層和第二導電線路層覆蓋，從而，可以降低防焊層的厚度，進而可以降低電路板的厚度。

【0060】 而且，由於所述第一導電線路層140部分嵌入所述介電層150中，其餘部分位於防焊層中，可以增加第一導電線路層140與介電層150的結合能力。相比於現有技術中導電線路層凸出於介電層150，可以避免電路板彎折時應力集中於介電層、導電線路層及防焊層的交點處而造成介電層、導電線路層及防焊層相互分離，從而提高電路板的品質。

【0061】 進一步的，本技術方案提供的電路板製作過程中，在介電層表面壓合有第二銅箔160，第二銅箔160與介電層150的結合能力大於電鍍種子層171與介電層150的結合能力。因此，在進行蝕刻過程中，相比於現有技術中直接在介電層表面形成電鍍種子層，本技術方案提供的電路板製作方法不會由於蝕刻側蝕使得電鍍種子層與介電層分離而導致電鍍金屬與介電層分離。

【0062】 惟，以上所述者僅為本發明之較佳實施方式，自不能以此限制本案之申請專利範圍。舉凡熟悉本案技藝之人士爰依本發明之精神所作之等效修飾或變化，皆應涵蓋於以下申請專利範圍內。

【符號說明】

【0063】 電路板：100

【0064】 第一銅箔：110

○ 【0065】 金屬載板：120

【0066】 第一表面：121

【0067】 第二表面：122

【0068】 第一光致抗蝕劑圖形層：131

【0069】 光致抗蝕劑層：132

【0070】 第一導電線路層：140

○ 【0071】 凹槽圖形：123

【0072】 介電層：150

【0073】 盲孔：151

【0074】 第二銅箔：160

【0075】 第二導電線路層：170

【0076】 電鍍種子層：171

- 【0077】 電鍍金屬圖形：173
- 【0078】 第一防焊層：181
- 【0079】 第一開口：1811
- 【0080】 第一電性接觸墊：1401
- 【0081】 第一保護層：1402
- 【0082】 第二防焊層：182
- 【0083】 第二開口：1821
- 【0084】 第二電性接觸墊：1701
- 【0085】 第二保護層：1702
- 【主張利用生物材料】
- 【0086】 無

申請專利範圍

【發明申請專利範圍】

【第1項】 一種電路板製作方法，包括步驟：

提供金屬載板，所述金屬載板具有相對的第一表面和第二表面；

在所述第一表面一側形成第一光致抗蝕劑圖形層；

將未被第一光致抗蝕劑圖形層覆蓋的部分金屬載板蝕刻去除，從而在所述金屬載板內形成與第一光致抗蝕劑圖形層相互補的凹槽圖形；

在所述凹槽圖形內電鍍金屬形成第一導電線路層，所述第一導電線路層完全填充並凸出於所述凹槽圖形；

去除所述第一光致抗蝕劑圖形層；

在第一導電線路層一側壓合介電層，凸出於金屬載板的第一導電線路層嵌入所述介電層內；

在介電層遠離第一導電線路層的一側形成第二導電線路層；

以及

去除所述金屬載板。

【第2項】 如請求項第1項所述的電路板製作方法，其中，通過化學蝕刻所述金屬載板形成所述凹槽圖形。

【第3項】 如請求項第1項所述的電路板製作方法，其中，製作所述第二導電線路層包括步驟：

在所述介電層內形成盲孔；

在盲孔的內壁及介電層的表面形成電鍍種子層；

在電鍍種子層的表面形成第二光致抗蝕劑圖形；

採用電鍍的方式在為電鍍種子層表面形成電鍍金屬圖形；以

及

將第二光致抗蝕劑圖形去除。

【第4項】 如請求項第1項所述的電路板製作方法，其中，在壓合所述介電層時還在介電層的表面形成第二銅箔，製作所述第二導電線路層包括步驟：

在所述介電層及第二銅箔內形成盲孔；

在盲孔的內壁及第二銅箔的表面形成電鍍種子層；

在電鍍種子層的表面形成第二光致抗蝕劑圖形；

採用電鍍的方式在為電鍍種子層表面形成電鍍金屬圖形；以

及

將第二光致抗蝕劑圖形去除。

【第5項】 如請求項第1項所述的電路板製作方法，其中，還包括去除未被所述電鍍金屬覆蓋的電鍍種子層及第二銅箔。

【第6項】 如請求項第1項所述的電路板製作方法，其中，所述金屬載板的第一表面形成有第一銅箔，所述第一光致抗蝕劑圖形層形成於所述第一銅箔的表面，在形成所述凹槽圖形時，先將未被第一光致抗蝕劑圖形層覆蓋的第一銅箔蝕刻去除。

【第7項】 如請求項第1項所述的電路板製作方法，其中，金屬載板的材料為鋁。

【第8項】 一種電路板，其包括介電層、第一導電線路層和第二導電線路層，所述第一導電線路層和第二導電線路層形成於介電層的相對兩側，所述第一導電線路層部分嵌入所述介電層，部

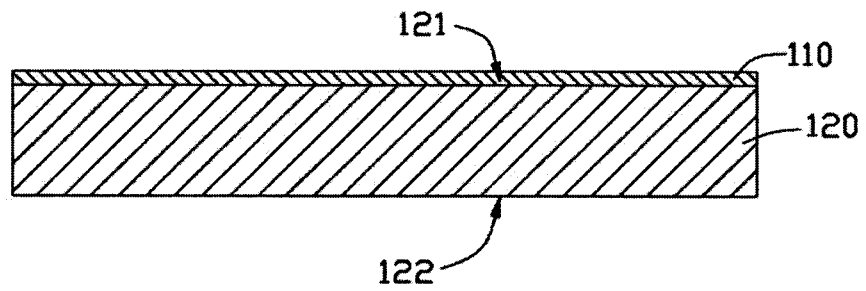
分凸出於所述介電層，所述第二導電線路層形成於介電層的表面。

【第9項】 如請求項第8項所述的電路板，其中，所述第二導電線路層有第二銅箔、電鍍種子層及電鍍金屬構成，所述第二銅箔形成於介電層的表面。

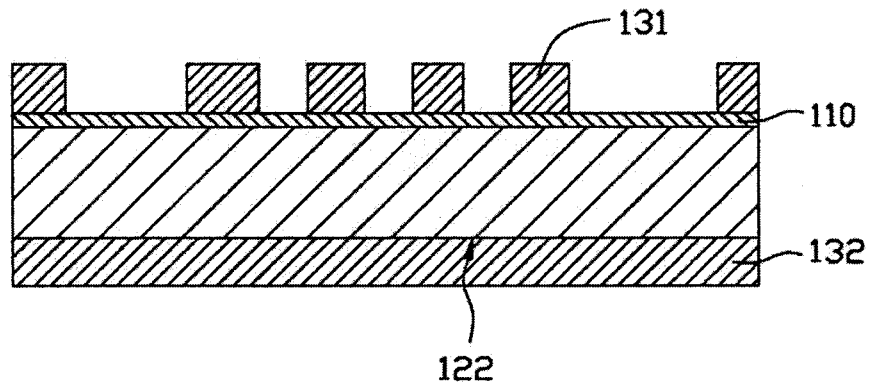
【第10項】 如請求項第8項所述的電路板，其中，所述第一導電線路層和第二導電線路層之間通過導電盲孔相互電導通。

圖式

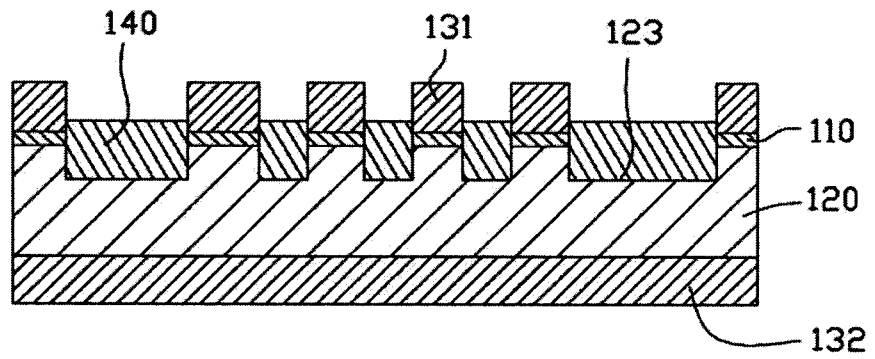
【發明圖式】

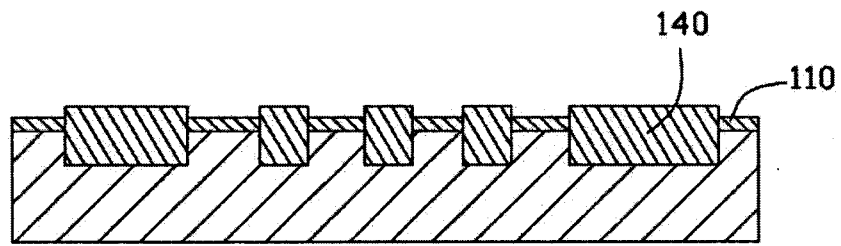


■ 1

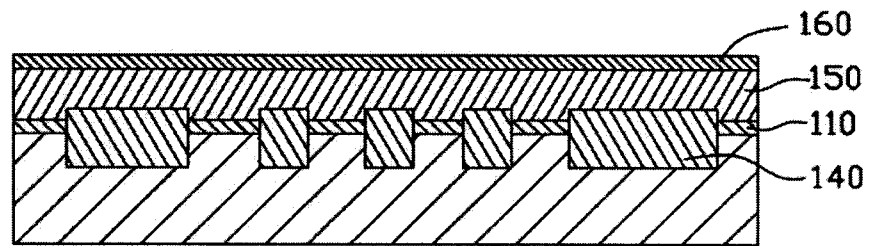


■ 2

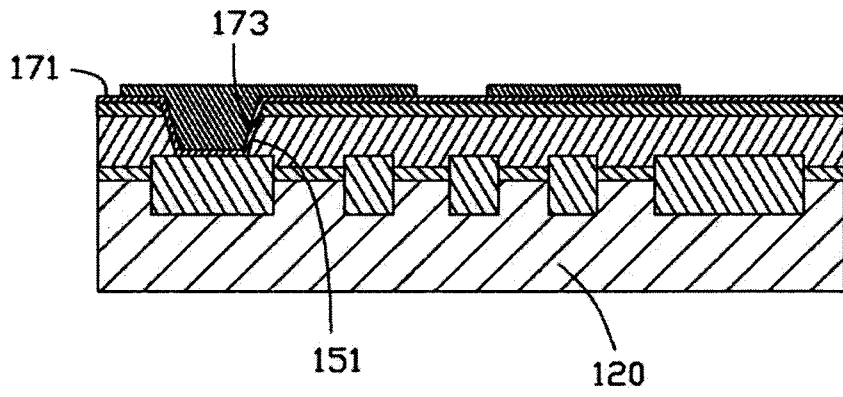




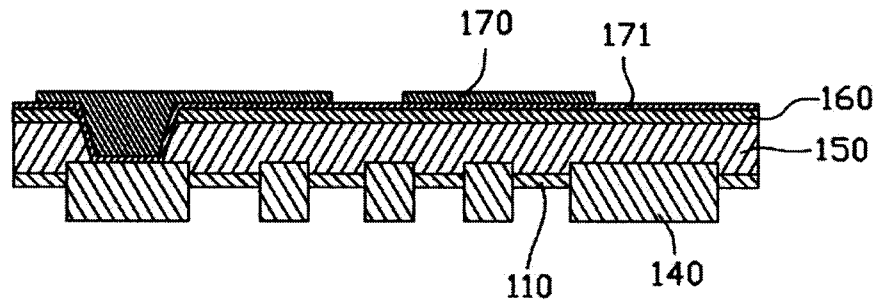
■ 4



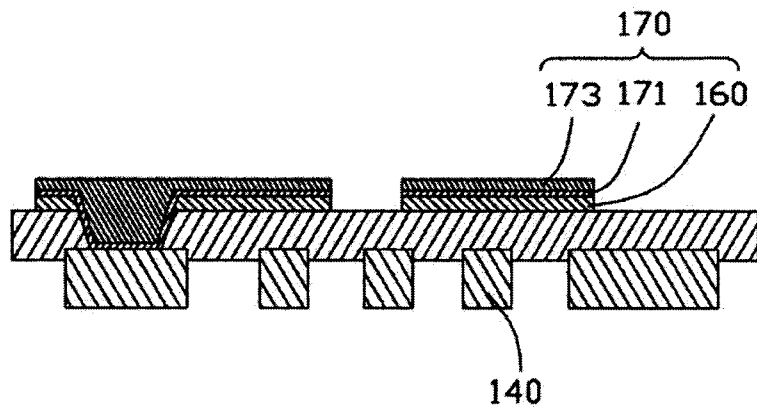
■ 5



■ 6



■ 7



■ 8

