

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-303159

(P2006-303159A)

(43) 公開日 平成18年11月2日(2006.11.2)

(51) Int. Cl.	F I	テマコード (参考)
HO 1 L 29/82 (2006.01)	HO 1 L 29/82 Z	5 F 0 8 3
HO 1 L 43/08 (2006.01)	HO 1 L 43/08 Z	
HO 1 L 27/105 (2006.01)	HO 1 L 27/10 4 4 7	
HO 1 L 21/8246 (2006.01)		

審査請求 未請求 請求項の数 13 O L (全 20 頁)

(21) 出願番号	特願2005-122223 (P2005-122223)	(71) 出願人	000005234 富士電機ホールディングス株式会社 神奈川県川崎市川崎区田辺新田1番1号
(22) 出願日	平成17年4月20日(2005.4.20)	(74) 代理人	100133167 弁理士 山本 浩
		(72) 発明者	斉藤 明 神奈川県横須賀市長坂二丁目2番1号 富士電機アドバンステクノロジー株式会社 内
		Fターム(参考)	5F083 FZ10 KA01 KA05 LA12 LA16

(54) 【発明の名称】 スピン注入磁区移動素子およびこれを用いた装置

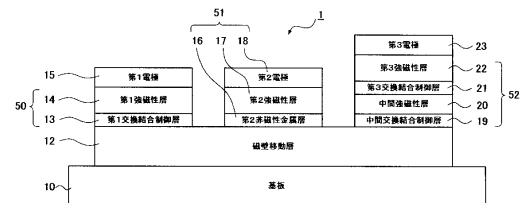
(57) 【要約】

【課題】 磁壁移動を電気抵抗で検出可能な素子を提供すると共に、高速かつ低電流での磁壁移動と記録された磁壁の熱安定性を両立可能とする。

【解決手段】 磁壁を有する磁壁移動層、それぞれ強磁性層を有する第1磁性層グループ、第2磁性層グループおよび第3磁性層グループを備え、各磁性層グループが磁壁移動層の同一面上にこの順に配置され、第1磁性層グループと第3磁性層グループとの間に電子を流すことにより磁壁移動層の磁壁を移動し、第2磁性層グループと第3磁性層グループとの間、または第2磁性層グループと第1磁性層グループとの間の電気抵抗により前記磁壁移動層の磁壁の位置を検出することを特徴とする。

磁壁移動層と第1磁性層グループとの間の反強磁性結合を有し、磁壁移動層と第3磁性層グループとの間の反強磁性結合もしくは強磁性結合を有することが好ましい。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

磁壁を有する磁壁移動層、強磁性層を有する第 1 磁性層グループ、強磁性層を有する第 2 磁性層グループおよび強磁性層を有する第 3 磁性層グループを備え、
該第 1 磁性層グループ、該第 2 磁性層グループおよび該第 3 磁性層グループが該磁壁移動層の同一面上に、この順に配置され、
該第 1 磁性層グループと該第 3 磁性層グループとの間に電子を流すことにより、前記磁壁移動層の磁壁を移動し、
該第 2 磁性層グループと該第 3 磁性層グループとの間、または該第 2 磁性層グループと該第 1 磁性層グループとの間の電気抵抗により前記磁壁移動層の磁壁の位置を検出することを特徴とするスピン注入磁区移動素子。

10

【請求項 2】

前記磁壁移動層の中で前記第 1 磁性層グループと接する部分の少なくとも一部が前記第 1 磁性層グループの一部と反強磁性結合をしており、前記磁壁移動層の中で前記第 3 磁性層グループと接する部分の少なくとも一部が前記第 3 磁性層グループの一部と反強磁性結合をしていることを特徴とする請求項 1 に記載のスピン注入磁区移動素子。

【請求項 3】

前記第 1 磁性層グループは非磁性の第 1 交換結合制御層と第 1 強磁性層が積層されてなり、該第 1 交換結合制御層が前記磁壁移動層と接していることを特徴とする請求項 2 に記載のスピン注入磁区移動素子。

20

【請求項 4】

前記第 2 磁性層グループは第 2 非磁性金属層と第 2 強磁性層が積層されてなり、該第 2 非磁性金属層が前記磁壁移動層と接していることを特徴とする請求項 2 または 3 に記載のスピン注入磁区移動素子。

【請求項 5】

前記第 3 磁性層グループは非磁性の中間交換結合制御層、中間強磁性層、非磁性の第 3 交換結合制御層および第 3 強磁性層がこの順に積層されてなり、該中間交換結合制御層が前記磁壁移動層と接していることを特徴とする請求項 3 ないし 4 のいずれかに記載のスピン注入磁区移動素子。

【請求項 6】

前記中間強磁性層の膜厚がスピン緩和距離より薄いことを特徴とする請求項 5 に記載のスピン注入磁区移動素子。

30

【請求項 7】

前記磁壁移動層の中で前記第 1 磁性層グループと接する部分の少なくとも一部が前記第 1 磁性層グループの一部と反強磁性結合をしており、前記磁壁移動層の中で前記第 3 磁性層グループと接する部分の少なくとも一部が前記第 3 磁性層グループの一部と強磁性結合をしていることを特徴とする請求項 1 に記載のスピン注入磁区移動素子。

【請求項 8】

前記第 1 磁性層グループは非磁性の第 1 交換結合制御層と第 1 強磁性層が積層されてなり、該第 1 交換結合制御層が前記磁壁移動層と接していることを特徴とする請求項 7 に記載のスピン注入磁区移動素子。

40

【請求項 9】

前記第 2 磁性層グループは第 2 非磁性金属層と第 2 強磁性層が積層されてなり、該第 2 非磁性金属層が前記磁壁移動層と接していることを特徴とする請求項 7 または 8 に記載のスピン注入磁区移動素子。

【請求項 10】

前記第 3 磁性層グループは非磁性の第 4 交換結合制御層および第 4 強磁性層が積層されてなり、
、該第 4 交換結合制御層が前記磁壁移動層と接していることを特徴とする請求項 7 ないし 9 のいずれかに記載のスピン注入磁区移動素子。

50

【請求項 1 1】

前記第 3 磁性層グループは第 5 強磁性層からなることを特徴とする請求項 7 ないし 9 のいずれかに記載のスピ注入磁区移動素子。

【請求項 1 2】

請求項 1 ないし 1 1 のいずれかに記載の複数のスピ注入磁区移動素子を、第 1 磁性層グループをワード線若しくはビット線に接続し、第 3 磁性層グループをビット線若しくはワード線に接続し、第 2 磁性層グループをデータ読出し線に接続して連結したことを特徴とするスピ注入磁区移動装置。

【請求項 1 3】

電気抵抗の差異を用いて記録、読み出しを行うことを特徴とする請求項 1 2 に記載のスピ注入磁区移動装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、磁気的なセンサーやメモリーを構成する基本構造素子およびこれを用いた装置に関する。より具体的には、電子スピンの注入を制御した、大容量かつ機械的な駆動部分を含まない磁気的なランダムアクセスメモリー、あるいは電子スピンの注入を検知する微弱電流センサーを構成する素子ならびに装置に関する。

【背景技術】

【0002】

図 10 は、従来提案されている巨大磁気抵抗 (GMR、Giant Magnetoresistance) 効果を利用した GMR 素子の断面構造を示したものである。例えばシリコン基板 100 上に下部電極 101、Co 等からなる下部強磁性層 103 (厚さ ~ 40 nm、直径 ~ 100 nm)、非磁性金属層 104 (厚さ ~ 6 nm、直径 ~ 100 nm)、Co 等からなる上部強磁性層 105 (厚さ ~ 2.5 nm、直径 ~ 100 nm)、上部電極 106 が順次形成されている。このような GMR 構造素子は、上部電極側からのスピ注入電流注入、即ち、下部電極側からのスピ分極した電子の注入によって上部強磁性層 105 の磁化を反転できることが知られている (例えば、特許文献 1 および非特許文献 1 参照)。

20

素子の動作原理は以下のように説明されている。はじめに素子に十分な磁界を印加し、下部強磁性層 103、上部強磁性層 105 の磁化状態を同一方向に揃える。図 11 a は磁化が右向きに揃った場合を示したもので、図中の矢印が各磁性層の磁化の方向を表している。以下の図面においても矢印の意味は同様である。この状態を平行状態 (P 状態) と呼ぶことにする。この状態で、電流を下部電極側から上部電極の向きに流すと、電子は上部電極から上部強磁性層 105 に注入される。上部電極中の電子スピンの状態はアップスピンとダウンスピンの分布が一致しているが、強磁性層中では電子スピンと強磁性金属原子のスピンの間に相互作用 (s-d 相互作用) が働くために、伝導電子のスピンは上部強磁性層 105 の磁化の向きに平行なスピンの多数を占めるように分極する。これをスピンの偏極と呼んでいる。しかし、今考えている積層膜の上部強磁性層 105 は薄いために、分極はわずかなものにとどまる。このわずかに分極したスピンの伝導電子が非磁性金属層 104 を通過して下部強磁性層 103 の表面に到達すると、下部強磁性層 103 の磁化の向きに平行なスピンの持つ電子は強磁性層 103 に注入されるが、下部強磁性層 103 の磁化と反対のスピンの持つ電子は反射され、再び強磁性層 105 に注入される。下部強磁性層 103 は厚いため、自分の持つ磁化に平行なスピンを優先して通過させるスピントラップとしての働きをする。この結果、上部強磁性層 105 中の多数キャリアは下部強磁性層 103 の磁化と反対向きのスピンの持つ電子となり、この電子によって、上部強磁性層 105 は磁化を反転させる向きのトルクを受ける。電流がある臨界電流を超えると、上部強磁性層 105 の磁化はトルクによって回転し、上部強磁性層 105 と下部強磁性層 103 の磁化は P 状態から反平行状態 (AP 状態) に変化する。

30

40

【0003】

50

次に A P 状態にある素子に上部電極から下部電極に向けて電流を流す場合を説明する。この場合は、電子は下部電極から下部強磁性層 103 に注入される。下部電極中の電子スピンの状態もアップスピンとダウンスピンの分布が一致しているが、強磁性層中では電子スピンと強磁性金属原子のスピンの間に相互作用 (s - d 相互作用) が働く。ここで下部強磁性層 103 は厚いために、伝導電子のスピンは下部強磁性層 103 の磁化に平行なスピンの大多数を占めるように分極する。この大きくスピン偏極した伝導電子が非磁性金属層 104 を通過して上部強磁性層 105 の表面に到達すると、上部強磁性層 105 の磁化の向きに反平行なスピンを持つ大多数の電子は上部強磁性層 105 に注入される。この結果、上部強磁性層 105 の磁化は下部強磁性層 103 の磁化と平行なスピンを持つ電子によって磁化を反転させる向きのトルクを受ける。電流がある臨界電流を超えると、上部強磁性層 105 の磁化はトルクによって回転し、上部強磁性層 105 と下部強磁性層 103 の磁化は A P 状態から P 状態に戻る。

10

【0004】

GMR 素子の両電極間の電気抵抗値は、P 状態で小さく A P 状態で大きく、その割合は数 10% であることが知られている。この GMR 効果を用いてハードディスクの読み出しヘッドが作製されている。図 12 は、この電流注入による GMR 素子の磁化反転を用いた MRAM (Magnetic Random Access Memory) の平面構造を示したものである。図 12 のような構成を用いれば、横に走るワード線 108 の組と縦に走るビット線 107 の組によって、記録セル 109 へのビット情報の書き込み (磁化の反転) と読み出し (記録セルの磁化状態に対応した電気抵抗値の検知) が原理的には可能である。

20

図 13、14 は、強磁性細線中を流れる電流によって強磁性細線中に形成された磁壁が移動する現象 (例えば、非特許文献 2 参照。) の説明図である。図 13 は構成を表すもので、絶縁基板 120 上に強磁性層 121 (厚さ ~ 10 nm、長さ ~ 数 μm) を形成し、上部に左電極 122、右電極 123 を形成している。強磁性層 121 としてはパーマロイ ($\text{Ni}_{80}\text{Fe}_{20}$) 薄膜等が用いられている。金属電極としては、銅 (Cu)、金 (Au)、白金 (Pt) などが用いられている。図 14 は、左電極 122、右電極 123 間に電流を流す場合の磁壁 124 の動作を説明するもので、磁性層の磁化の向きを前述と同様に矢印で表している。

【0005】

はじめに、図 14 a に示すように、2 つの電極に挟まれた強磁性層 121 の領域に 1 つの磁壁 124 が存在し、磁壁 124 の右側と左側の磁化の向きが対向している場合を考える。この状態で、右電極 123 から左電極 122 の向きに電流を流す場合は、磁壁 124 を電流が横切ることになる。このとき電子は左電極 122 から強磁性層 121 に注入され右電極 123 に流れ込むことになる。強磁性層 121 に注入された電子のスピンの磁化の向きは、s - d 相互作用によって、強磁性層 121 の磁壁 124 の左側の領域の磁化と同じ向きに揃う (あるいは、偏極とも呼ぶ) と考えられる。この偏極した電子スピンの磁化を S_l (右向きのベクトル) とする。次にスピン偏極した電子が磁壁 124 を通過して強磁性層 121 の磁壁 124 の右側の領域に注入されると、s - d 相互作用によって今度は磁壁 124 通過前とは反対の磁化と同じ向きに揃うことになる。磁壁 124 の右側での偏極した電子スピンの磁化を S_r (左向きのベクトル) とする。また、磁壁 124 の左側と右側における強磁性層の磁化をそれぞれ M_l (右向きのベクトル) および M_r (左向きのベクトル) とする。 S_l を正の向きと考えると、磁壁 124 の左から右に移動する過程で電子スピンの磁化 S_l は S_r に変化し、負の向きの電子スピンの増加することになる。今、磁壁を電子が横切る前と後で磁性体の磁化と伝導電子のスピンの角運動量の総和 ($M_l + S_l + M_r + S_r$) は保存され一定である。磁壁の左側の伝導電子が磁壁を横切る過程で、電子の全スピン運動量の総和 ($S_l + S_r$) は、 $2S_r$ だけ増加する (即ち、 $2S_l$ だけ減少する)。磁性体の磁化と伝導電子のスピンの角運動量の総和 ($M_l + S_l + M_r + S_r$) は保存されるから、伝導電子が磁壁を左から右に横切ることによって磁化の総和 ($M_l + M_r$) は $2S_l$ だけ増加する (即ち、 $2S_r$ だけ減少する)。すなわち、電子が磁壁

30

40

50

1 2 4 を左から右に横切ることによって、磁壁 1 2 4 の磁化は正の向き（即ち、M1 の方向）に増加していくことになる。即ち、磁壁 1 2 4 が電子の流れる向きと同じ方向に移動していくことになる。図 1 4 a と図 1 4 b は、電流を右電極 1 2 3 から流す前の磁壁 1 2 4 の位置と、電流を右電極 1 2 3 から流した後の磁壁 1 2 4 の位置の違いを示している。このように、電流の流れる向きに対して磁壁 1 2 4 は反対に移動することが知られている。この磁壁移動を可能とする電流密度はパーマロイ等の金属磁性体の場合で 10^8 A/cm^2 程度、強磁性半導体で $8 \times 10^4 \text{ A/cm}^2$ 程度であり、また、電流密度を上げることによって磁壁の移動速度は 3 m/s 程度になることが報告されている（例えば、非特許文献 2、3 参照。）。

【特許文献 1】特開 2004 - 207707 号公報

10

【非特許文献 1】カティン（J. A. Katine）、「Co/Cu/Co 柱における電流駆動磁気反転およびスピン波励起（Current-Driven Magnetization Reversal and Spin-Wave Excitation in Co/Cu/Co Pillars）」、フィジカル・レビュー・レターズ（Physical Review Letters）、米国、2000 年、第 84 巻、第 14 号、p. 3149 - 3152。

【非特許文献 2】山口（A. Yamaguchi）、「サブミクロン磁性細線における電流駆動による磁壁移動の実空間観測（Real-space Observation of Current-Driven Domain Wall Motion in Submicron Magnetic Wires）」、フィジカル・レビュー・レターズ（Physical Review Letters）、米国、2004 年、第 92 巻、第 7 号、p. 077205

20

【非特許文献 3】山ノ内路彦、日本物理学会 第 60 回年次大会予稿集、2005 年 3 月 27 日、p. 27aYP - 5

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述した二つの技術はいずれも電流を流すことによって磁化を反転するものである。また原理としては、スピン偏極した電子が強磁性体に注入されたときに、電子スピンによって強磁性体の磁化にトルクが加えられることによっている。このとき、注入された自由電子のスピン磁化と強磁性体の磁化の総計が保存されるのであり、わずかな注入電子（あるいは電流）で磁化の反転を起こすためには、磁化反転される強磁性体の体積および飽和磁化の大きさを小さくすることが必要になる。

30

たとえば、図 1 2 の MRAM の場合、臨界電流を小さくするために体積、飽和磁化を小さくする場合は、記録ビット、即ち、記録セル 109 の磁化の熱安定性が低くなり、室温でも熱擾乱によって磁化の熱ゆらぎが発生し、記録セルの磁化を保持できなくなる問題が生じる。図 1 3 で示した構成においても、電流による磁壁の高速移動をわずかな電流で行なうためには、飽和磁化を下げる必要がある。しかし、飽和磁化を下げていくことにより、磁壁を構成する磁化の熱ゆらぎが大きくなり、磁壁の位置が熱擾乱によってランダムに移動するといった問題が発生することが容易に想定できる。

40

【0007】

さらに、図 1 3 の構造では、電流によって磁化状態の変化、即ち、磁壁の移動を誘起することが可能であるが、磁化状態を検出することが困難である。なぜならば、図 1 3 の構成の場合、磁壁の位置が変わるだけで、電流の流れる磁性層の長さは変化しない。強磁性層 121 の右向きと左向きの磁化の領域の長さの比は変化するが、右向きと左向きの電気抵抗率は同じと考えられるため、この比の変化による電気抵抗の差は無視できるレベルであり、これだけでは、両電極間の電気抵抗が大きく変化することはない。

本発明は、以上のような問題点を鑑みてなされたもので、その目的とするところは次の通りである。

第一には、2 つの電極間に電流を流すことによって素子の磁化状態を変化させ、この 2

50

つの電極間の電気抵抗が素子の磁化状態に応じて変化する素子において、素子の磁化状態の熱安定性を向上するとともに、磁化状態を変化させるために必要な臨界電流が小さな素子を提供することにある。

【0008】

さらには、磁性体の2つの電極間に電流を流すことによって磁壁が移動する素子において、磁壁が移動することによって2つの電極間の電気抵抗が変化する素子を提供することにある。

【課題を解決するための手段】

【0009】

本発明のスピン注入磁区移動素子は、磁壁を有する磁壁移動層、強磁性層を有する第1磁性層グループ、強磁性層を有する第2磁性層グループおよび強磁性層を有する第3磁性層グループを備え、該第1磁性層グループ、該第2磁性層グループおよび該第3磁性層グループが該磁壁移動層の同一面上にこの順に配置され、該第1磁性層グループと該第3磁性層グループとの間に電子を流すことにより前記磁壁移動層の磁壁を移動し、該第2磁性層グループと該第3磁性層グループとの間、または該第2磁性層グループと該第1磁性層グループとの間の電気抵抗により前記磁壁移動層の磁壁の位置を検出することを特徴とする。

前記磁壁移動層の中で前記第1磁性層グループと接する部分の少なくとも一部が前記第1磁性層グループの一部と反強磁性結合をしており、前記磁壁移動層の中で前記第3磁性層グループと接する部分の少なくとも一部が前記第3磁性層グループの一部と反強磁性結合もしくは強磁性結合をしていることが好ましい。

【0010】

前記第1磁性層グループは非磁性の第1交換結合制御層と第1強磁性層が積層されてなり、該第1交換結合制御層が前記磁壁移動層と接していることが好ましい。

前記第2磁性層グループは第2非磁性金属層と第2強磁性層が積層されてなり、該第2非磁性金属層が前記磁壁移動層と接していることが好ましい。

前記第3磁性層グループは非磁性の中間交換結合制御層、中間強磁性層、非磁性の第3交換結合制御層および第3強磁性層がこの順に積層されてなり、該中間交換結合制御層が前記磁壁移動層と接しているか、または、前記第3磁性層グループは非磁性の第4交換結合制御層および第4強磁性層が積層されてなり、該第4交換結合制御層が前記磁壁移動層と接しているか、または、前記第3磁性層グループは第5強磁性層からなることが好ましい。

【0011】

前記中間強磁性層を設ける場合は、その膜厚がスピン緩和距離より薄いことが好ましい。

また、上述した複数のスピン注入磁区移動素子を、第1磁性層グループをワード線若しくはビット線に接続し、第3磁性層グループをビット線若しくはワード線に接続し、第2磁性層グループをデータ読み出し線に接続して連結することにより、スピン注入磁区移動装置を構成することができる。

本装置の記録、読み出しを行う場合は、電気抵抗の差異を用いることが好ましい。

【発明の効果】

【0012】

磁壁移動層の外部に保磁力の大きな強磁性層を配置し、この強磁性層と磁壁移動層との間に反強磁性結合もしくは強磁性結合を形成することにより、磁壁の位置を電気抵抗の変化として記録、再生することが実現可能となった。

さらには、強磁性体と磁壁移動層との間に反強磁性結合もしくは強磁性結合を形成することにより、磁壁と磁壁位置の安定化を図ることが可能となった。この結果、磁壁移動層内における磁壁移動を高速かつ低電流で行うために磁壁移動層の体積あるいは飽和磁化を小さくしていったとしても、記録された磁壁の熱安定性を確保することが可能であり、高速、低電流化と素子の記録磁化の熱安定性を両立して実現することが可能となった。

本発明の素子を多数個集積するとともに、シリコン半導体CMOS回路を集積した基板上に組み合わせて集積する等の手段により、記録容量が大きく、機械的な駆動部分を含まない磁気的なランダムアクセスメモリが実現できる。この他、本発明の素子は、端子間に流れる電流の向きによって、内部の磁化状態が変化し、端子間の電気抵抗が変わる磁気抵抗効果を発現するため、微弱な電流センサーとしても利用が可能である。

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明の実施の形態について説明する。

(第1の実施の形態)

図1は本発明の第1の実施の形態を説明するためのもので、スピン注入磁区移動素子1の断面模式図である。基板10の上に磁壁移動層12が形成され、磁壁移動層12の一方の端部の上に第1磁性層グループ50、第1電極15がこの順に形成され、磁壁移動層12の他の端部の上には第3磁性層グループ52、第3電極23がこの順に形成され、第1磁性層グループ50と第3磁性層グループ52の間の位置に第2磁性層グループ51、第2電極18がこの順に形成されている。第1磁性層グループ50は第1交換結合制御層13、第1強磁性層14がこの順に形成され、第2磁性層グループ51は第2非磁性金属層16、第2強磁性層17がこの順に形成され、第3磁性層グループ52は中間交換結合制御層19、中間強磁性層20、第3交換結合制御層21および第3強磁性層22がこの順に形成されている。

10

【0014】

図2は、本発明の第1の実施の形態の動作原理を説明するための模式図で、スピン注入磁区移動素子1の各磁性層について、その磁化の向きを矢印で示している。磁壁移動層12は磁壁24により、第1電極側の磁壁移動層12aと第3電極側の磁壁移動層12bに分割されている。

20

図1の構成が素子の最小単位であり、必要な数の素子を同一基板上に配置して所望の装置を形成する。本発明の素子を駆動するための回路、駆動素子等を同一基板上に配置することも可能である。

基板10の材料は、基板上に配置する複数の素子を独立に制御するために絶縁性を有し、また、素子を保持するために十分な剛性を有する材料であれば、所望の平坦度に応じて適宜選択可能である。例えば、サファイア、酸化シリコンなどの厚さ数100 μ mの絶縁基板や、表面を酸化し絶縁性を確保した半導体基板等が使用できる。

30

【0015】

第1電極15は、導電性の材料であれば適宜選択可能であり、その厚さは数十nmから数百nm、面積は20nm \times 20nmから300nm \times 300nmの範囲が好ましい。その形状は四角形状が好ましいが、所望により丸型、楕円形状等とすることもできる。

第1磁性層グループ50は、磁壁移動層12の一部で第1電極側の磁壁移動層12aとの間に反強磁性結合を形成し、第1電極側の磁壁移動層12aの磁化を第1強磁性層14と反対の向きに固定するためのものである。

第1強磁性層14は、強磁性を有する材料の内から適宜選択可能であり、例えば、CoPt合金、CoCr合金、CoPtCr合金、CoPtCrB合金、CoPtCrTaB合金、CoPt人工格子膜(規則合金)、CoPtCr-SiO₂グラニューラー材料等が使用できる。素子の動作中は、第1強磁性層14の磁化は一方向に固定していることが好ましい。このため、高い保磁力と厚い膜厚を有することが好ましく、保磁力は2000から4000Oe、厚みは50nmから200nmが好ましい。また、Co₅₀Pt₅₀等の規則合金が特に好ましい。規則合金は、磁気異方性定数Kuが1 \times 10⁷erg/cm³を超える材料が知られており、磁化の方向を安定に保持可能なためである。

40

【0016】

第1交換結合制御層13は、第1強磁性層14と磁壁移動層12を所定の間隙で離間し、第1強磁性層14と第1電極側の磁壁移動層12aとの間の交換結合定数を制御するための非磁性層である。その材料は、Ru、V、C、Nb、Mo、Rh、Ta、W、Re、

50

Ir、PtまたはPd等、あるいはこれらの元素のいずれかを主体とする合金が好ましい。第1交換結合制御層13の厚みにより交換結合定数は正から負の値へと変化する。従って、第1強磁性層14と第1電極側の磁壁移動層12aが反強磁性結合を行うように第1交換結合制御層13の厚みが選択されるが、厚すぎる場合には交換結合が小さくなるため0.5から3nmが好ましい。例えば、第1強磁性層14がCoPt合金、第1交換結合制御層13がRu、磁壁移動層12がCoHfTa合金の場合には、Ruの膜厚0.8nmで反強磁性結合に、Ruの膜厚1.8nmで強磁性結合とすることができる。

【0017】

磁壁移動層12は層内に形成する磁壁24の位置により、スピン注入磁区移動素子1全体の電気抵抗値を変化させ、かつヒステリシスをもたらすものである。動作の詳細については後述する。その材料としては、磁壁が存在する磁性材料であればよく、磁性金属、強磁性半導体あるいは強磁性酸化物等を使用することができる。好ましくは、パーマロイ、CoFe合金、CoFeB合金、NiCoFe合金、FeCoN合金、FeAlN合金、CoCrFeAl合金、Fe、FePt合金、NiMnSb合金、CoMn系合金、CoZrNb合金、 Sr_2FeMoO_6 、 Fe_2O_3 、CoHfTa合金等である。特に好ましくは、パーマロイ、 $Co_{90}Fe_{10}$ 、 Co_2MnAl 、 Co_2MnSi 、 Co_2MnGe である。その膜厚は、20nmから500nmが好ましい。第1強磁性層14の磁化の向きにより第1電極側の磁壁移動層12aの磁化の向きが容易に制御され、あるいは第3強磁性層22の磁化の向きにより第3電極側の磁壁移動層12bの磁化の向きが容易に制御されることが必要なため、磁壁移動層12の保磁力は100e以下が好ましい。その大きさは、第1磁性層グループ50、第2磁性層グループ51と第3磁性層グループ52とが所望の距離で離間して形成される大きさであれば良いが、複数の素子を高密度で集積するためには、幅30nmから300nm、長さ60nmから1000nmの長方形状が好ましい。

【0018】

第3磁性層グループ52は、第3強磁性層22と中間強磁性層20との間、および中間強磁性層20と第3電極側の磁壁移動層12bとの間に反強磁性結合を形成して、第3電極側の磁壁移動層12bの磁化の向きを第3強磁性層22と同じ向きに固定するためのものである。さらに、中間強磁性層20の膜厚を適切に制御することにより、注入される電子スピンを制御するためのものである。

中間交換結合制御層19は、中間強磁性層20と磁壁移動層12を所定の間隙で離間し、中間強磁性層20と第3電極側の磁壁移動層12bとの間の交換結合定数を制御するための非磁性層で、その材料、膜厚は、第1交換結合制御層13と同様に設定される。

中間強磁性層20は、上述した反強磁性結合を形成すると共に、注入される電子のスピンを保存したまま、隣接する層に電子注入するためのものである。例えば、中間交換結合制御層19から注入された電子は、その電子スピンの偏極状態を大部分保存したまま中間強磁性層20を通過して第3交換結合制御層21に注入される。中間強磁性層20の膜厚は電子スピンの緩和距離に比べて薄くすることが必要であるため、膜厚は50nm以下が好ましく、電子スピンの偏極状態を良好に保存するためには、5nm以上、20nm以下が特に好ましい。また、第3強磁性層22の磁化により、中間強磁性層20の磁化の向きが容易に制御されることが必要であり、中間強磁性層20の材料は第3強磁性層22と比べて保磁力の小さな材料とすることが好ましく、 $Ni_{45}Fe_{55}$ 、 $Ni_{81}Fe_{19}$ 等のパーマロイ、CoHfTa合金、CoZrNb合金、CoFe合金、FeCoN合金、FeAlN合金、NiFeMo合金、FeTaN合金等が好ましい。また、保磁力は200e以下とすることが好ましい。

【0019】

第3交換結合制御層21は、中間強磁性層20と第3強磁性層22を所定の間隙で離間し、中間強磁性層20と第3強磁性層22との間の交換結合定数を制御するための非磁性層で、その材料、膜厚は、第1交換結合制御層13と同様に設定される。

第3強磁性層22は、強磁性を有する材料の内から適宜選択可能であり、第1強磁性層

14と同様の材料が使用できる。素子の動作中は、第3強磁性層22の磁化は一方向に固定していることが好ましい。このため、高い保磁力と厚い膜厚を有することが好ましく、保磁力は2000から4000Oe、厚みは50nmから200nmが好ましい。

第3電極23は導電性の材料であれば適宜選択可能であり、その厚さは数十nmから数百nm、面積は20nm×20nmから300nm×300nmの範囲が好ましい。その形状は四角形状が好ましいが、所望により丸型、楕円状等とすることもできる。

【0020】

第2磁性層グループ51は、磁壁移動層の磁化の向きを検出することにより、記録を読み出すためのものである。

第2非磁性金属層16は、第2強磁性層17と磁壁移動層12の間で導電性を確保するとともに、第2強磁性層17と磁壁移動層12の間の磁気的な結合を断つためのものである。ここで磁気的な結合を断つとは、磁壁移動層12の内、第2非磁性金属層16を挟んで第2強磁性層17と対向する部分については、磁化の向きが特定の関係に固定されない状態にあることを意味している。より具体的には、第2強磁性層17の磁化の向きが右向きの場合に、磁壁移動層12の内第2非磁性金属層16に接する部分は、その磁化の向きが右向き、左向きのどちらの状態もとりうることを意味している。第2非磁性金属層16の材料は、Cu、Cr若しくはV、あるいはこれらの合金、またはAlの酸化物等が好ましい。複数の非磁性金属膜を積層することもできる。

10

【0021】

第2強磁性層17は、強磁性を有する材料の内から適宜選択可能であり、第1強磁性層14と同様の材料が使用できる。素子の動作中は、第3強磁性層22の磁化は一方向に固定していることが好ましい。このため、高い保磁力と厚い膜厚を有することが好ましく、保磁力は2000から4000Oe、厚みは50nmから200nmが好ましい。

20

第2電極18は導電性の材料であれば適宜選択可能であり、その厚さは数十nmから数百nm、面積は20nm×20nmから300nm×300nmの範囲が好ましい。その形状は四角形状が好ましいが、所望により丸型、楕円状等とすることもできる。

第1強磁性層14と第1交換結合制御層13の面積は第1電極15の面積と同等とすることが好ましく、第2強磁性層17と第2非磁性金属層16の面積は第2電極18の面積と同等とすることが好ましく、また中間交換結合制御層19から第3強磁性層22までの各層の面積は、第3電極23の面積と同等とすることが好ましい。

30

【0022】

基板10上の各層は周知の成膜方法で形成することが可能であり、例えば、スパッタ法、CVD法、蒸着法等を使用できる。

以下、図2を用いて第1の実施の形態の動作原理について説明する。

初めに、本素子に書き込みあるいは記録を行う場合の動作原理について説明する。

素子は初めに初期化を行う。図2aは、左向きで飽和磁界に相当する強い磁界を素子に印加した場合の例である。第1強磁性層14、第2強磁性層17、第3強磁性層22の磁化をすべて左向きにした状態を示している。

第1強磁性層14と第1電極側の磁壁移動層12aは反強磁性結合をしており、かつ、第1強磁性層14の保磁力が磁壁移動層12の保磁力よりも高いことから、第1電極側の磁壁移動層12aには第1強磁性層14の磁化の向きとは反対になる右向きの磁化が誘起される。また、第3強磁性層22と中間強磁性層20とは反強磁性結合をしており、かつ第3強磁性層22の保磁力が中間強磁性層20の保磁力よりも高いことから、中間強磁性層20には第3強磁性層22の磁化の向きと反対の右向きの磁化が誘起される。さらに、中間強磁性層20と第3電極側の磁壁移動層12bとは反強磁性結合をしていることから第3電極側の磁壁移動層12bには中間強磁性層20の磁化の向きと反対になる左向きの磁化が誘起される。したがって、磁壁移動層12aと12bは、必ず反対向きの磁化が誘起されることになる。磁壁移動層12の保磁力は小さいため、複数の磁壁が発生している場合もあるが、図13、14で説明した原理にしたがって第1電極から第3電極に向けて電流を流すことにより、図2aの磁壁24の位置に集約することができる。また、第1電

40

50

極側の磁壁移動層 1 2 a には、第 1 強磁性層 1 4 との反強磁性結合によって、第 1 強磁性層 1 4 の磁化と反対の向きの磁化が必ず誘起されるため、第 1 電極から第 3 電極に向けて電流を流し続けた場合でも磁壁移動層 1 2 には安定な磁壁を 1 つ形成することができる。なお、前述したように、磁壁移動層 1 2 の磁化の向きは、第 2 強磁性層 1 7 の磁化の向きにより制約されることはない。

【 0 0 2 3 】

図 2 a の状態の素子に、第 3 電極から第 1 電極に向けて電流を流し続けると、磁壁 2 4 は電流の向きと反対に移動する。図 2 b は、磁壁 2 4 が第 3 磁性層グループ 5 2 の左端に達した時点で電流を止めた場合である。中間強磁性層 2 0 と第 3 電極側の磁壁移動層 1 2 b は反強磁性結合をしているため、第 3 電極側の磁壁移動層 1 2 b には必ず中間強磁性層 2 0 の磁化と反対の磁化が誘起されるため、磁壁移動層 1 2 には安定な磁壁が 1 つ形成され消失することはない。なお、磁壁移動層 1 2 の膜厚が厚い場合には、所望により、さらに電流を流すことにより、磁壁をさらに移動して図 3 b の位置とすることもできる。即ち、第 3 電極側の磁壁移動層 1 2 b を第 3 磁性層グループ近傍に局在化させ、その厚みを電子スピンの緩和距離と比較して十分に薄くすることが可能であり、例えば、その厚みを 20 nm 程度とすることができる。

10

【 0 0 2 4 】

図 2 b の状態の素子に第 1 電極から第 3 電極に向けて電流を流し続けると前記と逆の動作を行って図 2 a の状態に到達する。また、所望により、さらに電流を流して、磁壁を図 3 a の位置とすることもできる。即ち、第 1 電極側の磁壁移動層 1 2 a を第 1 磁性層グループ近傍に局在化させ、その厚みを電子スピンの緩和距離と比較して十分に薄くすることが可能であり、例えば、その厚みを 20 nm 程度とすることができる。

20

このように、電流の向きを反転させることにより、磁壁移動層 1 2 の磁壁 2 4 の位置を、両端部に自由に位置させることができる。なお、図 2 と図 3 の磁壁の位置を比較した場合、磁壁移動に必要な電流量は図 2 の方が小さくすることができる。

次に、本素子の記録を読み出すあるいは磁化状態を検出する場合の動作原理について説明する。

【 0 0 2 5 】

本動作原理は、磁性層の厚みと電子スピンの緩和距離の相対関係により電子スピンの挙動が異なる点に基づいている。より具体的には、磁性層の厚みが電子スピンの緩和距離に比べて十分に薄い場合は、電子はそのスピンの大部分が保存されて磁性層を通過し、磁性層の厚みが電子スピンの緩和距離と同等以上となる場合には、電子はそのスピンの磁化に偏極されて磁性層を通過する点に基づいている。

30

以下では、図 1 の素子に対して、検出電流を第 3 電極 2 3 から第 2 電極 1 8 の方向に流した場合（即ち、電子が第 2 電極 1 8 から第 3 電極 2 3 に向かって注入される場合。）を例にとって、素子の電気抵抗の差を検知する方法について説明する。

図 3 a では電子は次の経路を流れる。

< 電子経路 1 > : 第 2 電極 1 8 - 左向きの磁化状態の厚い第 2 強磁性層 1 7 - 非磁性の第 2 非磁性金属層 1 6 - 左向きの磁化状態が誘起された厚い磁壁移動層 1 2 b - 非磁性の中間交換結合制御層 1 9 - 右向きの磁化状態の薄い中間強磁性層 2 0 - 非磁性の第 3 交換結合制御層 2 1 - 左向きの磁化状態の厚い第 3 強磁性層 2 2 - 第 3 電極 2 3

40

ここで、各層が厚い、薄いの意味は、電子がその層を通過する距離が、電子スピンの緩和距離に比べて同等以上の長さの場合を厚いと表現し、電子スピンの緩和距離に比べて充分短い場合を薄いと表現している。例えば膜厚で考える場合は、薄い膜厚とは、例えば 20 nm 程度の膜厚であり、厚い膜厚とは、例えば 200 nm 程度の膜厚である。

【 0 0 2 6 】

図 3 b では電子は次の経路を流れる。厚い、薄いの意味は上述と同様である。

< 電子経路 2 > : 第 2 電極 1 8 - 左向きの磁化状態の厚い第 2 強磁性層 1 7 - 非磁性の第 2 非磁性金属層 1 6 - 右向きの磁化状態の厚い磁壁移動層 1 2 a - 左向きの磁化状態が誘起された薄い磁壁移動層 1 2 b - 非磁性の中間交換結合制御層 1 9 - 右向きの磁化状態

50

の薄い中間強磁性層 2 0 - 非磁性の第 3 交換結合制御層 2 1 - 左向きの磁化状態の厚い第 3 強磁性層 2 2 - 第 3 電極 2 3

スピン偏極した電子は、スピンの向きと異なる方向に磁化された磁性体との界面で散乱または反射を受け、電気抵抗の増加を引き起こす。また、厚い磁性層を通過する場合は、電子のスピンの向きは、磁性体の磁化の向きに偏極することになる。電子経路 2 と電子経路 1 を比較すると、電子経路 2 では、s - d 相互作用によって第 2 強磁性層 1 7 中で左向きの磁化の方向のスピンの向きに偏極された電子（ここではダウンスピンと考える）が、厚い磁壁移動層 1 2 a との界面で大きく散乱または反射されることで電気抵抗増加をもたらす。しかし、磁壁移動層 1 2 a へ注入されたダウンスピンの電子は、s - d 相互作用によって今度は厚い磁壁移動層 1 2 a の磁化の向きであるアップスピンに偏極されていく。このアップスピンの電子は、薄い磁壁移動層 1 2 b に注入されるときに界面で弱い散乱または反射されることになる。薄い磁壁移動層 1 2 b に注入されたアップスピンの電子は、磁壁移動層 1 2 b が薄いため、アップスピンに偏極したまま同じ磁化方向を持つ中間強磁性層 2 0 に到達する。この結果、中間強磁性層 2 0 との界面では大きな散乱・反射を受けない。さらに、電子はアップスピンを保持したまま薄い中間強磁性層 2 0 を通過して、厚い第 3 強磁性層 2 2 の界面で大きく反射・散乱されることになる。

【 0 0 2 7 】

一方、電子経路 1 では、s - d 相互作用によって第 2 強磁性層 1 7 中で左向きの磁化の方向のダウンスピンに偏極された電子が、同じ磁化の方向を持つ磁壁移動層 1 2 b に注入されるため、界面で大きな散乱または反射を受けない。さらに、ダウンスピンを保持したまま磁壁移動層 1 2 b を通過して、磁化の向きの異なる中間強磁性層 2 0 へ到達しその界面で弱い散乱または反射を受ける。しかし、中間強磁性層 2 0 は薄いために、電子はダウンスピンを保持したまま磁化の向きが同じ第 3 強磁性層 2 2 まで到達する。

磁性膜に電子が注入される場合、磁性膜の磁化の方向と異なる向きのスピンを持つ電子に対して磁性膜界面にはポテンシャル障壁が存在する。したがって、電子はポテンシャル障壁によって散乱、あるいは反射される。界面のポテンシャル障壁によって電子が大きく散乱・反射され電気抵抗を大きく増加する場合とは、十分にスピン偏極した電子が電子の持つスピン角運動量の方向と異なる磁化を持つ厚い磁性体に注入される場合である。すなわち厚い磁性層同士の磁化の組み合わせが、スピン依存伝導に大きく寄与する。より具体的には、素子の電気抵抗は、厚い磁性層同士の磁化が反平行な状態にあるか、あるいは平行な状態にあるかによって大きく変わり、厚い磁性層同士の間にある薄い磁性層の磁化からの影響は小さい。

【 0 0 2 8 】

厚い磁性層同士の磁化の組み合わせだけを電子経路 1 と 2 から抜きだして比較すると以下のようなになる。

< 電子経路 1 > : 左向きの磁化状態の厚い第 2 強磁性層 1 7 - 左向きの磁化状態の厚い磁壁移動層 1 2 b - 左向きの磁化状態の厚い第 3 強磁性層 2 2

< 電子経路 2 > : 左向きの磁化状態の厚い第 2 強磁性層 1 7 - 右向きの磁化状態の厚い磁壁移動層 1 2 a - 左向きの磁化状態の第 3 強磁性層 2 2

電子経路 1 と 2 を比較すると、電子経路 2 では、s - d 相互作用によって厚い第 2 強磁性層 1 7 中で左向きに偏極した電子スピンの向きが、右向きの磁化を持つ厚い磁壁移動層 1 2 a に注入される。さらに磁壁移動層 1 2 a 中で s - d 相互作用によって右向きに偏極した電子スピンの向きが、左向きの磁化を持つ第 3 強磁性層 2 2 に注入されるわけで、2 度にわたって異なる磁化の向きをもつ層に注入される。一方、電子経路 1 では、s - d 相互作用によって厚い第 2 強磁性層 1 7 中で左向きに偏極した電子スピンの向きは、同じ左向きの磁化をもつ厚い磁壁移動層 1 2 b、第 3 強磁性層 2 2 に注入されるため、大きな散乱・反射を受けない。このため、電子経路 2 の電気抵抗は電子経路 1 の電気抵抗よりも高くなる。したがって、電極間の電気抵抗を測定することによって、容易に素子の内部磁化の状態を検知することができる。

【 0 0 2 9 】

10

20

30

40

50

上述の例は、第2電極と第3電極を用いる例について説明したが、第1電極と第2電極を用いる場合も同様に動作させることができる。

また、第1電極15と第2電極18の間の電気抵抗は図2aと図3aで異なっており、図2aの電気抵抗は図3aより大きい。これを第2電極18と第3電極23間の電気抵抗と組み合わせることにより、多値記録を行うことが可能である。

また、図1の構成は、本発明の趣旨を逸脱しない範囲で適宜変更可能である。例えば、図4のスピン注入磁区移動素子2は、交換結合制御層の部分で、交換結合制御層と非磁性金属層にて構成した例である。図1の第1交換結合制御層13に対応する部分は、図4で第1交換結合制御層13と第1非磁性金属層25にて構成されており、第1強磁性層14は第1交換結合制御層13を介して磁壁移動層12aと反強磁性結合を行っている。第1非磁性金属層25は第1強磁性層14と磁壁移動層12の導電性を確保するとともに、両者の間の磁気的な結合を断っている。また、図1の中間交換結合制御層19に対応する部分は、図4で中間交換結合制御層19と中間非磁性金属層26にて構成されており、中間強磁性層20との関係は第1強磁性層14の場合と同様である。このようにすることで、各強磁性層と磁壁移動層12の導電性が各非磁性金属層により確保され、また、磁壁24は各磁性層グループの下まで移動可能となる。図4は磁壁24が第1磁性層グループ50の下まで延伸している例を示している。この結果、磁壁位置の選択肢を拡大することができる。

【0030】

なお、上記では、特にメモリー素子において有効となる二つの磁化状態の検出方法について説明したが、磁化状態を連続的に検出することも可能である。電子が電子スピンと異なる磁化の磁性層を通過する場合、電子スピンは磁性層の磁化に揃うまで連続的に変化する。即ち、通過する距離に応じて電子スピンの偏極の程度が異なるわけで、電子スピンの偏極の程度に応じて次に注入される磁性層での電気抵抗が変化することとなる。より具体的には、磁壁移動層12の磁壁24の位置に応じて第1電極から第3電極までの電気抵抗が連続的に変化する。磁壁24の位置は素子に流れた電流に依存するため、素子の電気抵抗を検出することにより、流れた電流を検出することが実現可能となる。

また、電気抵抗の変化を段階的に区分することにより、多値記録を行うこともできる。

(第2の実施の形態)

本発明の第2の実施の形態は、第3磁性層グループ52と磁壁移動層12の間に、強磁性結合を設けるものである。以下、具体的に説明する。

【0031】

図5は本発明の第2の実施の形態を説明するためのもので、スピン注入磁区移動素子3の断面模式図である。基板10の上に磁壁移動層12が形成され、磁壁移動層12の一方の端部の上に第1磁性層グループ50、第1電極15がこの順に形成され、磁壁移動層12の他の端部の上には第3磁性層グループ52、第3電極23がこの順に形成され、第1磁性層グループ50と第3磁性層グループ52の間の位置に第2磁性層グループ51、第2電極18がこの順に形成されている。第1磁性層グループ50は第1交換結合制御層13、第1強磁性層14がこの順に形成され、第2磁性層グループ51は第2非磁性金属層16、第2強磁性層17がこの順に形成され、第3磁性層グループ52は第4交換結合制御層31および第4強磁性層32がこの順に形成されている。

図6は、本発明の第2の実施の形態の動作原理を説明するための図で、図5の素子の各磁性層について、その磁化の向きを矢印で示している。磁壁移動層12は磁壁24により、第1電極側の磁壁移動層12aと第3電極側の磁壁移動層12bに分割されている。

【0032】

図5の構成が素子の最小単位であり、必要な数の素子を同一基板上に配置して所望の装置を形成する。本発明の素子を駆動するための回路、駆動素子等を同一基板上に配置することも可能である。

基板10、第1電極15、第1強磁性層14、第1交換結合制御層13、第2電極18、第2強磁性層17、第2非磁性金属層16、第3電極23は前述したスピン注入磁区移

10

20

30

40

50

動素子 1 と同様に構成する。

磁壁移動層 1 2 は、第 3 電極側の磁壁移動層 1 2 b の制御方法がスピン注入磁区移動素子 1 と異なるが、材料、膜厚、磁気特性はスピン注入磁区移動素子 1 と同様に構成する。

第 4 交換結合制御層 3 1 および第 4 強磁性層 3 2 は、第 4 強磁性層 3 2 と第 3 電極側の磁壁移動層 1 2 b との間に強磁性結合を形成して、第 3 電極側の磁壁移動層 1 2 b の磁化の向きを第 4 強磁性層 3 2 と同じ向きに固定するためのものである。

【0033】

第 4 交換結合制御層 3 1 は、磁壁移動層 1 2 と第 4 強磁性層 3 2 を所定の間隙で離間し、第 3 電極側の磁壁移動層 1 2 b と第 4 強磁性層 3 2 との間の交換結合定数を制御するための非磁性層で、その材料は第 1 交換結合制御層 1 3 と同様に設定され、その膜厚は第 3 電極側の磁壁移動層 1 2 b と第 4 強磁性層 3 2 とが強磁性結合を行うように設定される。

第 4 強磁性層 3 2 は、強磁性を有する材料の内から適宜選択可能であり、第 1 強磁性層 1 4 と同様の材料が使用できる。素子の動作中は、第 4 強磁性層 3 2 の磁化は一方向に固定していることが好ましい。このため、高い保磁力と厚い膜厚を有することが好ましく、保磁力は 2000 から 4000 Oe、厚みは 50 nm から 200 nm が好ましい。

第 4 交換結合制御層 3 1 と第 4 強磁性層 3 2 の面積は、第 3 電極と同等とすることが好ましい。

【0034】

基板 10 上の各層は周知の成膜方法で形成することが可能であり、例えば、スパッタ法、CVD法、蒸着法等を使用できる。

動作原理はスピン注入磁区移動素子 1 と同様である。書き込みの場合は、第 1 電極 1 5 と第 3 電極 2 3 の間に印加する電流の向きにより、磁壁 2 4 の位置が図 6 a、6 b 等の位置に移動することに基づいて行う。第 1 電極 1 5 から第 3 電極 2 3 に向けて十分に電流を流した場合は、図 5 a の磁化状態となり、第 1 電極側の磁壁移動層 1 2 a の厚みは電子スピン緩和距離よりも充分薄くして、例えば 20 nm 程度とすることができる。逆に、第 3 電極 2 3 から第 1 電極 1 5 に向けて十分に電流を流した場合は、図 5 b の磁化状態となり、第 1 電極側の磁壁移動層 1 2 b の厚みは電子スピン緩和距離よりも充分薄くして、例えば 20 nm 程度とすることができる。磁壁 2 4 の位置は図 2 に相当する位置で制御しても良い。

【0035】

読み出しの場合は、素子の電気抵抗が、厚い磁性層同士の磁化が反平行な状態にあるか、あるいは平行な状態にあるかによって大きく変わり、厚い磁性層同士の間にある薄い磁性層の磁化からの影響は小さいことに基づいて行う。第 2 電極 1 8 と第 3 電極 2 3 の間の電気抵抗で読み出す場合を例にとれば、図 6 a の磁化状態の場合は、厚い磁性層である第 2 強磁性層 1 7、第 3 電極側の磁壁移動層 1 2 b および第 4 強磁性層 3 2 がすべて同じ向きに向いている。一方、図 6 b の磁化状態では、厚い磁性層である第 2 強磁性層 1 7、第 1 電極側の磁壁移動層 1 2 a および第 4 強磁性層 3 2 は隣接する磁性層同士の磁化が逆の向きとなっている。従って、図 6 b の磁化状態の電気抵抗は、図 6 a の磁化状態の電気抵抗よりも大きくなる。

上述の例は、第 2 電極と第 3 電極を用いる例について説明したが、第 1 電極と第 2 電極を用いる場合も同様に動作させることができる。

【0036】

また、第 1 の実施の形態と同様にして、多値記録を行うことが可能である。

図 7 は、第 2 の実施の形態の他の構成例を説明するためのもので、スピン注入磁区移動素子 4 の断面模式図である。第 3 磁性層グループ 5 2 は第 5 強磁性層 4 2 から構成されており、第 3 磁性層グループ 5 2 を除いた他の各層はスピン注入磁区移動素子 3 と同様に構成する。

図 8 は、図 7 の構成の素子の動作原理を説明するための図で、各磁性層について、その磁化の向きを矢印で示している。磁壁移動層 1 2 は磁壁 2 4 により、第 1 電極側の磁壁移動層 1 2 a と第 2 電極側の磁壁移動層 1 2 b に分割されている。

第5強磁性層42と磁壁移動層12は直説接しており、第5強磁性層42と第3電極側の磁壁移動層12bとの間に強磁性結合が形成され、第3電極側の磁壁移動層12bの磁化の向きは第5強磁性層42と同じ向きに固定される。

【0037】

第5強磁性層42は、強磁性を有する材料の内から適宜選択可能であり、第1強磁性層14と同様の材料を使用できる。素子の動作中は、第5強磁性層42の磁化は一方向に固定していることが好ましい。このため、高い保磁力と厚い膜厚を有することが好ましく、保磁力は2000から4000Oe、厚みは50nmから200nmが好ましい。

第5強磁性層42の面積は第3電極23の面積と同等とすることが好ましい。

基板10上の各層は周知の成膜方法で形成することが可能であり、例えば、スパッタ法、CVD法、蒸着法等を使用できる。 10

動作原理はスピン注入磁区移動素子3と同様である。書き込みの場合は、第1電極15と第3電極23の間に印加する電流の向きにより、磁壁24の位置が図8a、8b等の位置に移動することに基づいて行う。第1電極15から第3電極23に向けて十分に電流を流した場合は、図8aの磁化状態となり、第1電極側の磁壁移動層12aの厚みは電子スピン緩和距離よりも充分薄くして、例えば20nm程度とすることができ。逆に、第3電極23から第1電極15に向けて十分に電流を流した場合は、図8bの磁化状態となり、第3電極側の磁壁移動層12bの厚みは電子スピン緩和距離よりも充分薄くして、例えば20nm程度とすることができ。 20

【0038】

読み出しの場合もスピン注入磁区移動素子3と同様である。第2電極18と第3電極23の間の電気抵抗を使用する場合を例に取れば、図8aの磁化状態の場合は、厚い磁性層である第2強磁性層17、第3電極側の磁壁移動層12bおよび第5強磁性層42がすべて同じ向きに向いている。一方、図8bの磁化状態では、厚い磁性層である第2強磁性層17、第1電極側の磁壁移動層12aおよび第5強磁性層42は隣接する磁性層同士の磁化が逆の向きとなっている。従って、図8bの磁化状態の電気抵抗は、図8aの磁化状態の電気抵抗よりも大きくなる。

(第3の実施の形態)

本発明の第3の実施の形態は、スピン注入磁区移動素子を複数連結して記憶装置を構成するものである。以下、具体的に説明する。 30

【0039】

図9は、本発明の記憶装置の構成例を説明するための模式図で、複数のスピン注入磁区移動素子3がワード線87、データ読み出し線88およびビット線89により連結されている。ワード線87は各素子3の第1電極15に連結され、データ読み出し線88は各素子3の第2電極18に連結され、ビット線89は各素子3の第3電極23に連結されている。図中の矢印は各磁性層の磁化の向きを表すもので、白抜きの矢印は磁壁移動層12の磁化の向き、塗りつぶしの矢印は各電極の下部に配置された各強磁性層14、17、32の磁化の向きを表している。また白抜きの矢印の間の太線は、磁壁移動層12の磁壁24の位置を表している。また状態0、1は電気抵抗がそれぞれ高い状態、低い状態を表している。 40

ワード線87とビット線89は各素子に記録を行うためのもので、各素子の第1電極15と第3電極間23に電流を流して磁壁24を移動する。低い駆動電流を所望する場合は、磁壁24の移動は、第1電極15あるいは第3電極23の端部近傍で停止することが好ましい。高い熱安定性を所望する場合は、磁壁24はさらに移動して各磁性層グループの近傍に局在させる。また、前述した方法で多値記録を行う場合には、磁壁24は各磁性層グループの近傍に局在させる。

【0040】

読み出し線88は、第2電極18と第3電極23の間、または第2電極18と第1電極15の間に検出電流を流し、電気抵抗を検出して各素子の磁化の状態、即ち記録されたデータを検出するためのものである。 50

図9は、紙面下部から上部に向かう向きの磁界を印加して初期化した状態で示したものである。さらに左下の素子に対して、第3電極から第1電極に向けて電流を流して記録した状態で示している。

以上のようにすることで、多数の素子を集積した記憶装置を構成することができる。

以下、本発明の実施例に付き、より詳細に説明する。

【実施例1】

【0041】

本実施例は、図1の構成の素子を製作し、動作させたものである。

基板10として、厚さ500nmの酸化膜を形成した厚さ500 μ mのシリコン基板を用い、スパッター法を用いて基板上に以下の各層を形成した。Ni₈₀Fe₂₀からなる磁壁移動層12を厚さ100nm、幅200nm、長さ1000nm、保磁力50eにて形成し、引き続き、磁壁移動層12の一端の上に第1磁性層グループ50を形成した。はじめに、Ruからなる第1交換結合制御層13を厚さ0.8nm、面積100nm \times 100nmにて形成し、引き続き、CoPt合金からなる第1強磁性層14を厚さ200nm、面積100nm \times 100nm、保磁力25000eにて形成し、引き続き、Auからなる第1電極15を厚さ200nm、面積100nm \times 100nmにて形成した。引き続き、磁壁移動層12中央部の上に第2磁性層グループ51を形成した。はじめに、Cuからなる非磁性金属層16を厚さ1nm、面積100nm \times 100nmにて形成し、引き続き、CoPt合金からなる第2強磁性層17を厚さ200nm、面積100nm \times 100nm、保磁力25000eにて形成し、引き続き、Auからなる第2電極18を厚さ200nm、面積100nm \times 100nmにて形成した。引き続き、磁壁移動層12の他端の上に第3磁性層グループ52を形成した。はじめに、Ruからなる中間交換結合制御層19を厚さ0.8nm、面積100nm \times 100nmにて形成し、引き続き、Ni₄₅Fe₅₅からなる中間強磁性層20を厚さ15nm、面積100nm \times 100nm、保磁力100eにて形成し、引き続き、Ruからなる第2交換結合制御層21を厚さ0.8nm、面積100nm \times 100nmにて形成し、引き続き、CoPt合金からなる第3強磁性層22を厚さ200nm、面積100nm \times 100nm、保磁力25000eにて形成し、引き続き、Auからなる第3電極23を厚さ200nm、面積100nm \times 100nmにて形成して実施例1とした。

【0042】

この素子を用いて、次の手順で評価を行った。初めに、50000eの磁界を印加して図3aの状態に初期化した。続いて、手順1として第3電極から第1電極に向けて10mA（電流密度で 1×10^8 A/cm²）の駆動電流を流して図3bの状態とし、この時の第2電極18と第3電極23の間の電気抵抗を検出電流300 μ Aにて測定した。次に、手順2として第1電極から第3電極に向けて10mA（電流密度で 1×10^8 A/cm²）の駆動電流を流して図3aの状態とし、この時の第2電極18と第3電極23の間の電気抵抗を検出電流300 μ Aにて測定した。電流の向きを交互に逆転して手順1と手順2をそれぞれ10回行い、各電気抵抗値の平均を得た。図3aの状態の電気抵抗値の平均は1.4であり、図3bの状態の電気抵抗値の平均は1.6であった。それぞれ安定した測定値が得られており、メモリー動作が確認できた。

【実施例2】

【0043】

本実施例は、図5の構成の素子を製作し、動作させたものである。

第3磁性層グループ52を以下のように作製したこと以外は実施例1と同様にしてスピン注入磁区移動素子3を作製した。

磁壁移動層12上にRuからなる第4交換結合制御層31を厚さ1.8nm、面積100nm \times 100nmにて形成し、引き続き、CoPt合金からなる第4強磁性層32を厚さ200nm、面積100nm \times 100nm、保磁力25000eにて形成し、引き続き、Auからなる第3電極23を厚さ200nm、面積100nm \times 100nmにて形成して実施例2とした。

10

20

30

40

50

この素子を用いて、実施例 1 と同様にして評価を行った。初期化の磁界は 5000 Oe 、駆動電流は電流密度で $1 \times 10^8\text{ A/cm}^2$ 、検出電流は $300\text{ }\mu\text{A}$ にて各 10 回測定した。図 6 a の状態の電気抵抗値の平均は 1.4 であり、図 6 b の状態の電気抵抗値の平均は 1.6 であった。それぞれ安定した測定値が得られており、メモリー動作が確認できた。

【実施例 3】

【0044】

本実施例は、図 7 の構成の素子を製作し、動作させたものである。

第 3 磁性層グループ 5 2 を以下のように作製したこと以外は実施例 1 と同様にしてスピン注入磁区移動素子 4 を作製した。

磁壁移動層 1 2 上に CoPt 合金からなる第 5 強磁性層 4 2 を厚さ 200 nm 、面積 $100\text{ nm} \times 100\text{ nm}$ 、保磁力 2500 Oe にて形成し、引き続き、Au からなる第 3 電極 2 3 を厚さ 200 nm 、面積 $100\text{ nm} \times 100\text{ nm}$ にて形成して実施例 2 とした。

この素子を用いて、実施例 1 と同様にして評価を行った。初期化の磁界は 5000 Oe 、駆動電流は電流密度で $1 \times 10^8\text{ A/cm}^2$ 、検出電流は $300\text{ }\mu\text{A}$ にて各 10 回測定した。図 8 a の状態の電気抵抗値の平均は 1.4 であり、図 8 b の状態の電気抵抗値の平均は 1.6 であった。それぞれ安定した測定値が得られており、メモリー動作が確認できた。

【図面の簡単な説明】

【0045】

【図 1】本発明のスピン注入磁区移動素子の第 1 の実施の形態の基本構成例を説明するための断面模式図である。

【図 2】図 1 の構成例の動作原理を説明するための断面模式図である。

【図 3】図 1 の構成例の他の磁壁の状態を説明するための断面模式図である。

【図 4】本発明のスピン注入磁区移動素子の第 1 の実施の形態の他の構成例を説明するための断面模式図である。

【図 5】本発明のスピン注入磁区移動素子の第 2 の実施の形態の基本構成例を説明するための断面模式図である。

【図 6】図 5 の構成例の動作原理を説明するための断面模式図である。

【図 7】本発明のスピン注入磁区移動素子の第 2 の実施の形態の他の構成例を説明するための断面模式図である。

【図 8】図 7 の構成例の動作原理を説明するための断面模式図である。

【図 9】本発明の第 3 の実施の形態であるスピン注入磁区移動装置の構成例を説明するための模式図である。

【図 10】従来技術の GMR 素子の構成例を説明するための断面模式図である。

【図 11】図 10 の素子の動作原理を説明するための断面模式図である。

【図 12】図 10 の素子を複数連結する方法を説明するための模式図である。

【図 13】従来技術の磁壁移動素子を説明するための断面模式図である。

【図 14】磁壁が移動する原理を説明するための断面模式図である

【符号の説明】

【0046】

- 1、2、3、4 スピン注入磁区移動素子
- 10 基板
- 12 磁壁移動層
- 12 a 第 1 電極側の磁壁移動層
- 12 b 第 3 電極側の磁壁移動層
- 13 第 1 交換結合制御層
- 14 第 1 強磁性層
- 15 第 1 電極
- 16 第 2 非磁性金属層

10

20

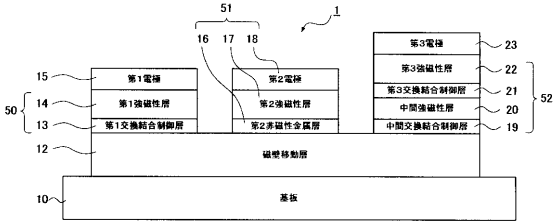
30

40

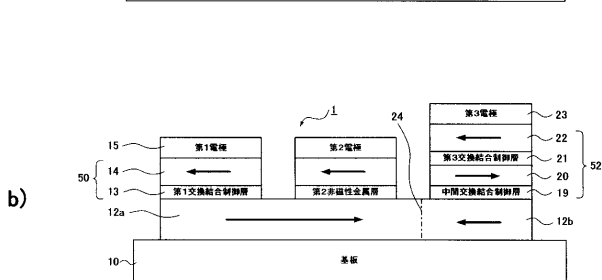
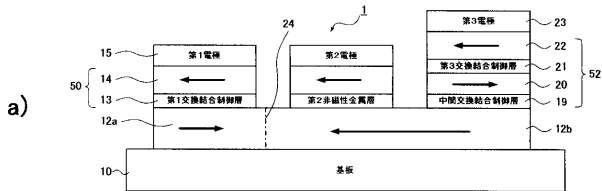
50

1 7	第 2 強磁性層	
1 8	第 2 電極	
1 9	中間交換結合制御層	
2 0	中間強磁性層	
2 1	第 3 交換結合制御層	
2 2	第 3 強磁性層	
2 3	第 3 電極	
2 4	磁壁	
2 5	第 1 非磁性金属層	
2 6	中間交換結合制御層	10
3 1	第 4 交換結合制御層	
3 2	第 4 強磁性層	
4 2	第 5 強磁性層	
5 0	第 1 磁性層グループ	
5 1	第 2 磁性層グループ	
5 2	第 3 磁性層グループ	
8 7、1 0 8	ワード線	
8 8	データ読み出し線	
8 9、1 0 7	ビット線	
1 0 0、1 2 0	基板	20
1 0 1	下部電極	
1 0 2	ビット線	
1 0 3	下部強磁性層	
1 0 4	非磁性金属層	
1 0 5	上部強磁性層	
1 0 6	上部電極 (ワード線)	
1 0 9	記録セル	
1 2 0	基板	
1 2 1	強磁性層	
1 2 2	左電極	30
1 2 3	右電極	
1 2 4	磁壁	

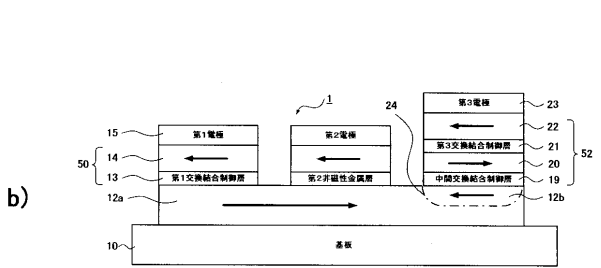
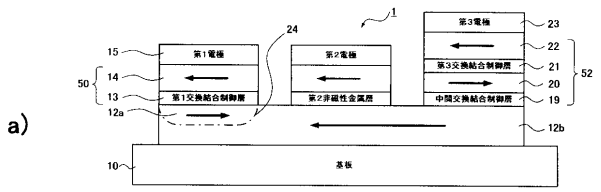
【圖 1】



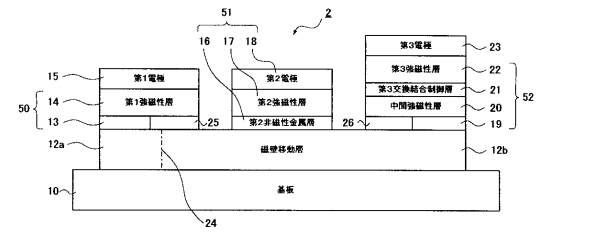
【圖 2】



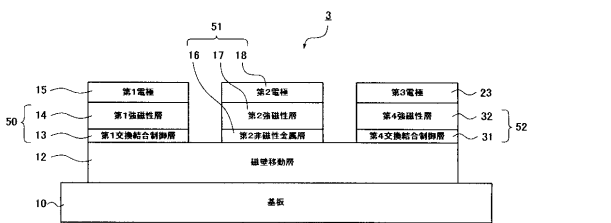
【圖 3】



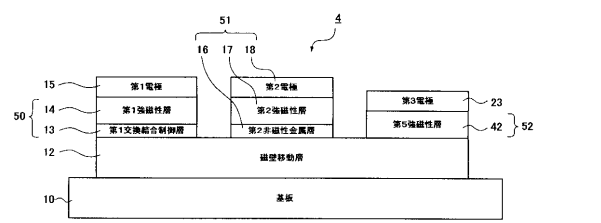
【圖 4】



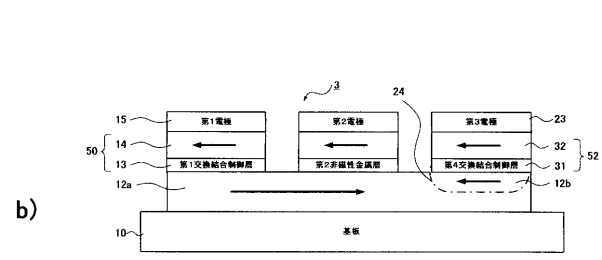
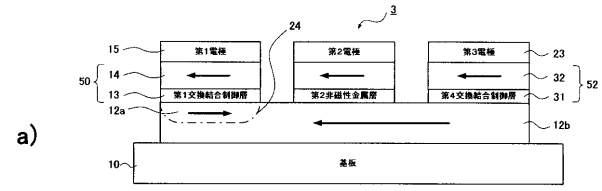
【圖 5】



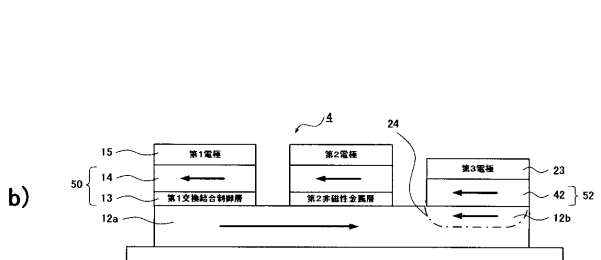
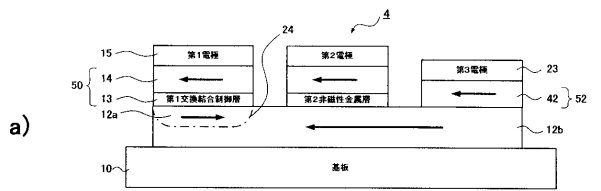
【圖 7】



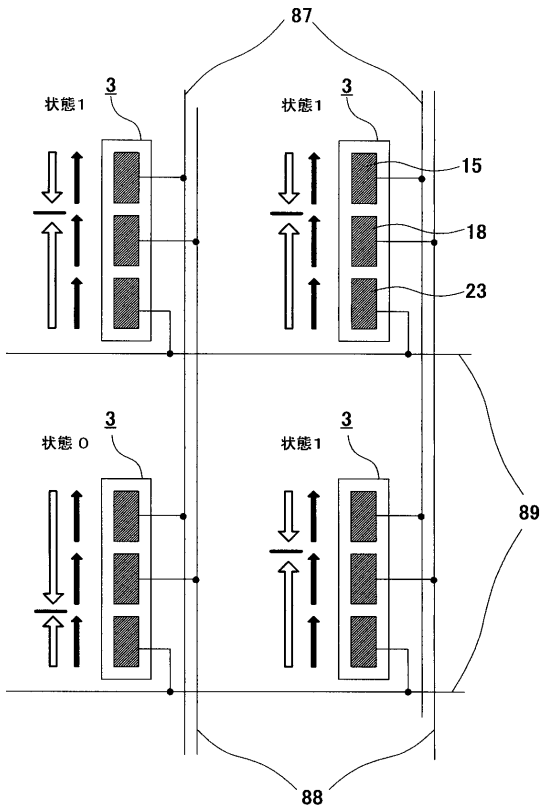
【圖 6】



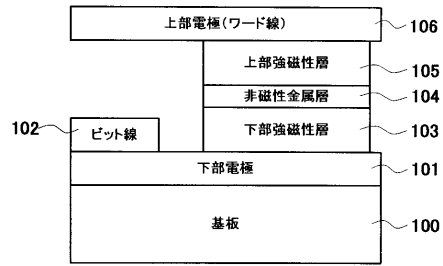
【圖 8】



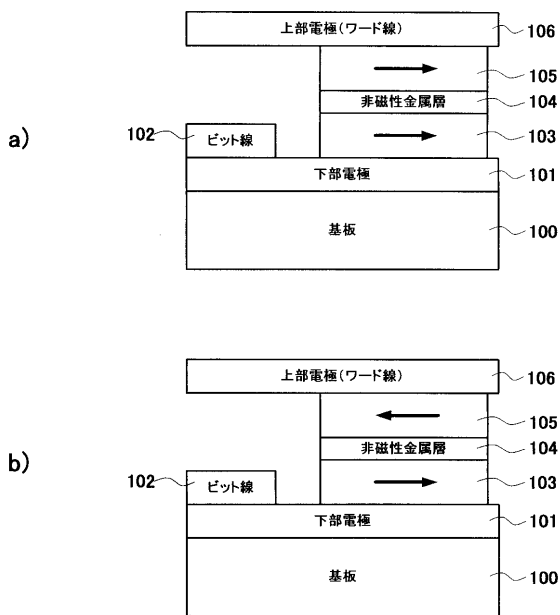
【図9】



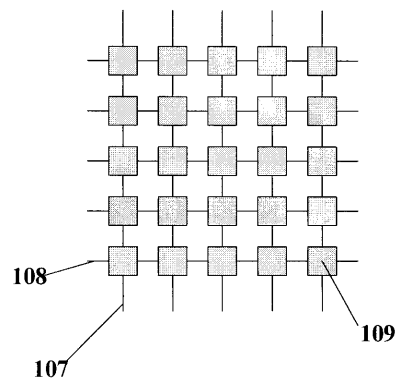
【図10】



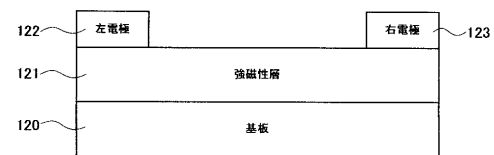
【図11】



【図12】



【図13】



【 図 1 4 】

