



(12) 发明专利

(10) 授权公告号 CN 101933204 B

(45) 授权公告日 2015.06.03

(21) 申请号 200980104317.7  
 (22) 申请日 2009.01.22  
 (30) 优先权数据  
 2008-025392 2008.02.05 JP  
 2008-314771 2008.12.10 JP  
 (85) PCT国际申请进入国家阶段日  
 2010.08.02  
 (86) PCT国际申请的申请数据  
 PCT/JP2009/050928 2009.01.22  
 (87) PCT国际申请的公布数据  
 W02009/098944 JA 2009.08.13  
 (73) 专利权人 株式会社村田制作所  
 地址 日本京都府  
 (72) 发明人 足立淳 浦川淳 鹭见高弘  
 北爪贵大  
 (74) 专利代理机构 上海专利商标事务所有限公  
 司 31100  
 代理人 侯颖嫒 胡烨

(51) Int. Cl.  
 H01T 4/10(2006.01)  
 H01T 1/20(2006.01)  
 H01T 4/12(2006.01)

(56) 对比文件  
 JP 2001345161 A, 2001.12.14,  
 JP 2005276666 A, 2005.10.06,  
 JP 2004014437 A, 2004.01.15,  
 JP 2003297524 A, 2003.10.17,  
 CN 1805649 A, 2006.07.19,  
 CN 101015101 A, 2007.08.08,

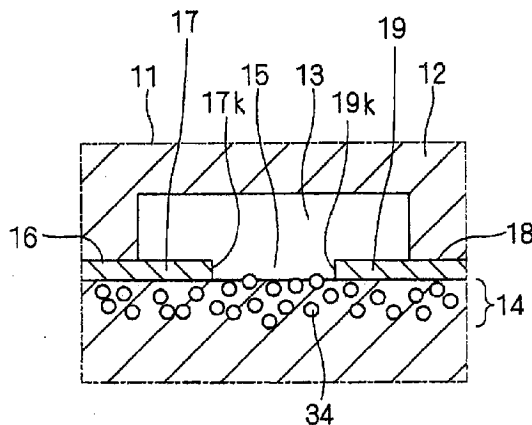
审查员 曹轶乐

权利要求书1页 说明书15页 附图7页

(54) 发明名称  
 ESD 保护器件

(57) 摘要

本发明提供一种容易调整 ESD 特性且容易使其稳定的 ESD 保护器件。ESD 保护器件 (10) 具有：(a) 陶瓷多层基板 (12)；(b) 形成于陶瓷多层基板 (12)、并设有间隔 (15) 且彼此相对的至少一对放电电极 (16、18)；及 (c) 形成在陶瓷多层基板 (12) 的表面、并与放电电极 (16、19) 连接的外部电极。ESD 保护器件 (10) 在将一对放电电极 (16、18) 之间加以连接的区域中，包括辅助电极 (14)，该辅助电极 (14) 是分散有利用不具有导电性的无机材料进行涂覆后的导电材料 (34) 而形成的。



1. 一种 ESD 保护器件,具有:

陶瓷多层基板;

形成于所述陶瓷多层基板、并设有间隔且彼此相对的至少一对放电电极;及

形成在所述陶瓷多层基板的表面、并与所述放电电极连接的外部电极,

其特征在于,

所述 ESD 保护器件在将所述一对放电电极之间加以连接的区域中,包括辅助电极,该辅助电极是在所述陶瓷多层基板中分散有利用不具有导电性的使导电材料之间在烧成前后都不会相接的无机材料进行涂覆后的导电材料而形成的。

2. 如权利要求 1 所述的 ESD 保护器件,其特征在于,

所述无机材料至少含有构成所述陶瓷多层基板的一部分元素。

3. 如权利要求 1 所述的 ESD 保护器件,其特征在于,

对所述辅助电极,添加陶瓷材料。

4. 如权利要求 3 所述的 ESD 保护器件,其特征在于,

所述陶瓷材料至少含有构成所述陶瓷多层基板的一部分元素。

5. 如权利要求 3 所述的 ESD 保护器件,其特征在于,

所述陶瓷材料为半导体。

6. 如权利要求 3 至 5 中的任一项所述的 ESD 保护器件,其特征在于,

所述辅助电极中,以 10vol% 以上、85vol% 以下的比例含有利用所述无机材料进行涂覆后的所述导电材料。

7. 如权利要求 1 至 5 中的任一项所述的 ESD 保护器件,其特征在于,

所述陶瓷多层基板在其内部具有空洞部,所述放电电极沿着所述空洞部的内表面形成。

8. 如权利要求 1 至 5 中的任一项所述的 ESD 保护器件,其特征在于,

所述陶瓷多层基板是交替层叠实质上未烧结的第一陶瓷层、和烧结完成的第二陶瓷层而形成的。

## ESD 保护器件

### 技术领域

[0001] 本发明涉及一种 ESD 保护器件,详细而言涉及一种在陶瓷多层基板的空洞部内相对配置有放电电极的 ESD 保护器件中、防止因陶瓷多层基板的裂纹等而引起的破坏、变形的技术。

### 背景技术

[0002] 所谓 ESD(Electro-Static Discharge:静电放电),是指带电的导电性的物体(人体等)与其它导电性的物体(电子设备等)接触、或充分接近时发生剧烈的放电的现象。因 ESD 而产生电子设备损伤或误动作等问题。为了防止这些问题,需要使得放电时产生的过大的电压不施加到电子设备的电路上。ESD 保护器件正是用于这种用途,其也被称为浪涌吸收元件或浪涌吸收器。

[0003] ESD 保护器件例如配置在电路的信号线路和接地(ground)之间。ESD 保护器件由于采用使一对放电电极分开并使其相对的结构,因此在通常的使用状态下具有较高的电阻,信号不会流到接地侧。对于该 ESD 保护器件,若例如从便携式电话等的天线加有静电的情况那样、加有过大的电压,则在 ESD 保护器件的放电电极之间发生放电,可将静电引导至接地侧。由此,对于 ESD 器件的后级的电路,不会施加因静电而产生的电压,能保护电路。

[0004] 例如对于图 9 的分解立体图、图 10 的剖视图所示的 ESD 保护器件,在层叠绝缘性陶瓷片 2 的陶瓷多层基板 7 内形成空洞部 5,与外部电极 1 导通的放电电极 6 在空洞部 5 内相对配置,在空洞部 5 内封入有放电气体。若在放电电极 6 之间施加会引起绝缘击穿的电压,则在空洞部 5 内,在放电电极 6 之间发生放电,利用该放电将过剩的电压引导至接地侧,从而能保护后级的电路(例如,参照专利文献 1)。

[0005] 专利文献 1:日本专利特开 2001-43954 号公报

[0006] 然而,在这种 ESD 保护器件中,存在如下问题。

[0007] 在图 9、图 10 所示的 ESD 保护器件中,由于放电电极间的间隔的偏差,导致 ESD 响应性容易波动。另外,虽然需要利用放电电极相对的区域面积来调整 ESD 响应性,但由于该调整受到产品尺寸等的限制,因此有时难以实现所希望的 ESD 响应性。

### 发明内容

[0008] 本发明鉴于上述实际情况,想要提供一种容易调整 ESD 特性且容易使其稳定的 ESD 保护器件。

[0009] 本发明为了解决上述问题,提供一种如下述那样构成的 ESD 保护器件。

[0010] ESD 保护器件具有:(a)陶瓷多层基板;(b)形成于所述陶瓷多层基板、并设有间隔且彼此相对的至少一对放电电极;及(c)形成在所述陶瓷多层基板的表面、并与放电电极连接的外部电极。ESD 保护器件在将所述一对放电电极之间加以连接的区域中,包括辅助电极,该辅助电极是分散有利用不具有导电性的无机材料进行涂覆后的导电材料而形成的。

[0011] 上述结构中,若在外部电极间施加预定大小以上的电压,则在相对的放电电极之

间会发生放电。该放电沿着一对放电电极间设有所述间隔的区域发生。在发生该放电的区域中,由于包括分散有导电材料而形成的辅助电极,因此容易发生电子的移动,能更高效地产生放电现象,提高ESD响应性。因此,能减小因放电电极间的间隔的偏差而引起的ESD响应性的波动。因而,容易调整ESD特性且容易使其稳定。

[0012] 而且,由于包括与发生放电的放电电极的相对部相邻、且分散有导电材料的辅助电极,因此可通过调整辅助电极中包含的导电材料的量和种类等,从而将放电开始电压设定成所希望的值。由此,相比于仅通过改变放电电极的相对部间的间隔来进行调整的情况,能以更高的精度来设定放电开始电压。

[0013] 最好是,所述无机材料至少含有构成所述陶瓷多层基板的一部分元素。

[0014] 通过使得对导电材料进行涂覆的无机材料含有构成陶瓷多层基板的一部分元素,从而辅助电极对于陶瓷多层基板的粘附性提高,在烧成时辅助电极不易发生剥离。另外,重复耐久性也提高。

[0015] 最好是,对所述辅助电极,添加陶瓷材料。

[0016] 通过在辅助电极中含有陶瓷材料,从而能减小辅助电极和陶瓷多层基板之间的收缩行为和热膨胀率的差。另外,通过在导电材料之间介入陶瓷材料,从而由于进一步阻止导电材料之间的接触,因此能防止在放电电极之间发生短路。

[0017] 最好是,所述陶瓷材料至少含有构成所述陶瓷多层基板的一部分元素。

[0018] 在这种情况下,容易减小辅助电极和陶瓷多层基板之间的收缩行为和热膨胀率的差。

[0019] 最好是,所述陶瓷材料为半导体。

[0020] 在这种情况下,由于介入有半导体材料,因此半导体材料也有助于放电,ESD特性提高。

[0021] 最好是,辅助电极中,以10vol%以上、85vol%以下的比例含有利用所述无机材料进行涂覆后的所述导电材料。

[0022] 辅助电极中,若导电材料的含有比例为10vol%以上,则能够使得烧成时的辅助电极的收缩开始温度成为放电电极的收缩开始温度和陶瓷多层基板的收缩开始温度的中间值。另一方面,若导电材料的含有比例为85vol%以下,则能够使得不会因辅助电极内的导电材料而在放电电极之间发生短路。

[0023] 最好是,所述陶瓷多层基板在其内部具有空洞部,所述放电电极沿着所述空洞部的内表面形成。

[0024] 在这种情况下,在外部电极间施加预定大小以上的电压而在放电电极间发生的放电是主要沿着空洞部和陶瓷多层基板的分界面而发生的表面放电。由于沿着该表面、即空洞部的内表面形成有辅助电极,因此容易发生电子的移动,能更高效地产生放电现象,提高ESD响应性。因此,能减小因放电电极间的间隔的偏差而引起的ESD响应性的波动。因而,容易调整ESD特性且容易使其稳定。

[0025] 最好是,所述陶瓷多层基板是交替层叠实质上未烧结的第一陶瓷层、和烧结完成的第二陶瓷层而形成的。

[0026] 在这种情况下,陶瓷多层基板是在烧成时利用第一陶瓷层来抑制第二陶瓷层的面向的收缩的、所谓无收缩基板。由于无收缩基板几乎不产生面向的尺寸偏差,因此若对

于陶瓷多层基板使用无收缩基板,则能高精度地形成相对的放电电极间的间隔,能减小放电开始电压等的特性偏差。

[0027] 本发明的ESD保护器件容易调整ESD特性且容易使其稳定。

### 附图说明

- [0028] 图1是ESD保护器件的剖视图。(实施例1)
- [0029] 图2是ESD保护器件的主要部分放大剖视图。(实施例1)
- [0030] 图3是沿着图1的直线A-A切割后的剖视图。(实施例1)
- [0031] 图4是示意地示出烧成前的辅助电极的结构图。(实施例1)
- [0032] 图5是ESD保护器件的透视图。(变形例)
- [0033] 图6是ESD保护器件的透视图。(变形例)
- [0034] 图7是ESD保护器件的透视图。(变形例)
- [0035] 图8是ESD保护器件的剖视图。(实施例2)
- [0036] 图9是ESD保护器件的分解立体图。(现有例)
- [0037] 图10是ESD保护器件的剖视图。(现有例)
- [0038] 标号说明
- [0039] 10、10a ~ 10i、10s ESD保护器件
- [0040] 12、12s 陶瓷多层基板
- [0041] 13 空洞部
- [0042] 14、14a ~ 14i、14s 辅助电极
- [0043] 15、15s 间隔
- [0044] 16、16a ~ 16i、16s 放电电极
- [0045] 17、17a ~ 17c 相对部
- [0046] 18、18a ~ 18i、18s 放电电极
- [0047] 19、19a ~ 19c 相对部
- [0048] 22、22a ~ 22i 外部电极
- [0049] 24、24a ~ 24i 外部电极
- [0050] 30 陶瓷粒
- [0051] 32 无机材料
- [0052] 34 导电材料

### 具体实施方式

[0053] 下面,参照图1~图8,说明实施例以作为本发明的实施方式。

[0054] <实施例1>参照图1~图4,说明实施例1的ESD保护器件10。图1是ESD保护器件10的剖视图。图2是示意地示出图1中用点划线示出的区域11的主要部分放大剖视图。图3是沿着图1的线A-A切割后的剖视图。

[0055] 如图1所示,ESD保护器件10在陶瓷多层基板12的内部形成有空洞部13、和一对放电电极16、18。放电电极16、18包含沿着空洞部13的内表面形成的相对部17、19。放电电极16、18从空洞部13延伸至陶瓷多层基板12的外周面,与在陶瓷多层基板12的外侧、

即陶瓷多层基板 12 的表面形成的外部电极 22、24 连接。外部电极 22、24 用于安装 ESD 保护器件 10。

[0056] 如图 3 所示,放电电极 16、18 的相对部 17、19 的前端 17k、19k 设有间隔 15 而彼此相对。若从外部电极 22、24 施加预定值以上的电压,则在放电电极 16、18 的相对部 17、19 之间发生放电。

[0057] 如图 1 所示,在空洞部 13 的周边边缘,与放电电极 16、18 的相对部 17、19 及相对部 17、19 间形成有间隔 15 的部分相邻而形成有辅助电极 14。即,辅助电极 14 形成在将放电电极 16、18 之间加以连接的区域。辅助电极 14 与放电电极 16、18 的相对部 17、19 和陶瓷多层基板 12 相接,如图 2 简略地所示,辅助电极 14 包含分散在陶瓷材料的基材中的粒子状的导电材料 34。

[0058] 详细而言,如图 4 的示意图示意地示出的结构那样,辅助电极 14 包含利用不具有导电性的无机材料 32 进行涂覆后的导电材料 34 和陶瓷材料 30。例如,导电材料 34 为直径  $2 \sim 3 \mu\text{m}$  的 Cu 粒子,无机材料 32 为直径  $1 \mu\text{m}$  以下的  $\text{Al}_2\text{O}_3$  粒子,陶瓷材料 30 为由  $\text{Al}_2\text{O}_3$ 、Ba、Si 构成的 BAS 材料的粒子。

[0059] 无机材料 32 和陶瓷材料 30 在烧成时发生反应,有可能在烧成后变质。另外,陶瓷材料和构成多层基板 12 的陶瓷粉末也会在烧成时发生反应,有可能在烧成后变质。

[0060] 在未利用无机材料 32 对导电材料 34 进行涂覆的情况下,可能在烧成前的状态下导电材料 34 之间已经相接,可能会因导电材料 34 之间连接而发生短路。导电材料 34 的比率越高,发生短路的可能性越高。

[0061] 与此不同的是,若利用无机材料 32 对导电材料 34 进行涂覆,则在烧成前导电材料 34 之间不可能相接。另外,在烧成后即使无机材料 32 变质,也保持导电材料 34 之间隔开的状态。因此,通过使导电材料 34 被无机材料 32 涂覆,从而因导电材料 34 之间连接而发生短路的可能性降低。

[0062] 辅助电极 14 的基材中的陶瓷材料 30 既可与陶瓷多层基板 12 的陶瓷材料相同,也可与其不同,但若采用相同的材料,则容易使收缩行为等与陶瓷多层基板 12 相一致,且可减少使用的材料的种类。特别是在陶瓷材料 30 与陶瓷多层基板 12 的陶瓷材料相同、而无法区别的情况下,辅助电极也可看作是仅由利用无机材料进行涂覆后的导电材料而形成的。

[0063] 辅助电极 14 中包含的导电材料 34 既可与放电电极 16、18 相同,也可与其不同,但若采用相同的材料,则容易使收缩行为等与放电电极 16、18 相一致,且可减少使用的材料的种类。

[0064] 由于辅助电极 14 包含导电材料 34 和陶瓷材料 30,因此能够使得辅助电极 14 在烧成时的收缩行为成为包含相对部 17、19 的放电电极 16、18 和陶瓷多层基板 12 的中间状态。由此,能够利用辅助电极 14 缓和放电电极 16、18 的相对部 17、19 和陶瓷多层基板 12 在烧成时的收缩行为的差。其结果是,能减小因放电电极 16、18 的相对部 17、19 的剥离等而引起的不佳和特性偏差。另外,由于在放电电极 16、18 的相对部 17、19 之间,间隔 15 的偏差也变小,因此能减小放电开始电压等特性的偏差。

[0065] 另外,能够使得辅助电极 14 的热膨胀率成为放电电极 16、18 和陶瓷多层基板 12 的中间值。由此,能够利用辅助电极 14 缓和放电电极 16、18 的相对部 17、19 和陶瓷多层基板 12 的热膨胀率的差。其结果是,能减小因放电电极 16、18 的相对部 17、19 的剥离等而引

起的不佳和特性的时效变化。

[0066] 而且,通过调整辅助电极 14 中包含的导电材料 34 的量和种类等,从而能将放电开始电压设定成所希望的值。由此,相比于仅利用放电电极 16、18 的相对部 17、19 间的间隔 15 来调整放电开始电压的情况,能以高精度设定放电开始电压

[0067] 接着,说明 ESD 保护器件 10 的制作例。

[0068] (1) 准备材料

[0069] 对于成为陶瓷多层基板 12 的材料的陶瓷材料,使用以 Ba、Al、Si 为主要组分而构成的材料。将各原材料调配、混合成预定的组分,以 800 ~ 1000℃进行预烧。利用氧化锆球磨机对所得到的预烧粉末进行 12 小时粉碎,得到陶瓷粉末。在该陶瓷粉末中添加混合甲苯或液体燃料等有机溶剂。进一步添加混合粘合剂、增塑剂,得到浆料。利用刮刀涂布法对这样所得到的浆料进行成形,得到厚度 50 μm 的陶瓷生片。

[0070] 另外,制作用于形成放电电极 16、18 的电极糊料。在由平均粒径约 2 μm 的 80wt% 的 Cu 粉和乙基纤维素等构成的粘合剂树脂中添加溶剂,利用辊筒进行搅拌、混合,从而得到电极糊料。

[0071] 通过以预定的比例对平均粒径约 2 μm 的 Al<sub>2</sub>O<sub>3</sub>涂层 Cu 粉、和上述 BAS 材料预烧后陶瓷粉末进行调配,添加粘合剂树脂和溶剂,利用辊筒进行搅拌、混合,从而得到用于形成辅助电极 14 的混合糊料。混合糊料中,设树脂和溶剂占 20wt%,剩余的 80wt%为陶瓷和涂层 Cu 粉。以下的表 1 中示出各混合糊料的陶瓷和涂层 Cu 粉的比率。表 2 中示出用于比较评估的涂层 Cu 粉原料。表 2 中的涂层量 (wt%) 为涂层 Cu 粉中所占的涂层原料的质量比例。

[0072] [表 1]

[0073] 陶瓷和涂层 Cu 体积比率

[0074]

糊料编号	体积比率 (vol%)	
	陶瓷粉	涂层 Cu 粉
*1	100	0
2	90	10
3	70	30
4	50	50
5	40	60
6	30	70
7	20	80
8	15	85
9	0	100

[0075] \* 标记 :本发明的范围外

[0076] [表 2]

[0077] 评估涂层 Cu 原料

[0078]

涂层原料	涂层量 (wt%)		
	Al <sub>2</sub> O <sub>3</sub>	0 (无涂层)	1

[0079] 另外,用于形成空洞部 13 的树脂糊料也可利用相同的方法来制作。树脂糊料仅由树脂和溶剂形成。对于树脂材料,使用在烧成时会分解、消失的树脂。例如,为 PET、聚丙烯、乙基纤维素、丙烯酸树脂等。

[0080] (2) 利用丝网印刷来涂布混合糊料、电极糊料、树脂糊料

[0081] 在陶瓷生片上,利用丝网印刷涂布混合糊料使其成为预定的图案,以形成辅助电极 14。在混合糊料的厚度较大等情况下,也可在预先设于陶瓷生片的凹部,填充陶瓷和涂层金属的混合糊料。

[0082] 在其之上,涂布电极糊料,形成在相对部 17、19 间具有成为放电间隙的间隔 15 的放电电极 16、18。这里,将放电电极 16、18 的粗细形成为 100 μm,将放电间隙宽度(相对部 17、19 间的间隔 15 的尺寸)形成为 30 μm。进一步,在其之上,涂布树脂糊料,以形成空洞部 13。

[0083] (3) 层叠、压接

[0084] 与通常的陶瓷多层基板相同,对陶瓷生片进行层叠、压接。在制作例中,层叠成厚度为 0.3mm,使得在其中央配置放电电极 16、18 的相对部 17、19、空洞部 13。

[0085] (4) 切割、涂布端面电极

[0086] 与 LC 滤波器那样的片型电子元器件相同,利用微型切割机进行切割,划分成各小片。在制作例中,切割成为 1.0mm×0.5mm。此后,在端面涂布电极糊料,形成外部电极 22、24。

[0087] (5) 烧成

[0088] 接着,与通常的陶瓷多层基板相同,在 N<sub>2</sub> 的气体环境中进行烧成。另外,在向空洞部 13 导入 Ar、Ne 等稀有气体以减小对于 ESD 的响应电压的情况下,只要在陶瓷材料进行收缩、烧结的温度区域中,在 Ar、Ne 等稀有气体环境下进行烧成即可。在不氧化的电极材料(Ag 等)的情况下,也可为大气环境。

[0089] 树脂糊料因烧成而消失,形成空洞部 13。另外,陶瓷生片中的有机溶剂、和混合糊料中的粘合剂树脂及溶剂也因烧成而消失。

[0090] (6) 电镀

[0091] 与 LC 滤波器那样的片型电子元器件相同,在外部电极上进行 Ni-Sn 电镀。

[0092] 至此,完成剖面如图 1 ~ 图 3 那样构成的 ESD 保护器件 10。

[0093] 此外,陶瓷材料并不特别限于上述材料,也可为对镁橄榄石添加玻璃后的材料、对 CaZrO<sub>3</sub> 添加玻璃后的材料等,添加其它材料。

[0094] 从抑制脱层的角度来看,最好与形成所述陶瓷多层基板的至少 1 层的陶瓷材料相同。

[0095] 另外,由于半导体材料也对表面放电作出贡献,因此从 ESD 响应性的角度来看,陶



瓷材料最好为半导体。所谓半导体的陶瓷材料,是指碳化硅、碳化钛、碳化锆、碳化钼、碳化钨等碳化物、氮化钛、氮化锆、氮化铬、氮化钒、氮化钽等氮化物、硅化钛、硅化锆、硅化钨、硅化钼、硅化铬、硅化钨等硅化物、硼化钛、硼化锆、硼化铬、硼化镧、硼化钼、硼化钨等硼化物、氧化锌、钛酸锶等氧化物。特别是,由于比较廉价、且在市场上有销售各种粒径的不同种类,因此特别优选碳化硅。这些半导体的陶瓷材料也可适当地单独或混合两种以上来进行使用。另外,半导体的陶瓷材料也可适当地与氧化铝和 BAS 材料等绝缘性陶瓷材料混合使用。

[0096] 导电材料不仅可为 Cu,也可为 Ag、Pd、Pt、Al、Ni、W 和它们的组合。作为导电材料,也可使用 SiC 粉等半导体材料和电阻材料等、导电性比金属材料要低材料。若使用半导体材料和电阻材料以作为导电材料,则可得到抑制短路的效果。

[0097] 对导电材料进行涂覆的涂覆材料只要为无机材料即可,并无特别限定。也可为  $Al_2O_3$ 、 $ZrO_2$ 、 $SiO_2$  等无机材料、和 BAS 那样的混合预烧材料等。从抑制脱层的角度来看,最好为,具有与上述陶瓷材料相同的成分,或者至少含有构成上述陶瓷材料或上述陶瓷多层基板的元素。这是因为,若对导电材料进行涂覆的涂覆材料含有构成陶瓷多层基板的一部分元素,则辅助电极对于陶瓷多层基板的粘附性提高,在烧成时辅助电极不易发生剥离,重复耐久性也提高。

[0098] 另外,陶瓷和涂层金属的混合材料不仅可形成为糊料,也可形成为片材来进行配置。

[0099] 另外,虽然是涂布了树脂糊料以形成空洞部 13,但也可不是树脂而是碳等在烧成下会消失的材料,另外,也可不通过糊料化并利用印刷来形成,而是配置树脂薄膜等将其仅粘贴在预定的位置。

[0100] 对于上述的制作例的 ESD 保护器件 10 的 100 个试样,通过内部剖视观察,评估放电电极 16、18 间的短路、烧成后的断线、有无脱层。将短路不佳率为 40% 以下的试样判定为短路特性良好,将短路不佳率超过 40% 的试样判定为短路特性不佳。将完全没有看到发生脱层的试样判定为合格 (○ 标记),将看到即使仅发生 1 个脱层的试样判定为不合格 (× 标记)。所谓脱层,是表示在辅助电极和放电电极之间或者在辅助电极和陶瓷多层基板之间的剥离。

[0101] 进一步,对糊料的收缩开始温度进行比较。具体而言,将糊料干燥后对其粉末进行加压,制作高度 3mm 的压接体,并利用 TMA (热机械分析) 法进行测定,以调查各糊料单体的收缩行为。陶瓷的收缩开始温度与试样 No. 1 的糊料相同,为 885℃。

[0102] 另外,评估了对于 ESD 的放电响应性。通过 IEC 标准、IEC61000-4-2 所给定的、静电放电抗扰度试验,来进行对于 ESD 的放电响应性的评估。调查当利用接触放电施加 8kV 时,在试样的放电电极之间是否发生放电。将在保护电路侧检测出的峰值电压超过 700V 的试样判定为放电响应性不佳 (× 标记),将峰值电压为 500V ~ 700V 的试样判定为放电响应性良好 (○ 标记),将峰值电压不足 500V 的试样判定为放电响应性特别良好 (◎ 标记)。

[0103] 而且,评估了 ESD 重复耐久性。利用接触放电施加 10 次 8kV,施加 10 次 4kV,施加 10 次 2kV,施加 10 次 1kV,施加 10 次 0.5kV,施加 10 次 0.2kV,接着,评估所述对于 ESD 的放电响应性。将在保护电路侧检测出的峰值电压超过 700V 的试样判定为放电响应性不佳 (× 标记),将峰值电压为 500V ~ 700V 的试样判定为放电响应性良好 (○ 标记),将峰值电压不足 500V 的试样判定为放电响应性特别良好 (◎ 标记)。

[0104] 以下的表 3 ~ 表 5 中, 示出陶瓷和涂层金属的混合糊料的条件和评估结果。

[0105] [表 3]

[0106] 涂层量 0wt% (无涂层)

[0107]

试样编号	体积比率 (vol%)		糊料收缩开始温度 (° C)	短路率 (%)	断线率 (%)	有无脱层	ESD 放电响应性	ESD 重复耐久性	综合判定
	陶瓷粉	Cu 粉							
*1	100	0	885	10	6	×	○	-	×
*2	90	10	840	0	0	○	◎	×	×
*3	70	30	810	0	0	○	◎	×	×
*4	50	50	780	0	0	○	◎	×	×

[0108] \* 标记: 本发明的范围外

[0109] [表 4]

[0110] 涂层量 1wt%

[0111]

试样编号	体积比率 (vol%)		糊料收缩开始温度 (° C)	短路率 (%)	断线率 (%)	有无脱层	ESD 放电响应性	ESD 重复耐久性	综合判定
	陶瓷粉	涂层 Cu 粉							
*1	100	0	885	10	6	×	○	-	×
2	90	10	850	0	0	○	○	○	○
3	70	30	830	0	0	○	○	○	○
4	50	50	800	0	0	○	◎	○	○
5	40	60	790	0	0	○	◎	○	○
6	30	70	780	0	0	○	◎	○	○
7	20	80	765	20	2	○	◎	○	○
8	15	85	765	20	2	○	◎	○	○
9	0	100	760	40	4	○	◎	○	○

[0112] \* 标记本发明的范围外

[0113] [表 5]

[0114] 涂层量 3wt%

[0115]

试样 编号	体积比率(vol%)		糊料收缩开 始温度(°C)	短路 率(%)	断线 率(%)	有无 脱层	ESD 放电 响应性	ESD 重复 耐久性	综合 判定
	陶瓷粉	涂层 Cu 粉							
*1	100	0	885	10	6	×	○	-	×
2	90	10	860	0	0	○	○	○	○
3	70	30	840	0	0	○	○	○	○
4	50	50	810	0	0	○	○	○	○
5	40	60	800	0	0	○	○	○	○
6	30	70	790	0	0	○	◎	◎	◎
7	20	80	785	0	0	○	◎	◎	◎
8	15	85	785	5	0	○	◎	◎	◎
9	0	100	780	20	2	○	◎	○	○

[0116] \* 标记 :本发明的范围外

[0117] 由表 3 ~ 表 5 可知,通过使用陶瓷和涂层金属的混合糊料,从而即使在陶瓷粉比率较低的情况下,也能使糊料的收缩开始温度接近陶瓷的收缩开始温度,可以看到消除了脱层、放电电极剥离。

[0118] 由表 3 可知,在辅助电极由陶瓷和金属构成的情况下,ESD 重复耐久性极差,另外,若陶瓷和金属的混合糊料中所占的金属的比例超过 50vol%,则由于混合糊料中的金属粒之间接触从而导致放电电极间的短路发生率超过 25%,无法得到可供实用的 ESD 保护器件。另一方面,由表 4 及表 5 可知,在辅助电极由陶瓷和涂层金属构成的情况下,即使增加涂层金属的含有量,也能获得短路耐久性的提高。

[0119] 由表 3 ~ 表 5 可知,即使配置陶瓷和涂层金属的混合糊料,对于 ESD 的放电响应性也较佳而不变差。另外,放电电极间的间隙宽度的偏差也较小。

[0120] 若涂层量超过 7wt%,则虽然短路发生率为 0%,但糊料收缩开始温度与放电电极的收缩开始温度相差过大,而会发生脱层。涂层量为 0.5 ~ 5wt% 较佳。

[0121] 如上所述,通过将涂层金属和陶瓷的混合材料配置在放电电极和陶瓷多层基板之间及放电间隙部,从而能减小加在电极和陶瓷间的应力,不易发生放电电极的断线和放电电极的脱层、因空洞部中的电极剥离而引起的短路和因电极的收缩偏差而引起的放电间隙宽度的偏差。

[0122] 将涂层量 0.5 ~ 5wt% 的涂层金属比例设为混合材料中 10 ~ 85vol% 较佳。

[0123] 在无涂层的情况下,为了不发生短路,混合材料中的金属份额最好为 50vol% 以下。通过使用涂层金属从而抑制短路发生,可放入涂层金属直至 85vol%。通过增加金属份额,从而能使静电放电(产生火花)时产生的热量进一步散发。由于提高了散热性,因此能减少因热应力而对陶瓷产生的微裂。

[0124] < 变形例 > 参照图 5 ~ 图 7,说明变形例的 ESD 保护器件 10a ~ 10i。图 5 ~ 图 7 是 ESD 保护器件 10a ~ 10i 的透视图,对于彼此设有间隔而形成的放电电极 16a ~ 16i ;18a ~

18i 的电极对、辅助电极 14a ~ 14i、外部电极 22a ~ 22i ;24a ~ 24i, 分别附有斜线。虽然图中示出了辅助电极 14a ~ 14i 仅形成在放电电极 16a ~ 16i ;18a ~ 18i 间的间隙区域的情况, 但也可形成为比图中示出的区域要大, 例如与放电电极 16a ~ 16i ;18a ~ 18i 重叠。即, 辅助电极 14a ~ 14i 只要形成在将放电电极 16a ~ 16i ;18a ~ 18i 之间加以连接的区域即可。图中未示出的空洞部形成为与放电电极 16a ~ 16i ;18a ~ 18i 间的区域和其附近部分的放电电极 16a ~ 16i ;18a ~ 18i 重叠。放电电极 16a ~ 16i ;18a ~ 18i 中, 放电电极 16a ~ 16i ;18a ~ 18i 间的区域的附近部分是配置成沿着空洞部的内表面彼此相对的相对部。

[0125] 图 5 所示的 ESD 保护器件 10a ~ 10c 中, 大致直线状的放电电极 16a ~ 16c ;18a ~ 18c 的前端之间相对。由于放电电极 16a ~ 16c ;18a ~ 18c 的彼此相对的相对部 17a ~ 17c ;19a ~ 19c 的宽度越大, 放电开始电压越低, 因此能加快对于 ESD 的响应。

[0126] 图 6 所示的 ESD 保护器件 10d ~ 10f 形成为使得放电电极 16d ~ 16f ;18d ~ 18f 之间相对的区域、即辅助电极 14d ~ 14f 成为弯曲的形状, 由于放电电极 16d ~ 16f ;18d ~ 18f 之间相对的宽度与图 5 的 ESD 保护器件 10a ~ 10c 相比更大, 因此能进一步加快对于 ESD 的响应。

[0127] 图 7(g) 及 (h) 所示的 ESD 保护器件 10g、10h 中, 沿着矩形的陶瓷多层基板的长边形成有外部电极 22g、22h ;24g、24h。与图 5 及图 6 的 ESD 保护器件 10a ~ 10f 那样沿着矩形的陶瓷多层基板的短边形成外部电极 22a ~ 22f ;22a ~ 24f 的情况相比, 容易增大放电电极 16g、16h ;18g、18h 之间相对的宽度。

[0128] 图 7(i) 所示的 ESD 保护器件 10i 在一个 ESD 保护器件 10i 中, 包括多组放电电极 16i、18i、辅助电极 14i 及外部电极 22i、24i。即使利用这种形状, 也能增大放电电极 16i、18i 之间相对的宽度, 加快对于 ESD 的响应。

[0129] < 实施例 2 > 参照图 8, 说明实施例 2 的 ESD 保护器件 10s。图 8 是 ESD 保护器件 10s 的剖视图。

[0130] 实施例 2 的 ESD 保护器件 10s 构成为与实施例 1 的 ESD 保护器件 10 大致相同。下面, 对于和实施例 1 相同的构成部分使用相同的标号, 以和实施例 1 的 ESD 保护器件 10 之间的不同点为主进行说明。

[0131] 如图 8 所示, 实施例 2 的 ESD 保护器件 10s 与实施例 1 的 ESD 保护器件 10 的不同点在于不具有空洞部 13。即, 实施例 2 的 ESD 保护器件 10s 中, 在陶瓷多层基板 12s 的上表面 12t 形成有彼此相对的一对放电电极 16s、18s, 并用树脂 42 覆盖。

[0132] 放电电极 16s、18s 与实施例 1 的 ESD 保护器件 10 相同, 形成为设有间隔 15s 且彼此相对。在陶瓷多层基板 12s 的上表面 12t 一侧, 与放电电极 16s、18s 间形成间隔 15s 的部分及其附近相邻, 即在将放电电极 16s、18s 之间加以连接区域中, 形成有辅助电极 14s, 该辅助电极 14s 分散有利用不具有导电性的无机材料进行涂覆后的导电材料 34。放电电极 16s、18s 与形成在陶瓷多层基板 12s 的表面的外部电极 22、24 连接。

[0133] 接着, 说明实施例 2 的制作例。虽然实施例 2 的 ESD 保护器件利用与实施例 1 的 ESD 保护器件大致相同的方法进行制作, 但由于实施例 2 的 ESD 保护器件不具有空洞部, 因此不涂布树脂糊料。作为导电材料, 使用与实施例 1 的制作例相同的 3wt%  $Al_2O_3$  涂层 Cu, 作为陶瓷材料, 使用与实施例 1 的制作例相同的 BAS 材料预烧后陶瓷粉末。

[0134] 下面的表 6 中,示出陶瓷和涂层金属的混合糊料的条件和评估结果。

[0135] [表 6]

[0136] 涂层量 3wt%

[0137]

试样 编号	体积比率(vol%)		糊料收缩开 始温度(° C)	短路 率(%)	断线 率(%)	有无 脱层	ESD 放电 响应性	ESD 重复 耐久性	综合 判定
	陶瓷粉	涂层 Cu 粉							
*1	100	0	885	10	6	×	○	-	×
2	90	10	860	0	0	○	○	○	○
3	70	30	840	0	0	○	○	○	○
4	50	50	810	0	0	○	○	○	○
5	40	60	800	0	0	○	○	○	○
6	30	70	790	0	0	○	○	○	○
7	20	80	785	0	0	○	○	○	○
8	15	85	785	5	0	○	○	○	○
9	0	100	780	20	2	○	○	○	○

[0138] \* 标记 :本发明的范围外

[0139] 通过比较表 5 及表 6 可以看出,实施例 2 的不具有空洞部的 ESD 保护器件尽管可供实用,但与具有空洞部的实施例 1 的 ESD 保护器件相比,ESD 放电响应性有下降的趋势。可以推测出,具有空洞部的 ESD 保护器件由于能在施加 ESD 时在放电电极的辅助电极中发生表面放电,因此 ESD 放电响应性较好。

[0140] <实施例 3> 对于实施例 3 的 ESD 保护器件进行说明。

[0141] 实施例 3 的 ESD 保护器件除了辅助电极的陶瓷材料为半导体以外,其它与实施例 1 相同。

[0142] 实施例 3 的制作例中,使用陶瓷半导体的碳化硅以作为陶瓷材料来制作 ESD 保护器件。此外,碳化硅的粒径使用了约  $1\ \mu\text{m}$  的大小。另外,作为导电材料,使用了与实施例 1 的制作例相同的 3wt%  $\text{Al}_2\text{O}_3$  涂层 Cu。

[0143] 下面的表 7 中,示出陶瓷和涂层金属的混合糊料的条件和评估结果。

[0144] [表 7]

[0145] 涂层量 3wt%

[0146]

试样 编号	体积比率(vol%)		糊料收缩开 始温度(°C)	短路 率(%)	断线 率(%)	有无 脱层	ESD 放电 响应性	ESD 重复 耐久性	综合 判定
	陶瓷粉	涂层 Cu 粉							
*1	100	0	890	8	5	×	○	-	×
2	90	10	865	0	0	○	◎	◎	◎
3	70	30	845	0	0	○	◎	◎	◎
4	50	50	815	0	0	○	◎	◎	◎
5	40	60	805	0	0	○	◎	◎	◎
6	30	70	795	0	0	○	◎	◎	◎
7	20	80	790	0	0	○	◎	◎	◎
8	15	85	790	5	0	○	◎	◎	◎
9	0	100	785	20	2	○	◎	○	○

[0147] \* 标记 :本发明的范围外

[0148] 通过比较表 5 及表 7 可知,通过使用碳化硅以作为陶瓷材料,从而即使涂层金属含有量较少,也能提高 ESD 放电响应性。这是因为,陶瓷半导体也有助于放电,从而 ESD 特性提高。

[0149] < 实施例 4> 对于实施例 4 的 ESD 保护器件进行说明。

[0150] 实施例 4 的 ESD 保护器件除了对涂层材料和陶瓷材料使用相同的材料以外,其它与实施例 1 的 ESD 保护器件相同。

[0151] 实施例 4 的 ESD 保护器件的制作例中,除了使用利用 BAS 材料预烧超细粉进行涂覆后的 Cu 粉末以外,其它与实施例 1 的制作例相同地制作 ESD 保护器件。即,将实施例 1 的制作例中得到的 BAS 材料预烧后陶瓷粉末分散到丙酮介质中,在该分散液中放入氧化锆制微小介质,利用连续式介质型湿式粉碎机进行粉碎。粉碎后,除去丙酮及氧化锆制微小介质,制作粒径约 100nm 的 BAS 材料预烧超细粉。利用机械融合法对所得到的 BAS 材料预烧超细粉和平均粒径约 2 μm 的 Cu 粉进行混合,得到利用 BAS 材料预烧超细粉进行涂覆后的 Cu 粉末。此外, BAS 材料预烧超细粉的涂层量约为 1wt%。

[0152] 下面的表 8 中,示出陶瓷和涂层金属的混合糊料的条件和评估结果。

[0153] [ 表 8]

[0154] 涂层量 1wt%

[0155]

试样 编号	体积比率 (vol%)		糊料收缩开 始温度 (° C)	短路 率 (%)	断线 率 (%)	有无 脱层	ESD 放电 响应性	ESD 重复 耐久性	综合 判定
	陶瓷粉	涂层 Cu 粉							
*1	100	0	885	10	6	×	○	-	×
2	90	10	840	0	0	○	○	○	○
3	70	30	820	0	0	○	○	○	○
4	50	50	790	0	0	○	◎	◎	◎
5	40	60	780	0	0	○	◎	◎	◎
6	30	70	770	0	0	○	◎	◎	◎
7	20	80	755	15	1	○	◎	○	○
8	15	85	755	15	1	○	◎	○	○
9	0	100	750	30	2	○	◎	○	○

[0156] \* 标记 :本发明的范围外

[0157] 通过比较表 3 及表 8 可以看出,通过使用与陶瓷材料相同成分的无机材料以作为涂覆材料,从而虽然不清楚明确的机理,但短路发生率及断线率有改善的趋势。

[0158] < 实施例 5> 对于实施例 5 的 ESD 保护器件进行说明。

[0159] 实施例 5 的 ESD 保护器件除了使用交替层叠收缩抑制层和基材层的陶瓷多层基板以外,其它与实施例 1 的 ESD 保护器件相同。

[0160] 实施例 5 的 ESD 保护器件的制作例中,在与实施例 1 的制作例相同的陶瓷生片上,利用丝网印刷在整个表面涂布收缩抑制层用糊料(例如,由  $Al_2O_3$  粉末和玻璃料和有机载体构成)。进一步,在其之上,利用丝网印刷涂布混合糊料使其成为预定的图案,以形成辅助电极 14。进一步,在其之上,涂布电极糊料,形成在相对部 17、19 间具有成为放电间隙的间隔 15 的放电电极 16、18。这里,将放电电极 16、18 的粗细形成为  $100 \mu m$ ,将放电间隙宽度(相对部 17、19 间的间隔 15 的尺寸)形成为  $30 \mu m$ 。进一步,在其之上,涂布树脂糊料,以形成空洞部 13。进一步,在其之上,利用丝网印刷涂布所述收缩抑制用糊料。

[0161] 如上所述除了交替层叠收缩抑制层和基材层以外,使陶瓷多层基板与实施例 1 的制作例相同,形成陶瓷多层基板为交替层叠收缩抑制层和基材层的无收缩基板的 ESD 保护器件。即,烧成后,基材层烧结完成,但收缩抑制层实质上未烧结。此外,导电材料使用了与实施例 1 的制作例相同的 3wt%  $Al_2O_3$  涂层 Cu。

[0162] 下面的表 9 中,示出陶瓷和涂层金属的混合糊料的条件和评估结果。

[0163] [表 9]

[0164] 涂层量 3wt%

[0165]

试样 编号	体积比率(vol%)		糊料收缩开 始温度(° C)	短路 率(%)	断线 率(%)	有无 脱层	ESD 放电 响应性	ESD 重复 耐久性	综合 判定
	陶瓷粉	涂层 Cu 粉							
*1	100	0	885	10	6	×	○	-	×
2	90	10	860	0	0	○	○	○	○
3	70	30	840	0	0	○	○	○	○
4	50	50	810	0	0	○	○	○	○
5	40	60	800	0	0	○	○	○	○
6	30	70	790	0	0	○	◎	◎	◎
7	20	80	785	0	0	○	◎	◎	◎
8	15	85	785	5	0	○	◎	◎	◎
9	0	100	780	20	2	○	◎	○	○

[0166] \* 标记 :本发明的范围外

[0167] 由表 9 可知,与实施例 1 的制作例相同,能得到优异的 ESD 器件。而且,由于无收缩基板在烧成时利用收缩抑制层来抑制基材层的面方向的收缩,几乎不产生面方向的尺寸偏差,因此通过使陶瓷多层基板成为无收缩基板,从而能得到翘曲极小的 ESD 保护器件。

[0168] < 总结 > 如上所述,若将利用导电材料和陶瓷材料的混合而具有陶瓷材料和电极材料的中间收缩行为的材料,配置在放电电极和陶瓷多层基板之间及放电电极的前端间的间隙部来形成辅助电极,则能减小作用在放电电极和陶瓷多层基板之间的应力,从而不易发生放电电极的断线和放电电极的脱层、空洞部中的放电电极的剥离和因放电电极的收缩偏差而引起的放电间隙宽度的偏差、短路等。

[0169] 另外,由于导电材料被不具有导电性的无机材料涂覆,因此能防止在辅助电极内导电材料之间相接。由此,导电材料之间连接而发生短路的可能性降低。

[0170] 因而,能高精度地设定 ESD 保护器件的放电开始电压,容易调整 ESD 保护器件且容易使其稳定。

[0171] 本发明的效果如下。

[0172] (1) 由于使用涂层导电材料,因此能提高导电材料含有量,能实现优异的 ESD 响应性。

[0173] (2) 由于使用涂层导电材料,因此即使重复施加 ESD, ESD 响应性也不会变差。

[0174] (3) 由于无机材料含有与陶瓷材料相同的成分、或者至少含有构成所述陶瓷材料或所述陶瓷多层基板的一部分元素,因此不易发生脱层。

[0175] (4) 由于陶瓷材料与形成陶瓷多层基板的至少 1 层的陶瓷材料相同,因此不易发生脱层。

[0176] (5) 若具有空洞部,则可期待表面放电,能进一步提高 ESD 响应性。

[0177] (6) 若使用陶瓷半导体以作为陶瓷材料,则即使涂层金属含有量较低,也能得到优异的 ESD 响应性。



- [0178] (7) 通过使用碳化硅以作为陶瓷材料,从而能提供廉价、且良好的 ESD 保护器件。
- [0179] (8) 通过使用 Cu 粉末以作为导电材料,从而能提供廉价、且良好的 ESD 保护器件。
- [0180] 此外,本发明并不限于上述的实施方式,可增加各种变更来加以实施。
- [0181] 例如,虽然实施例 2 中将辅助电极形成在陶瓷多层基板侧,但也可在树脂侧形成辅助电极。

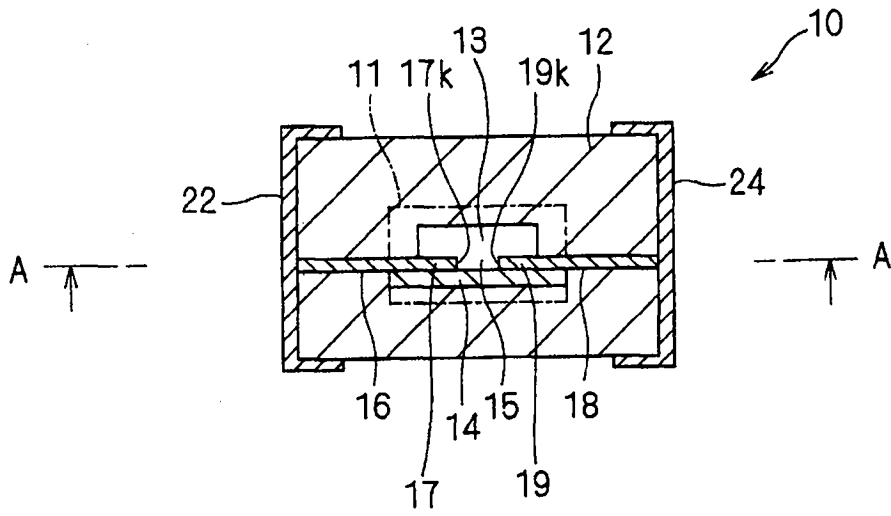


图 1

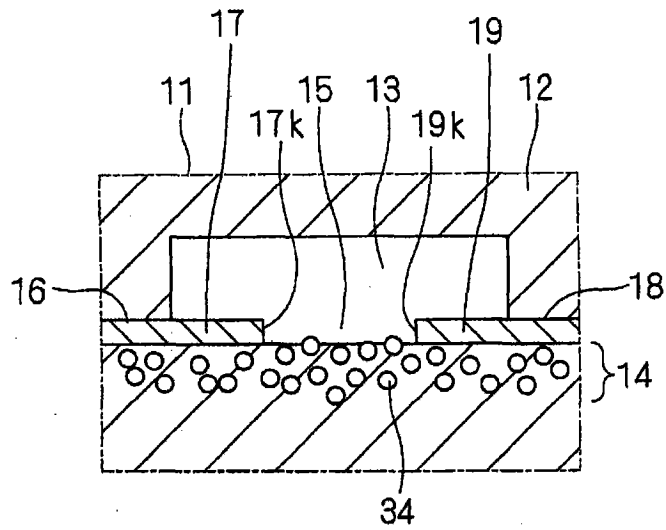


图 2

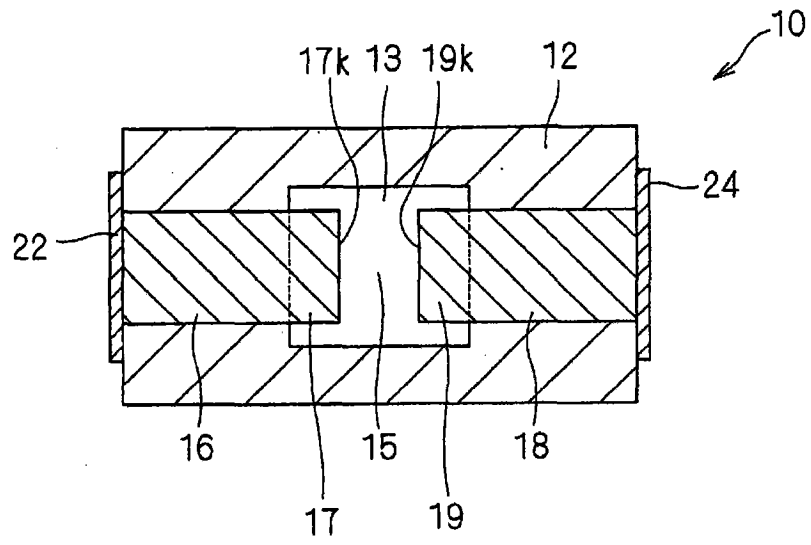


图 3

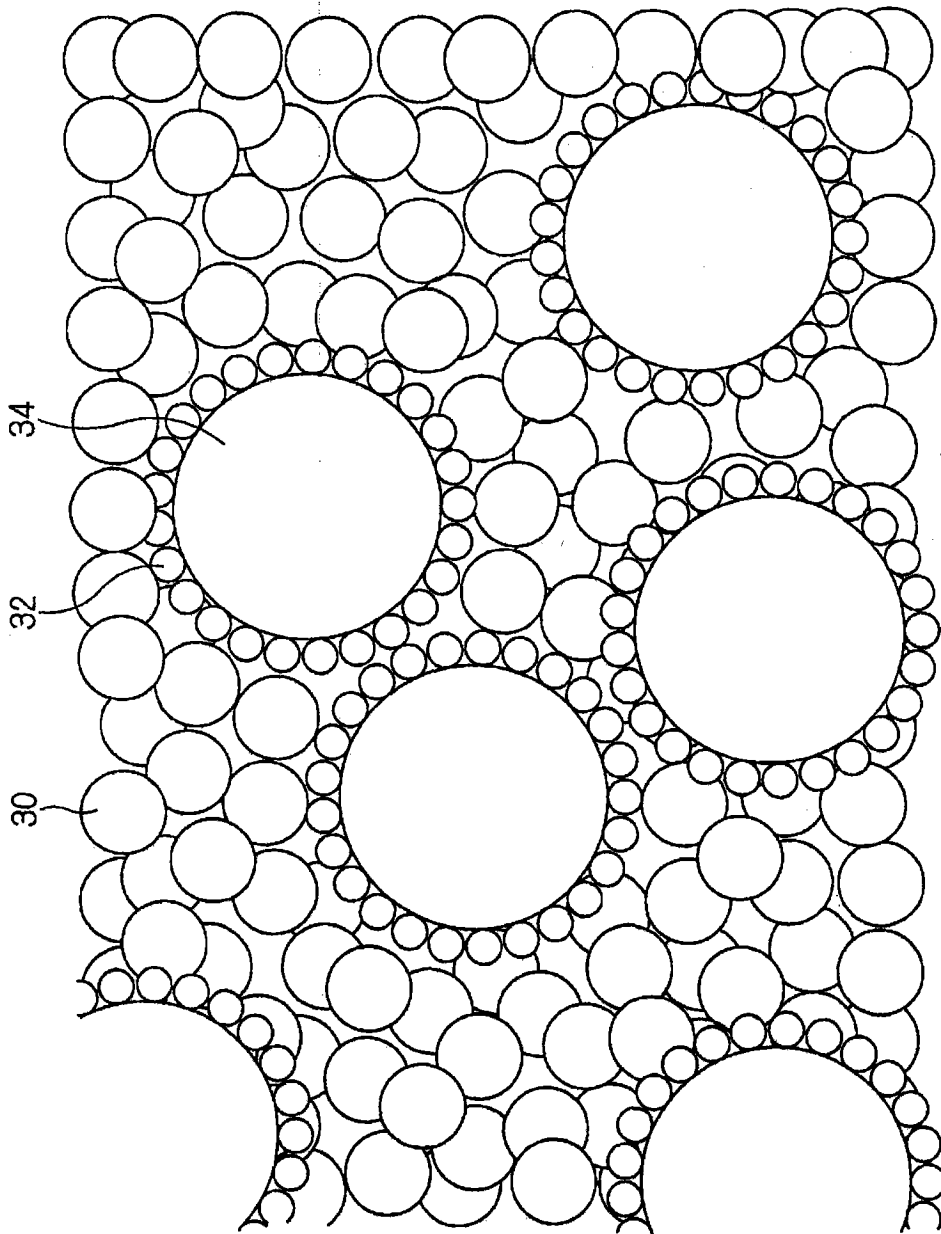


图 4

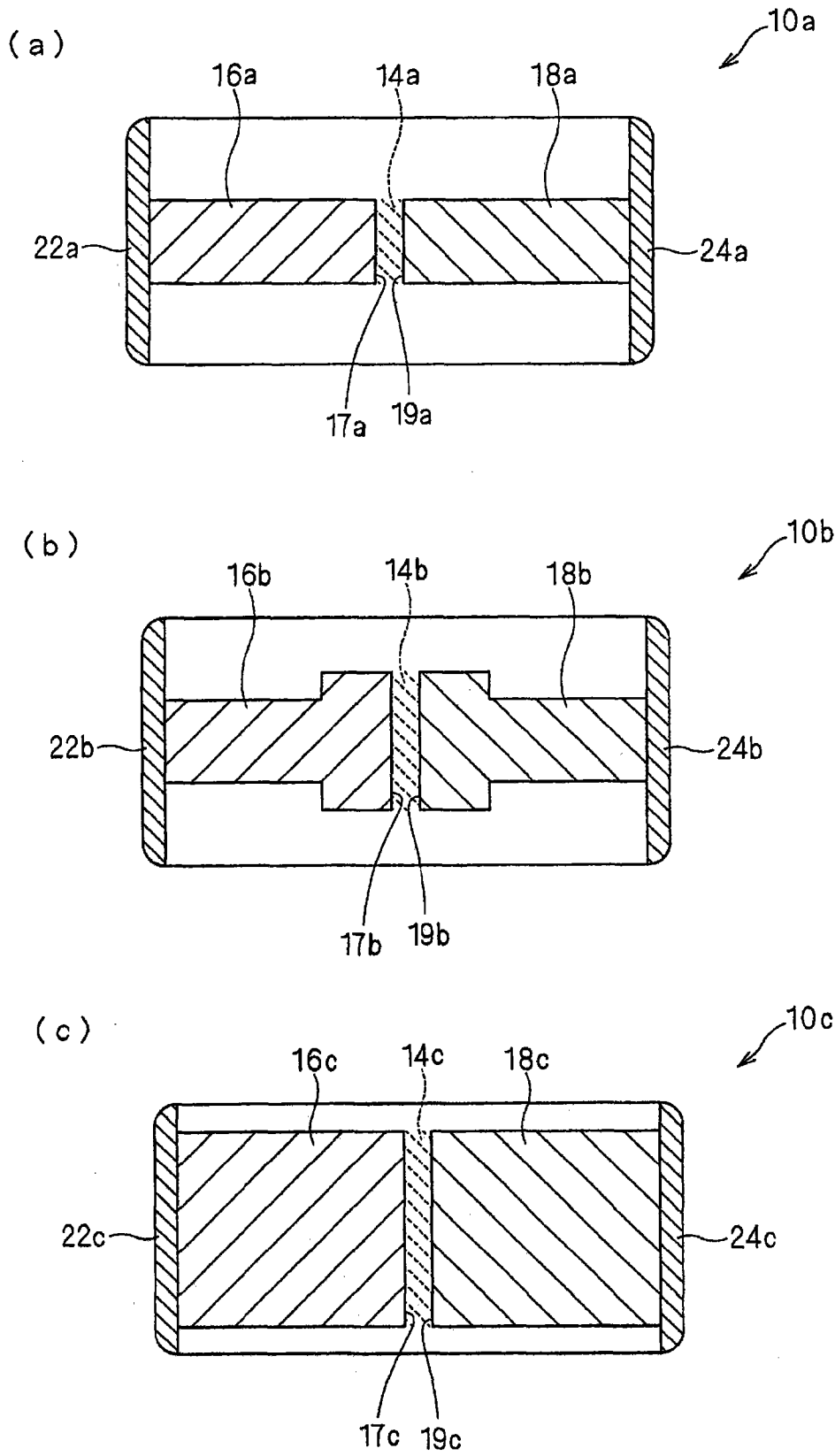


图 5

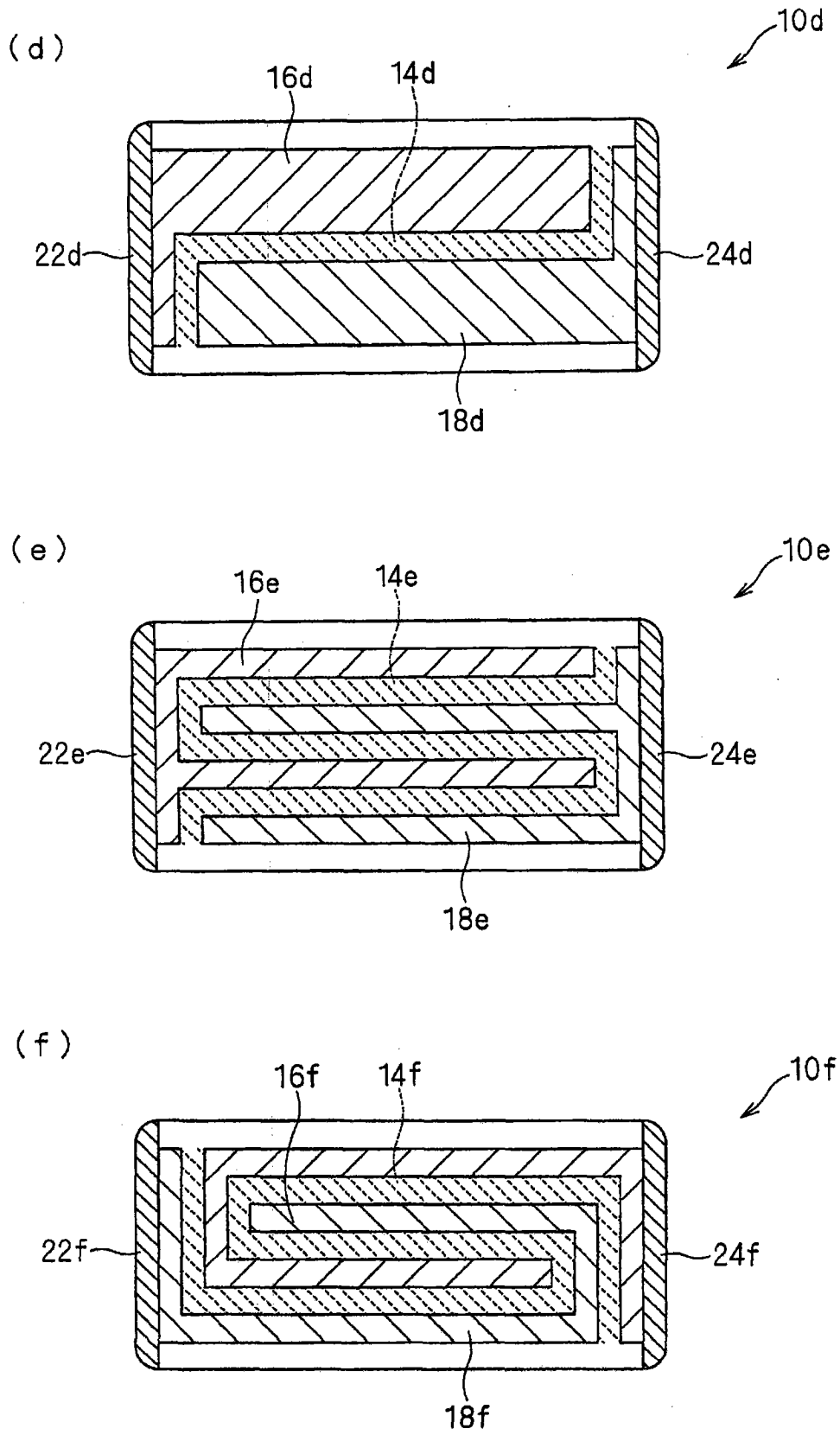
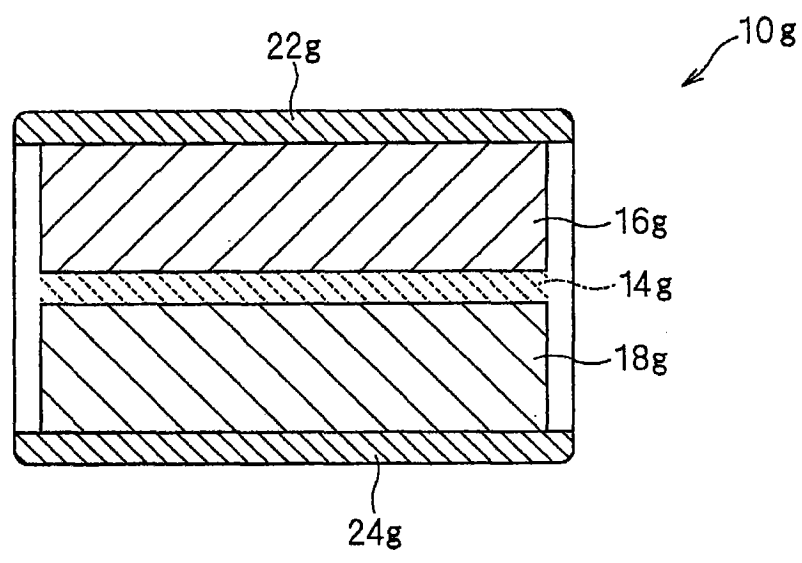
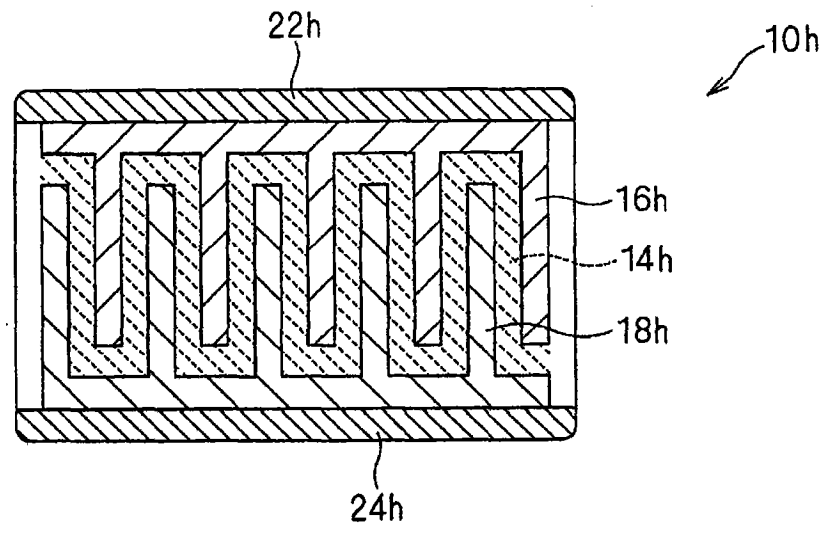


图 6

(g)



(h)



(i)

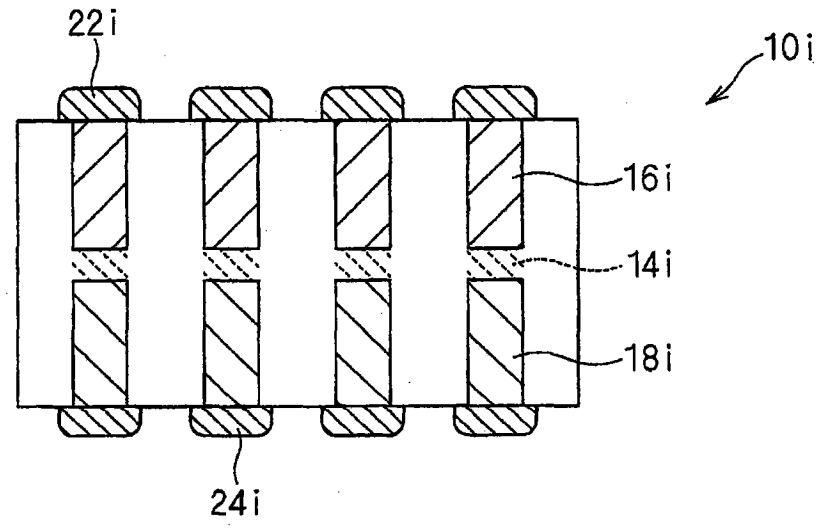


图 7

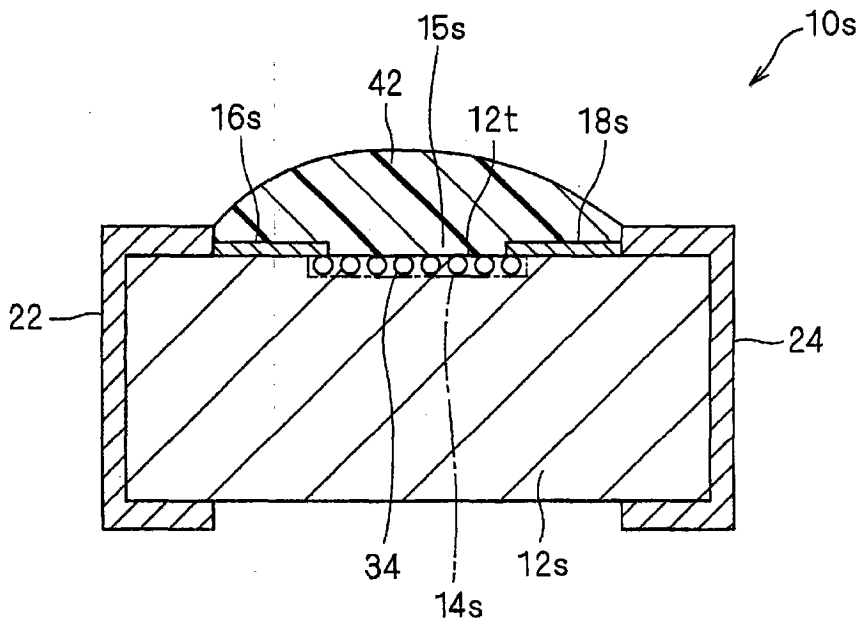


图 8

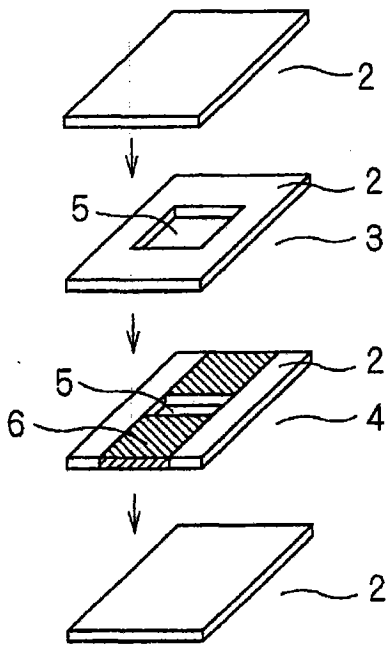


图 9

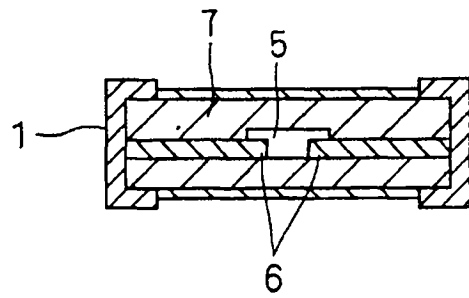


图 10