

(21) 申請案號：098105087

(22) 申請日：中華民國 98 (2009) 年 02 月 18 日

(51) Int. Cl. : H01L31/18 (2006.01)

H01L31/115 (2006.01)

H01L27/14 (2006.01)

(71) 申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORP. (TW)

新竹市新竹科學工業園區力行二路 1 號

(72) 發明人：陳昱丞 CHEN, YU CHENG (TW)；卓恩宗 CHO, AN THUNG (TW)；莊景桑

CHUANG, CHING SANG (TW)；彭佳添 PENG, CHIA TIEN (TW)

(74) 代理人：許鍾迪

申請實體審查：有 申請專利範圍項數：30 項 圖式數：13 共 40 頁

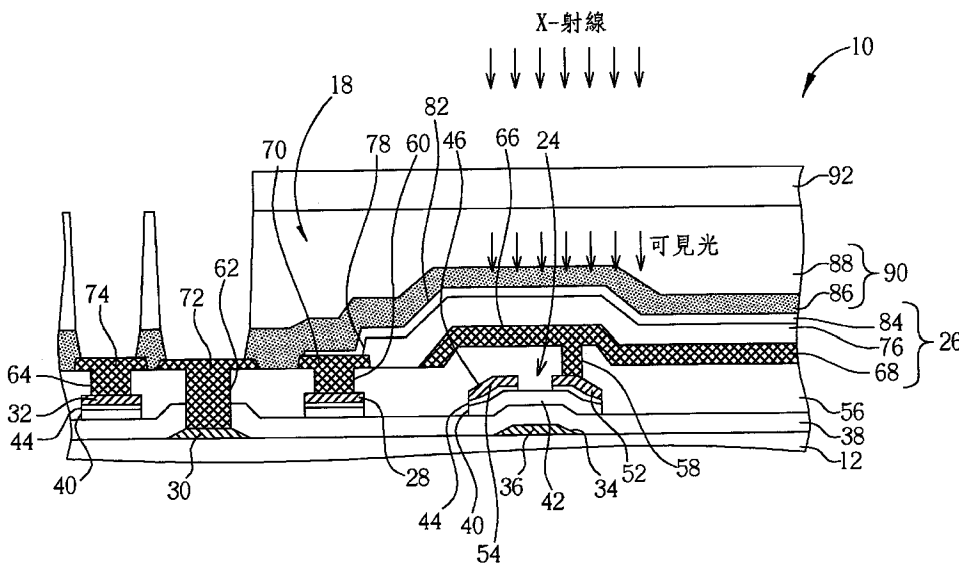
(54) 名稱

X 射線感測器及其製作方法

X-RAY DETECTOR AND FABRICATION METHOD THEREOF

(57) 摘要

本發明提供一種 X 射線感測器之結構及其製作方法，該 X 射線感測器係以富矽介電材料作為感光層，增進感光靈敏度。此發明可使用較少的微影暨蝕刻製程，並降低薄膜層之總厚度，達到簡化製程與降低成本之目的。



10：X 射線感測器

12：基板

18：感應畫素

24：薄膜電晶體

26：感光元件

28：上電極導線

30：第一連接墊

32：第二連接墊

34：圖案化第一導電層

36：閘極

38：閘極介電層

40：圖案化半導體層

42：半導體通道區

44：圖案化摻雜半導體層

46：圖案化第二導電層

52：汲極

- 54：源極
- 56：圖案化介電層
- 58：第一介層洞
- 60：第二介層洞
- 62：第三介層洞
- 64：第四介層洞
- 66：圖案化第三導電層
- 68：感應下電極
- 70：接觸元件
- 72：第一連接元件
- 74：第二連接元件
- 76：感測單元
- 78：圖案化富矽介電層
- 82：圖案化透明導電層
- 84：感應上電極
- 86：無機保護層
- 88：有機平坦層
- 90：保護層
- 92：閃爍發光層

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種 X 射線 (X-ray) 感測器以及製作該 X 射線感測器之方法，尤指一種以富矽 (silicon-rich, Si-rich) 介電層當作感光材料之 X 射線感測器及其製作方法。

【先前技術】

相較於傳統底片式 X 射線感光系統，數位 X 射線平面間接感測系統，具有低輻射劑量、電子影像成像快速以及影像易於檢視、重製、擷取、傳送及分析等優點，為目前數位醫學影像發展的趨勢。數位 X 射線平面間接感測系統包含感應畫素陣列，而各感應畫素包括薄膜電晶體 (thin film transistor, TFT)、感光元件以及將 X 射線轉換為可見光之發光材料。傳統數位 X 射線平面間接感測系統之感光元件通常以非晶矽材料製成之 PIN(P-type\intrinsic\N-type)二極體 (photodiode) 為主，然而 PIN 二極體的厚度非常厚，約為 1~2 微米，且由於 PIN 二極體本身具有導電性，因此必須在其周圍形成多層介電層，以避免 PIN 二極體與周圍元件 (例如感應電極) 發生短路現象。所以，整合 PIN 二極體與包括薄膜電晶體等元件之感應畫素陣列的製程需包含 12 至 13 道薄膜沉積和微影暨蝕刻步驟，不只耗費製程時間，且製程成本亦非常昂貴。由上述可知，X 射線感光

系統業者仍須持續研究，找出能有效替代 PIN 二極體之感光材料，並利用簡單之製程來製作出數位 X 射線平面間接感測系統。

【發明內容】

本發明的目的之一在於提供一種利用富矽介電材料作為感光元件之 X 射線感測器，以解決習知 X 射線感測器之製程技術中，因整合 PIN 二極體與薄膜電晶體等元件而造成製程繁複和成本昂貴等問題。

本發明提供一種 X 射線感測器之製作方法，其包含提供具有光感應區域之基板，並在基板上形成圖案化第一導電層，其中圖案化第一導電層至少包括設於光感應區域內之閘極，接著於基板上形成閘極介電層，覆蓋於閘極表面。然後，於閘極介電層上形成圖案化半導體層與圖案化第二導電層，依序設於閘極介電層表面，其中圖案化半導體層包括半導體通道區，其係設於閘極上方之閘極介電層表面，而圖案化第二導電層包括源極與汲極，設於半導體層上且分別位於半導體通道區兩側。接著，於基板上形成圖案化介電層，其具有至少一第一介層洞，暴露部分汲極，之後再於基板上形成圖案化第三導電層，其包括設於光感應區域內之感應下電極，且經由第一介層洞而電性連接於汲極，且圖案化第三導電層係位於圖案化半導體層上方。隨後在基板上形成圖案化富矽介電層，設於感應下電極之表面，再於基板上形成圖案化透明導電層，其至少包括覆蓋圖

案化富矽介電層之感應上電極，接著再於基板上形成保護層，覆蓋圖案化透明導電層。最後，於基板上形成閃爍發光層，設於保護層之上，且閃爍發光層係對準於圖案化富矽介電層。

本發明另提供一種 X 射線感測器，其包含：具有光感應區域之基板；設於基板上之圖案化第一導電層，其至少包括設於光感應區域內之閘極；設於基板上且覆蓋閘極之閘極介電層；圖案化半導體層，設於閘極上之閘極介電層表面，包括一半導體通道區；圖案化第二導電層，至少包括一源極與一汲極，設於圖案化半導體層上且分別位於半導體通道區兩側；介電層，設於基板表面且覆蓋部分圖案化第二導電層與半導體通道區，且介電層具有第一介層洞，其暴露出部分汲極；圖案化第三導電層，其包括設於光感應區域內之感應下電極，位於圖案化半導體層上方，並藉由第一介層洞而電性連接於汲極；設於感應下電極表面之圖案化富矽介電層；圖案化透明導電層，包括位於圖案化富矽介電層表面之感應上電極；覆蓋圖案化透明導電層之保護層；以及設於保護層上之閃爍發光層，其係對準於圖案化富矽介電層。

本發明又另提供一種 X 射線感測器之製作方法，首先提供包括光感應區域之基板，再於基板上形成薄膜電晶體，其包括閘極、閘極介電層、圖案化半導體層、源極與汲極。接著，於基板上形成圖案化介電層，其具有至少一第一介層洞暴露出部分汲極，然後於基板上形成圖案化第三導電層，其包括設於光感應區域內之感應下電

極，經由第一介層洞而電性連接於汲極，且圖案化第三導電層係位於圖案化半導體層上方。之後，於基板上形成圖案化富矽介電層，設於感應下電極之表面，再於基板上形成圖案化透明導電層，其至少包括一感應上電極，覆蓋圖案化富矽介電層。最後，於基板上形成保護層，覆蓋圖案化透明導電層，再於基板上形成閃爍發光層，設於保護層之上，且閃爍發光層係對準圖案化富矽介電層。

由於本發明 X 射線感測器係利用富矽介電材料當作感光材料，因此不需再額外製作介電層來隔離圖案化富矽介電層，可以節省製程步驟與時間。此外，圖案化富矽介電層之厚度可小於 0.5 微米，能縮小 X 射線感測器之整體薄膜層厚度與節省材料成本。

以下為有關本發明之詳細說明與附圖。然而所附圖式僅供參考與輔助說明用，並非用來對本發明加以限制者。

【實施方式】

請參考第 1 圖，第 1 圖為本發明 X 射線感測器 10 之等效電路佈局示意圖。本發明 X 射線感測器 10 包括基板 12，其上包含光感應區域 14 以及週邊區域 16 設於光感應區域 14 之一側。在光感應區域 14 內，包含複數個感應畫素 18，其係由互相垂直交錯的複數條掃描線 20 與訊號讀取線 22 所定義，排列成一陣列。各感應畫素 18 包括至少一薄膜電晶體 24 與一感光元件 26。基板 12 上另包括複數條平行於訊號讀取線 22 之上電極導線 28，分別穿越複數個感應畫

素 18 且電性連接所經過之感應畫素 18 內之感光元件 26 之感應上電極。另一方面，週邊區域 16 內設置有複數個第一連接墊 30 與第二連接墊 32，其中第一連接墊 30 可電性連接於掃描線 20，而第二連接墊 32 可電性連接於訊號讀取線 22，第三連接墊 33 可電性連接於上電極導線 28。

請參考第 2 圖，第 2 圖為第 1 圖所示本發明 X 射線感測器 10 的剖面示意圖。本發明 X 射線感測器 10 包括圖案化第一導電層 34 設於基板 12 表面，其包括各感應畫素 18 內之薄膜電晶體 24 的閘極 36，以及設於週邊區域 16 之第一連接墊 30。X 射線感測器 10 另包括一閘極介電層 38，設於基板 12 表面且覆蓋閘極 36 與部分第一連接墊 30。閘極介電層 38 上設有圖案化半導體層 40，其包括一半導體通道區 42，設於閘極 36 上之閘極介電層 38 表面，其材料可包括非晶矽材料。

X 射線感測器 10 還包括圖案化第二導電層 46 依序設於閘極介電層 38 上，覆蓋部分圖案化半導體層 40。在圖案化半導體層 40 與圖案化第二導電層 46 之間更可以選擇性地設置圖案化摻雜半導體層 44，其材質例如是摻雜非晶矽材料。此外，圖案化第二導電層 46 包括汲極 52、源極 54、上電極導線 28、第二連接墊 32 以及第三連接墊 33（示於第 1 圖），其中汲極 52 與源極 54 係位於半導體通道區 42 之兩側上方，與閘極 36、閘極介電層 38 與半導體通道區 42 構成薄膜電晶體 24。上電極導線 28 係設於薄膜電晶體 24 之一側，

第二連接墊 32 則設於週邊區域 16 內。基板 12 之上另設有圖案化介電層 56，覆蓋薄膜電晶體 24、第一連接墊 30、第二連接墊 32 以及上電極導線 28，圖案化介電層 56 包括第一介層洞 58 暴露出部分汲極 52、第二介層洞 60 暴露出上電極導線 28、第三介層洞 62 暴露出第一連接墊 30 以及第四介層洞 64 暴露出第二連接墊 32 以及第三連接墊 33。此外，X 射線感測器 10 包括圖案化第三導電層 66 設於圖案化介電層 56 表面，且填於第一介層洞 58、第二介層洞 60、第三介層洞 62 以及第四介層洞 64。圖案化第三導電層 66 包括複數個感應下電極 68，分別設於一感應畫素 18 內，藉由第一介層洞 58 而電性連接於汲極 52。圖案化第三導電層 66 設於第二介層洞 60 內之部分，可當作一接觸元件 70，用以電性連接上電極導線 28 與感應上電極 84。然而，在其他實施例中，X 射線感測器 10 可不包括第 2 圖所示之上電極導線 28，而直接以電性連接於感應上電極 84 之部分圖案化第三導電層 66 當作上電極導線。此外，設於第三介層洞 62 內之圖案化第三導電層 66 係當作第一連接元件 72，用來電性連接外部電路與第一連接墊 30。設於第四介層洞 64 內之圖案化第三導電層 66 係當作第二連接元件 74，用來電性連接第二連接墊 32 與第三連接墊 33。

再者，X 射線感測器 10 包括圖案化富矽介電層 78，設於感應下電極 68 之表面，用以當作感光材料，其包括複數個感測單元 76，設於各感應畫素 18 內。圖案化富矽介電層 78 之材料可包括矽、氧、氮、碳或氫之組合，例如是富矽氧化矽(SiO_x)、富矽氮化矽(SiN_y)、

富矽氮氧化矽(SiO_xNy)、富矽碳化矽(SiCz)、富矽碳氧化矽(SiO_xCz)、氮化富矽氧化矽(SiHwO_x)、氮化富矽氮化矽(SiHwNy)、氮化富矽氮氧化矽(SiHwO_xNy)或上述材料之組合。其中， $0 < w < 4$ 、 $0 < x < 2$ 、 $0 < y < 1.67$ 、 $0 < z < 1$ 。在圖案化富矽介電層 78 表面上，設置有圖案化透明導電層 82，其包括複數個感應上電極 84，分別設於各感應畫素 18 內，且經由接觸元件 70 而電性連接於其對應之上電極導線 28。因此，各感應畫素 18 內之感光元件 26 即由感應下電極 68、感測單元 76 以及感應上電極 84 所構成。X 射線感測器 10 另包括保護層 90 與閃爍發光層 92，其中保護層 90 係覆蓋圖案化透明導電層 82 和部分圖案化第三導電層 66。在本實施例中，保護層 90 包括厚度較薄之無機保護層 86 與厚度較厚之有機平坦層 88，設於無機保護層 86 之上。閃爍發光層 92 係設於有機平坦層 88 之表面，對應於圖案化富矽介電層 78，且較佳覆蓋整個光感應區域 14。閃爍發光層 92 之材料可包括碘化銫或其相關化合物。如第 2 圖所示，當 X 射線由上方照射 X 射線感測器 10 時，閃爍發光層 92 會將 X 射線轉換成可見光（波長包括 450~650 奈米之可見光）向下照射，而感測單元 76 在可見光之照射下，會產生光感應電流，經由感應下電極 68、薄膜電晶體 24 及掃描線 20 之作用，便可由訊號讀取線 22 輸出感測訊號，進而讀出所感測到的 X 射線影像。

本發明 X 射線感測器 10 的製作方法請參考第 3 至 8 圖。首先，如第 3 圖所示，提供一基板 12，其包括週邊區域 16 與光感應區域 14，其中光感應區域 14 包括複數個感應畫素 18，呈陣列排列於光

感應區域 14 中。接著，在基板 12 表面形成圖案化第一導電層 34，其包括設於各光感應畫素 18 內之閘極 34 與至少一第一連接墊 30 設於週邊區域 16。

然後如第 4 圖所示，在基板 12 上依序形成閘極介電層 38、半導體層 40'、摻雜半導體層 44' (例如是摻雜非晶矽層) 以及第二導電層 46'。之後，在第二導電層 46' 之上形成光阻層 48，再使用半色調 (half-tone) 光罩 50，對基板 12 上的材料層進行一微影暨蝕刻製程。半色調光罩 50 包括透光區 50a、不透光區 50b、以及半透區 50c，其中不透光區 50b 係對應於第 2 圖所示之圖案化第二導電層 46 之圖案，例如第二連接墊 32、第三連接墊 33、上電極導線 28、汲極 52 與源極 54，透光區 50a 係對應於欲移除之第二導電層 46'，而半透區 50c 則對應於汲極 52 與源極 54 之間的部分半導體通道區 42。經微影後，剩下之光阻層 48 圖案如第 4 圖所示。

接著，請參考第 5 圖，以圖案化之光阻層 48 當作蝕刻遮罩以進行蝕刻製程，移除部分第二導電層 46'、摻雜半導體層 44' 以及半導體層 40'，直至閘極介電層 38 之表面，形成圖案化第二導電層 46、圖案化之摻雜半導體層 44 與圖案化半導體層 40。圖案化第二導電層 46 包括汲極 52 與源極 54 設於閘極 34 上方兩側，而位於閘極 34 與汲極 52、源極 54 之間的圖案化半導體層 40 係當作半導體通道區 42。此外，位於汲極 52 與源極 54 下方之摻雜半導體層 44 係當作歐姆接觸 (ohmic contact) 層。

請參考第 6 圖，接著在基板 12 上形成圖案化介電層 56，其包括第一介層洞 58、第二介層洞 60、第三介層洞 62 以及第四介層洞 64，分別暴露部分汲極 52、上電極導線 28、第一連接墊 30，以及第二連接墊 32 與第三連接墊 33。然後如第 7 圖所示，於基板 12 上形成圖案化第三導電層 66，其包括複數個感應下電極 68 設於各感應畫素 18 內、設於第二介層洞 60 之接觸元件 70、設於第三介層洞 62 之第一連接元件 72 以及設於第四介層洞之第二連接元件 74，分別電性連接於汲極 52、上電極導線 28、第一連接墊 30 以及第二連接墊 32。

接著，於基板 12 上形成圖案化富矽介電層 78，設於感應下電極 68 之表面，用以當作感光材料，其包括複數個感測單元 76，設於各感應畫素 18 內。圖案化富矽介電層 78 之材料可包括矽、氧、氮、碳或氫之組合，例如是富矽氧化矽、富矽氮化矽、富矽氮氧化矽、富矽碳化矽、富矽碳氧化矽、氮化富矽氧化矽、氮化富矽氮化矽、氮化富矽氮氧化矽或上述材料之組合。

然後，如第 8 圖所示，在圖案化富矽介電層 78 表面上，設置有圖案化透明導電層 82，其包括複數個感應上電極 84，分別設於各感應畫素 18 內，且經由接觸元件 70 而電性連接於其對應之上電極導線 28。因此，各感應畫素 18 內之感光元件 26 即由感應下電極 68、感測單元 76 以及感應上電極 84 所構成。

然後，在基板 12 上形成保護層 90，其包括無機保護層 86 與有機平坦層 88，覆蓋住光感應區域 14，暴露出第一連接元件 72 與第二連接元件 74。接著，請參考第 2 圖，在有機平坦層 86 上形成閃爍發光層 92，覆蓋光感應區域 14，其中閃爍發光層 92 之製程可包括塗佈製程或蒸鍍製程，在其他實施例中，閃爍發光層 92 亦可經由貼合製程所形成。在形成閃爍發光層 92 之後，便完成本發明 X 射線感測器 10 之第一實施例的製作。由上述可知，X 射線感測器 10 僅需 7 道微影暨蝕刻製程。

請參考第 9 圖至第 12 圖，其為本發明 X 射線感測器之第二實施例之製作方法的剖面示意圖。本實施例和前一實施例的不同處，在於製程中並未使用半色調光罩來，因此會較第一實施例多一道微影暨蝕刻製程，且本實施例之閃爍發光層 92 係製作於另一基板上。請參考第 9 圖，本實施例 X 射線感測器 10' 與第一實施例之相同元件係以同樣的元件標號標示。首先，以類似前一實施例的方式依序製作圖案化第一導電層 34 與閘極介電層 38 於基板 12 上，然後，再依序於基板 12 上整面沉積形成半導體層與摻雜半導體層（圖未示），經由微影暨蝕刻製程，同時移除部分半導體層與摻雜半導體層而形成圖案化半導體層 40 與圖案化之摻雜半導體層 44。

接著，如第 10 圖所示，在基板 12 上形成第二導電層（圖未示），再進行微影暨蝕刻製程，移除部分第二導電層與部分摻雜半導體層

44，以形成圖案化第二導電層 46，其包括設於閘極 36 兩側上方之汲極 52 與源極 54、設於閘極 36 一側之上電極導線 28 以及設於週邊區域 16 之第二連接墊 32。

請參考第 11 圖，接著在基板 12 上形成圖案化介電層 56，其具有第一介層洞 58、第二介層洞 60、第三介層洞 62 以及第四介層洞 64，分別暴露部分汲極 52、上電極導線 28、第一連接墊 62 與第二連接墊 64。然後如第 12 圖所示，利用類似於第一實施例之製程，依序於基板 12 上形成圖案化第三導電層 66、圖案化富矽介電層 78 及圖案化透明導電層 82，以形成感應下電極 68、感測單元 76 及感應上電極 84 等元件。然後，形成保護層 86 覆蓋基板 12 上之元件，暴露出部分第一與第二連接墊 30、32。此外，本發明 X 射線感測器 10' 之製作方法另包括提供一基板 94，在基板 94 上形成閃爍發光層 92，其形成方式包括塗佈、蒸鍍或貼合製程，例如將包括碘化銻之薄膜貼附於基板 94 表面。最後，再組合基板 94 與基板 12，使閃爍發光層 92 對應於光感應區域 14 或圖案化富矽介電層 78。因此，當 X 射線由基板 94 之上側照射到閃爍發光層 92 時，閃爍發光層 92 會將 X 射線轉換為可見光，以供下方的感光元件 26 進行光感應。在本實施例中，僅需利用 8 道微影暨蝕刻製程。

請參考第 13 圖，第 13 圖為本發明 X 射線感測器之第三實施例的剖面示意圖。在本實施例中，X 射線感測器 100 之薄膜電晶體係使用三道微影暨蝕刻製程所完成，閃爍發光層 92 係直接形成於保護

層 90 表面。值得注意的是，圖案化透明導電層 82 另包括覆蓋於第一與第二連接元件 72、74 表面，由於 ITO 材料之穩定性較高，因此可以提供保護第一與第二連接元件 72、74 之效果。

此外，在其他實施例中，圖案化第二導電層 46 可不包括上電極導線 28，而以部分圖案化第三導電層 66 當作上電極導線。再者，在本發明之其他實施例中，亦可省略接觸元件 70 之設計，而讓感應上電極 84 處的圖案化透明導電層 82 填於第二介層洞 60 內，直接電性連接於上電極導線 28。或者，也可直接以部分圖案化透明導電層 82 當作上電極導線，不需再以圖案化第二導電層 46 和圖案化第三導電層 66 製作圖中所示之上電極導線 28 和接觸元件 70。

由上述可知，本發明 X 射線感測器係屬於 X 射線平面間接感測系統，經由閃爍發光層將 X 射線轉換為可見光，並以富矽介電材料當作感光元件之感光材料以進行感光。相較於習知技術，本發明 X 射線感測器僅需使用 7 至 8 道微影暨蝕刻製程來製作各薄膜元件，能大幅減少光罩數量與製程成本，且富矽介電材料之厚度可小於 0.5 微米，因此具有低成本與高產率之優勢。此外，本發明 X 射線感測器除了可應用於醫學 X 射線攝影系統外，亦可應用於電子顯微鏡等其他需要以 X 射線進行攝影或影像掃描之感測裝置中。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖為本發明 X 射線感測器之等效電路的佈局示意圖。

第 2 圖為第 1 圖所示本發明 X 射線感測器的剖面示意圖。

第 3 圖至第 8 圖為本發明 X 射線感測器之第一實施例的製作方法的剖面示意圖。

第 9 圖至第 12 圖為本發明 X 射線感測器之第二實施例的製作方法的剖面示意圖。

第 13 圖為本發明 X 射線感測器之第三實施例的剖面示意圖。

【主要元件符號說明】

10、10'、100	X 射線感測器	12、94	基板
14	光感應區域	16	週邊區域
18	感應畫素	20	掃描線
22	訊號讀取線	24	薄膜電晶體
26	感光元件	28	上電極導線
30	第一連接墊	32	第二連接墊
33	第三連接墊		
34	圖案化第一導電層	36	閘極
38	閘極介電層	40	圖案化半導體層
40'	半導體層	42	半導體通道區
44	圖案化摻雜半導體層	44'	摻雜半導體層
46	圖案化第二導電層	46'	第二導電層

48	光阻層	50	半色調光罩
50a	透光區	50b	不透光區
50c	半透區	52	汲極
54	源極	56	圖案化介電層
58	第一介層洞	60	第二介層洞
62	第三介層洞	64	第四介層洞
66	圖案化第三導電層	68	感應下電極
70	接觸元件	72	第一連接元件
74	第二連接元件	76	感測單元
78	圖案化富矽介電層		
82	圖案化透明導電層	84	感應上電極
86	無機保護層	88	有機平坦層
90	保護層	92	閃爍發光層

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 98105087

H01L 31/18 (2006.01)

※ 申請日： 98-02-18 ※IPC 分類：

H01L 31/115 (2006.01)

一、發明名稱：(中文/英文)

H01L 29/14 (2006.01)

X 射線感測器及其製作方法/X-RAY DETECTOR AND FABRICATION
METHOD THEREOF

二、中文發明摘要：

本發明提供一種 X 射線感測器之結構及其製作方法，該 X 射線感測器係以富矽介電材料作為感光層，增進感光靈敏度。此發明可使用較少的微影暨蝕刻製程，並降低薄膜層之總厚度，達到簡化製程與降低成本之目的。

三、英文發明摘要：

A structure of X-ray detector and fabrication method thereof are provided. Silicon-rich dielectric material is used for serving as the light-sensing layer to increase light sensitivity, and less photolithography-etching-processes are needed for fabricating the X-ray detector, so as to reduce the total thickness of thin film layers, process steps and cost.

七、申請專利範圍：

1. 一種 X 射線感測器之製作方法，其包含：

提供一基板，其包括一光感應區域；

於該基板上形成一圖案化第一導電層，該圖案化第一導電層至少包括一閘極，設於該光感應區域內；

於該基板上形成一閘極介電層，覆蓋該閘極表面；

於該閘極介電層上形成一圖案化半導體層與一圖案化第二導電

層，依序設於該閘極介電層表面，且該圖案化半導體層包括一半導體通道區設於該閘極上方之該閘極介電層表面，而該圖案化第二導電層包括一源極與一汲極設於該圖案化半導體層上且分別位於該半導體通道區兩側；

於該基板上形成一圖案化介電層，其具有至少一第一介層洞，暴露部分該汲極；

於該基板上形成一圖案化第三導電層，其包括一感應下電極設於該光感應區域內，且經由該第一介層洞而電性連接該汲極，並且該圖案化第三導電層位於該圖案化半導體層上方；

於該基板上形成一圖案化富矽介電層，設於該感應下電極之表面；

於該基板上形成一圖案化透明導電層，其至少包括一感應上電極，覆蓋該圖案化富矽介電層；

於該基板上形成一保護層，覆蓋該圖案化透明導電層；以及

於該基板上形成一閃爍發光層，設於該保護層之上，該閃爍發光

層對應該圖案化富矽介電層。

2. 如申請專利範圍第 1 項所述之製作方法，其中該圖案化第二導電層另包括一上電極導線，電性連接於該感應上電極。
3. 如申請專利範圍第 2 項所述之製作方法，其中該圖案化介電層另包括至少一第二介層洞，暴露部分該上電極導線，且該圖案化第三導電層包括設於該第二介層洞內，以電性連接該感應上電極與該上電極導線。
4. 如申請專利範圍第 1 項所述之製作方法，其中該基板另包括一週邊區域，設於該光感應區域之一側，且該圖案化第一導電層包括一第一連接墊設於該週邊區域內。
5. 如申請專利範圍第 4 項所述之製作方法，其中該圖案化第二導電層包括一第二連接墊與一第三連接墊設於該週邊區域內。
6. 如申請專利範圍第 5 項所述之製作方法，其中該圖案化介電層係暴露部分該第一連接墊與該第二連接墊，且該圖案化第三導電層包括一第一連接元件與一第二連接元件，分別電性連接於該第一連接墊與該第二連接墊。
7. 如申請專利範圍第 6 項所述之製作方法，其中該保護層係暴露出

部分該第一與第二連接元件。

8. 如申請專利範圍第 6 項所述之製作方法，其中該圖案化透明導電層包括覆蓋該第一與該第二連接元件。

9. 如申請專利範圍第 1 項所述之製作方法，其中形成該圖案化半導體層與該圖案化第二導電層之步驟包括：

依序於該閘極介電層上形成一非晶矽層與一第二導電層；

在該第二導電層上形成一光阻層；以及

使用一半色調光罩，進行一微影暨蝕刻製程，同時移除部分該非晶矽層與部分該第二導電層，以形成該圖案化半導體層與該圖案化第二導電層。

10. 如申請專利範圍第 9 項所述之製作方法，其中該半色調光罩包括：

至少一半透區對應於部分該半導體通道區；以及

至少一不透光區對應於該源極與該汲極。

11. 如申請專利範圍第 1 項所述之製作方法，其中形成該圖案化半導體層與該圖案化第二導電層之步驟包括：

該閘極介電層上形成一非晶矽層；

進行一微影暨蝕刻製程，移除部分該非晶矽層，留下設於該閘極上方之該非晶矽層，以形成該半導體通道區；

於該基板上形成一第二導電層；以及

進行一微影暨蝕刻製程，移除部分該第二導電層，至少留下設於該閘極上方兩側之該第二導電層，並且形成該半導體通道區。

12. 如申請專利範圍第 1 項所述之製作方法，其中該保護層包括一無機保護層與一有機平坦層，依序設於該圖案化透明導電層之表面。

13. 如申請專利範圍第 1 項所述之製作方法，其中該閃爍發光層之材料包括碘化銻。

14. 如申請專利範圍第 1 項所述之製作方法，其中形成該閃爍發光層之製程包括一塗佈製程、一蒸鍍製程或一貼合製程。

15. 如申請專利範圍第 1 項所述之製作方法，其中更包括在該圖案化半導體層與該圖案化第二導電層中間形成一圖案化摻雜半導體層。

16. 一種 X 射線感測器，其包含：

一基板，具有一光感應區域；

一圖案化第一導電層，設於該基板上，其至少包括一閘極，設於該光感應區域內；

一閘極介電層，設於該基板上且覆蓋該閘極；

- 一圖案化半導體層，設於該閘極上之該閘極介電層表面，包括一半導體通道區；
 - 一圖案化第二導電層，其至少包括一源極與一汲極，設於該圖案化半導體層上且分別位於該半導體通道區兩側；
 - 一介電層，設於該基板表面並覆蓋該半導體通道區與部分該圖案化第二導電層，且該介電層具有一第一介層洞，暴露部分該汲極；
 - 一圖案化第三導電層，其包括一感應下電極設於該光感應區域內，且位於該圖案化半導體層上方，該感應下電極藉由該第一介層洞而電性連接該汲極；
 - 一圖案化富矽介電層，設於該感應下電極之表面；
 - 一圖案化透明導電層，其包括一感應上電極，設於該圖案化富矽介電層表面；
 - 一保護層，覆蓋至少部分該圖案化透明導電層；以及
 - 一閃爍發光層，設於該保護層之上，且對該圖案化富矽介電層。
17. 如申請專利範圍第 16 項所述之 X 射線感測器，其另包括一上電極導線設於該基板上，電性連接於該圖案化透明導電層。
18. 如申請專利範圍第 17 項所述之 X 射線感測器，其中該介電層具有一第二介層洞，暴露部分該上電極導線。
19. 如申請專利範圍第 18 項所述之 X 射線感測器，其中該圖案化第

三導電層另包括設於該第二介層洞內，以電性連接該上電極導線與該感應上電極。

20. 如申請專利範圍第 17 項所述之 X 射線感測器，其中該上電極導線係為該圖案化第二導電層之一部分。

21. 如申請專利範圍第 16 項所述之 X 射線感測器，其中該基板另包括一週邊區域，設於該光感應區域之一側，且該圖案化第一導電層包括一第一連接墊設於該週邊區域內。

22. 如申請專利範圍第 21 項所述之 X 射線感測器，其中該圖案化第二導電層另包括一第二連接墊與一第三連接墊設於該週邊區域內。

23. 如申請專利範圍第 22 項所述之 X 射線感測器，其中該圖案化介電層係暴露部分該第一連接墊與該第二連接墊，且該圖案化第三導電層另包括一第一連接元件與一第二連接元件，分別電性連接於該第一連接墊與該第二連接墊。

24. 如申請專利範圍第 23 項所述之 X 射線感測器，其中該保護層係暴露出部分該第一與第二連接元件。

25. 如申請專利範圍第 23 項所述之 X 射線感測器，其中該圖案化透

明導電層包括覆蓋該第一與該第二連接元件。

26. 如申請專利範圍第 16 項所述之 X 射線感測器，其中該保護層包括一無機保護層與一有機平坦層，依序設於該圖案化透明導電層之表面。

27. 如申請專利範圍第 16 項所述之 X 射線感測器，其中該閃爍發光層之材料包括碘化銫。

28. 如申請專利範圍第 16 項所述之 X 射線感測器，其中該閃爍發光層將一 X 射線轉換成一可見光，照射到該富矽介電層，藉以感測該 X 射線。

29. 如申請專利範圍第 16 項所述之 X 射線感測器，其中該圖案化半導體層與該圖案化第二導電層中間包括一圖案化摻雜半導體層。

30. 一種 X 射線感測器之製作方法，其包含：

提供一基板，其包括一光感應區域；

於該基板上形成一薄膜電晶體，包括一閘極、一閘極介電層、一

圖案化半導體層、一源極與一汲極；

於該基板上形成一圖案化介電層，其具有至少一第一介層洞，暴露部分該汲極；

於該基板上形成一圖案化第三導電層，其包括一感應下電極設於

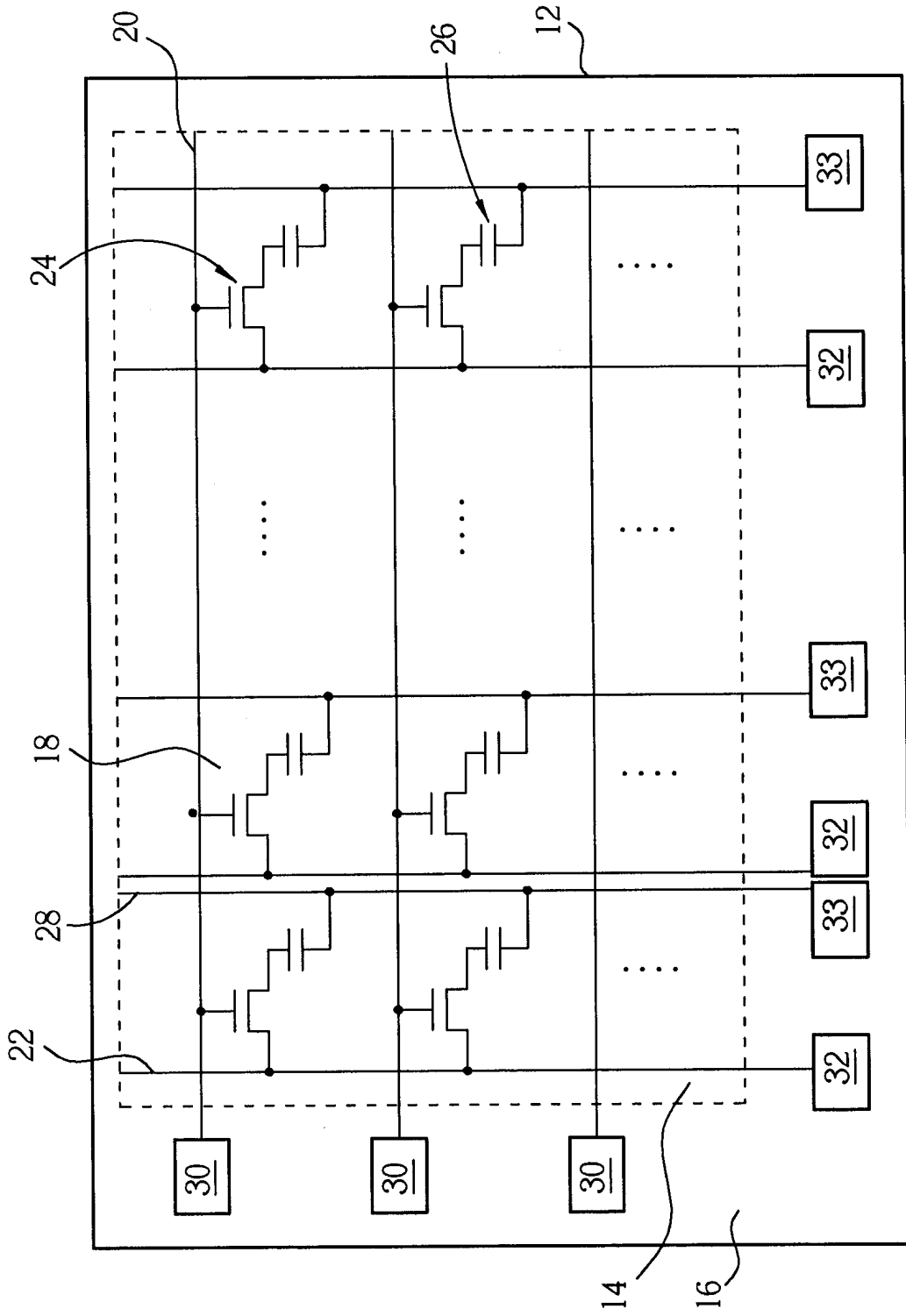
該光感應區域內，且經由該第一介層洞而電性連接該汲極，
並且該圖案化第三導電層位於該圖案化半導體層上方；
於該基板上形成一圖案化富矽介電層，設於該感應下電極之表面；
於該基板上形成一圖案化透明導電層，其至少包括一感應上電極，
覆蓋該圖案化富矽介電層；
於該基板上形成一保護層，覆蓋該圖案化透明導電層；以及
於該基板上形成一閃爍發光層，設於該保護層之上，該閃爍發光層
對應該圖案化富矽介電層。

八、圖式：

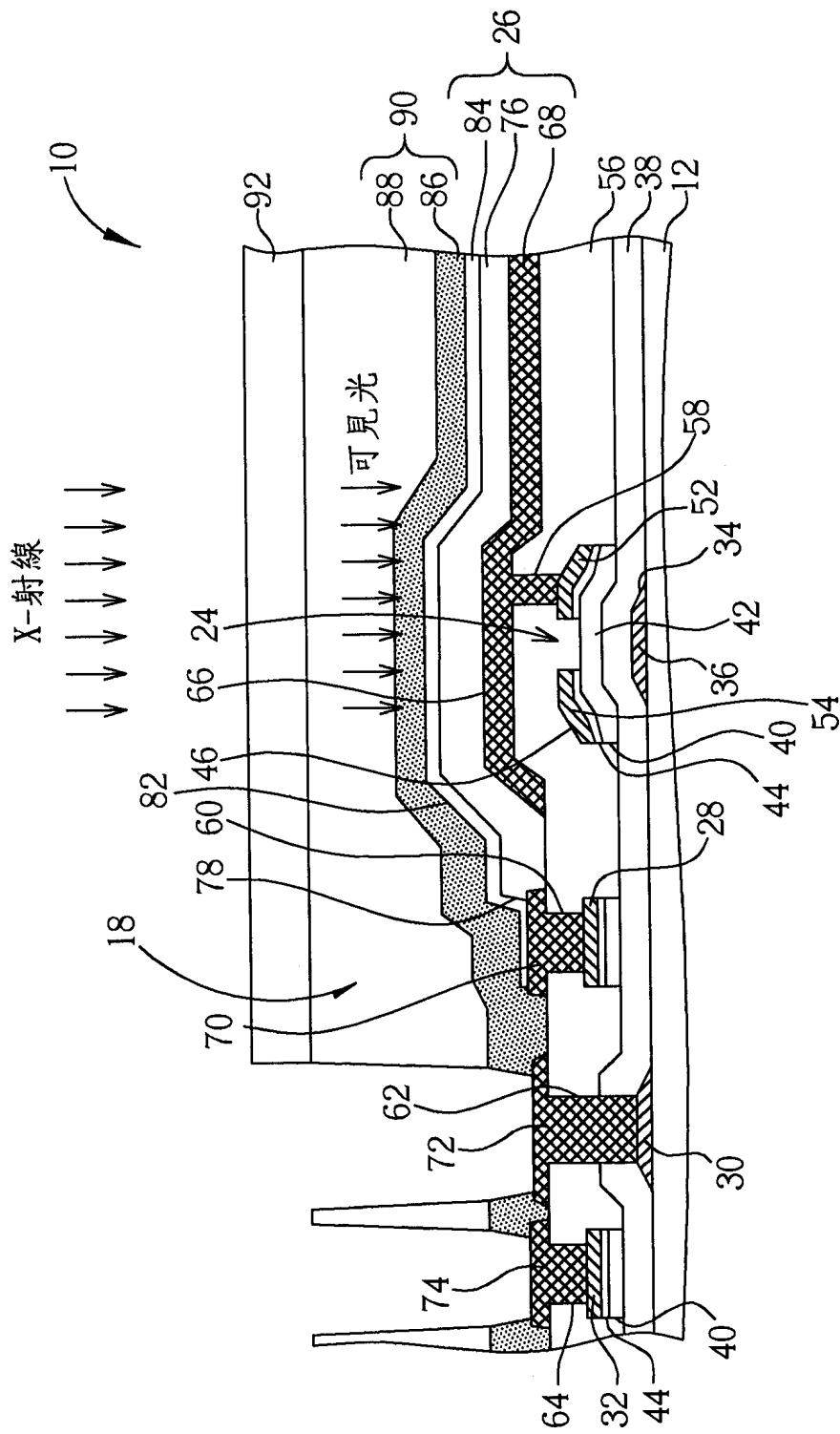
該光感應區域內，且經由該第一介層洞而電性連接該汲極，
並且該圖案化第三導電層位於該圖案化半導體層上方；
於該基板上形成一圖案化富矽介電層，設於該感應下電極之表面；
於該基板上形成一圖案化透明導電層，其至少包括一感應上電極，
覆蓋該圖案化富矽介電層；
於該基板上形成一保護層，覆蓋該圖案化透明導電層；以及
於該基板上形成一閃爍發光層，設於該保護層之上，該閃爍發光層
對應該圖案化富矽介電層。

八、圖式：

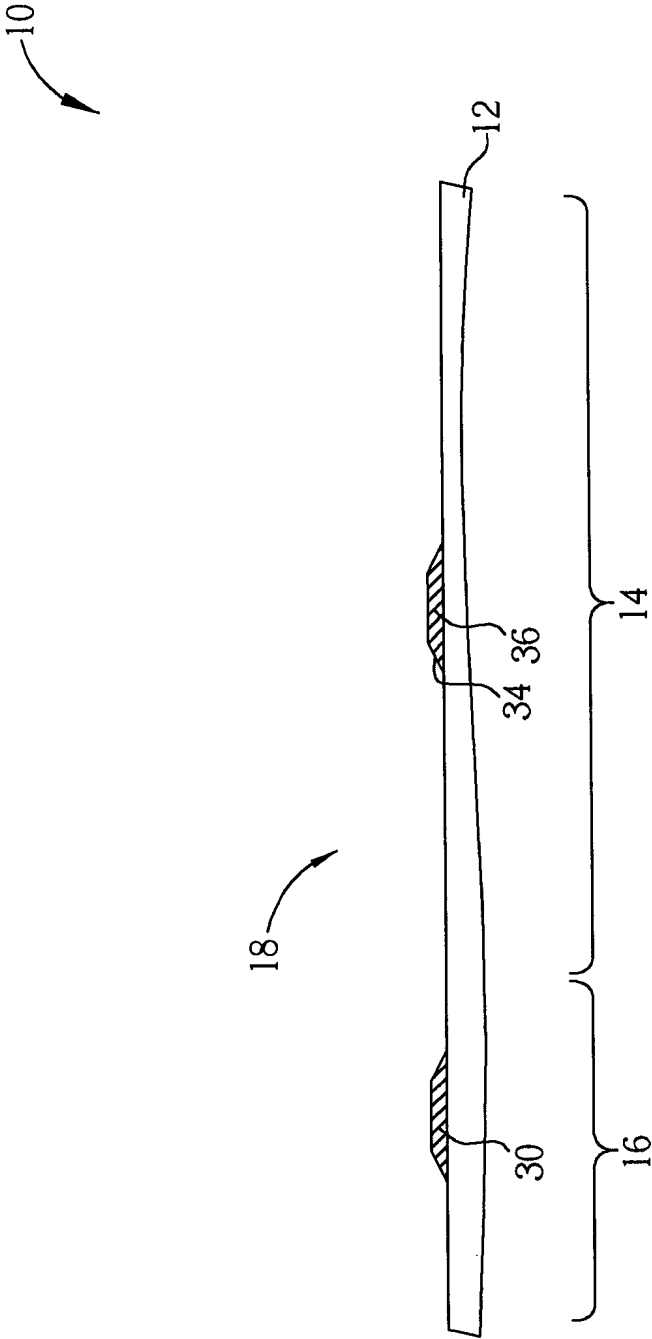
10



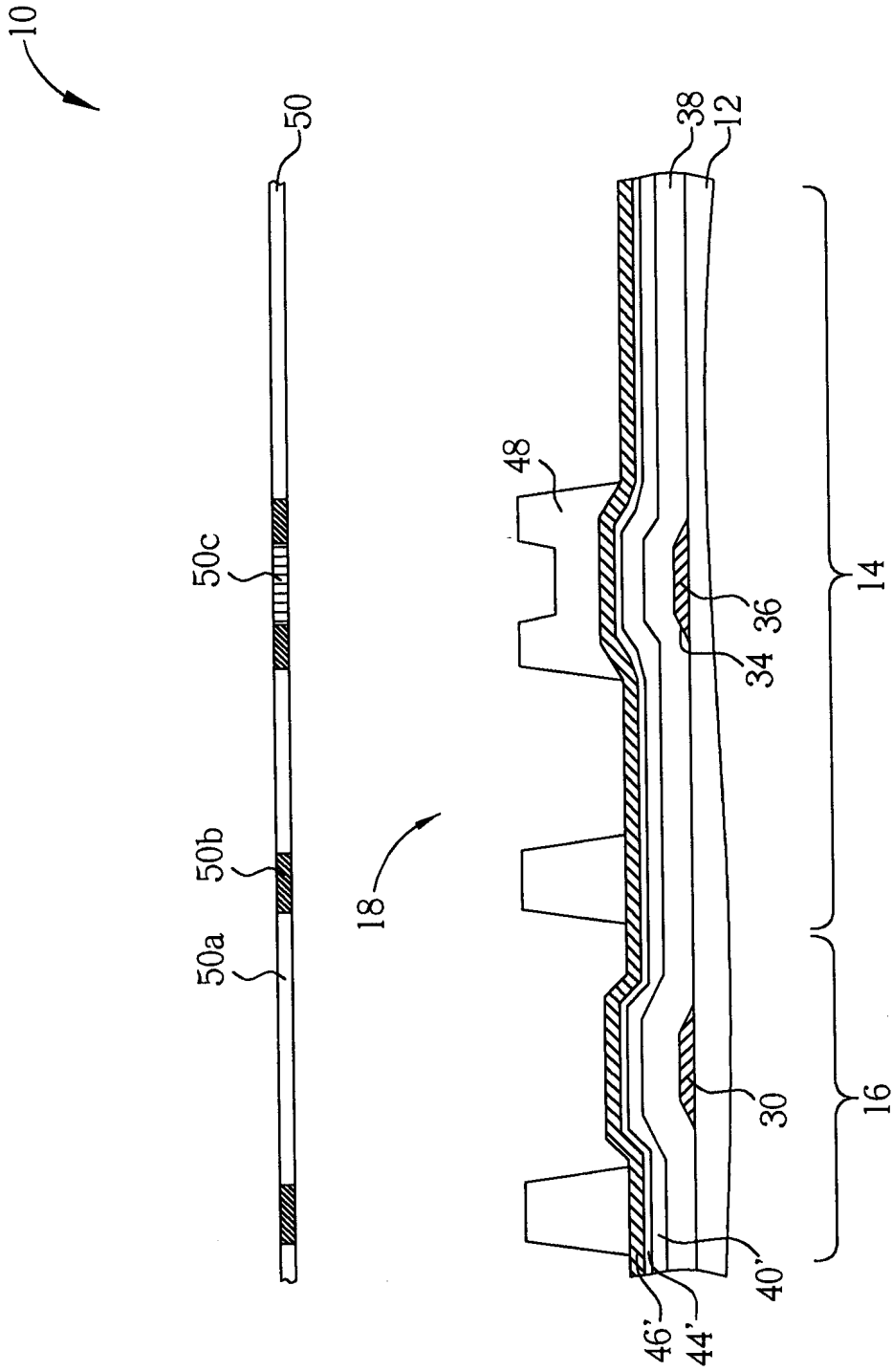
第1圖



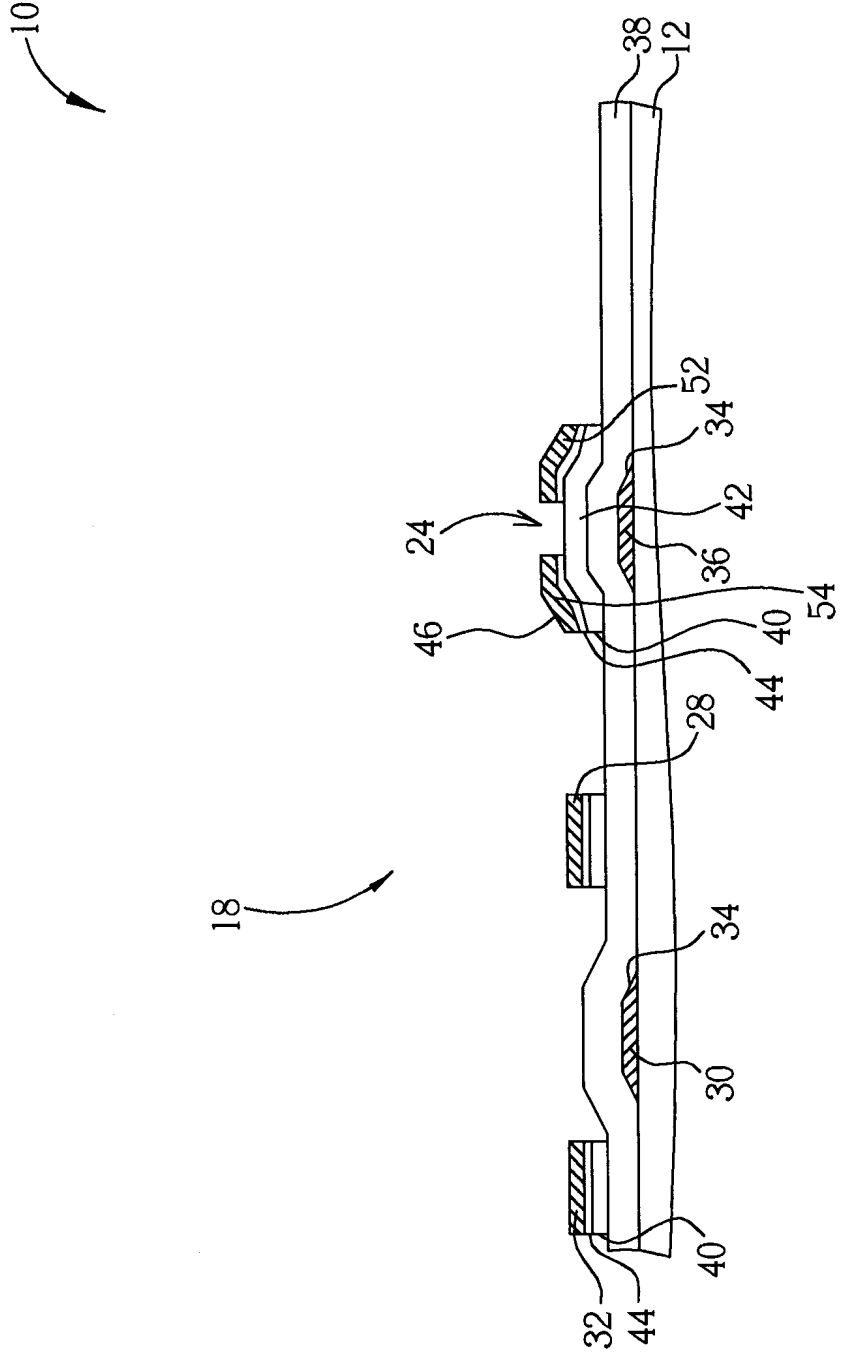
第2圖



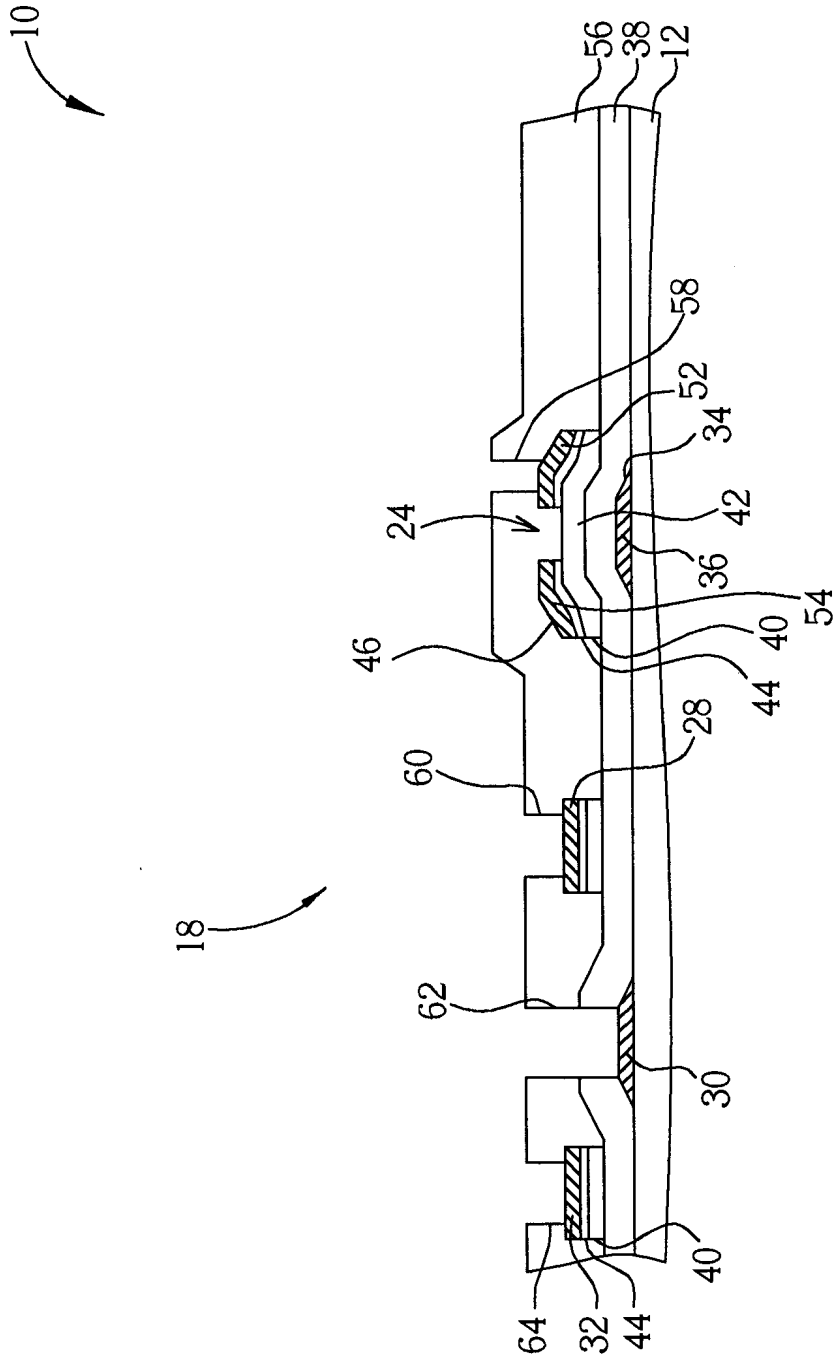
第3圖



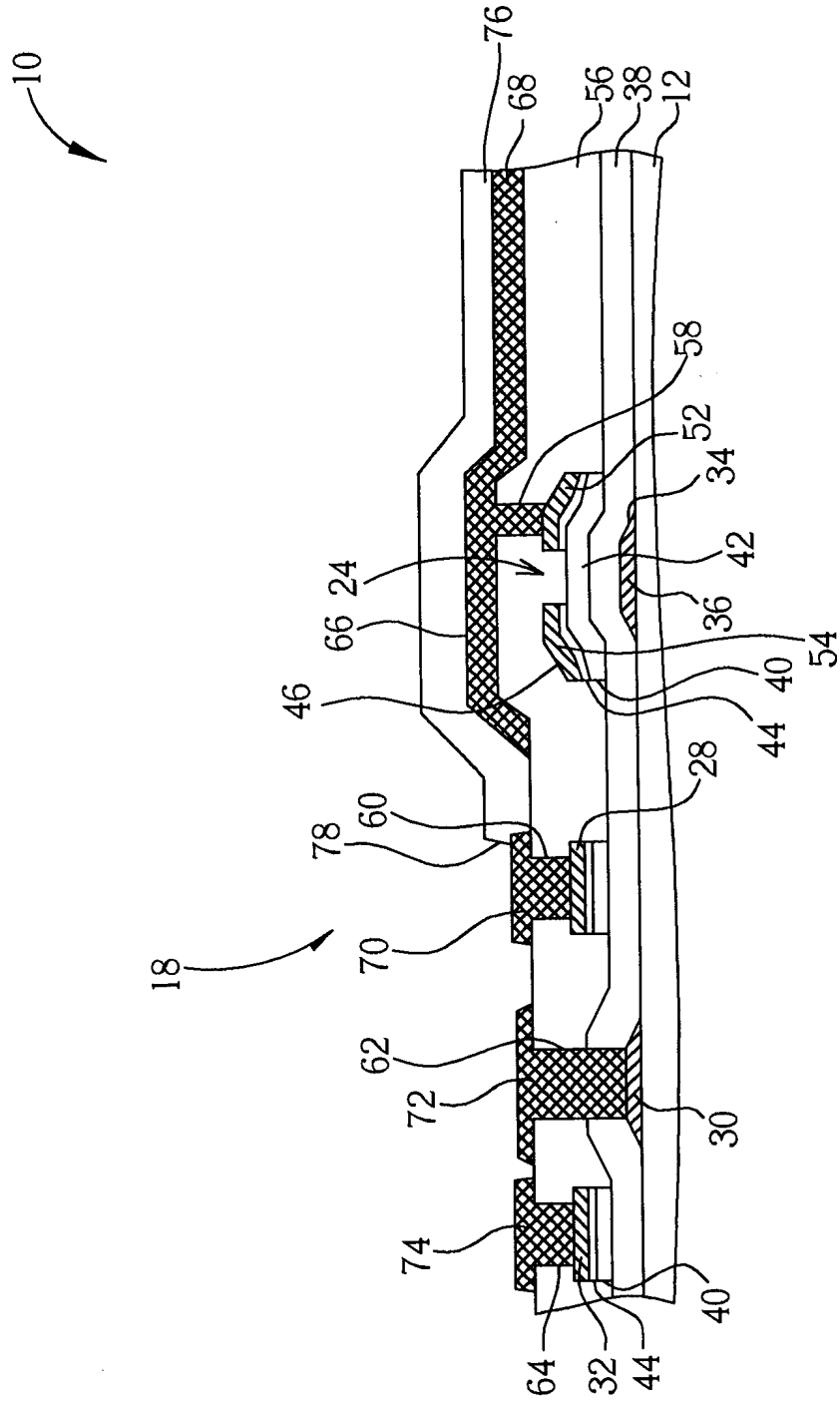
第4圖



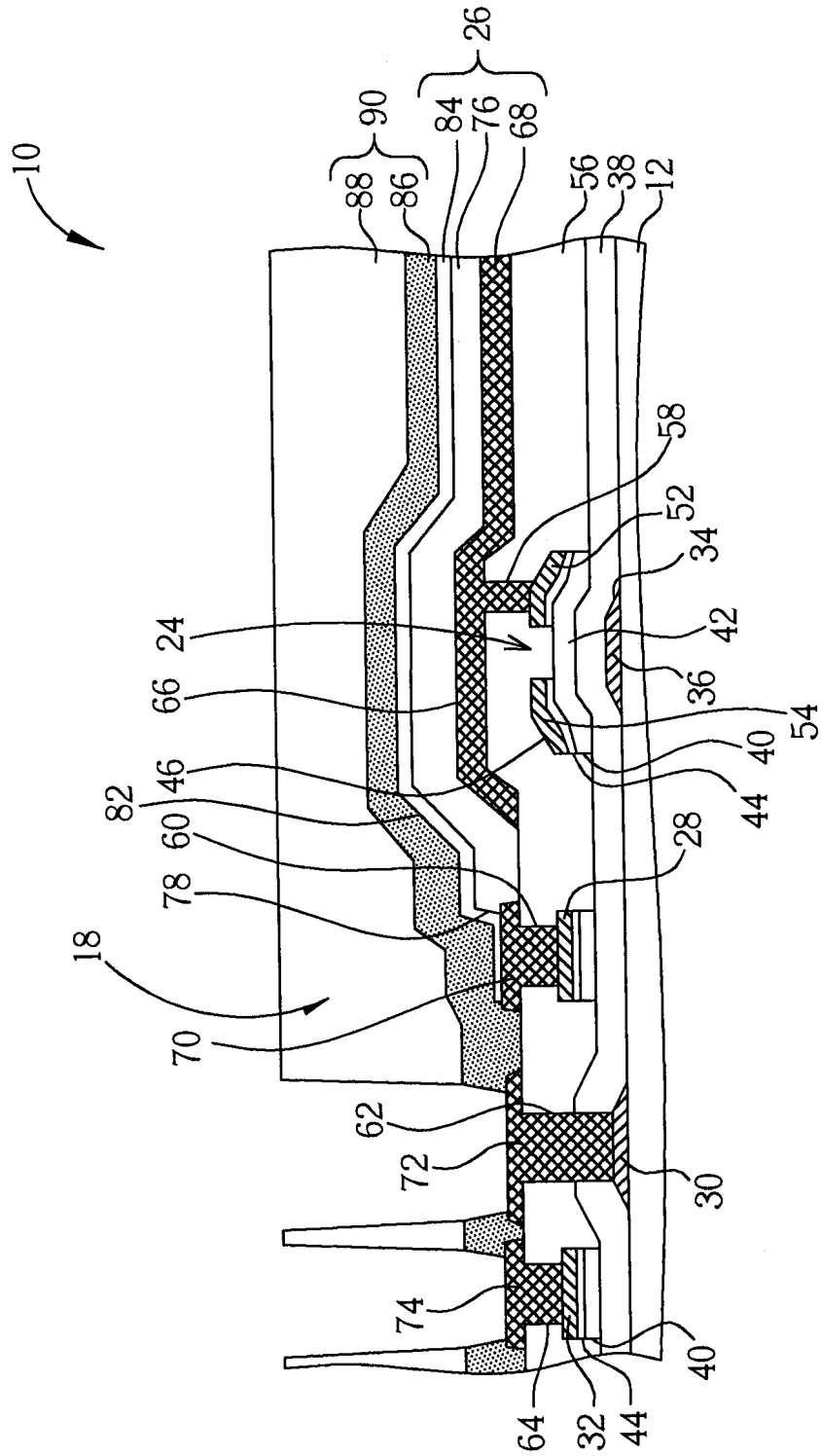
第5圖



第6圖

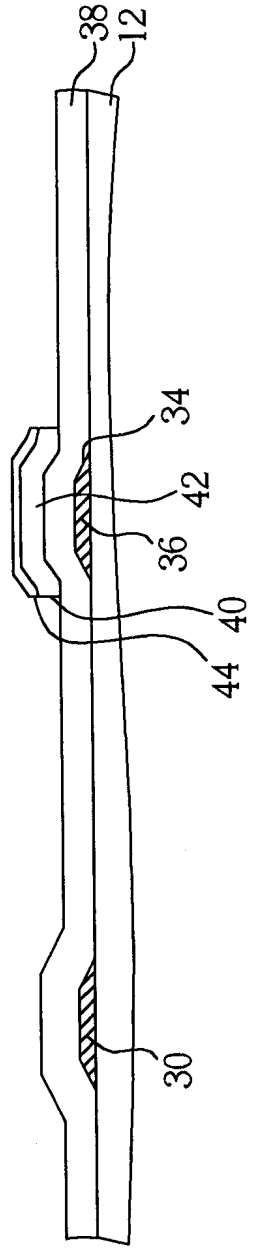


第7圖



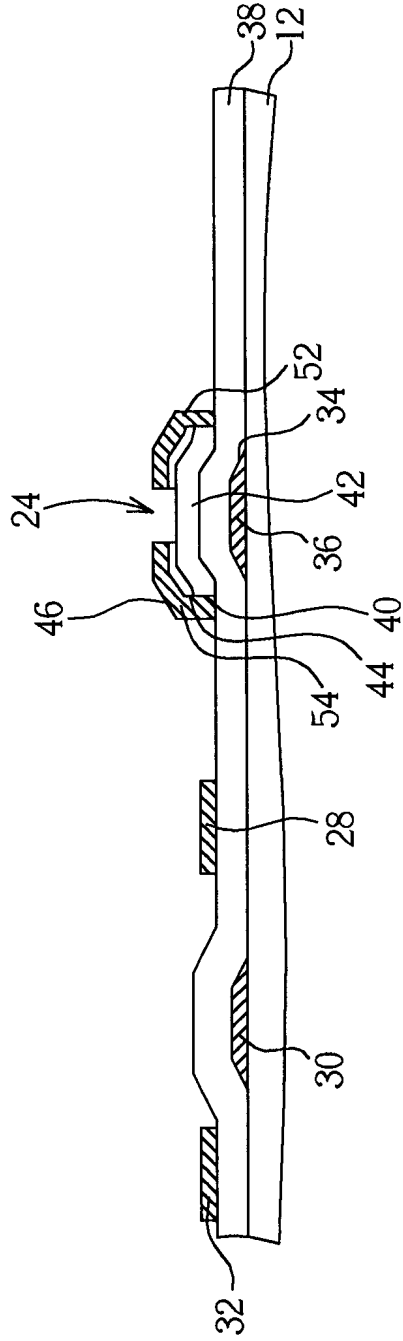
第8圖

10'

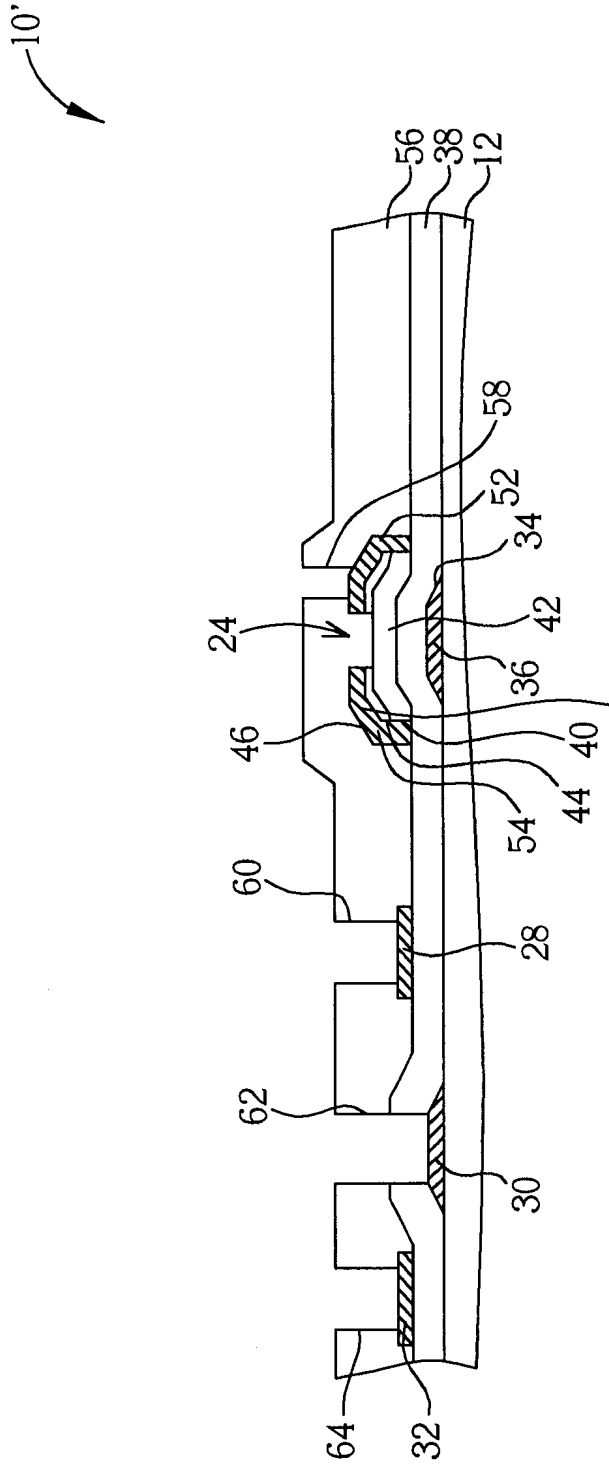


第9圖

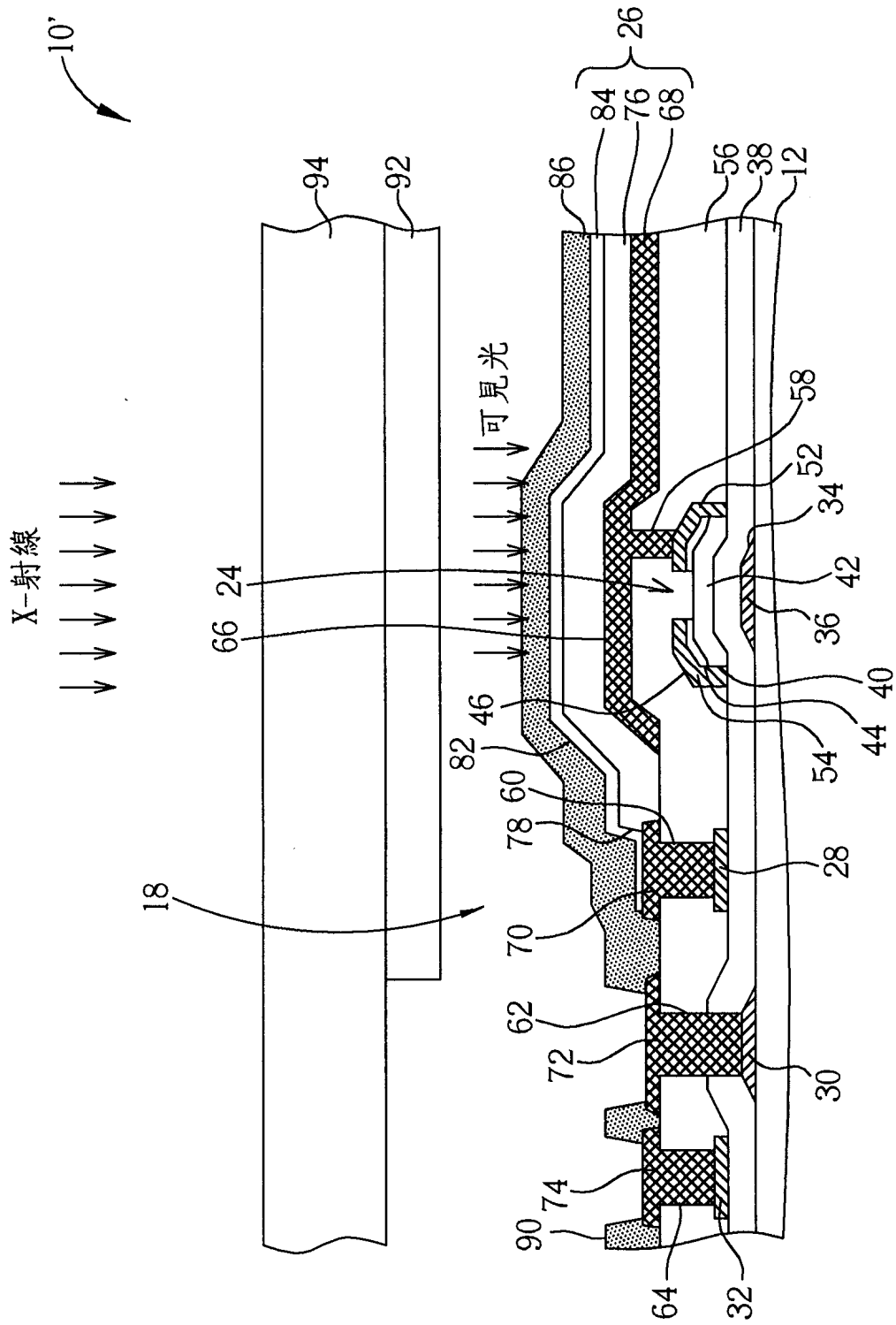
10'



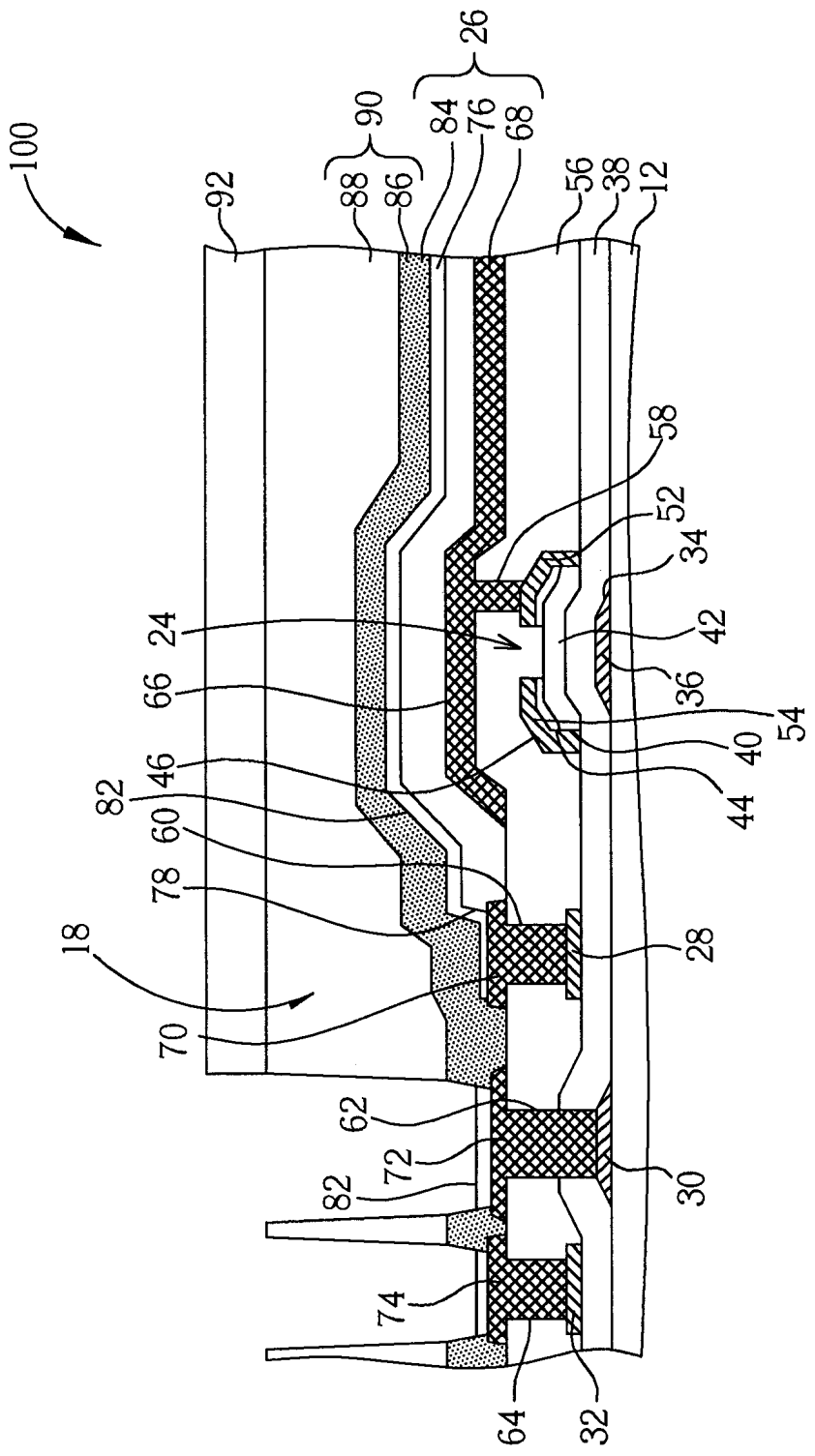
第10圖



第11圖



第12圖



第13圖

四、指定代表圖：

(一)本案指定代表圖為：第(2)圖。

(二)本代表圖之元件符號簡單說明：

10	X射線感測器	12	基板
18	感應畫素	24	薄膜電晶體
26	感光元件	28	上電極導線
30	第一連接墊	32	第二連接墊
34	圖案化第一導電層	36	閘極
38	閘極介電層	40	圖案化半導體層
42	半導體通道區		
44	圖案化摻雜半導體層		
46	圖案化第二導電層	52	汲極
54	源極	56	圖案化介電層
58	第一介層洞	60	第二介層洞
62	第三介層洞	64	第四介層洞
66	圖案化第三導電層	68	感應下電極
70	接觸元件	72	第一連接元件
74	第二連接元件	76	感測單元
78	圖案化富矽介電層		
82	圖案化透明導電層	84	感應上電極
86	無機保護層	88	有機平坦層

90 保護層

92 閃爍發光層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無