



(12)发明专利申请

(10)申请公布号 CN 111261757 A

(43)申请公布日 2020.06.09

(21)申请号 202010078729.6

(22)申请日 2020.02.03

(71)申请人 厦门乾照光电股份有限公司
地址 361100 福建省厦门市火炬高新区(翔安)产业区翔天路259-269号

(72)发明人 万志 卓祥景 蔺宇航 尧刚
程伟

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 张静

(51)Int.Cl.

H01L 33/06(2010.01)

H01L 33/00(2010.01)

H01L 33/14(2010.01)

H01L 33/32(2010.01)

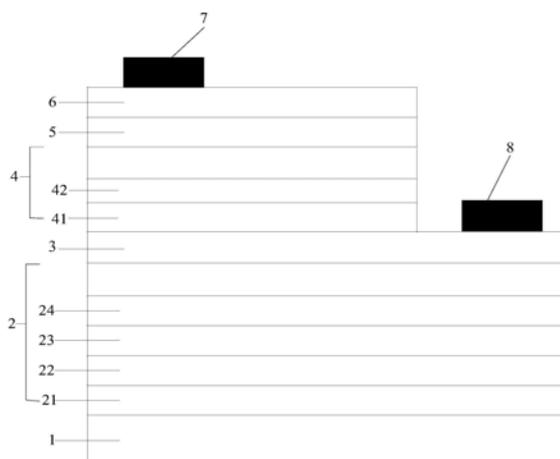
权利要求书2页 说明书13页 附图7页

(54)发明名称

一种紫外LED及其制备方法

(57)摘要

本申请实施例提供了一种紫外LED及其制备方法,该LED包括:衬底;缓冲层;电流扩展层;多量子阱有源层;超晶格电子阻挡层,其中,多量子阱有源层包括量子垒结构和量子阱结构,量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,第二量子垒层的A1组分高于第一量子垒层和第三量子垒层的A1组分,使得量子垒结构中的A1组分呈阶梯状,以利用第二量子垒层较高的A1组分形成高势垒,从而实现较强的电子阻挡作用,同时利用第一量子垒层和第三量子垒层较低的A1组分,减小量子垒结构和量子阱结构之间的应力,削弱多量子阱有源层中的极化电场,提高多量子阱有源层的辐射复合速率,提高紫外LED的发光功率。



1. 一种紫外LED,其特征在于,包括:
 - 衬底;
 - 位于所述衬底第一表面的缓冲层;
 - 位于所述缓冲层背离所述衬底一侧的电流扩展层;
 - 位于所述电流扩展层背离所述缓冲层一侧的多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布;
 - 位于所述多量子阱有源层背离所述电流扩展层一侧的超晶格电子阻挡层;
 - 其中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的Al组分高于所述第一量子垒层和所述第三量子垒层的Al组分。
2. 根据权利要求1所述的紫外LED,其特征在于,所述电流扩展层与所述多量子阱有源层中的量子垒结构相接触。
3. 根据权利要求1所述的紫外LED,其特征在于,所述超晶格电子阻挡层与所述多量子阱有源层中的量子垒结构相接触。
4. 根据权利要求1所述的紫外LED,其特征在于,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分相同。
5. 根据权利要求4所述的紫外LED,其特征在于,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分沿第一方向递增或递减,所述第一方向由所述电流扩展层指向所述超晶格电子阻挡层。
6. 根据权利要求1所述的紫外LED,其特征在于,所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分。
7. 根据权利要求1所述的紫外LED,其特征在于,所述电流扩展层中的铝组分小于所述多量子阱有源层中的铝组分。
8. 根据权利要求1-7任一项所述的紫外LED,其特征在于,所述量子垒结构中N型掺杂的掺杂浓度取值范围为 $3 \times 10^{18} \text{cm}^{-3} \sim 5 \times 10^{18} \text{cm}^{-3}$,包括端点值。
9. 根据权利要求1所述的紫外LED,其特征在于,所述量子垒结构的厚度取值范围为10nm~12nm,包括端点值;所述量子阱结构的厚度取值范围为2nm~3nm,包括端点值。
10. 一种紫外LED的制备方法,其特征在于,包括:
 - 步骤1:在衬底的第一表面形成缓冲层;
 - 步骤2:在所述缓冲层背离所述衬底一侧形成电流扩展层;
 - 步骤3:在所述电流扩展层背离所述缓冲层一侧形成多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布;
 - 步骤4:在所述多量子阱有源层背离所述电流扩展层一侧形成超晶格电子阻挡层;
 - 其中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的Al组分高于所述第一量子垒层和所述第三量子垒层的Al组分。
11. 根据权利要求10所述的制备方法,其特征在于,在所述电流扩展层背离所述缓冲层一侧形成多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布包

括:

在所述电流扩展层背离所述缓冲层一侧交替形成量子垒结构和量子阱结构,以在所述电流扩展层背离所述缓冲层一侧形成M个量子垒结构和N个量子阱结构,其中,M比N大1。

12. 根据权利要求11所述的制备方法,其特征在于,所述量子垒结构的形成方法包括:

步骤401:在第一转速和第一压力下,利用第一流量的铝源,生长第一量子垒层;

步骤402:增加铝源的流量至第二流量,利用第二流量的铝源,生长第二量子垒层;

步骤403:减小铝源的流量至第三流量,利用第三流量的铝源,生长第三量子垒层。

13. 根据权利要求12所述的制备方法,其特征在于,利用第二流量的铝源,生长第二量子垒层包括:

步骤4011:在第一时间段,通入第二流量的铝源;

步骤4012:在第二时间段,停止通入所述铝源;

重复步骤4011和步骤4012,直至所述第二量子垒层生长完成。

14. 根据权利要求13所述的制备方法,其特征在于,所述第一时间段的取值范围为3s~10s,包括端点值;所述第二时间段的取值范围为3s~10s,包括端点值。

15. 根据权利要求12所述的制备方法,其特征在于,所述第一压力的取值范围为100torr~200torr,包括端点值;所述第一转速的取值范围为200rpm~300rpm,包括端点值。

16. 根据权利要求12所述的制备方法,其特征在于,所述量子阱结构的形成方法包括:

在第二转速和第二压力下,在所述量子垒结构表面生长量子阱结构,所述第二转速大于所述第一转速,所述第二压力大于所述第一压力。

一种紫外LED及其制备方法

技术领域

[0001] 本申请涉及半导体光电子技术领域,尤其是一种紫外LED及其制备方法。

背景技术

[0002] 近年来,III-V族氮化物,由于其直接带隙半导体特性,具有禁带宽度大、击穿电场高、电子饱和迁移率高等优异的物理特性,在电学、光学领域受到广泛的关注。其中,以GaN基为主要材料的蓝光、白光发光二极管已经实现了超过以往任何常规光源的效率,并且广泛应用于各种新兴行业。

[0003] 紫外LED由于其独特的物理和化学特性,因此,在工业固化、杀菌消毒、环境监测等方面都有重要应用,但是,现有紫光LED的发光功率较低。

发明内容

[0004] 有鉴于此,本申请实施例提供了一种紫外LED及其制备方法,以提高所述紫外LED的发光功率。

[0005] 为实现上述目的,本申请提供如下技术方案:

[0006] 一种紫外LED,包括:

[0007] 衬底;

[0008] 位于所述衬底第一表面的缓冲层;

[0009] 位于所述缓冲层背离所述衬底一侧的电流扩展层;

[0010] 位于所述电流扩展层背离所述缓冲层一侧的多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布;

[0011] 位于所述多量子阱有源层背离所述电流扩展层一侧的超晶格电子阻挡层;

[0012] 其中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的Al组分高于所述第一量子垒层和所述第三量子垒层的Al组分。

[0013] 可选的,所述电流扩展层与所述多量子阱有源层中的量子垒结构相接触。

[0014] 可选的,所述超晶格电子阻挡层与所述多量子阱有源层中的量子垒结构相接触。

[0015] 可选的,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分相同。

[0016] 可选的,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分沿第一方向递增或递减,所述第一方向由所述电流扩展层指向所述超晶格电子阻挡层。

[0017] 可选的,所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分。

[0018] 可选的,所述电流扩展层中的铝组分小于所述多量子阱有源层中的铝组分。

[0019] 可选的,所述量子垒结构中N型掺杂的掺杂浓度取值范围为 $3 \times 10^{18} \text{cm}^{-3} \sim 5 \times 10^{18} \text{cm}^{-3}$,包括端点值。

[0020] 可选的,所述量子垒结构的厚度取值范围为10nm~12nm,包括端点值;所述量子阱结构的厚度取值范围为2nm~3nm,包括端点值。

[0021] 一种紫外LED的制备方法,包括:

[0022] 步骤1:在衬底的第一表面形成缓冲层;

[0023] 步骤2:在所述缓冲层背离所述衬底一侧形成电流扩展层;

[0024] 步骤3:在所述电流扩展层背离所述缓冲层一侧形成多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布;

[0025] 步骤4:在所述多量子阱有源层背离所述电流扩展层一侧形成超晶格电子阻挡层;

[0026] 其中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的A1组分高于所述第一量子垒层和所述第三量子垒层的A1组分。

[0027] 可选的,在所述电流扩展层背离所述缓冲层一侧形成多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布包括:

[0028] 在所述电流扩展层背离所述缓冲层一侧交替形成量子垒结构和量子阱结构,以在所述电流扩展层背离所述缓冲层一侧形成M个量子垒结构和N个量子阱结构,其中,M比N大1。

[0029] 可选的,所述量子垒结构的形成方法包括:

[0030] 步骤401:在第一转速和第一压力下,利用第一流量的铝源,生长第一量子垒层;

[0031] 步骤402:增加铝源的流量至第二流量,利用第二流量的铝源,生长第二量子垒层;

[0032] 步骤403:减小铝源的流量至第三流量,利用第三流量的铝源,生长第三量子垒层。

[0033] 可选的,利用第二流量的铝源,生长第二量子垒层包括:

[0034] 步骤4011:在第一时间段,通入第二流量的铝源;

[0035] 步骤4012:在第二时间段,停止通入所述铝源;

[0036] 重复步骤4011和步骤4012,直至所述第二量子垒层生长完成。

[0037] 可选的,所述第一时间段的取值范围为3s~10s,包括端点值;所述第二时间段的取值范围为3s~10s,包括端点值。

[0038] 可选的,所述第一压力的取值范围为100torr~200torr,包括端点值;所述第一转速的取值范围为200rpm~300rpm,包括端点值。

[0039] 可选的,所述量子阱结构的形成方法包括:

[0040] 在第二转速和第二压力下,在所述量子垒结构表面生长量子阱结构,所述第二转速大于所述第一转速,所述第二压力大于所述第一压力。

[0041] 本申请实施例所提供的紫外LED中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的A1组分高于所述第一量子垒层和所述第三量子垒层的A1组分,从而使得量子垒结构中的A1组分呈阶梯状,利用第二量子垒层较高的A1组分形成高势垒,以实现较强的电子阻挡作用,同时利用具有较低A1组分的第一量子垒层和第三量子垒层,减小所述量子垒结构和所述量子阱结构之间的应力,削弱所述多量子阱有源层中的极化电场,减少所述多量子阱有源层中的能带弯曲,增加所述多量子阱有源层中的电子和空穴的波函数交叠,进而提高所述多量子阱有源层的辐射复合速率,提高所述紫外LED的发光功率。

附图说明

[0042] 为了更清楚地说明本申请实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0043] 图1为本申请一个实施例提供的紫外LED的结构示意图;

[0044] 图2为本申请一个实施例提供的紫外LED中量子垒结构的结构示意图;

[0045] 图3为本申请另一个实施例提供的紫外LED中量子垒结构的结构示意图;

[0046] 图4为本申请一个实施例提供的紫外LED的制备方法的流程图;

[0047] 图5-图11为本申请一个实施例提供的紫外LED的制备方法中各工艺步骤完成后的结构示意图。

具体实施方式

[0048] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0049] 在下面的描述中阐述了很多具体细节以便于充分理解本申请,但是本申请还可以采用其他不同于在此描述的其它方式来实施,本领域技术人员可以在不违背本申请内涵的情况下做类似推广,因此本申请不受下面公开的具体实施例的限制。

[0050] 正如背景技术部分描述,现有紫外LED的发光功率较低。

[0051] 研究发现,迄今为止,紫光LED利用了GaN基材料发射光谱中非常窄的一部分,虽然通过向GaN基材料中添Al可以实现整个紫外波段中发光,但是由于受到紫外LED生产工艺水平的限制,紫外波段的大规模应用依旧存在很多问题,如存在电子泄漏严重,空穴注入不足等问题,导致现有紫外LED的发光功率较低。而且,高Al组分AlGa_N制备困难,并且随着波长的减少,其技术限制越多,生长难度越大。

[0052] 因此,减少电子泄漏,增加空穴注入,制备高质量的AlGa_N材料,进而提升整个紫外LED发光功率成为目前亟待解决的问题

[0053] 有鉴于此,本申请实施例提供了一种紫外LED及其制备方法。下面结合附图对本申请实施例所提供的紫外LED及其制备方法进行描述。

[0054] 参考图1,本申请实施例提供的紫外LED包括:

[0055] 衬底1,可选的,所述衬底1为宝蓝石衬底,如C面蓝宝石衬底,但本申请对此并不做限定,具体视情况而定;

[0056] 位于所述衬底1第一表面的缓冲层2;

[0057] 位于所述缓冲层2背离所述衬底1一侧的电流扩展层3;

[0058] 位于所述电流扩展层3背离所述缓冲层2一侧的多量子阱有源层4,所述多量子阱有源层4包括M个量子垒结构41和N个量子阱结构42,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构41和所述量子阱结构42交错排布;

[0059] 位于所述多量子阱有源层4背离所述电流扩展层3一侧的超晶格电子阻挡层5,以

利用所述超晶格电子阻挡层减小所述多量子阱有源层中的电子溢出,提高LED芯片的发光效率;

[0060] 其中,所述量子垒结构41包括第一量子垒层411、第二量子垒层412和第三量子垒层413,所述第二量子垒层412的Al组分高于所述第一量子垒层411和所述第三量子垒层413的Al组分。

[0061] 在上述实施例的基础上,在本申请的一个实施例中,所述缓冲层为未掺杂的AlN层,可选的,所述缓冲层的厚度取值范围为 $2.2\mu\text{m}\sim 2.5\mu\text{m}$,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0062] 在上述实施例的基础上,在本申请一个实施例中,所述缓冲层2包括:

[0063] 位于所述衬底1第一表面的成核层21;

[0064] 位于所述成核层21背离所述衬底1一侧的重结晶层22。

[0065] 在上述实施例的基础上,在本申请的一个实施例中,所述成核层的厚度取值范围为 $10\text{nm}\sim 50\text{nm}$,包括端点值;所述重结晶层的厚度取值范围为 $300\text{nm}\sim 400\text{nm}$,包括端点值。

[0066] 需要说明的是,在本申请实施例中,所述成核层的作用是为后续外延结构的生长提供晶核,以利于以提高后续生长外延片的质量。

[0067] 具体的,在上述任一实施例的基础上,在本申请的一个实施例中,所述成核层为未掺杂的低温成核层,所述成核层的生长温度取值范围为 $900^{\circ}\text{C}\sim 1000^{\circ}\text{C}$,包括端点值;所述重结晶层为高温结晶层,所述重结晶层的生长温度取值范围为 $1100^{\circ}\text{C}\sim 1200^{\circ}\text{C}$,包括端点值;但本申请对此并不做限定,具体视情况而定。

[0068] 在上述实施例的基础上,在本申请一个实施例中,所述缓冲层2还包括:

[0069] 位于所述重结晶层22背离所述成核层21一侧的多个第一氮化铝层23和多个第二氮化铝层24;其中,所述多个第一氮化铝层23和所述多个第二氮化铝层24交替排布,且所述第一氮化铝层23和所述第二氮化铝层24的生长温度不同,以获得高质量的氮化铝层,减缓衬底与后续生长的电流扩展层之间的晶格失配,减小位错,释放压力。

[0070] 可选的,在本申请一个实施例中,所述缓冲层中包括三个周期的第一氮化铝层23和第二氮化铝层24,即所述缓冲层中包括三个第一氮化铝层23和三个第二氮化铝层24,且所述多个第一氮化铝层23和所述多个第二氮化铝层24交替排布。但本申请对此并不做限定,具体视情况而定。

[0071] 在上述实施例的基础上,在本申请的一个实施例中,所述第一氮化铝层23的生长温度小于所述第二氮化铝层24的生长温度。具体的,在本申请的一个实施例中,所述第一氮化铝层为低温氮化铝层,生长温度取值范围为 $1020^{\circ}\text{C}\sim 1130^{\circ}\text{C}$,包括端点值;所述第二氮化铝层为高温氮化铝层,所述第二氮化铝层的生长温度取值范围为 $1200^{\circ}\text{C}\sim 1300^{\circ}\text{C}$,包括端点值。

[0072] 在上述实施例的基础上,在本申请的一个实施例中,所述第一氮化铝层23的厚度取值范围为 $100\text{nm}\sim 150\text{nm}$,包括端点值;所述第二氮化铝层24的厚度取值范围为 $400\text{nm}\sim 600\text{nm}$,包括端点值。

[0073] 在上述实施例的基础上,在本申请一个实施例中,所述电流扩展层为N型AlGaIn层,可选的,所述电流扩展层3的厚度为 $1\mu\text{m}$,掺杂元素为Si,掺杂浓度取值范围为 $3.0\times 10^{18}\text{cm}^{-3}\sim 5.0\times 10^{18}\text{cm}^{-3}$,包括端点值;但本申请对此并不做限定,具体视情况而定。

[0074] 在上述任一实施例的基础上,在本申请一个实施例中,所述多量子阱有源层包括交错排布4~8个周期的量子垒结构和量子阱结构,即所述多量子阱有源层中量子垒结构和量子阱结构的数量取值范围为4~8,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0075] 在上述实施例的基础上,在本申请的一个实施例中,所述量子垒结构和所述量子阱结构为AlGaIn层,所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分。可选的,所述量子垒结构为N型掺杂的AlGaIn层,掺杂元素为Si,掺杂浓度取值范围为 $3.0 \times 10^{18} \text{cm}^{-3} \sim 5.0 \times 10^{18} \text{cm}^{-3}$,包括端点值,所述量子垒结构的厚度取值范围为10nm~12nm,包括端点值;所述量子阱结构为未掺杂的AlGaIn层,所述量子阱结构的厚度取值范围为2nm~3nm,包括端点值;但本申请对此并不做限定,具体视情况而定。

[0076] 参考图2,在上述实施例的基础上,在本申请的一个实施例中,所述量子垒结构41包括:

[0077] 位于所述电流扩展层3背离所述缓冲层2一侧第一量子垒层411;

[0078] 位于所述第一量子垒层411背离所述电流扩展层3一侧的第二量子垒层412;

[0079] 位于所述第二量子垒层412背离所述第一量子垒层411一侧的第三量子垒层413;

[0080] 其中,所述第二量子垒层中的铝组分大于所述第一量子垒层和所述第三量子垒层中的铝组分,以使得所述第二量子垒层的势垒高度大于所述第一量子垒层和所述第三量子垒层的势垒高度。

[0081] 需要说明的是,在本申请的一个实施例中,所述电流扩展层与所述多量子阱有源层中的量子垒结构相接触,以利用所述电流扩展层向所述量子垒结构提供复合电子,提高该紫外LED中所述多量子阱有源层中的复合电子浓度。

[0082] 在本申请的实施例中,所述第二量子垒层的势垒高度大于所述第一量子垒层和所述第三量子垒层的势垒高度,以利用有较高势垒高度的第二量子垒层增强电子阻挡作用,减少电子的泄漏,同时利用有较低势垒高度的第一量子垒层和第三量子垒层,减小所述量子垒结构和所述量子阱结构之间的应力,削弱所述多量子阱有源层中的极化电场,减少所述多量子阱有源层中的能带弯曲,增加所述多量子阱有源层中的电子和空穴的波函数交叠,进而提高所述多量子阱有源层的辐射复合速率,提高所述紫外LED的发光功率。

[0083] 在上述实施例的基础上,在本申请的一个实施例中,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分相同,在本申请其他实施例中,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分也可以不相同,本申请对此并不做限定,只需要保证所述量子垒结构中所述第二量子垒层中的铝组分大于所述第一量子垒层和所述第三量子垒层中的铝组分,以使得所述量子垒结构中铝组分呈阶梯状即可。

[0084] 由于较高Al组分的量子垒结构在阻挡电子泄漏的同时也阻挡了空穴向量子阱结构中的进一步传输,对提高所述紫外LED的发光功率效果有限,而且,高Al组分量子垒所形成的强极化场,不利于电子和空穴的辐射复合,会限制其内量子效率进一步提升。而本申请实施例所提供的量子垒结构采用阶梯状铝组分,相较于固定铝组分的量子垒结构,阶梯状铝组分量子垒结构可以采用更小的铝组分,实现更好的电子阻挡效果,减少电子泄漏,而且,较小的铝组分可以进一步削弱极化电场,减缓能带弯曲,增加空穴注入,进而增大量子阱结构中电子、空穴的辐射复合速率,提高紫外LED发光功率。

[0085] 在上述实施例的基础上,在本申请的一个实施例中,继续参考图2,所述M个量子垒结构中各量子垒结构中所述第二量子层中铝组分相同。在本申请的另一个实施例中,如图3所示,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分沿第一方向递增或递减,所述第一方向由所述电流扩展层指向所述超晶格电子阻挡层,即所述第一方向为所述LED中各组成结构的生长方向,如图2和图3所示的生长方向。

[0086] 需要说明的是,在本申请实施例中,所述M个量子垒结构中各量子垒结构中相邻所述第二量子垒的铝组分的递增或递减幅度可以相同,也可以不同,如第一个量子垒结构中所述第二量子垒层的铝组分和第二个量子结构中所述第二量子垒层中的铝组分差与第二个量子垒结构中所述第二量子垒层的铝组分和第三个量子结构中所述第二量子垒层中的铝组分差可以相同,也可以不同,本申请对此并不做限定,只需要保证所述量子垒结构中所述第二量子垒层中的铝组分沿第一方向递增或递减后,所述量子垒结构仍为阶梯状即可。

[0087] 在上述实施例的基础上,在本申请的一个实施例中,所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分,即所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分的最小值,即所述量子阱结构中的铝组分小于所述量子垒结构中所述第一量子垒层和所述第三量子垒层的铝组分,以使得所述多量子阱有源层形成发光结构。

[0088] 在上述实施例的基础上,在本申请的一个实施例中,所述电流扩展层中的铝组分小于所述多量子阱有源层中的铝组分,即所述电流扩展层中的铝组分小于所述多量子阱有源层中铝组分的最小值,即所述电流扩展层中的铝组分小于所述量子阱结构中的铝组分,以减小所述电流扩展层与后续生长的量子垒结构之间的应力,并利用所述电流扩展层为后续生长结构提供好的基础,保证LED的生长质量。

[0089] 在上述实施例的基础上,在本申请一个实施例中,所述超晶格电子阻挡层与所述多量子阱有源层中的量子垒结构相接触,而所述第三量子垒层中的铝组分较小,从而可以降低价带空穴阻挡层势垒高度,有利于空穴向所述量子阱结构中传输,进而增大量子阱结构中电子、空穴的辐射复合速率,提高内量子效率,从而使制备高功率紫外LED。

[0090] 在上述实施例的基础上,在本申请的一个实施例中,所述超晶格电子阻挡层为P型AlGaIn层,掺杂浓度取值范围为 5×10^{18} – 10×10^{18} ,包括端点值,P型AlGaIn层的生长周期取值范围为5~20,包括端点值;但本申请对此并不做限定,具体视情况而定。

[0091] 继续参考图1,在上述实施例的基础上,在本申请的一个实施例中,所述紫外LED还包括:

[0092] 位于所述超晶格电子阻挡层5背离所述多量子阱有源层4一侧的P型氮化镓层6,可选的,所述P型氮化镓层的厚度为150nm;所述P型氮化镓层的掺杂浓度取值范围为 $5 \times 10^{18} \text{cm}^{-3}$ ~ $10 \times 10^{18} \text{cm}^{-3}$,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0093] 在上述实施例的基础上,在本申请的一个实施例中,所述紫外LED还包括:

[0094] 位于所述P型氮化镓层6背离所述超晶格电子阻挡层5一侧,且与所述P型氮化镓层6电连接的P型电极7;

[0095] 位于在所述电流扩展层3背离所述衬底1一侧,且与所述电流扩展层3电连接的N型电极8。

[0096] 可选的,所述P型电极和所述N型电极为金属电极,以提高紫外LED的电性能,但本申请对此并不做限定,具体视情况而定。

[0097] 综上所述,本申请实施例所提供的紫外LED,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的A1组分高于所述第一量子垒层和所述第三量子垒层的A1组分,以使得所述量子垒结构中的A1组分呈阶梯状,以利用高A1组分形成的较高势垒高度的第二量子垒层实现较强的电子阻挡作用,同时利用低A1组分形成的较低势垒高度的第一量子垒层和第三量子垒层,减小所述量子垒结构和所述量子阱结构之间的应力,削弱所述多量子阱有源层中的极化电场,减少所述多量子阱有源层中的能带弯曲,增加所述多量子阱有源层中的电子和空穴的波函数交叠,进而提高所述多量子阱有源层的辐射复合速率,提高所述紫外LED的发光功率。

[0098] 相应的,本申请实施例还提供了一种紫外LED的制备方法,用于制作上述任一实施例所提供的紫外LED。可选的,在本申请一个实施例中,所述紫外LED的制备设备为MOCVD,在制备过程中,三甲基镓TMGa、三甲基铝TMA1、氨气NH₃分别为Ga源、Al源、N源,H₂为载气,N型和P型掺杂源分别是硅烷SiH₄和二茂镁Cp₂Mg,但本申请对此并不做限定,具体视情况而定。

[0099] 下面结合具体实施例进行描述。

[0100] 具体的,参考图4,本申请实施例所提供的紫外LED的制备方法包括:

[0101] S401:在衬底的第一表面形成缓冲层,可选的,所述衬底为蓝宝石衬底,如C面蓝宝石衬底,但本申请对此并不做限定,具体视情况而定。

[0102] 在上述实施例的基础上,在本申请的一个实施例中,所述缓冲层为未掺杂的AlN层,所述缓冲层的厚度取值范围为2.2μm~2.5μm,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0103] 具体的,参考图5,在本申请的一个实施例中,在衬底1的第一表面形成缓冲层2包括:

[0104] 在所述衬底1的第一表面形成成核层21;

[0105] 在所述成核层21背离所述衬底一侧形成重结晶层22;

[0106] 在所述重结晶层22背离所述成核层一侧交替形成多个第一氮化铝层23和多个第二氮化铝层24,所述第一氮化铝层23和所述第二氮化铝层24的生长温度不同,可选的,所述第一氮化铝层23的生长温度取值范围为1020℃~1130℃,包括端点值;第二氮化铝层24的生长温度取值范围为1200℃~1300℃,包括端点值。但本申请对此并不做限定,具体视情况而定。

[0107] 在上述实施例的基础上,在本申请的一个实施例中,所述成核层的厚度为10nm~50nm,包括端点值;所述重结晶层的厚度取值范围为300nm~400nm,包括端点值;所述第一氮化铝层的厚度取值范围为100nm~150nm,包括端点值;所述第二氮化铝层的厚度取值范围为400nm~600nm,包括端点值。但本申请对此并不做限定,具体视情况而定。

[0108] 可选的,在上述实例的基础上,在本申请的一个实施例中,在所述衬底的第一表面形成缓冲层之前,该方法还包括:对所述衬底进行H化,以去除所述衬底表面的氧化物等杂质。

[0109] 在上述实施例的基础上,在本申请一个实施例中,所述缓冲层的制备源包括:TMA1和NH₃。具体的,在本申请一个实施例中,在所述衬底的第一表面形成成核层包括:

[0110] 将蓝宝石衬底放入MOCVD反应室中,当MOCVD反应室中的温度到达1100℃时通入高

纯度氢气H₂,持续通5分钟,对所述衬底进行H化;

[0111] 将MOCVD反应室的温度降低至900℃~1000℃范围内,包括端点值,通入Al源和N源,在所述衬底的第一表面形成未掺杂AlN低温成核层,可选的,所述Al源为TMA1,所述N源为NH₃气体,所述AlN低温成核层的厚度取值范围为10nm~50nm,包括端点值;

[0112] 将MOCVD反应室的温度升高至1100℃~1200℃范围内,包括端点值,保持4~6分钟,使得所述AlN低温成核层重结晶,形成重结晶层,可选的,所述重结晶层的厚度取值范围为300nm~400nm,包括端点值;

[0113] 在所述重结晶层22背离所述成核层21一侧交替形成第一氮化铝层23和第二氮化铝层24,其中,所述第一氮化铝层23和第二氮化铝层24的生长温度不同。

[0114] 具体的,在上述实施例的基础上,在本申请的一个实施例中,在所述重结晶层22背离所述成核层21一侧交替形成第一氮化铝层23和第二氮化铝层24包括:在所述重结晶层22背离所述成核层21一侧交替形成三个周期的第一氮化铝层23和第二氮化铝层24,其中,所述第一氮化铝层23的生长温度取值范围为1020℃~1130℃,包括端点值,V/III比取值范围为2000~2500(即氮组分与铝组分的摩尔流量比的取值范围为2000~2500),包括端点值,厚度取值范围为100nm~150nm,包括端点值;所述第二氮化铝层23的生长温度取值范围为1200℃~1300℃,包括端点值,厚度取值范围为400nm~600nm,包括端点值,V/III比的取值范围为100~300,(即氮组分与铝组分的摩尔流量比的取值范围为100~300),包括端点值,但本申请对此并不做限定,具体视情况而定。

[0115] 在上述任一实施例的基础上,在本申请的一个实施例中,所述缓冲层的厚度取值范围为2.2μm~2.5μm,以获得生长高质量的AlN层,减缓蓝宝石衬底与后续生长AlGaIn层之间的晶格失配,减小位错,释放应力。

[0116] S402:参考图6,在所述缓冲层2背离所述衬底1一侧形成电流扩展层3。

[0117] 在上述实施例的基础上,在本申请一个实施例中,所述电流扩展层为N型AlGaIn层,掺杂元素为Si,掺杂浓度取值范围为 $3.0 \times 10^{18} \text{cm}^{-3}$ ~ $5.0 \times 10^{18} \text{cm}^{-3}$,包括端点值,所述电流扩展层3的厚度为1μm,但本申请对此并不做限定,具体视情况而定。

[0118] 在上述实施例的基础上,在本申请一个实施例中,在所述缓冲层2背离所述衬底1一侧形成电流扩展层3,所述电流扩展层的制备源包括:TMA1、NH₃、TMGa和掺杂剂为SiH₄,其中,所述电流扩展层中V族元素的组分(即氮组分)/III族元素的组分(即铝组分和镓组分之和)的摩尔流量比的取值范围为950~1050,包括端点值,本申请对此并不做限定,具体视情况而定。

[0119] 具体的,在本申请的一个实施例中,在所述缓冲层2背离所述衬底1一侧形成电流扩展层3包括:

[0120] 在所述MOCVD反应室通入Al源和N源的基础上,通入Ga源和硅烷,在1000℃~1200℃的温度范围内,在所述缓冲层2背离所述衬底1一侧生长N型AlGaIn层,作为电流扩展层3。

[0121] S403:在所述电流扩展层背离所述缓冲层一侧形成多量子阱有源层,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构和所述量子阱结构交错排布。

[0122] 需要说明的是,在本申请的一个实施例中,所述电流扩展层中的铝组分小于所述多量子阱有源层中的铝组分,即所述电流扩展层中的铝组分小于所述多量子阱有源层中铝

组分的最小值,即所述电流扩展层中的铝组分小于所述量子阱结构中的铝组分且小于所述量子垒结构中铝组分,以减小所述电流扩展层与后续生长的量子垒结构之间的应力,并利用所述电流扩展层为后续生长结构提供好的基础,保证晶体的生长质量。

[0123] 参考图7,在上述实施例的基础上,在本申请一个实施例中,在所述电流扩展层3背离所述缓冲层2一侧形成多量子阱有源层4包括:在所述电流扩展层3背离所述缓冲层2一侧交替形成量子垒结构41和量子阱结构42,以在所述电流扩展层背离所述缓冲层一侧形成M个量子垒结构和N个量子阱结构,。具体的,在本申请的一个实施例中,在所述电流扩展层3背离所述缓冲层2一侧交替形成量子垒结构和量子阱结构的过程中,所述量子垒结构和所述量子阱结构的制备源包括:TMA1、 NH_3 、TMGa和掺杂剂 SiH_4 ,但本申请对此并不做限定,具体视情况而定。

[0124] 在上述实施例的基础上,在本申请的一个实施例中,所述量子垒结构和所述量子阱结构的材料为AlGaIn材料,所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分。所述量子垒结构的厚度取值范围为10nm~12nm,包括端点值;所述量子阱结构的厚度取值范围为2nm~3nm,包括端点值,但本申请对此并不做限定,具体视情况而定。其中,所述量子垒结构的厚度L为第一量子垒层L1、第二量子垒层L2和第三量子垒层L3的厚度之和,即 $L=L1+L2+L3$ 。

[0125] 需要说明的是,在本申请的一个实施例中,所述电流扩展层与所述多量子阱有源层中的量子垒结构相接触,以利用所述电流扩展层向所述量子垒结构提供复合电子,提高该紫外LED中所述多量子阱有源层中的复合电子浓度。

[0126] 还需要说明的是,在本申请实施例中,所述量子垒结构的数量M比所述量子阱结构的数量N多1,以使得后续形成的超晶格电子阻挡层与所述多量子阱有源层中的量子垒结构相接触,而所述第三量子垒层中的铝组分较小,从而可以降低价带空穴阻挡层势垒高度,有利于空穴向所述量子阱结构中传输,进而增大量子阱结构中电子、空穴的辐射复合速率,提高内量子效率,从而使制备高功率紫外LED。

[0127] 在上述实施例的基础上,在本申请的一个实施例中,所述量子垒结构41的形成方法包括:将MOCVD反应室温度调整至1100℃,通入Al源、Ga源、N源和硅烷开始生长 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ 层,以形成阶梯状量子垒结构,所述量子垒结构的掺杂浓度为 $3.0 \times 10^{18} \text{cm}^{-3} \sim 5.0 \times 10^{18} \text{cm}^{-3}$,包括端点值;具体的,在本申请的一个实施例中,所述量子垒结构41的形成方法包括:

[0128] S401:在第一转速和第一压力下,利用第一流量的铝源,生长第一量子垒层411,所述第一量子垒层411位于所述电流扩展层3背离所述缓冲层2一侧;

[0129] S402:增加铝源的流量至第二流量,利用第二流量的铝源,生长第二量子垒层412,所述第二量子垒层412位于所述第一量子垒层411背离所述电流扩展层3一侧;

[0130] S403:减小铝源的流量至第三流量,利用第三流量的铝源,生长第三量子垒层413,所述第三量子垒层413位于所述第二量子垒层412背离所述第一量子垒层411一侧。

[0131] 在本申请实施例中,所述第二流量大于所述第一流量和所述第三流量,以使得所述第二量子垒层412的铝组分大于所述第一量子垒层411和所述第三量子垒层413的铝组分。

[0132] 需要说明的是,在本申请实施例中,在制备所述量子垒结构过程中通过控制三甲基铝(TMA1)的流量来调节铝组分,以使得所述第二量子垒层的铝组分大于所述第一量子垒

层和所述第三量子垒层的铝组分,进而使得所述量子垒结构形成阶梯状。

[0133] 由于较高Al组分的量子垒结构在阻挡电子泄漏的同时也阻挡了空穴向量子阱结构中的进一步传输,提高紫外LED的发光效率效果有限,而且,高Al组分量子垒所形成的强极化场,不利于电子、空穴的辐射复合,会限制其内量子效率进一步提升。而本申请实施例所提供的量子垒结构采用阶梯状铝组分,相较于固定铝组分的量子垒结构,阶梯状铝组分量子垒结构可以采用更小的铝组分,实现更好的电子阻挡效果,减少电子泄漏,而且,较小的铝组分可以进一步削弱极化电场,减缓能带弯曲,增加空穴注入,进而增大量子阱结构中电子、空穴的辐射复合速率,提高紫外LED发光功率。

[0134] 可选的,在本申请的一个实施例中,所述量子垒结构的生长温度取值范围为1050℃~1150℃,包括端点值,且所述第一量子垒层、所述第二量子垒层和所述第三量子垒层的生长时间取值范围均为30s~60s,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0135] 在上述任一实施例的基础上,在本申请一个实施例中,采用低压力低转速制备所述量子垒结构,以提升所述量子垒结构的晶体质量,可选的,所述第一压力的取值范围为100torr~200torr,包括端点值;所述第一转速的取值范围为200rpm~300rpm,包括端点值。

[0136] 具体的,在上述实施例的基础上,在本申请的一个实施例中,利用第二流量的铝源,生长第二量子垒层包括:

[0137] 步骤4021:在第一时间段,通入第二流量的铝源;

[0138] 步骤4022:在第二时间段,停止通入所述铝源;

[0139] 重复步骤4021和步骤4022,直至所述第二量子垒层生长完成。

[0140] 在本申请实施例中,采用脉冲通铝法形成所述第二量子垒层,即在所述第二量子垒层的生长过程中,通入三甲基铝(TMA1)时,在所述第一时间段通入三甲基铝(TMA1),在所述第二时间段不通入三甲基铝(TMA1),通过循环所述第一时间段和所述第二时间段的方法生长第二量子垒层,这样的生长方法不仅能获得更陡峭的界面,还能降低TMA1与NH₃的预反应,增强第二量子垒层的二维模式生长,从而得到晶体质量较好和应力较小的第二量子垒层。

[0141] 在上述实施例的基础上,在本申请一个实施例中,所述第一时间段的取值范围为3s~10s,包括端点值;所述第二时间段的取值范围为3s~10s,包括端点值,在本申请的其他实施例中,所述第一时间段和所述第二时间段的取值范围还可以为1s~5s、2s~8s、3s~9s等,但本申请对此并不做限定,具体视情况而定。

[0142] 需要说明的是,在上述实施例中,所述第一时间段和所述第二时间段的取值范围可以相同,也可以不同,本申请对此并不做限定,只需保证在第一时间段内通入第二流量的铝源,在第二时间段内停止通入第二流量的铝源即可。

[0143] 在上述任一实施例的基础上,在本申请的一个实施例中,所述量子阱的形成方法包括:在第二转速和第二压力下,在所述量子垒结构表面生长量子阱结构,所述量子阱结构为未掺杂的Al_xGa_{1-x}N层,且所述第二转速大于所述第一转速,所述第二压力大于所述第一压力,以使得所述量子垒结构的生长采用相对量子阱结构更低的压力及转速,从而增加Al原子在量子垒结构表面的迁移速率,同时有利于Al组分并入,为生长高质量的量子阱结构

提供基础,以获得更好的晶体质量。

[0144] 在上述任一实施例的基础上,在本申请的一个实施例中,所述量子阱结构的形成方法包括:

[0145] 在所述MOCVD反应室通入Al源、N源、Ga源和硅烷的基础上,在1050℃~1150℃的温度取值范围内,将MOCVD反应室中的压力和转盘的转速调至在第二转速和第二压力的条件下;

[0146] 利用第四流量的铝源,在所述量子垒结构背离所述电流扩展层一侧沉积未掺杂的 $Al_xGa_{1-x}N$ 层,作为量子阱结构。

[0147] 可选的,所述第四流量小于所述第一流量、第二流量和第三流量,以使得所述量子阱结构中的铝组分小于所述量子垒结构中的铝组分。

[0148] 在上述实施例的基础上,在本申请一个实施例中,所述第二压力的取值范围为200torr~300torr,包括端点值;所述第二转速的取值范围为300rpm~600rpm,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0149] 在上述实施例的基础上,在本申请一个实施例中,所述多量子阱有源层包括交错排布4~8个周期的量子垒结构和量子阱结构,即所述多量子阱有源层中量子垒结构和量子阱结构的数量取值范围为4~8,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0150] 在上述实施例的基础上,在本申请的一个实施例中,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分相同,在本申请其他实施例中,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分也可以不相同,本申请对此并不做限定,只需要保证所述量子垒结构中所述第二量子垒层中的铝组分大于所述第一量子垒层和所述第三量子垒层中的铝组分,以使得所述量子垒结构中铝组分呈阶梯状即可。

[0151] 具体的,如果所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分不相同,所述M个量子垒结构中各量子垒结构中所述第二量子垒层中铝组分可以沿第一方向递增,也可以沿第一方向递减,本申请对此并不做限定,具体视情况而定。其中,所述第一方向由所述电流扩展层指向所述超晶格电子阻挡层,即所述第一方向为所述LED中各组成结构的生长方向。

[0152] 需要说明的是,在本申请实施例中,所述M个量子垒结构中各量子垒结构中相邻所述第二量子垒层中的铝组分的递增或递减幅度可以相同,也可以不同,如第一个量子垒结构中所述第二量子垒层的铝组分和第二个量子结构中所述第二量子垒层中的铝组分差与第二个量子垒结构中所述第二量子垒层的铝组分和第三个量子结构中所述第二量子垒层中的铝组分差可以相同,也可以不同,本申请对此并不做限定,只需要保证所述量子垒结构中所述第二量子垒层中的铝组分沿第一方向递增或递减后,所述量子垒结构仍为阶梯状即可。

[0153] S404:参考图8,在所述多量子阱有源层4背离所述电流扩展层3一侧形成超晶格电子阻挡层5,以利用所述超晶格电子阻挡层减少所述多量子阱有源层中的电子溢出,提高LED芯片的发光效率。

[0154] 在上述实施例的基础上,在本申请的一个实施例中,所述超晶格电子阻挡层为P型掺杂的AlGaN层,掺杂浓度取值范围为 5×10^{18} ~ 10×10^{18} ,包括端点值,所述超晶格电子阻挡层的生长周期取值范围为5~20,包括端点值,但本申请对此并不做限定,具体视情况而定。

[0155] 在上述实施例的基础上,在本申请一个实施例中,在所述多量子阱有源层4背离所述电流扩展层3一侧形成超晶格电子阻挡层5时,所述超晶格电子阻挡层的制备源包括:TMA1、NH₃、TMGa和P型掺杂剂为CP₂Mg,但本申请对此并不做限定,具体视情况而定。

[0156] 具体的,在上述实施例的基础上,在本申请一个实施例中,在所述多量子阱有源层背离所述电流扩展层一侧形成超晶格电子阻挡层包括:

[0157] 将所述MOCVD反应室温度调至1150℃,在所述MOCVD反应室通入Al源、N源和Ga源的基础上,再通入CP₂Mg,在所述多量子阱有源层背离所述电流扩展层一侧沉积P型掺杂的AlGaN层,以形成超晶格电子阻挡层。

[0158] 参考图9,在上述实施例的基础上,在本申请的一个实施例中,该制备方法还包括:

[0159] 在所述超晶格电子阻挡层5背离所述多量子阱有源层4一侧形成P型氮化镓层6,作为接触层。可选的,所述P型氮化镓层的厚度为150nm,所述P型氮化镓层中P型掺杂浓度取值范围为 $5.0 \times 10^{18} \text{cm}^{-3} \sim 10.0 \times 10^{18} \text{cm}^{-3}$,包括端点值,本申请对此并不做限定,具体视情况而定;

[0160] 采用退火炉(如快速退火炉),在N₂氛围中对P型氮化镓层进行退火,可选的,退火温度取值范围为850℃~900℃,包括端点值,退火时间取值范围为20min~30min,包括端点值。

[0161] 需要说明的是,在本申请实施例中,所述紫外LED的整个生长过程中的反应室压力取值范围为100torr~300torr,包括端点值。

[0162] 在上述实施例的基础上,在本申请的一个实施例中,该制备方法还包括:

[0163] 参考图10,对所述P型氮化镓层6、所述超晶格电子阻挡层5和所述多量子阱有源层4的第一区域进行刻蚀,暴露所述电流扩展层3,其中,所述第一区域用于后续形成N型电极8;

[0164] 参考图11,在所述P型氮化镓层6背离所述超晶格电子阻挡层5一侧形成与所述P型氮化镓层6电连接的P型电极7;在所述电流扩展层3背离所述衬底1一侧形成与所述电流扩展层3电连接的N型电极8。

[0165] 可选的,所述P型电极和所述N型电极为金属电极,以提高紫外LED的电性能,但本申请对此并不做限定,具体视情况而定。

[0166] 综上所述,本申请实施例所提供的紫外LED的制备方法,所述多量子阱有源层包括M个量子垒结构和N个量子阱结构,M为大于1的正整数,N为大于1的正整数,其中,所述量子垒结构包括第一量子垒层、第二量子垒层和第三量子垒层,所述第二量子垒层的Al组分高于所述第一量子垒层和所述第三量子垒层的Al组分,以使得所述量子垒结构中的Al组分呈现阶梯状,以利用高Al组分形成的较高势垒高度的第二量子垒层实现较强的电子阻挡作用,同时利用低Al组分形成的较低势垒高度的第一量子垒层和第三量子垒层,减小所述量子垒结构和所述量子阱结构之间的应力,削弱所述多量子阱有源层中的极化电场,减少所述多量子阱有源层中的能带弯曲,增加所述多量子阱有源层中的电子和空穴的波函数交叠,进而提高所述多量子阱有源层的辐射复合速率,提高所述紫外LED的发光功率。

[0167] 本说明书中各个部分采用递进的方式描述,每个部分重点说明的都是与其他部分的不同之处,各个部分之间相同相似部分互相参见即可。

[0168] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本申请。

对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本申请的精神或范围的情况下,在其它实施例中实现。因此,本申请将不会被限制于本文所示的实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

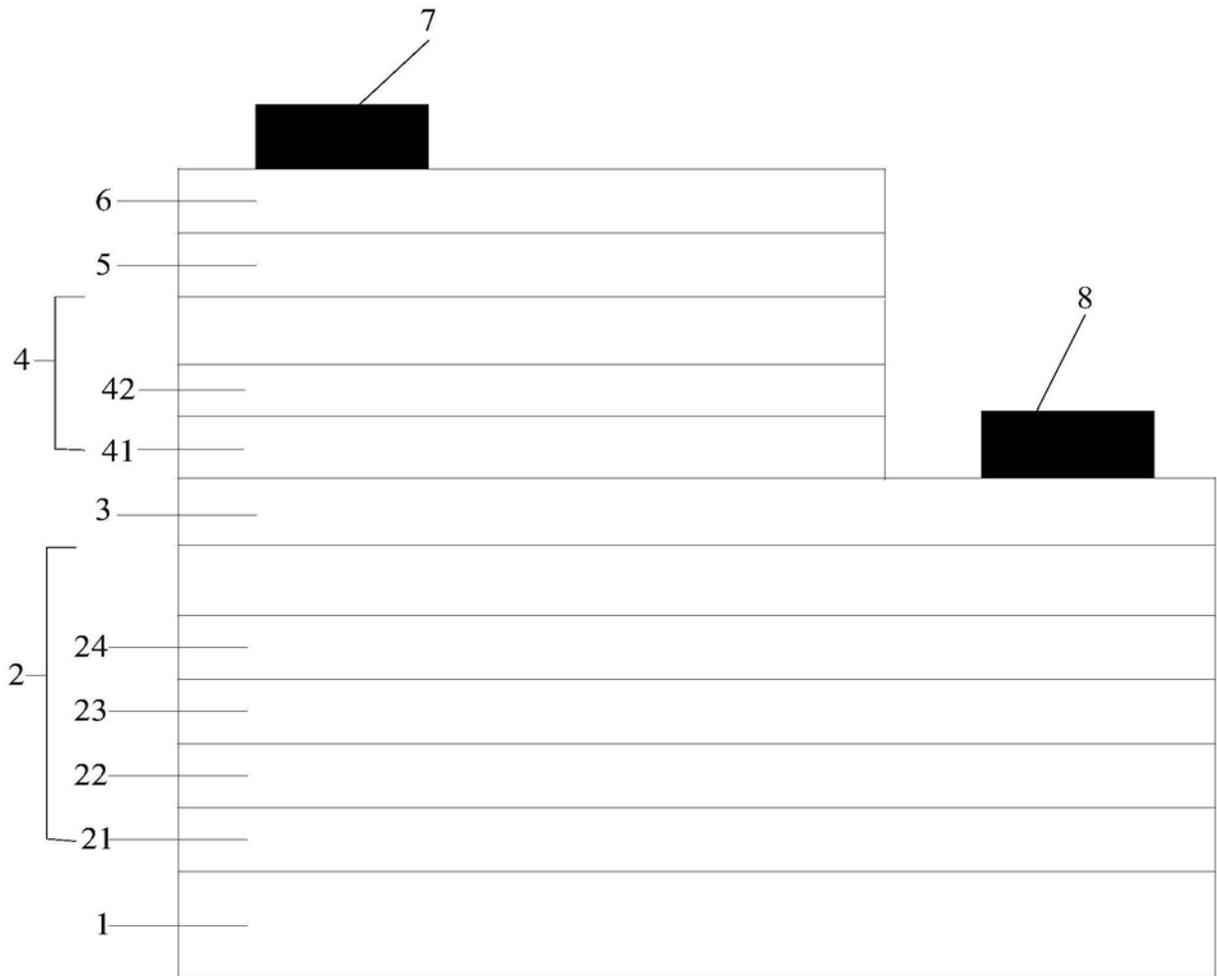


图1

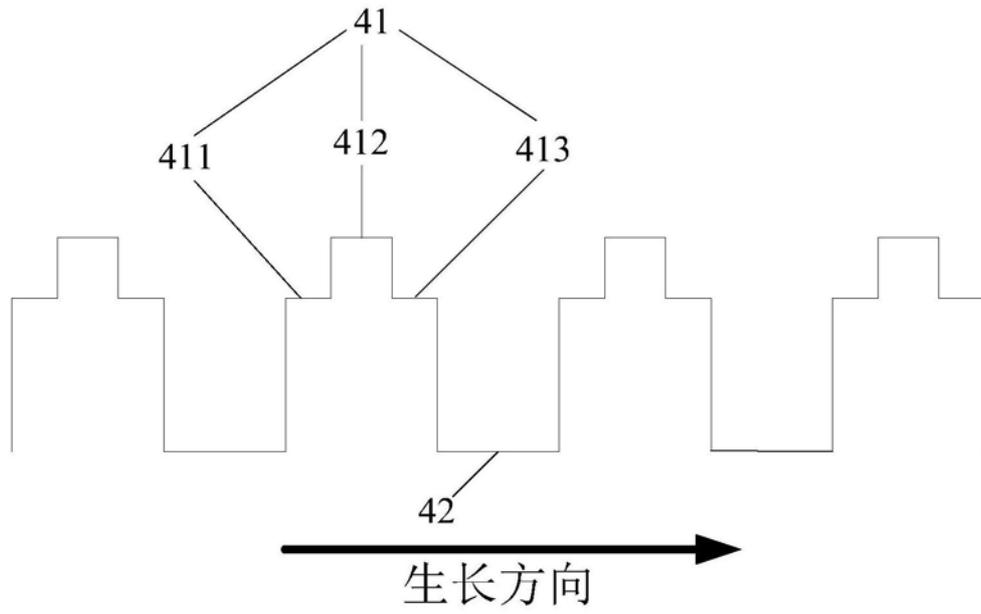


图2

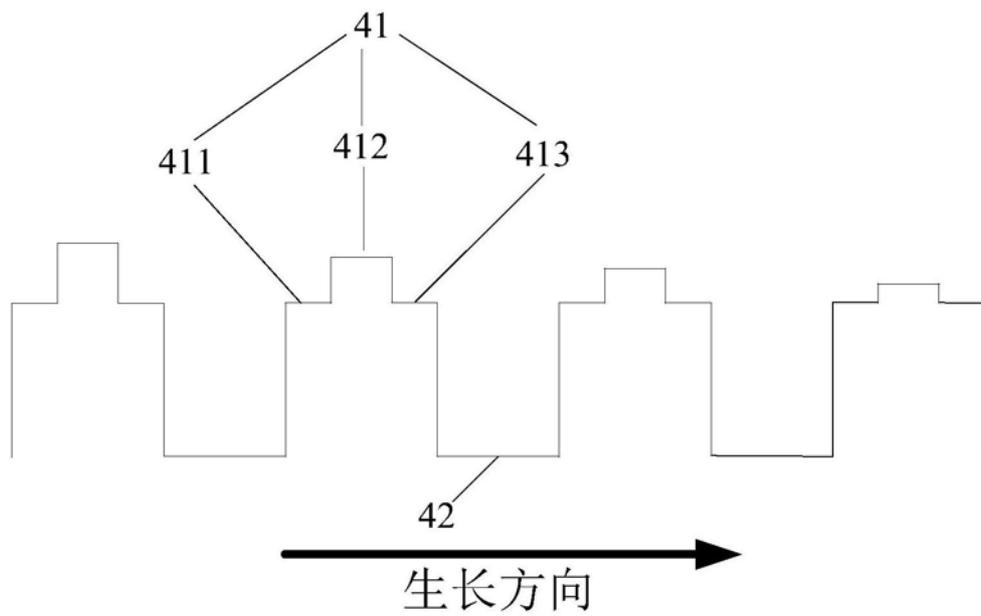


图3

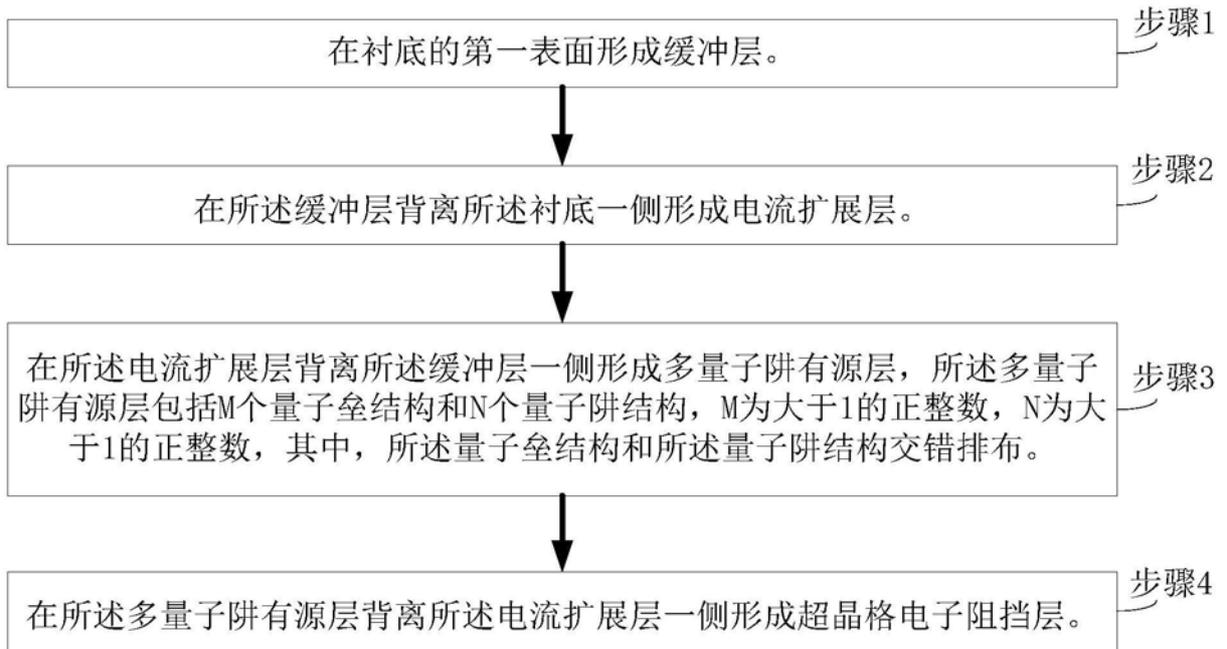


图4



图5



图6

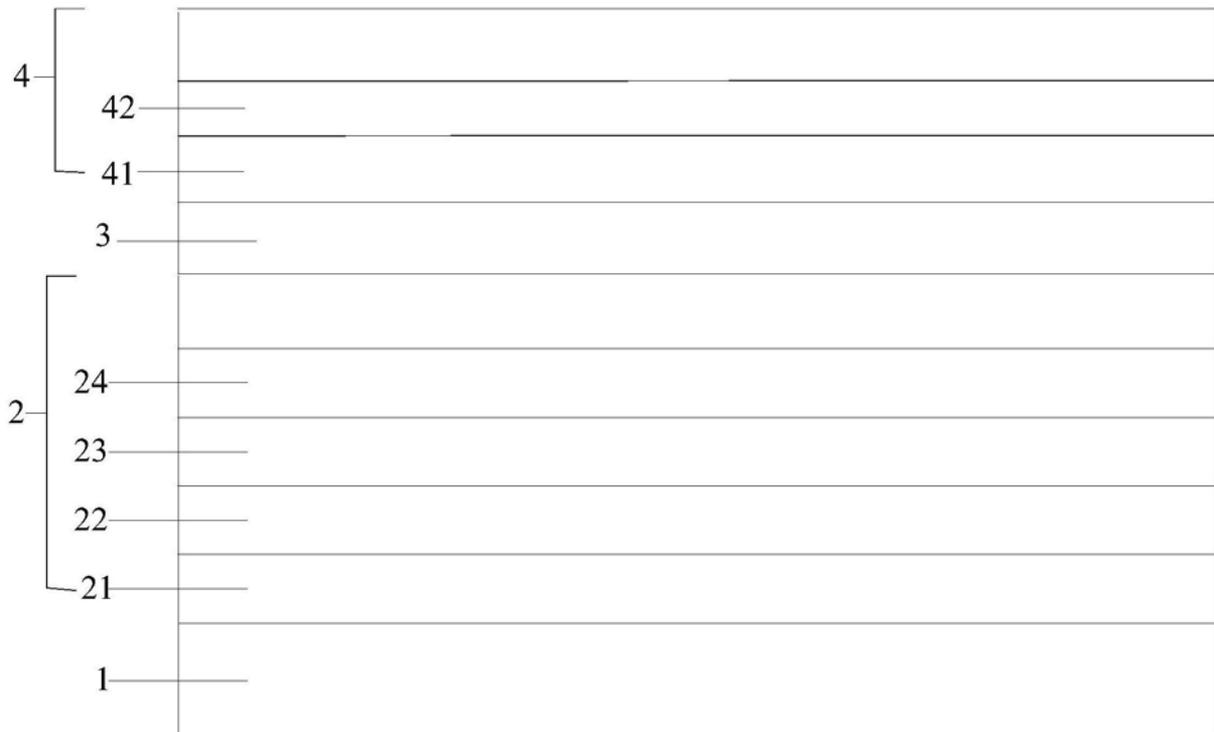


图7

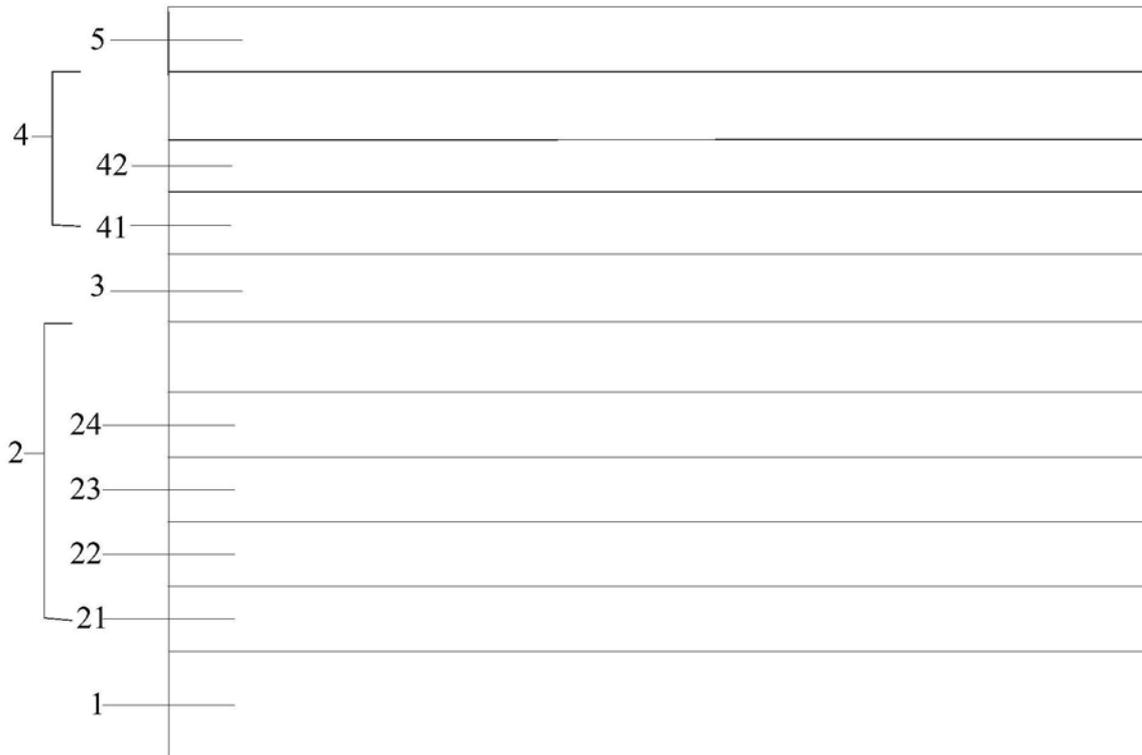


图8

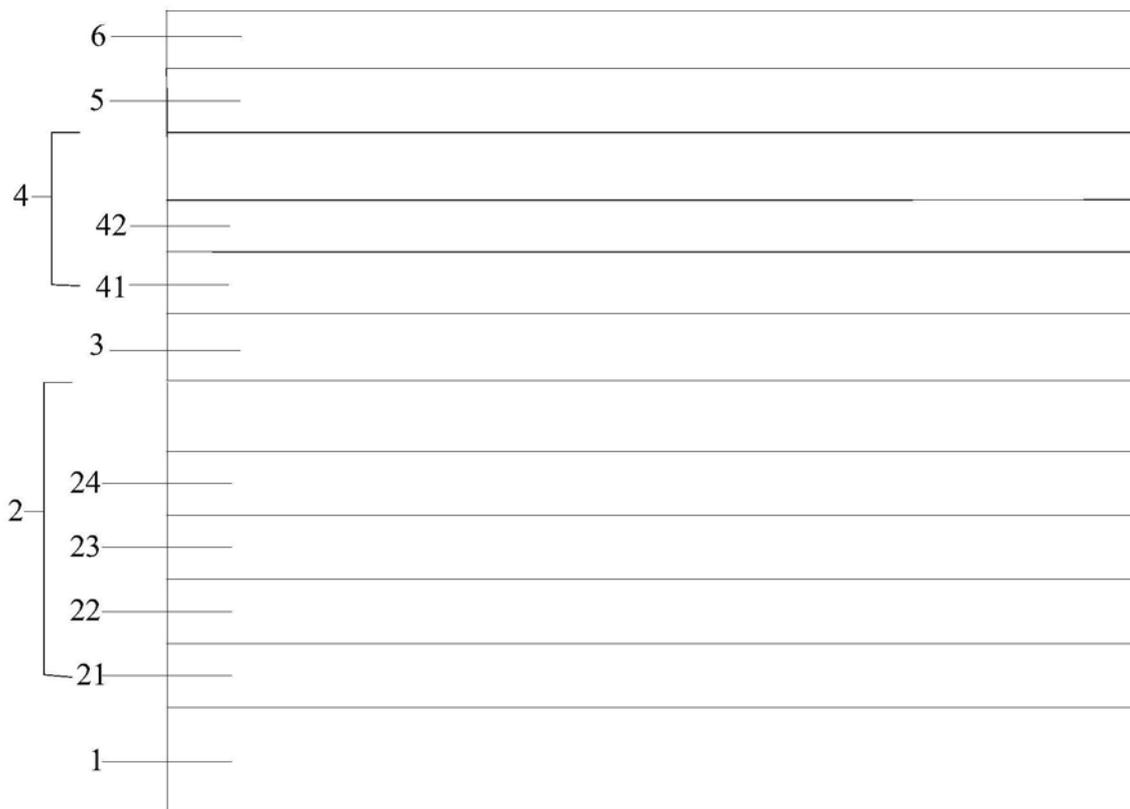


图9

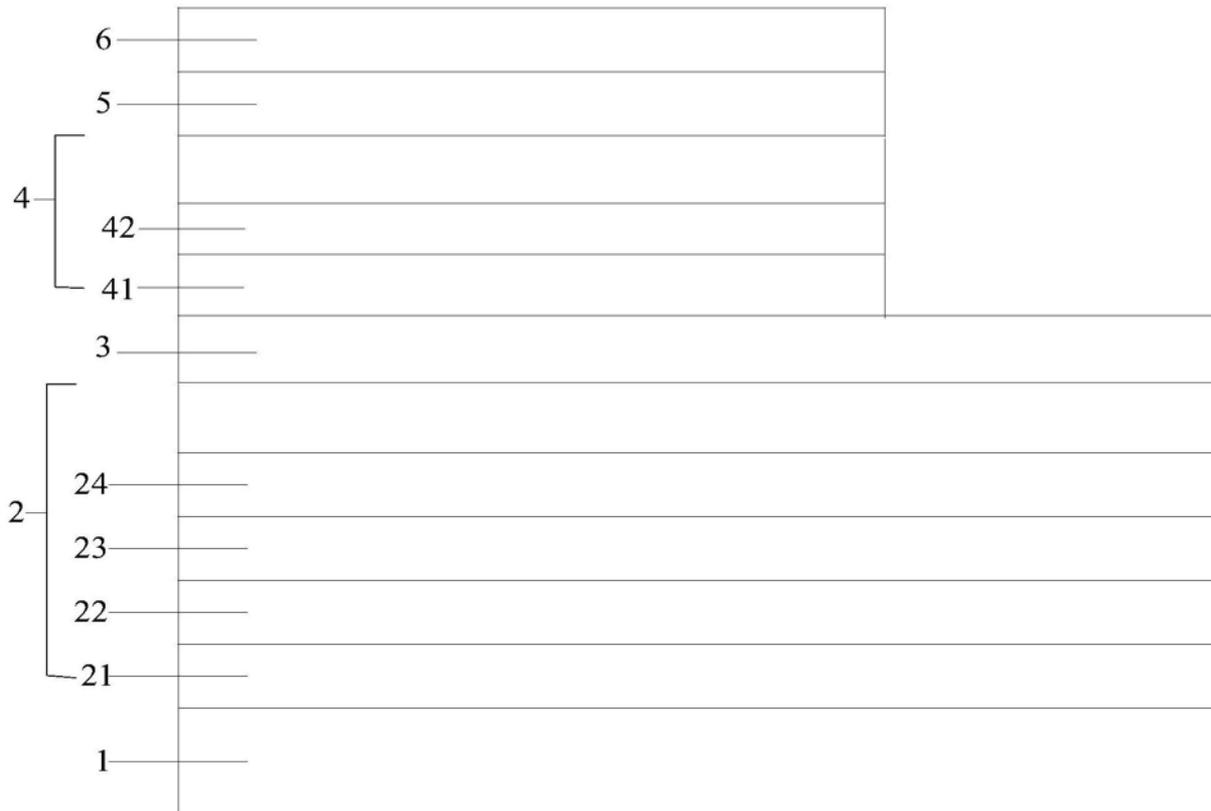


图10

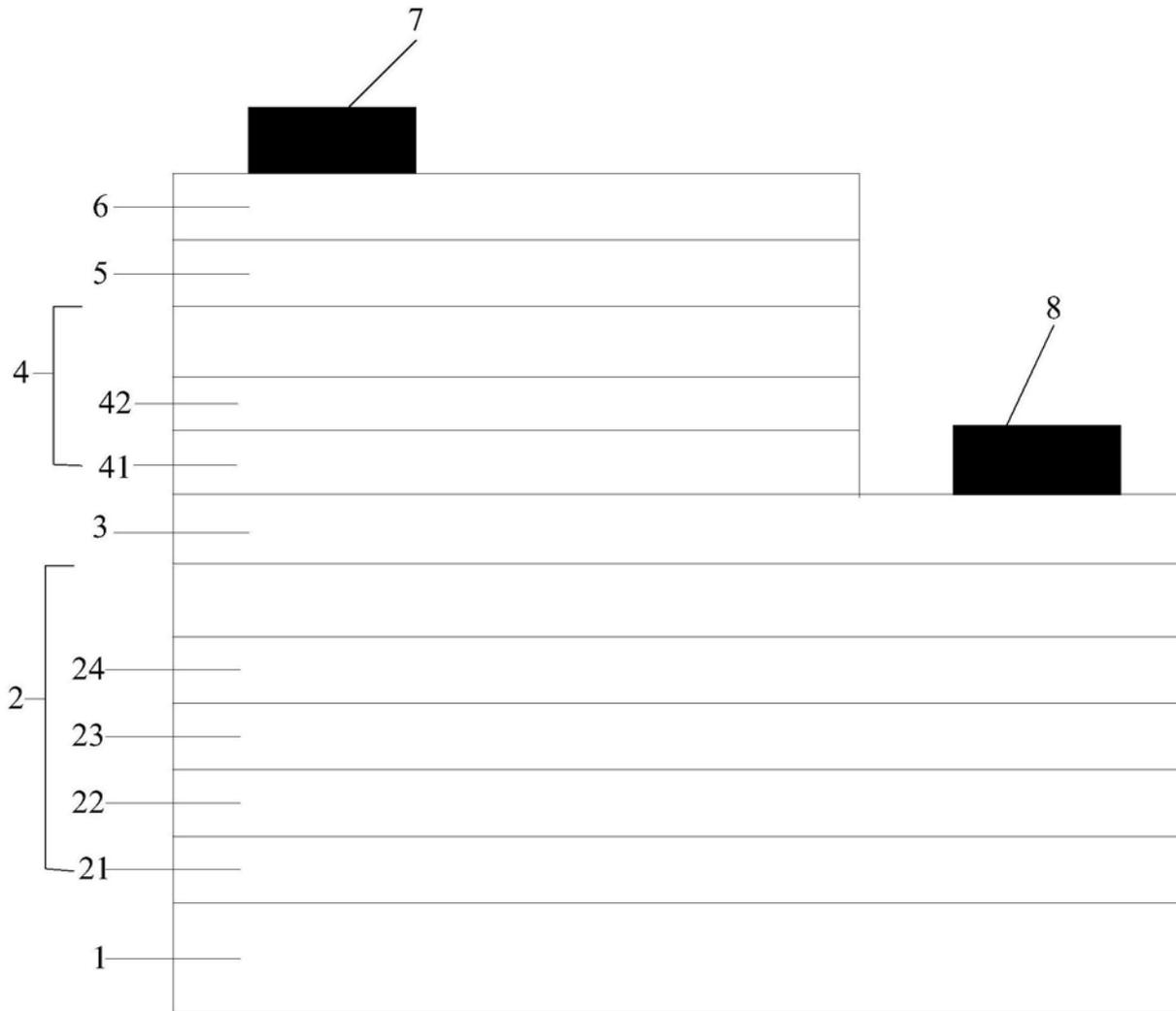


图11