



(12) 发明专利申请

(10) 申请公布号 CN 114283756 A

(43) 申请公布日 2022. 04. 05

(21) 申请号 202111629647.7

(22) 申请日 2021.12.28

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号
申请人 重庆京东方光电科技有限公司

(72) 发明人 党康鹏 左丞 陈宏 唐元生
王博 郭雄 罗仲丽 高明 李宽
徐何冰 蒲星宇

(74) 专利代理机构 北京市立方律师事务所
11330
代理人 张筱宁 王存霞

(51) Int. Cl.
G09G 3/36 (2006.01)
G06F 3/041 (2006.01)

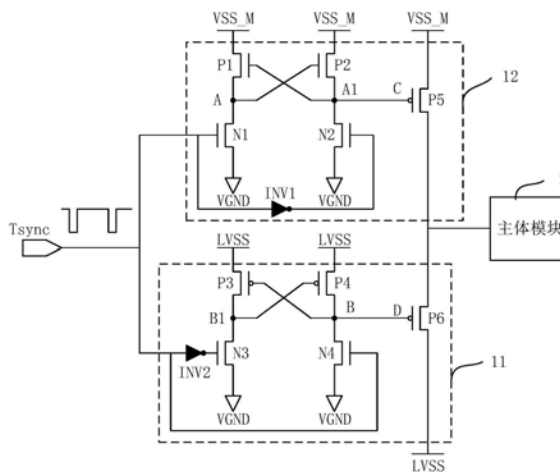
权利要求书3页 说明书10页 附图6页

(54) 发明名称

电平转换电路、电平转换芯片、显示装置及驱动方法

(57) 摘要

本申请实施例提供了一种电平转换电路、电平转换芯片、显示装置及驱动方法。该电平转换电路通过增加切换电路来根据Tsync信号的电平在显示阶段和触控阶段分别向转换电路提供不同的电压信号；在触控阶段根据输入的调整后的Tsync信号来使得未进行复位的GOA电路向相应的栅极线输出电容抵消信号来降低杂散电容对触控以及显示效果的影响；并且由于各栅极线上电容抵消信号相同，则不会出现同一块公共电极上存在多个电位感应的情况，从而无需提升TX信号的幅值，也就无需向栅极线提供高幅值的电容抵消信号，因此，这不仅有利于降低触控芯片的功耗，也有利于降低GOA电路的功耗。



1. 一种电平转换电路,其特征在于,包括切换电路和与所述切换电路电连接的转换电路,所述切换电路还与模式控制端、第一电压端和第二电压端电连接,所述转换电路还与第三电压端、时序控制器的时钟输出端以及GOA电路的时钟输入端电连接;

所述切换电路被配置为当所述模式控制端输入的Tsync信号为显示图像用信号时将所述第一电压端输入的LVSS信号传输至所述转换电路,当所述Tsync信号为触控用信号时将所述第二电压端输入的VSS_M信号传输至所述转换电路;

所述转换电路被配置为当接收到所述LVSS信号时根据所述LVSS信号、第三电压端输入的VGH信号和所述时序控制器的时钟输出端输入的显示CLK信号生成显示GCLK信号,以控制相应的所述GOA电路根据所述显示GCLK信号生成输出到像素子单元的栅极电压从而驱动相应像素行进行显示,当接收到所述VSS_M信号时根据所述VSS_M信号、VGH信号和所述时序控制器的时钟输出端输出的触控CLK信号生成触控GCLK信号,以控制GOA电路根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

2. 根据权利要求1所述的电平转换电路,其特征在于,所述转换电路包括第一切换子电路和第二切换子电路;

所述第一切换子电路分别与所述模式控制端、所述第一电压端和所述转换电路电连接,且被配置为当所述Tsync信号处于所述显示电平时将所述LVSS信号传输至所述转换电路;

所述第二切换子电路,分别与所述模式控制端、所述第二电压端和所述转换电路电连接,且被配置为当所述Tsync信号处于触控电平时将所述VSS_M信号传输至转换电路。

3. 根据权利要求2所述的电平转换电路,其特征在于,所述第二切换子电路包括第一N型晶体管、第二N型晶体管、第一P型晶体管、第二P型晶体管、第五P型晶体管以及第一反相器;

所述第一N型晶体管的栅极与模式控制端电连接,第一极接地,第二极与所述第一P型晶体管的第一极以及所述第二P型晶体管的栅极电连接;

所述第二N型晶体管的栅极通过所述第一反相器与所述模式控制端电连接,第一极接地,第二极与所述第二P型晶体管的第一极以及所述第一P型晶体管的栅极电连接;

所述第一P型晶体管的第二极和所述第二P型晶体管的第二极均与所述第一电压端电连接;

所述第五P型晶体管的栅极分别所述第一P型晶体管的第一极、所述第二P型晶体管的第一极以及所述第二N型晶体管的第二极电连接,所述第一极与所述转换电路电连接,第二极与所述第一电压端电连接。

4. 根据权利要求2或3所述的电平转换电路,其特征在于,所述第一切换子电路包括第三N型晶体管、第四N型晶体管、第三P型晶体管、第四P型晶体管、第六P型晶体管和第二反相器;

所述第三N型晶体管的栅极通过所述第二反相器与模式控制端电连接,第一极接地,第二极与所述第三P型晶体管的第一极以及所述第四P型晶体管的栅极电连接;

所述第四N型晶体管的栅极与所述模式控制端电连接,第一极接地,第二极与所述第三P型晶体管的栅极以及所述第四P型晶体管的第一极电连接;

所述第三P型晶体管的第二极和所述第四P型晶体管的第二极均与所述第二电压端电

连接；

所述第六P型晶体管的栅极分别所述第三P型晶体管的第一极、所述第四P型晶体管的第一极以及所述第四N型晶体管的第二极电连接，第一极接地，第二极与所述转换电路电连接。

5. 一种电平转换芯片，其特征在于，包括权利要求1-4中任一项所述的电平转换电路。

6. 一种显示装置，其特征在于，包括：

权利要求5所述的电平转换芯片；

时序控制器，时钟信号输出端与所述电平转换芯片中的电平转换电路电连接；

显示面板，包括阵列基板，所述阵列基板包括GOA电路，所述GOA电路与所述电平转换电路电连接。

7. 根据权利要求6所述的显示装置，其特征在于，

所述时序控制器根据设定程序生成n路显示CLK信号或n路CLK信号，并将n路显示CLK信号或n路CLK信号传输至所述电平转换电路，其中n为大于1的偶数。

8. 一种驱动方法，用于实现权利要求6-7中任一项所述的显示装置的显示功能与触控功能，其特征在于，所述驱动方法包括：

在显示阶段，输入的Tsync信号为显示图像用信号时，切换电路将LVSS信号传输至转换电路，所述转换电路根据LVSS信号、VGH信号和显示CLK信号生成显示GCLK信号，以控制GOA电路中相应的GOA单元根据所述显示GCLK信号生成输出到像素子单元的栅极电压从而驱动相应像素行进行显示；

在触控阶段，输入的Tsync信号为触控用信号时，所述切换电路将VSS_M信号传输至所述转换电路，所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号，以控制GOA电路中相应的GOA单元根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

9. 根据权利要求8所述的驱动方法，其特征在于，所述显示面板被划分为多个显示块，相邻所述显示块的显示阶段之间插入一个触控阶段；

在触控阶段，输入的Tsync信号为触控用信号时，所述切换电路将VSS_M信号传输至所述转换电路，所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号，以控制GOA电路中相应的GOA单元根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号，包括：

在每个所述触控阶段，所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号，以控制所述触控阶段前进行显示的所述显示块相应的GOA单元根据所述触控GCLK信号，使得所述触控阶段前进行显示的所述显示块中的栅极线上具有与触控传感器相同的电容抵消信号。

10. 根据权利要求9所述的驱动方法，其特征在于，所述时序控制器根据设定程序生成n路显示CLK信号或n路CLK信号，所述触控阶段前进行显示的所述显示块所对应的最后n/2个所述GOA单元未进行复位，则该n/2个未进行复位的所述GOA单元所对应的触控CLK信号；

所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号，以控制所述触控阶段前进行显示的所述显示块相应的GOA单元根据所述触控GCLK信号，使得所述触控阶段前进行显示的所述显示块中的栅极线上具有与触控传感器相同的电容抵消

信号,包括:

所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号生成触控GCLK信号,以使得所述触控阶段前进行显示的所述显示块对应的第1至第 $(n/2-1)$ 个GOA电路输出第一抵消信号,使得所述触控阶段前进行显示的所述显示块对应的最后 $n/2$ 个所述GOA电路输出第二抵消信号,从而使得所述触控阶段前进行显示的所述显示块相应的GOA电路根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

电平转换电路、电平转换芯片、显示装置及驱动方法

技术领域

[0001] 本申请涉及显示领域,具体而言,本申请涉及一种电平转换电路、栅极驱动芯片、显示装置及驱动方法。

背景技术

[0002] 对于电容式触摸屏来说,有on cell方案和in cell方案,其中,in cell方案需要将公共电极层进行复用,即在显示期间,公共电极与像素电极形成电场以控制液晶分子的转动从而实现显示;而在触控期间,公共电极复用为触摸传感子电路。

[0003] 在上述in cell显示屏中,通过Tsync信号来实现显示与触摸时序控制与同步,具体地,Tsync信号为触控同步信号,为一脉冲信号,在一些具体的实施例中,Tsync信号为高电平时即为显示阶段的图像显示用信号,Tsync信号为低电平时即为触控阶段的触控用信号。由于in cell显示屏的膜层结构,使得公共电极(复用为触摸传感器sensor)与栅极线等信号线之间存在较大的杂散电容,会影响触摸信号的信噪比,从而影响触控性能。

[0004] 通过在触控期间向栅极线施加与触控电路子电路上相同幅值的方波来抵消杂散电容对触控性能的影响,但这会大幅增加显示屏的负载。

发明内容

[0005] 本申请针对现有方式的缺点,提出一种电平转换电路、栅极驱动芯片、显示装置及驱动方法,能够在抵消杂散电容对触控性能的影响的同时降低功耗。

[0006] 第一个方面,本申请实施例提供了一种电平转换电路,该电平转换电路包括切换电路和与所述切换电路电连接的转换电路;所述切换电路还与模式控制端、第一电压端和第二电压端电连接,所述转换电路还与第三电压端、时序控制器的时钟输出端以及GOA电路的时钟输入端电连接;

[0007] 所述切换电路被配置为当所述模式控制端输入的Tsync信号为显示图像用信号时将所述第一电压端输入的LVSS信号传输至所述转换电路,当所述Tsync信号为触控用信号时将所述第二电压端输入的VSS_M信号传输至所述转换电路;

[0008] 所述转换电路被配置为当接收到所述LVSS信号时根据所述LVSS信号、第三电压端输入的VGH信号和所述时序控制器的时钟输出端输入的显示CLK信号生成显示GCLK信号,以控制相应的所述GOA电路根据所述显示GCLK信号生成输出到像素子单元的栅极电压从而驱动相应像素行进行显示,当接收到所述VSS_M信号时根据所述VSS_M信号、VGH信号和所述时序控制器的时钟输出端输出的触控CLK信号生成触控GCLK信号,以控制GOA电路根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

[0009] 可选地,所述转换电路包括第一切换子电路和第二切换子电路;所述第一切换子电路分别与所述模式控制端、所述第一电压端和所述转换电路电连接,且被配置为当所述Tsync信号处于所述显示电平时将所述LVSS信号传输至所述转换电路;所述第二切换子电路,分别与所述模式控制端、所述第二电压端和所述转换电路电连接,且被配置为当所述

Tsync信号处于触控电平时将所述VSS_M信号传输至转换电路。

[0010] 可选地,所述第二切换子电路包括第一N型晶体管、第二N型晶体管、第一P型晶体管、第二P型晶体管、第五P型晶体管以及第一反相器;所述第一N型晶体管的栅极与模式控制端电连接,第一极接地,第二极与所述第一P型晶体管的第一极以及所述第二P型晶体管的栅极电连接;所述第二N型晶体管的栅极通过所述第一反相器与所述模式控制端电连接,第一极接地,第二极与所述第二P型晶体管的第一极以及所述第一P型晶体管的栅极电连接;所述第一P型晶体管的第二极和所述第二P型晶体管的第二极均与所述第一电压端电连接;所述第五P型晶体管的栅极分别所述第一P型晶体管的第一极、所述第二P型晶体管的第一极以及所述第二N型晶体管的第二极电连接,所述第一极与所述转换电路电连接,第二极与所述第一电压端电连接。

[0011] 可选地,所述第一切换子电路包括第三N型晶体管、第四N型晶体管、第三P型晶体管、第四P型晶体管、第六P型晶体管和第二反相器;所述第三N型晶体管的栅极通过所述第二反相器与模式控制端电连接,第一极接地,第二极与所述第三P型晶体管的第一极以及所述第四P型晶体管的栅极电连接;所述第四N型晶体管的栅极与所述模式控制端电连接,第一极接地,第二极与所述第三P型晶体管的栅极以及所述第四P型晶体管的第一极电连接;所述第三P型晶体管的第二极和所述第四P型晶体管的第二极均与所述第二电压端电连接;所述第六P型晶体管的栅极分别所述第三P型晶体管的第一极、所述第四P型晶体管的第一极以及所述第四N型晶体管的第二极电连接,第一极接地,第二极与所述转换电路电连接。

[0012] 第二个方面,本申请实施例提供了一种电平转换芯片,包括上述的电平转换电路。

[0013] 第三个方面,本申请实施例提供了一种显示装置,包括:

[0014] 上述的电平转换芯片;

[0015] 时序控制器,时钟信号输出端与所述电平转换芯片中的电平转换电路电连接;

[0016] 显示面板,包括阵列基板,所述阵列基板包括GOA电路,所述GOA电路与所述电平转换电路电连接。

[0017] 可选地,所述时序控制器根据设定程序生成n路显示CLK信号或n路CLK信号,并将n路显示CLK信号或n路CLK信号传输至所述电平转换电路,其中n为大于1的偶数。

[0018] 第四个方面,本申请实施例提供了一种驱动方法,用于实现权利要求6-7中任一项所述的显示装置的显示功能与触控功能,所述驱动方法包括:

[0019] 在显示阶段,输入的Tsync信号为显示图像用信号时,切换电路将LVSS信号传输至转换电路,所述转换电路根据LVSS信号、VGH信号和显示CLK信号生成显示GCLK信号,以控制GOA电路中相应的GOA单元根据所述显示GCLK信号生成输出到像素子单元的栅极电压从而驱动相应像素行进行显示;

[0020] 在触控阶段,输入的Tsync信号为触控用信号时,所述切换电路将VSS_M信号传输至所述转换电路,所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号,以控制GOA电路中相应的GOA单元根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

[0021] 可选地,所述显示面板被划分为多个显示块,相邻所述显示块的显示阶段之间插入一个触控阶段;

[0022] 在触控阶段,输入的Tsync信号为触控用信号时,所述切换电路将VSS_M信号传输

至所述转换电路,所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号,以控制GOA电路中相应的GOA单元根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号,包括:

[0023] 在每个所述触控阶段,所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号,以控制所述触控阶段前进行显示的所述显示块相应的GOA单元根据所述触控GCLK信号,使得所述触控阶段前进行显示的所述显示块中的栅极线上具有与触控传感器相同的电容抵消信号。

[0024] 可选地,所述时序控制器根据设定程序生成n路显示CLK信号或n路CLK信号,所述触控阶段前进行显示的所述显示块所对应的最后n/2个所述GOA单元未进行复位,则该n/2个未进行复位的所述GOA单元所对应的触控CLK信号;

[0025] 所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号,以控制所述触控阶段前进行显示的所述显示块相应的GOA单元根据所述触控GCLK信号,使得所述触控阶段前进行显示的所述显示块中的栅极线上具有与触控传感器相同的电容抵消信号,包括:

[0026] 所述转换电路根据所述VSS_M信号、所述VGH信号和触控CLK信号生成触控GCLK信号生成触控GCLK信号,以使得所述触控阶段前进行显示的所述显示块对应的第1至第(n/2-1)个GOA电路输出第一抵消信号,使得所述触控阶段前进行显示的所述显示块对应的最后n/2个所述GOA电路输出第二抵消信号,从而使得所述触控阶段前进行显示的所述显示块相应的GOA电路根据所述触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

[0027] 本申请实施例提供的技术方案带来的有益技术效果是:

[0028] 本申请实施例提供的电平转换电路、电平转换芯片、显示装置及驱动方法,通过增加切换电路1来根据Tsync信号的电平在显示阶段和触控阶段分别向转换电路提供不同的电压信号,从而使得转换电路在显示阶段输出的信号实现显示面板的正常显示,而在触控阶段根据输入的调使得各栅极线输出电容抵消信号相同来降低杂散电容对触控以及显示效果的影响;并且由于仅对为进行复位的GOA电路向相应的栅极线输出电容抵消信号,则不会出现同一块公共电极(复用为触摸传感器sensor)上存在多个电位感应的情况,从而无需提升TX信号的幅值,也就无需向栅极线提供高幅值的电容抵消信号,因此,这不仅有利于降低触控芯片的功耗,也有利于降低GOA电路的功耗。

[0029] 本申请附加的方面和优点将在下面的描述中部分给出,这些将从下面的描述中变得明显,或通过本申请的实践了解到。

附图说明

[0030] 本申请上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解,其中:

[0031] 图1为本申请实施例提供的一种电平转换电路的结构示意图;

[0032] 图2为本申请实施例提供的另一种电平转换电路的结构示意图;

[0033] 图3为本申请实施例提供的一种电平转换电路中的电压变化示意图;

[0034] 图4为本申请实施例提供的一种电平转换电路的具体结构示意图为本申请实施例

提供的一种切换电路输入的Tsync信号和输出至转换电路的电压信号；

[0035] 图5为本申请实施例提供的一种切换电路输入的Tsync信号和输出至转换电路的电压信号；

[0036] 图6为本申请实施例提供的一种电平转换芯片的框架结构示意图；

[0037] 图7为本申请提供的一种显示装置的框架结构示意图；

[0038] 图8为本申请提供的显示装置中一种显示面板的结构示意图；

[0039] 图9为本申请实施例提供的一种显示装置中时序控制器、电平转换芯片以及GOA单元的连接示意图；

[0040] 图10为本申请实施例提供的一种时序控制器与电平转换电路的连接示意图；

[0041] 图11为本申请实施例提供的一种阵列基板的局部结构示意图；

[0042] 图12为本申请实施例提供的驱动方法的显示阶段与触控阶段的时间分布图；

[0043] 图13为本申请实施例透镜的一种驱动方法的流程示意图。

[0044] 附图标记：

[0045] 1-切换电路；11-第一切换电路；12-第二切换电路；

[0046] 2-转换电路；

[0047] 10-栅极驱动芯片；100-电平转换电路；

[0048] 30-时序控制器；

[0049] 4-GOA电路；

[0050] 40-显示面板；401-阵列基板；4011-时钟信号线；4012-GOA子电路；4013-栅极线；402-液晶分子；403-彩膜基板。

具体实施方式

[0051] 下面详细描述本申请，本申请的实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的部件或具有相同或类似功能的部件。此外，如果已知技术的详细描述对于示出的本申请的特征是不必要的，则将其省略。下面通过参考附图描述的实施例是示例性的，仅用于解释本申请，而不能解释为对本申请的限制。

[0052] 本技术领域技术人员可以理解，除非另外定义，这里使用的所有术语(包括技术术语和科学术语)，具有与本申请所属领域中的普通技术人员的一般理解相同的意义。还应该理解的是，诸如通用字典中定义的那些术语，应该被理解为具有与现有技术的上下文中的意义一致的意义，并且除非像这里一样被特定定义，否则不会用理想化或过于正式的含义来解释。

[0053] 本技术领域技术人员可以理解，除非特意声明，这里使用的单数形式“一”、“一个”、“所述”和“该”也可包括复数形式。应该进一步理解的是，本申请的说明书中使用的措辞“包括”是指存在特征、整数、步骤、操作、元件和/或组件，但是并不排除存在或添加一个或多个其他特征、整数、步骤、操作、元件、组件和/或它们的组。

[0054] 首先，对本申请中涉及的几个信号进行说明：

[0055] CLK信号：时钟信号，在本申请中，显示CLK信号是指显示阶段由时序控制器输出至电平转换电路的时钟信号，触控CLK信号是指触控阶段由时序控制器输出至电平转换电路的时钟信号，GCLK信号为经过电平转换电路处理后输出至GOA电路的时钟信号。

[0056] VSS_M信号:以VSS信号为基准电压进行调制而获得的脉冲信号,VSS_M信号的高电平与VSS的电平相等,VSS_M信号的low电平与VSS_M信号的高电平的差值与触控驱动信号TX的幅值相等。

[0057] 对于电容式触摸屏来说,目前的主要分为on cell方案和in cell方案,其中,in cell方案需要将公共电极层进行复用,即在显示期间,公共电极与像素电极形成电场以控制液晶分子的转动从而实现显示;而在触控阶段,公共电极复用为触控传感单元中的驱动电极,即在触控阶段公共电极(驱动电极)上具有触控驱动信号TX。

[0058] 在上述in cell显示屏中,通过Tsync信号来实现显示与触摸的切换,由于in cell显示屏的膜层结构,在触控阶段,变化频率较高的TX使得公共电极(复用为触摸传感器sensor)与栅极线等信号线之间存在较大的杂散电容,会影响触摸信号的信噪比,从而影响触控性能。

[0059] 在现有技术方案中,通过在触控阶段向栅极线施加与触摸传感单元上相同幅值的方波来抵消杂散电容对触控性能的影响,但该方案具有一定的局限性,主要是为了取得比较高的信噪比,需要提升TX信号的幅值,因此同步需要提升VSS_M信号的幅值来抵消栅极线上与TX信号线之间的杂散电容,但这不仅会使得功耗大幅增加,而且因此会出现在同一块公共电极(触摸传感器sensor)上存在的LVSS准位与VSS_M同时存在的情况,且随着LVSS准位与VSS_M的差异越来越大,则在此sensor上会存在很大的采样数据的波动,而算法上会存在一定的cover能力,过大的数据波动会导致ghost(鬼点)的现象。

[0060] 本申请提供的电平转换电路、电平转换芯片、显示装置及驱动方法,旨在解决现有技术的如上技术问题。

[0061] 本申请实施例提供了一种电平转换电路,主要是用于实现由高电平到低电平的转换,或者是由低电平到高电平的转换。在显示领域的应用中,主要是将前置结构(例如时序控制器)中的低压控制信号转换为电压更高的信号以实现显示面板中的器件的驱动要求。例如,时序控制器中的控制信号的电平通常在1.8V以下,而显示面板中的部分信号的电平设置可以达到十几V甚至更高,因此需要通过电平转换电路将低电平信号转换为高电平信号。

[0062] 如图1所示,本实施例提供的电平转换电路包括切换电路1和与切换电路1电连接的转换电路2。切换电路1还分别与模式控制端、第一电压端和第二电压端电连接,转换电路2还与第三电压端、时序控制器的时钟输出端以及GOA电路的时钟输入端电连接。

[0063] 切换模块被配置为当控制端输入的Tsync信号为显示图像用信号时将第一电压端输入的LVSS信号传输至转换电路2,当Tsync信号为触控用信号时将第二电压端输入的VSS_M信号传输转换电路2。

[0064] 转换电路2被配置为当接收到LVSS信号时根据LVSS信号、第三电压端输入的VGH信号和时序控制器3的时钟输出端输入的显示CLK信号生成显示GCLK信号,以控制相应的GOA电路4根据显示GCLK信号生成输出到像素单元的栅极电压从而驱动相应像素行进行显示;当接收到VSS_M信号时根据VSS_M信号、VGH信号和时序控制器3的时钟输出端输出的触控CLK信号生成触控GCLK信号,以控制GOA电路4根据触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

[0065] 需要说明的是,电容抵消信号与触控驱动信号TX的波形相同,具体地,电容抵消信

号为与VSS_M信号相同的脉冲信号。

[0066] 本实施例提供的电平转换电路,通过增加切换电路1来根据Tsync信号的电平在显示阶段和触控阶段分别向转换电路提供不同的电压信号,从而使得转换电路在显示阶段输出的信号实现显示面板的正常显示,而在触控阶段根据输入的调使得各栅极线输出电容抵消信号相同来降低杂散电容对触控以及显示效果的影响;并且由于仅对为进行复位的GOA电路向相应的栅极线输出电容抵消信号,则不会出现同一块公共电极(复用为触摸传感器sensor)上存在多个电位感应的情况,从而无需提升TX信号的幅值,也就无需向栅极线提供高幅值的电容抵消信号,因此,这不仅有利于降低触控芯片的功耗,也有利于降低GOA电路的功耗。

[0067] 转换电路可参考现有技术中的电平转换电路,如图2所示,转换电路2包括第五N型晶体管N5和运放器OP,其中,第五N型晶体管N5的栅极与第三电压端VGH电连接,第五晶体管N5的源极通过第一上拉电阻R1与第四电压端VDD电连接,第五晶体管N5的漏极通过第二上拉电阻R2与第四电压端VGH电连接且与运放器OP电连接;运放器还分别与第三电压端、切换电路以及时钟输出端电连接。

[0068] 具体地,如图2所示,运放器OP与切换电路1电连接的端口原本与输入VGL的电压端电连接,本申请通过设置切换电路1,切换电路1根据Tsync信号的电平在显示阶段和触控阶段分别向转换电路2提供不同的电压信号,从而使得转换电路2在显示阶段输出的信号实现显示面板的正常显示,而在触控阶段根据输入的调整后的Tsync信号来使得未进行复位的GOA单元向相应的栅极线输出电容抵消信号来降低杂散电容对触控以及显示效果的影响;并且由于仅对为进行复位的GOA单元向相应的栅极线输出电容抵消信号,此外,还能够降低触控芯片的功耗,也有利于降低GOA电路的功耗。

[0069] 具体地,如图2和图3所示,转换模块2的升压过程包括先由输入的CLK信号(包括显示CLK信号和触控CLK信号)的电平经过第一次升压升高至VDD电平,再经过第二次升压升高至VGH电平,并经过运放器OP根据LVSS信号和第二次升压之后的显示CLK信号生成显示GCLK信号,根据VSS_M信号和第二次升压之后的触控CLK信号生成触控GCLK信号。

[0070] 需要说明的是,图2所示的电平转换电路中,转换模块2可根据具体的应用环境进行调整,本申请对此不作限制。

[0071] 可选地,如图4所示,本实施例提供的电平转换电路中,转换电路1包括第一切换子电路11和第二切换子电路12,第一切换子电路11分别与模式控制端、第一电压端和转换电路电连接,且被配置为当Tsync信号处于显示电平时将LVSS信号传输至转换电路2;第二切换子电路12,分别与模式控制端、第二电压端和转换电路电连接,且被配置为当Tsync信号处于触控电平时将VSS_M信号传输至转换电路2。

[0072] 具体地,如图4所示,本实施例提供的电平转换电路中,第二切换子电路12包括第一N型晶体管N1、第二N型晶体管N2、第一P型晶体管P1、第二P型晶体管P2、第五P型晶体管P5以及第一反相器INV1;第一N型晶体管N1的栅极与模式控制端电连接,第一极接地,第二极与第一P型晶体管P1的第一极以及第二P型晶体管P2的栅极电连接;第二N型晶体管N2的栅极通过第一反相器INV1与模式控制端电连接,第一极接地,第二极与第二P型晶体管P2的第一极以及第一P型晶体管P1的栅极电连接;第一P型晶体管P1的第二极和第二P型晶体管P2的第二极均与第一电压端LVSS电连接;第五P型晶体管P5的栅极分别第一P型晶体管P1的第

一极、第二P型晶体管P2的第一极以及第二N型晶体管N2的第二极电连接,第一极与转换电路1电连接,第二极与第一电压端LVSS电连接。

[0073] 具体地,如图4所示,本实施例提供的电平转换电路中,第一切换子电路11包括第三N型晶体管N3、第四N型晶体管N4、第三P型晶体管P3、第四P型晶体管P4、第六P型晶体管P6和第二反相器INV2;第三N型晶体管N3的栅极通过第二反相器INV2与模式控制端电连接,第一极接地,第二极与第三P型晶体管P3的第一极以及第四P型晶体管P4的栅极电连接;第四N型晶体管N4的栅极与模式控制端电连接,第一极接地,第二极与第四P型晶体管P4的第一极以及第三P型晶体管P3的栅极电连接;第三P型晶体管P3的第二极和第四P型晶体管P4的第二极均与第二电压端电连接;第六P型晶体管P6的栅极分别第三P型晶体管P3的第一极、第四P型晶体管P4的第一极以及第四N型晶体管N4的第二极电连接,第一极接地,第二极与转换电路2电连接。

[0074] 具体地,如图3所示的电平转换电路中,所说的“接地”是指虚拟接地,在另一具体的实施例中,也可以采用实际接地的方式。

[0075] 如图3和图4所示,本实施例提供的电平转换电路对输出至切换模块1的电压的转换过程如下:以高电平为显示阶段,以低电平为触控阶段为例进行说明。

[0076] 当Tsync信号为低电平(触控用信号)时,即为触控阶段,第一N型晶体管N1关断,而低电平经过第一反相器处理之后则能够使第二N型晶体管N2导通,从而使得A1点的电位被拉至地电平VGND,从而使得C点的电位为地电平VGND,从而是第五P型晶体管P5导通,使得VSS_M信号输出至转换电路2。

[0077] 在此过程中,低电平的Tsync信号使得第四N型晶体管N4断开,而Tsync信号经过第二反相器INV2处理之后使得第三N型晶体管N3导通,使得B1点的电位拉至VL,从而使第四P型晶体管P4导通,使得D点的电位为LVSS,进而使得第三P型晶体管P3和第六P型晶体管P6断开。

[0078] 当Tsync信号为高电平(图像显示用信号)时,即为显示阶段,第一N型晶体管N1导通,而高电平经过第一反相器处理之后则使得第二N型晶体管N2断开;第一N型晶体管N1导通使得A点的电位被拉至VL,进而使得第二P型晶体管P2导通,第一P型晶体管P1断开,因此可以使得C点为VSS_M准位,从而使得第五P型晶体管P5断开。

[0079] 在此过程中,处于高电平的Tsync信号使得第四N型晶体管N4导通,而Tsync信号经过第二反相器处理之后使得第三N型晶体管N3断开;第四N型晶体管N4导通使得B点的电位拉至VL,从而使得第六P型晶体管P6导通,进而使LVSS信号输出至转换电路2。

[0080] 基于同一发明构思,本申请实施例还提供了一种电平转换芯片,如图6所示,该电平转换芯片10包括上述实施例中的电平转换电路100,具有上述实施例中的电平转换电路100的有益效果,在此不再赘述。

[0081] 需要说明的是,本实施例提供的电平转换芯片10还包括其他电路,本申请不进行一一说明。

[0082] 基于同一发明构思,本申请实施例还提供了一种显示装置,如图7所示,该显示装置包括上述实施例中的栅极驱动芯片10,具有上述实施例中的电平转换芯片的有益效果,在此不再赘述。

[0083] 具体地,本实施例提供的显示装置还包括时序控制器3和显示面板30。其中,时序

控制器10的时钟信号输出端与电平转换芯片10中的电平转换电路100电连接。如图8至图11所示,显示面板30包括阵列基板301,阵列基板301包括多个级联的GOA电路4,电平转换电路100的时钟信号输出端与GOA电路4电连接。

[0084] 具体地,如图8所示,显示面板40还包括与阵列基板401对置的彩膜基板403以及位于阵列基板和彩膜基板之间的液晶分子402。如图11所示,阵列基板403还包括与每个GOA电路4连接的栅极线4013。

[0085] 具体地,如图10和图11所示,时钟信号输入端包括n个时钟信号通道,时序控制器20根据设定程序生成n路CLK信号,并将每路CLK信号通过一个时钟信号通道传输至电平转换电路10,其中n为大于1的偶数。

[0086] 以图10所示的时序控制器和图11所示的阵列基板为例,该时序控制器按照设定的程序产生8路CLK信号,即CLK1信号至CLK8信号,这8路CLK信号经过电平转换电路处理之后分别传输至阵列基板上的8个时钟信号线4011,以供给相应的8个GOA电路4,这些GOA电路4根据时钟信号向相应的栅极线输送导通信号。该时序控制器按照设定的程序产生8路CLK信号,这些8路CLK信号被循环使用,即8个级联的GOA单元4分别接收这8路被电平转换电路10处理后的CLK信号后,循环产生的8路CLK信号被后续级联的GOA电路4分别接收。

[0087] 基于同一发明构思,本申请实施例还提供了一种驱动方法,用于实现上述实施例中的显示装置的显示功能与触控功能,如图13所示,该驱动方法包括:

[0088] S1:在显示阶段,输入的Tsync信号为显示图像用信号时,切换电路将LVSS信号传输至转换电路,转换电路根据LVSS信号、VGH信号和显示CLK信号生成显示GCLK信号,以控制GOA电路中相应的GOA单元根据显示GCLK信号生成输出到像素子单元的栅极电压从而驱动相应像素行进行显示。

[0089] S2:在触控阶段,输入的Tsync信号为触控用信号时,切换电路将VSS_M信号传输至转换电路,转换电路根据VSS_M信号、VGH信号和触控CLK信号生成触控GCLK信号,以控制GOA电路中相应的GOA单元根据触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

[0090] 本实施例提供的驱动方法,通过增加根据Tsync信号的电平在显示阶段和触控阶段分别向转换电路提供不同的电压信号,从而使得转换电路在显示阶段输出的信号实现显示面板的正常显示,而在触控阶段根据输入的调整后的Tsync信号来使得未进行复位的GOA子电路向相应的栅极线输出电容抵消信号来降低杂散电容对触控以及显示效果的影响;并且由于仅对为进行复位的GOA子电路向相应的栅极线输出电容抵消信号,则不会出现同一块公共电极(复用为触摸传感器sensor)上存在多个电位感应的情况,从而无需提升TX信号的幅值,也就无需向栅极线提供高幅值的电容抵消信号,因此,这不仅有利于降低触控芯片的功耗,也有利于降低GOA电路的功耗。

[0091] 可选地,如图11所示,显示面板被划分为多个显示块,相邻所述显示块的显示阶段之间插入一个触控阶段。基于此,触控阶段包括:

[0092] 在每个触控阶段,转换电路根据VSS_M信号、VGH信号和触控CLK信号生成触控GCLK信号,以控制触控阶段前进行显示的显示块相应的GOA单元根据触控GCLK信号,使得触控阶段前进行显示的显示块中的栅极线上具有与触控传感器相同的电容抵消信号。

[0093] 具体地,图11和图12所示,显示面板(阵列基板)包括显示块40a和显示块40b,在显

示装置工作的过程中,显示阶段①,显示块40a进行显示,触控阶段①,显示块30a实现触控;显示阶段②,显示块40b进行显示,触控阶段②,显示块30b实现触控;显示阶段③,后续的显示块进行显示,依此类推。

[0094] 在触控阶段①,转换电路根据VSS_M信号和调整后的CLK信号生成触控GCLK信号,以控制显示块40a相应的未进行复位的GOA子电路根据触控GCLK信号生成电容抵消信号。

[0095] 在触控阶段②,转换电路根据VSS_M信号和调整后的CLK信号生成触控GCLK信号,以控制显示块40b相应的未进行复位的GOA子电路根据触控GCLK信号生成电容抵消信号。

[0096] 需要说明的是,当显示面板包括多个显示块时,完成显示面板全屏的一次数据更新需要包括多个显示阶段,显示阶段的个数与显示块的个数相同。

[0097] 进一步地,时序控制器根据设定程序生成n路显示CLK信号或n路CLK信号,触控阶段前进行显示的显示块所对应的最后n/2个GOA电路未进行复位。基于此,触控阶段包括:转换电路根据VSS_M信号、VGH信号和触控CLK信号生成触控GCLK信号生成触控GCLK信号,以使得触控阶段前进行显示的显示块对应的第1至第(n/2-1)个GOA电路输出第一抵消信号,使得触控阶段前进行显示的显示块对应的最后n/2个GOA电路输出第二抵消信号,从而使得触控阶段前进行显示的显示块相应的GOA电路根据触控GCLK信号使得相应的像素行的栅极线上具有与触控传感器相同的电容抵消信号。

[0098] 以图10所示的时序控制器和图11所示的阵列基板(显示面板)为例,该时序控制器按照设定的程序产生8路CLK信号,这8路CLK信号被循环使用,在显示过程中,根据级联关系可知,第n级GOA单元4012的复位是通过第n+4级GOA单元4012的输出信号来实现的,因此,当显示块40a的显示阶段完成时,仅有最后4个GOA单元4012未进行复位,因此,在触控阶段,只需要对与显示块40a的最后4个GOA单元4012相对应的CLK信号进行调整即可。

[0099] 经过验证,采用本申请提供的技术方案与采用现有技术中的抵消杂散电容的方案相比,实际功耗降低了约50%以上,但显示效果没有降低且触控效果更好。具体地,在触控阶段,触控驱动信号的信噪比较好,信号量更高,能够获得更好的触控效果。

[0100] 应用本申请实施例,至少能够实现如下有益效果:

[0101] 本申请实施例提供的电平转换电路、电平转换芯片、显示装置及驱动方法,通过增加切换电路来根据Tsync信号的电平在显示阶段和触控阶段分别向转换电路提供不同的电压信号,从而使得转换电路在显示阶段输出的信号实现显示面板的正常显示,而在触控阶段根据输入的调使得各栅极线输出电容抵消信号相同来降低杂散电容对触控以及显示效果的影响;并且由于仅对为进行复位的GOA电路向相应的栅极线输出电容抵消信号,则不会出现同一块公共电极(复用为触摸传感器sensor)上存在多个电位感应的情况,从而无需提升TX信号的幅值,也就无需向栅极线提供高幅值的电容抵消信号,因此,这不仅有利于降低触控芯片的功耗,也有利于降低GOA电路的功耗。

[0102] 本技术领域技术人员可以理解,本申请中已经讨论过的各种操作、方法、流程中的步骤、措施、方案可以被交替、更改、组合或删除。进一步地,具有本申请中已经讨论过的各种操作、方法、流程中的其他步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。进一步地,现有技术中的具有与本申请中公开的各种操作、方法、流程中的步骤、措施、方案也可以被交替、更改、重排、分解、组合或删除。

[0103] 术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者

隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中,除非另有说明,“多个”的含义是两个或两个以上。

[0104] 在本申请的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或一体地连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的具体含义。

[0105] 应该理解的是,虽然附图的流程图中的各个步骤按照箭头的指示依次显示,但是这些步骤并不是必然按照箭头指示的顺序依次执行。除非本文中有明确的说明,这些步骤的执行并没有严格的顺序限制,其可以以其他的顺序执行。而且,附图的流程图中的至少一部分步骤可以包括多个子步骤或者多个阶段,这些子步骤或者阶段并不必然是在同一时刻执行完成,而是可以在不同的时刻执行,其执行顺序也不必然是依次进行,而是可以与其他步骤或者其他步骤的子步骤或者阶段的至少一部分轮流或者交替地执行。

[0106] 以上仅是本申请的部分实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本申请的保护范围。

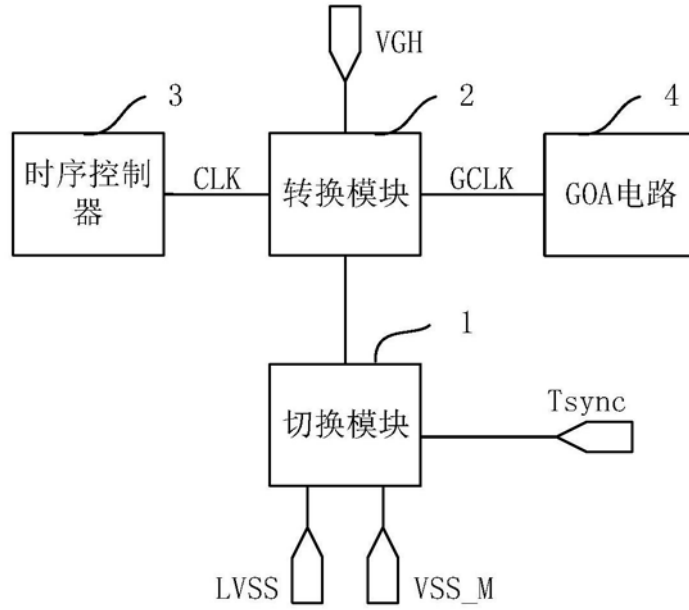


图1

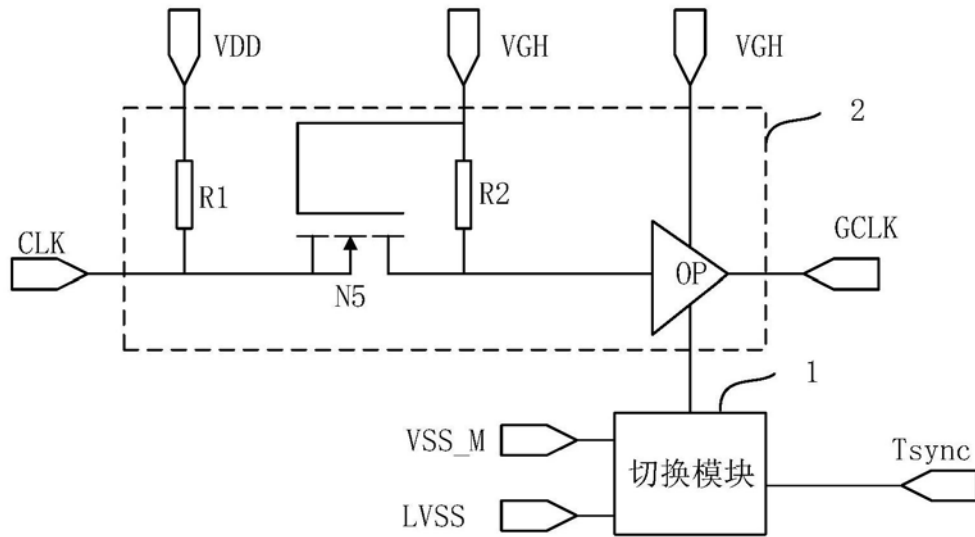


图2

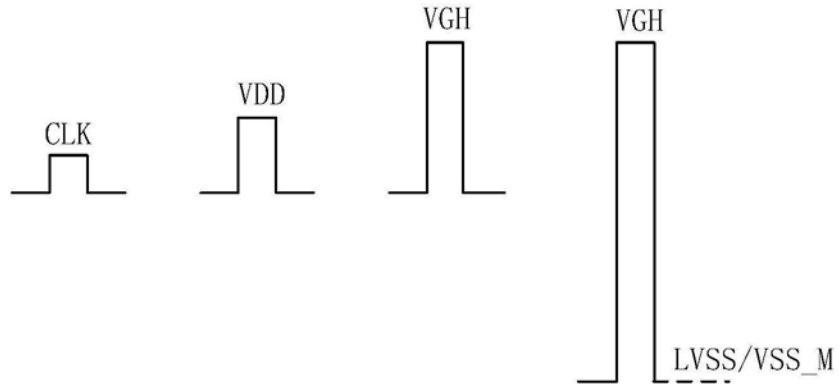


图3

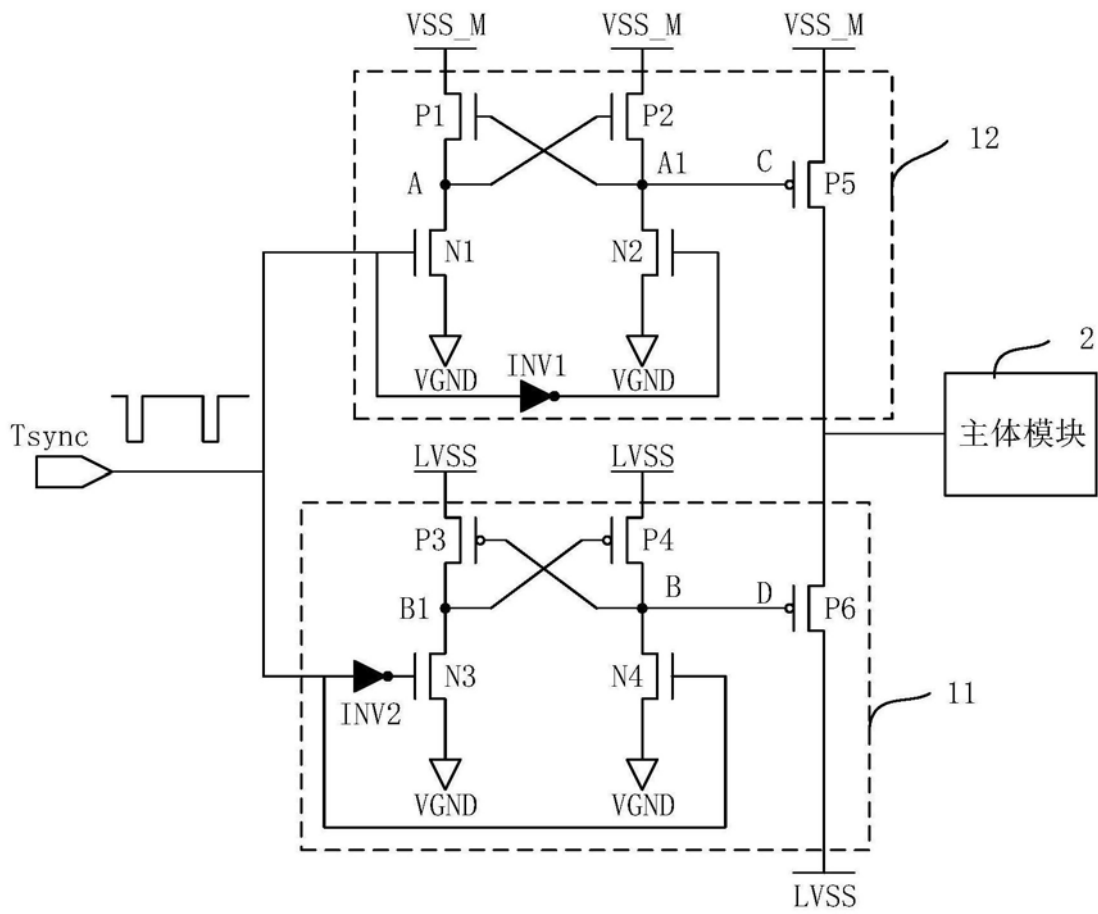


图4

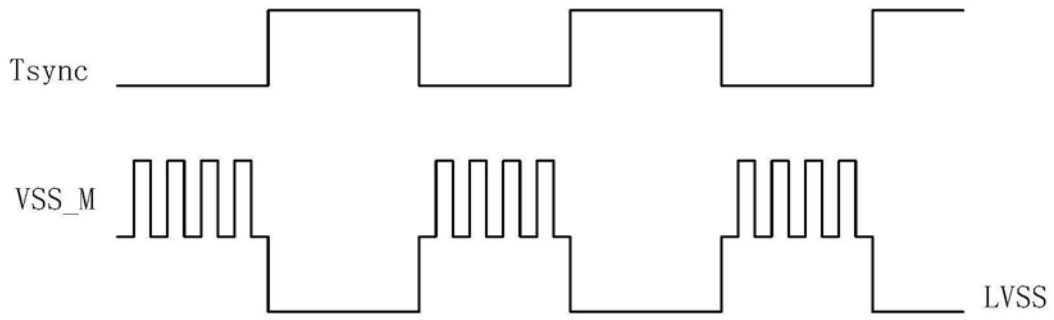


图5

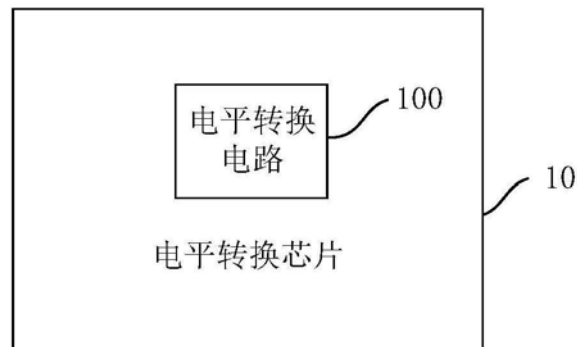


图6

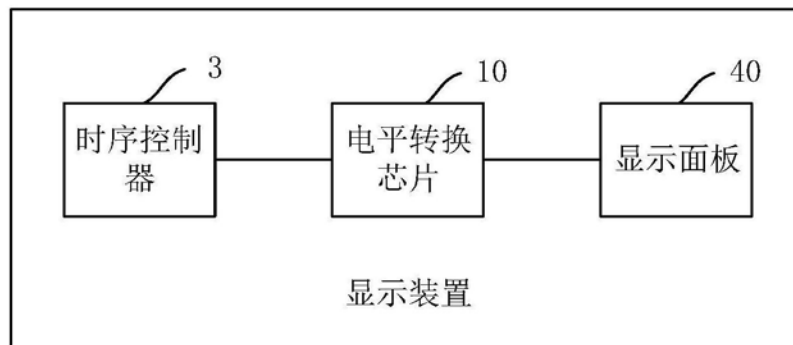


图7

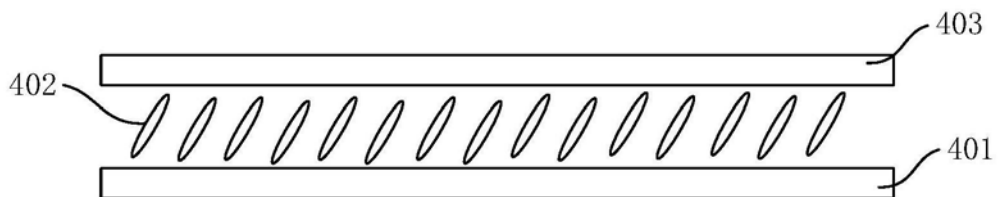


图8

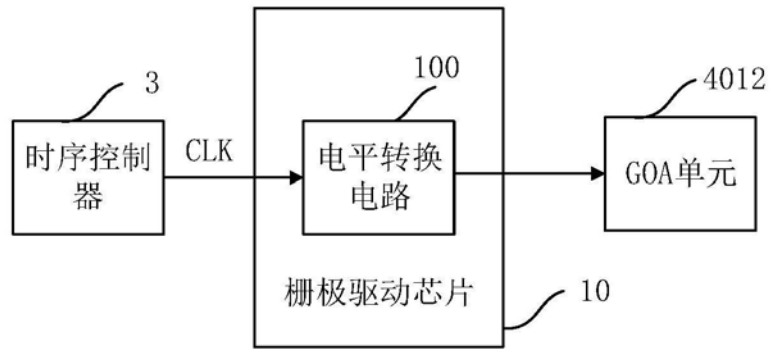


图9

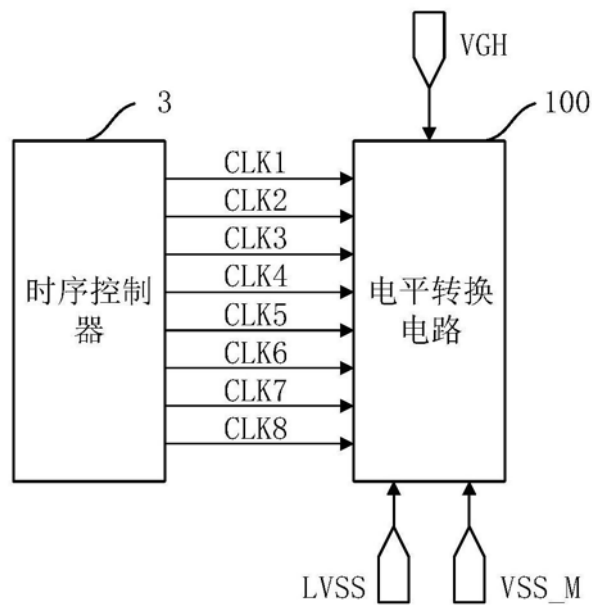


图10

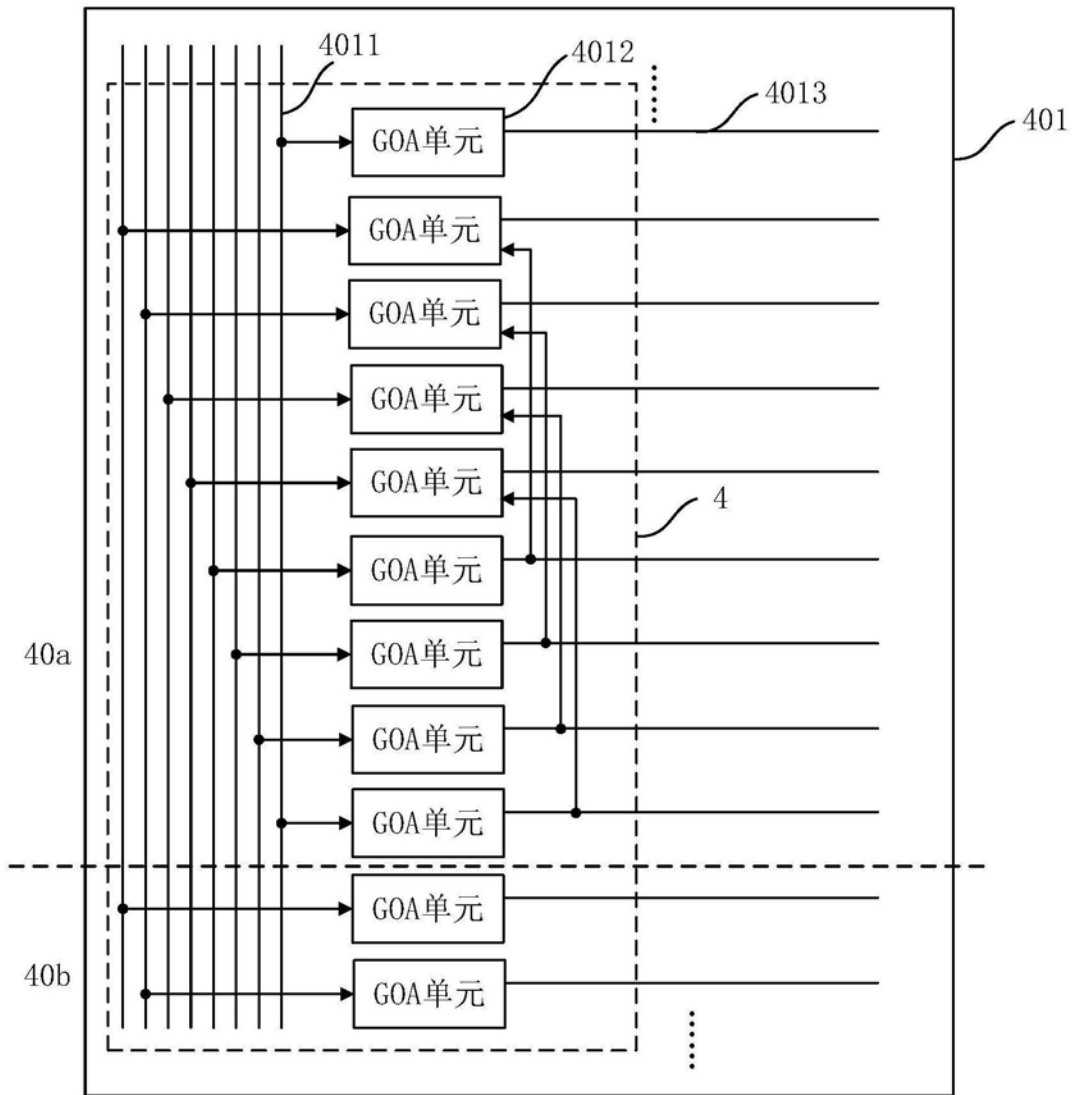


图11

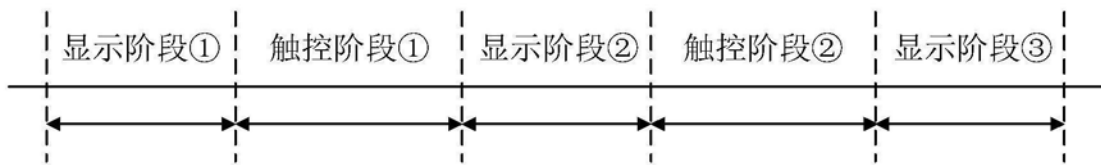


图12

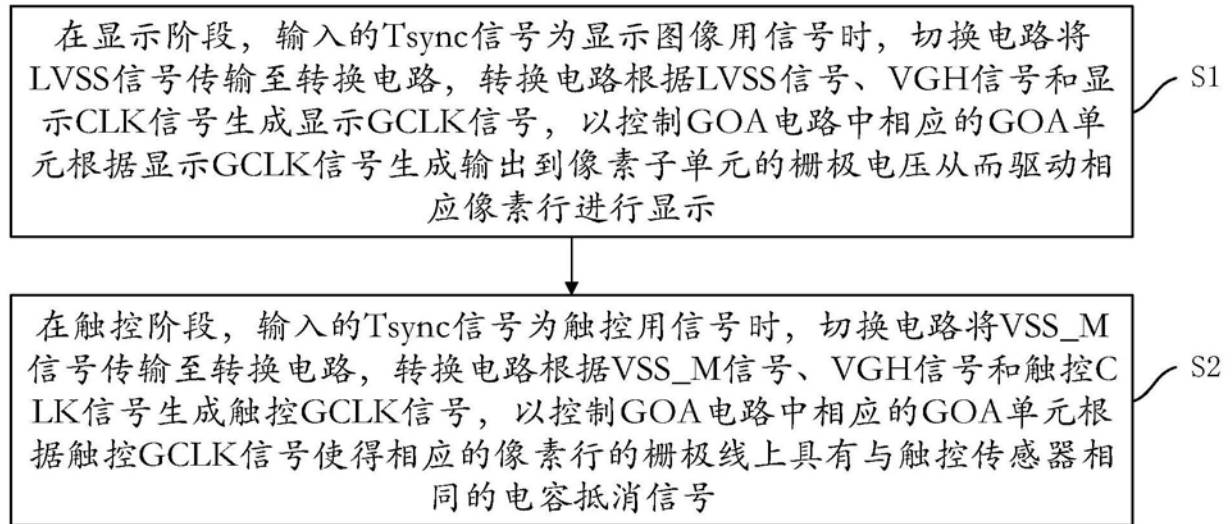


图13