

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4908899号
(P4908899)

(45) 発行日 平成24年4月4日(2012.4.4)

(24) 登録日 平成24年1月20日(2012.1.20)

(51) Int. Cl. F I
G06K 19/07 (2006.01) G O 6 K 19/00 K
G06K 19/07 (2006.01) G O 6 K 19/00 H

請求項の数 11 (全 20 頁)

(21) 出願番号	特願2006-105978 (P2006-105978)	(73) 特許権者	308033711
(22) 出願日	平成18年4月7日(2006.4.7)		ラピスセミコンダクタ株式会社
(65) 公開番号	特開2007-280084 (P2007-280084A)		東京都八王子市東浅川町550番地1
(43) 公開日	平成19年10月25日(2007.10.25)	(74) 代理人	100079049
審査請求日	平成20年8月13日(2008.8.13)		弁理士 中島 淳
		(74) 代理人	100084995
			弁理士 加藤 和詳
		(74) 代理人	100085279
			弁理士 西元 勝一
		(74) 代理人	100099025
			弁理士 福田 浩志
		(72) 発明者	安在 憲隆
			東京都港区虎ノ門1丁目7番12号 沖電
			気工業株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

第1面と、当該第1面と反対側に位置する第2面とを有する半導体基板と、
 前記半導体基板を前記第1面から前記第2面まで貫通する第1貫通配線と、
 前記第1面上に形成され、前記第1貫通配線と電氣的に接続されたアンテナと、
 前記第2面上に形成され、前記第1貫通配線と電氣的に接続された半導体素子と、
 前記半導体素子を覆うように前記半導体基板における前記第2面側に形成された第1封
 止膜と、

一方の端が前記第1封止膜表面から露出し、他方の端が前記半導体素子と電氣的に接続
 された第1外部端子と
 を有することを特徴とする半導体装置。

【請求項2】

前記第1面上に磁性材料を用いて形成された絶縁膜をさらに有し、
 前記アンテナは前記第1面上における前記絶縁膜上に形成されていることを特徴とする
 請求項1記載の半導体装置。

【請求項3】

前記アンテナと前記半導体基板との間に形成され且つ所定の配線を介して接地された導
 体膜をさらに有することを特徴とする請求項1または2記載の半導体装置。

【請求項4】

前記半導体基板を前記第1面から前記第2面まで貫通する第2貫通配線をさらに有し、

前記導体膜は前記第2貫通配線を介して接地されていることを特徴とする請求項3記載の半導体装置。

【請求項5】

第2外部端子を有する実装基板と、

前記第1外部端子と前記第2外部端子とを機械的に固定すると共に前記第1外部端子と前記第2外部端子とを電氣的に接続するバンプをさらに有し、

前記半導体基板は前記第2面を前記実装基板と対向させた状態で当該実装基板に前記バンプを用いて搭載されていることを特徴とする請求項1から4の何れか1項に記載の半導体装置。

【請求項6】

第1面と、当該第1面と反対側に位置する第2面とを有する半導体基板を準備する工程と、

前記半導体基板を前記第1面から前記第2面まで貫通する貫通孔を形成する工程と、

前記貫通孔内に導体物を充填することで前記半導体基板を貫通する貫通配線を形成する工程と、

前記第2面上に前記貫通配線を電氣的に接続された半導体素子及び配線を形成する工程と、

前記第1面上に前記貫通配線と電氣的に接続されたアンテナを形成する工程と、

前記第2面上に前記半導体素子と電氣的に接続された第1外部端子を形成する工程と、

前記第2面上に前記第1外部端子の一部を露出させつつ前記半導体素子及び前記配線を覆う第1封止膜を形成する工程と

を有することを特徴とする半導体装置の製造方法。

【請求項7】

前記第1面上に磁性材料を用いて絶縁膜を形成する工程をさらに有し、

前記アンテナは前記第1面上における前記絶縁膜上に形成されることを特徴とする請求項6記載の半導体装置の製造方法。

【請求項8】

第1面と、当該第1面と反対側に位置する第2面とを有する半導体基板を準備する工程と、

前記半導体基板を前記第1面から前記第2面まで貫通する第1及び第2貫通孔を形成する工程と、

前記第1及び第2貫通孔内にそれぞれ導体物を充填することで前記半導体基板を貫通する第1及び第2貫通配線を形成する工程と、

前記第2面上に前記第1貫通配線と電氣的に接続された半導体素子及び配線を形成する工程と、

前記第1面上に第1絶縁膜を形成する工程と、

前記第1絶縁膜に前記第2貫通配線を露出させる第1開口を形成する工程と、

前記第1絶縁膜上及び前記第1開口内に前記第2貫通配線と電氣的に接続された導体膜を形成する工程と、

前記第1絶縁膜上及び前記導体膜上に第2絶縁膜を形成する工程と、

前記第1及び第2絶縁膜に前記第1貫通配線を露出させる第2開口を形成する工程と、

前記第2絶縁膜上及び前記第2開口内に前記第1貫通配線と電氣的に接続されたアンテナを形成する工程と、

前記第2面上に前記半導体素子と電氣的に接続された第1外部端子を形成する工程と、

前記第2面上に前記第1外部端子の一部を露出させつつ前記半導体素子及び前記配線を覆う第1封止膜を形成する工程と

を有することを特徴とする半導体装置の製造方法。

【請求項9】

前記導体膜は、前記第2貫通配線を介して前記配線における接地線に接続されることを特徴とする請求項8記載の半導体装置の製造方法。

10

20

30

40

50

【請求項 10】

前記半導体基板を個片化する工程をさらに有することを特徴とする請求項 6 から 9 の何れか 1 項に記載の半導体装置の製造方法。

【請求項 11】

第 2 外部端子を有する実装基板を準備する工程と、

前記第 2 面を前記実装基板に対向させた状態で、前記第 1 外部端子と前記第 2 外部端子とを導電性のバンプを用いて電氣的及び機械的に接続する工程とをさらに有することを特徴とする請求項 6 から 10 の何れか 1 項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、半導体装置及びその製造方法に関し、特に、アンテナが半導体基板における素子形成面と反対側の面が形成された、WCS P (Wafer-level Chip Size Package) 技術を用いて作成した樹脂封止型の半導体装置及びその製造方法に関する。

【背景技術】

【0002】

従来、例えばアンテナとして使用されるインダクタが半導体素子と共に同一の基板に形成された半導体装置が存在する(例えば以下に示す特許文献 1 又は 2 参照)。無線 IC (Integrated Circuit) タグなどにおける送受信用のアンテナがこれに該当する。アンテナとして使用されるインダクタと半導体素子とが同一基板上に形成された半導体装置は、別途、アンテナ用の基板を必要としないため、小型化が可能であるという利点を有する。

20

【0003】

このような半導体装置では、一般的に、半導体素子が半導体基板における一方の面(以下、素子形成面という)に形成され、アンテナが半導体素子を覆うように形成された層間絶縁膜やパッシベーション膜上に形成された構成を有する。すなわち、半導体素子とアンテナとが半導体基板における同一面側に形成される。

【0004】

また、例えば以下に示す特許文献 3 には、アンテナと半導体素子との間に接地された導体膜を介在させた構成が開示されている。

【特許文献 1】特開 2003 - 243570 号公報

30

【特許文献 2】特開平 5 - 48328 号公報

【特許文献 3】特開平 5 - 67919 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、アンテナを半導体基板における素子形成面側に形成してしまうと、信号を送受信する際、アンテナから発信された電波の影響を半導体素子が受け、これにより、半導体装置の特性が劣化したり、誤作動が起きたりしてしまうという問題が発生する。

【0006】

このような問題を解決する方法としては、例えばアンテナを半導体基板における素子形成面と反対側の面側に形成することが考えられる(例えば特許文献 1 又は 2 参照)。ただし、特許文献 1 が開示するところの技術では、半導体装置を実装基板などに電氣的及び機械的に接続するためのバンプが素子形成面と反対側の面に形成されている。したがって、アンテナとバンプとが半導体基板に対して同一面側に形成されてしまう。このような構成では、アンテナが半導体基板と実装基板とで挟まれた状態となるように半導体装置が実装基板などに搭載されてしまう。このため、半導体装置の受信時の感度が低下したり、送信時の電波強度が低下したりと言う問題が発生する。

40

【0007】

なお、特許文献 2 にも、基板における素子形成面と反対側の面にアンテナが形成された半導体装置が開示されている。しかしながら、特許文献 2 には、この半導体装置を実装基

50

板などに搭載する際、アンテナが形成された面を実装基板に対して何れの向きに配置するかが開示されていない。このため、上述のような問題を解決することができない。

【0008】

そこで本発明は、上記の問題に鑑みてなされたものであり、アンテナから電波が発信された際に半導体素子が受ける影響を低減することが可能な半導体装置及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

かかる目的を達成するために、本発明による半導体装置は、第1面と、第1面と反対側に位置する第2面とを有する半導体基板と、半導体基板を第1面から第2面まで貫通する第1貫通配線と、第1面上に形成され、第1貫通配線と電気的に接続されたアンテナと、第2面上に形成され、第1貫通配線と電気的に接続された半導体素子と、半導体素子を覆うように半導体基板における第2面側に形成された第1封止膜と、一方の端が第1封止膜表面から露出し、他方の端が半導体素子と電気的に接続された第1外部端子とを有して構成される。

10

【0010】

アンテナを半導体基板における半導体素子が形成された面(第2面)と反対側の面(第1面)に形成した構成とすることで、アンテナと半導体素子との距離を広く取ることが可能となるため、アンテナから電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、第1外部端子が半導体基板におけるアンテナが形成された第1面と反対側の第2面側に形成された構成とすることで、例えば半導体装置を実装基板などに搭載した際に、アンテナが半導体基板と実装基板とで挟まれることがない。このため、半導体装置の受信時の感度の低下や、送信時の電波強度の低下を回避することが可能となる。

20

【0011】

また、本発明による半導体装置の製造方法は、第1面と、第1面と反対側に位置する第2面とを有する半導体基板を準備する工程と、半導体基板を第1面から第2面まで貫通する貫通孔を形成する工程と、貫通孔内に導体物を充填することで半導体基板を貫通する貫通配線を形成する工程と、第2面上に貫通配線を電気的に接続された半導体素子及び配線を形成する工程と、第1面上に貫通配線と電気的に接続されたアンテナを形成する工程と、第2面上に半導体素子と電気的に接続された第1外部端子を形成する工程と、第2面上に第1外部端子の一部を露出させつつ半導体素子及び配線を覆う第1封止膜を形成する工程とを有して構成される。

30

【0012】

アンテナを半導体基板における半導体素子が形成された面(第2面)と反対側の面(第1面)に形成することで、アンテナと半導体素子との距離を広く取ることが可能となるため、アンテナから電波が発信された際に半導体素子が受ける影響が低減できる半導体装置を製造することが可能となる。また、第1外部端子を半導体基板におけるアンテナが形成された第1面と反対側の第2面側に形成することで、例えば半導体装置を実装基板などに搭載した際に、アンテナが半導体基板と実装基板とで挟まれることがない。このため、受信時の感度の低下や、送信時の電波強度の低下を回避できる半導体装置を製造することが可能となる。

40

【0013】

また、本発明による半導体装置の製造方法は、第1面と、第1面と反対側に位置する第2面とを有する半導体基板を準備する工程と、半導体基板を第1面から第2面まで貫通する第1及び第2貫通孔を形成する工程と、第1及び第2貫通孔内にそれぞれ導体物を充填することで半導体基板を貫通する第1及び第2貫通配線を形成する工程と、第2面上に第1貫通配線と電気的に接続された半導体素子及び配線を形成する工程と、第1面上に第1絶縁膜を形成する工程と、第1絶縁膜に第2貫通配線を露出させる第1開口を形成する工程と、第1絶縁膜上及び第1開口内に第2貫通配線と電気的に接続された導体膜を形成す

50

る工程と、第1絶縁膜上及び導体膜上に第2絶縁膜を形成する工程と、第1及び第2絶縁膜に第1貫通配線を露出させる第2開口を形成する工程と、第2絶縁膜上及び第2開口内に第1貫通配線と電氣的に接続されたアンテナを形成する工程と、第2面上に半導体素子と電氣的に接続された第1外部端子を形成する工程と、第2面上に第1外部端子の一部を露出させつつ半導体素子及び配線を覆う第1封止膜を形成する工程とを有して構成される。

【0014】

アンテナを半導体基板における半導体素子が形成された面(第2面)と反対側の面(第1面)に形成することで、アンテナと半導体素子との距離を広く取ることが可能となるため、アンテナから電波が発信された際に半導体素子が受ける影響を低減できる半導体装置を製造することが可能となる。また、第1外部端子を半導体基板におけるアンテナが形成された第1面と反対側の第2面側に形成することで、例えば半導体装置を実装基板などに搭載した際に、アンテナが半導体基板と実装基板とで挟まれることがない。このため、受信時の感度の低下や、送信時の電波強度の低下を回避できる半導体装置を製造することが可能となる。さらに、半導体基板とアンテナとの間に導体膜を形成することで、この導体膜がシールドとして機能するため、アンテナから電波が発信された際に半導体素子が受ける影響を更に低減できる半導体装置を製造することが可能となる。

【発明の効果】

【0015】

本発明によれば、アンテナから電波が発信された際に半導体素子が受ける影響を低減することが可能な半導体装置及びその製造方法を実現することができる。

【発明を実施するための最良の形態】

【0016】

以下、本発明を実施するための最良の形態を図面と共に詳細に説明する。なお、以下の説明において、各図は本発明の内容を理解でき得る程度に形状、大(きさ、および位置関係を概略的に示してあるに過ぎず、従って、本発明は各図で例示された形状、大きさ、および位置関係のみに限定されるものではない。また、各図では、構成の明瞭化のため、断面におけるハッチングの一部が省略されている。さらに、後述において例示する数値は、本発明の好適な例に過ぎず、従って、本発明は例示された数値に限定されるものではない。

【実施例1】

【0017】

まず、本発明による実施例1について図面を用いて詳細に説明する。

【0018】

・構成

図1(a)は、本実施例による半導体装置1の概略構造を示す断面図である。なお、図1(a)では、半導体基板11における素子形成面に対して垂直な面で半導体装置1を切断した際の断面構造を示す。また、図1(b)は、半導体装置1が有するアンテナ15の一例を示す上視図である。

【0019】

図1(a)に示すように、半導体装置1は、半導体基板11と、絶縁膜12と、電極パッド13及び14と、アンテナ15と、封止膜16と、ピア内絶縁膜17と、貫通配線18と、電極パッド19と、素子形成層21と、絶縁膜22と、電極パッド23と、外部端子24と、封止膜25とを有する。また、半導体装置1は、外部端子32を有する実装基板31に、 bumps 26を用いて電氣的及び機械的に接続される。

【0020】

上記構成において、半導体装置11は、例えばシリコン基板などを適用することができる。ただし、これに限らず、様々な基板を適用することが可能である。また、その厚さは、例えば100~300 μm (マイクロメートル)程度とすることができる。

【0021】

貫通配線 18 は、半導体基板 11 を一方の主面（以下、これを第 1 面という）から他方の主面（以下、これを第 2 面という）にかけて貫通する貫通孔内に形成された配線である。貫通配線 18 の一方の端は、半導体基板 11 における第 1 面側に形成された後述する電極パッド 13 又は 14 と電氣的に接続し、他方の端は、半導体基板 11 における第 2 面側に形成された後述する電極パッド 19 と電氣的に接続する。すなわち、半導体基板 11 の第 1 面側と第 2 面側とが貫通配線 18 により電氣的に接続される。この貫通配線 18 は、半導体基板 11 を貫通するように形成した貫通孔に、例えば銅やアルミニウムなどの導体物を充填することで形成することができる。その径は、例えば 10 μm 程度とすることができる。ただし、これに限定されず、貫通配線 18 の抵抗値が高くなりすぎない限り、可能な限り細い方が好ましい。

10

【0022】

ビア内絶縁膜 17 は、半導体基板 11 内に形成された貫通配線 18 が半導体基板 11 と電氣的に接続されることを防止するための絶縁膜である。このビア内絶縁膜 17 は、貫通配線 18 を形成するための貫通孔を半導体基板 11 に形成した後、この貫通孔の表面を例えば熱酸化することで形成することができる。その膜厚は、例えば 0.1 μm 程度とすることができる。

【0023】

絶縁膜 12 は、半導体基板 11 におけるアンテナ 15 が形成される側の主面（これを第 1 面とする）を絶縁するための膜である。この絶縁膜 12 には、例えばポリイミドなどの絶縁膜を適用することができる。また、その膜厚は、例えば 5 ~ 10 μm 程度とすることができる。

20

【0024】

アンテナ 15 は、上述したように、半導体基板 11 における第 1 面上に形成された絶縁膜 12 上に形成される。このアンテナ 15 には、例えば図 1 (b) に示すような、トグ口状に渦を巻くインダクタ形状の再配線を適用することができる。このようなアンテナ 15 は、例えば銅やアルミニウムなどを用いて形成することができる。また、その膜厚は例えば 1 μm 程度とすることができる。その幅は例えば 5 μm 程度とすることができる。ただし、アンテナ 15 には、上記したインダクタの他に、ホイップ（ロッド）アンテナ、ダイポールアンテナ、八木・宇田アンテナ、ループアンテナ、誘電体アンテナなど、様々なアンテナを適用することができる。

30

【0025】

電極パッド 13 及び 14 は、アンテナ 15 と貫通配線 18 とを電氣的に接続する導体膜である。この電極パッド 13 及び 14 は、貫通配線 18 の一方の端を露出するように第 1 面上の絶縁膜 12 に形成された開口内及びこの開口から突出するように形成される。したがって、電極パッド 13 及び 14 は、半導体基板 11 を貫通する貫通配線 18 それぞれの一方の端に、それぞれ接続する。このような電極パッド 13 及び 14 は、アンテナ 15 と同様に、例えば銅やアルミニウムなどを用いて形成することができる。なお、電極パッド 13 及び 14 とアンテナ 15 とは一体の導体膜で形成されても良い。

【0026】

封止膜 16 は、絶縁膜 12 上に形成されたアンテナ 15 と電極パッド 13 及び 14 とを保護すると共に、これらが外部と電氣的に接続することを防止するための絶縁膜である。この封止膜 16 は、例えばエポキシ樹脂などのような絶縁性を有する熱硬化性樹脂を適用することができる。ただし、これに限定されず、半導体素子を封止する際に一般的に使用されている絶縁物であれば如何なるものも適用することができる。また、その膜厚は、アンテナ 15 と電極パッド 13 及び 14 とを十分に埋没させることができる程度、例えば 10 μm 程度とすることができる。

40

【0027】

素子形成層 21 は、トランジスタやキャパシタなどの半導体素子が形成された層である。したがって、素子形成層 21 には、トランジスタやキャパシタなどの半導体素子の他に、半導体基板 11 の一方の主面（これを以下、第 1 面という）における上層部分や、層間

50

絶縁膜（中間絶縁膜とも言う）や、最上層に形成されたパッシベーション膜などが含まれる。この素子形成層 21 は、半導体基板 11 において、上述するアンテナ 15 が形成された第 1 面と反対側の第 2 面側に形成される。

【0028】

電極パッド 19 は、半導体基板 11 の第 2 面側に形成された導体膜である。この電極パッド 19 のうち幾つかは、上述した貫通配線 18 における第 2 面側の端と電氣的に接続される。すなわち、半導体基板 11 の第 1 面上に形成されたアンテナ 15 は、電極パッド 13 及び 14 と貫通配線 18 とを介して、半導体基板 11 の第 2 面側に電氣的に引き出されている。このような電極パッド 19 は、例えば銅やアルミニウムなどを用いて形成することができる。また、その膜厚は、例えば 0.5 μm 程度とすることができる。なお、この電極パッド 19 は、前述の素子形成層 21 内に形成されても、素子形成層 21 上に形成されてもよい。

10

【0029】

絶縁膜 22 は、素子形成層 21 上を絶縁するための膜である。この絶縁膜 22 には、例えばポリイミドなどの絶縁膜を適用することができる。また、その膜厚は、例えば 5 ~ 10 μm 程度とすることができる。

【0030】

電極パッド 23 は、絶縁膜 22 上又は絶縁膜 22 内部に形成された導体膜である。ただし、電極パッド 23 の上面は絶縁膜 22 から露出している。この電極パッド 23 は、素子形成層 21 に含まれる半導体素子や電極パッド 19 と配線を介して電氣的に接続される。このような電極パッド 23 は、例えば銅やアルミニウムなどを用いて形成することができる。また、電極パッド 23 の絶縁膜 22 上面からの膜厚は、例えば 1 μm 程度とすることができる。なお、説明の簡略化のため、図 1 (a) では、電極パッド 23 と半導体素子又は電極パッド 19 とを電氣的に接続する一部の配線を省略する。

20

【0031】

外部端子 24 は、後述する封止膜 25 により覆われる電極パッド 23 の電氣的な接続を、封止膜 25 上に電氣的に引き出すための配線である。したがって、外部端子 24 は、一方の端が電極パッド 23 にボンディングされると共に、他方の端が後述する封止膜 25 から露出する。この外部端子 24 には、例えば銅やアルミニウムなどの導体物よりなる外部端子状の部材を適用することができる。

30

【0032】

封止膜 25 は、絶縁膜 22 上に露出する電極パッド 23 を保護すると共に、これらが外部と電氣的に接続することを防止するための絶縁膜である。この封止膜 25 には、例えばエポキシ樹脂などのような絶縁性を有する熱硬化性樹脂を適用することができる。ただし、これに限定されず、半導体素子を封止する際に一般的に使用される絶縁物であれば如何なるものも適用することができる。また、その膜厚は、電極パッド 23 を十分に埋没させることができる程度、例えば 10 μm 程度とすることができる。なお、上述したように、封止膜 25 内には、電極パッド 23 と接続された外部端子 24 が設けられる。したがって、前述のアンテナ 15 及び素子形成層 21 における半導体素子は、電極パッド 23 及び外部端子 24 を介して、封止膜 25 表面まで電氣的に引き出されている。

40

【0033】

以上のような構成を有する半導体装置 1 は、上述したように、実装基板 31 に搭載される。実装基板 31 には、少なくとも図示しないチップと外部端子 32 とが設けられている。半導体装置 1 の実装基板 31 への搭載には、ハンダボールなどのバンプ 26 を用いてを用いて行われる。すなわち、封止膜 25 から露出した外部端子 24 と実装基板 31 に設けられた外部端子 32 とをバンプ 26 にて接続することで、半導体装置 1 が実装基板 31 に固定されると共に、半導体装置 1 と実装基板 31 とが電氣的に接続される。

【0034】

以上のように、本実施例による半導体装置 1 では、半導体基板 11 における一方の主面（第 1 面）側にアンテナ 15 が形成され、他方の主面（第 2 面）に半導体素子を含む素子

50

形成層 21 が形成される。これにより、アンテナ 15 から電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、また、半導体装置 1 は、素子形成層 21 が形成された第 2 面が実装基板 31 と対向する状態、すなわちフェイスダウン状態で、実装基板 31 に搭載される。このため、アンテナ 15 は半導体基板 11 と実装基板 31 とで挟まれた状態とならず、これにより、半導体装置 1 の受信時の感度が低下したり、送信時の電波強度が低下したりすることを防止できる。

【0035】

・製造方法

次に、本実施例による半導体装置 1 の製造方法について図面を用いて詳細に説明する。図 2 及び図 3 は、半導体装置 1 の製造方法を示すプロセス図である。

10

【0036】

本製造方法では、まず、厚さが例えば 600 ~ 700 μm 程度の半導体基板 11 を準備する。続いて、半導体基板 11 における第 2 面上に所定のレジスト液をスピン塗布し、これに既存の露光処理及び現像処理を施すことで、貫通配線 18 及びビア内絶縁膜 17 を形成する領域上に開口を有するレジストパターン R1 を形成する。レジストパターン R1 が有する開口の径は、貫通配線 18 の径に、ビア内絶縁膜 17 の膜厚を加えた膜厚とすることができる。本例では、10.2 μm 程度である。続いて、レジストパターン R1 をマスクとして、半導体基板 11 をドライエッチングすることで、図 2 (a) に示すように、半導体基板 11 を貫通する貫通孔 18A を形成する。なお、貫通孔 18A を形成するためのドライエッチングには、既存の技術を用いることが可能であるため、ここでは詳細な説明を省略する。

20

【0037】

次に、レジストパターン R1 を除去した後、半導体基板 11 表面を熱酸化することで、図 2 (b) に示すように、半導体基板 11 における第 2 面にシリコン酸化膜 101 を形成すると共に、貫通孔 18A 内に膜厚が例えば 0.1 μm 程度のシリコン酸化膜よりなるビア内絶縁膜 17 を形成する。

【0038】

次に、半導体基板 11 の第 2 面に形成されたシリコン酸化膜 101 を例えば CMP (Chemical and Mechanical Polishing) 法にて研磨することで、第 2 面に形成されたシリコン酸化膜 101 を除去し、半導体基板 11 を露出させる。続いて、例えば CVD (Chemical Vapor Deposition) 法又はスパッタリング法にて、半導体基板 11 の第 2 面上に例えば銅やアルミニウムなどの金属を堆積させると共に、貫通孔 18A 内にこの金属を充填することで、図 2 (c) に示すように、第 2 面上に導体膜 18C を形成すると共に、貫通孔 18A 内に貫通配線 18 を形成する。

30

【0039】

次に、半導体基板 11 の第 2 面上に形成された導体膜 18C を例えば CMP 法にて研磨することで、図 2 (d) に示すように、第 2 面上に形成された導体膜 18C を除去し、半導体基板 11 を露出させる。この結果、貫通孔 18A 内に、径が 10 μm 程度の貫通配線 18 が形成される。なお、貫通孔 18A 内の表面には、上述したようにビア内絶縁膜 17 が形成されているため、貫通配線 18 と半導体基板 11 とは電氣的に分離されている。

40

【0040】

次に、例えば CVD 法やスパッタリング法にて、半導体基板 11 の第 2 面上に例えば銅やアルミニウムなどの金属を例えば 0.5 μm 程度堆積させた後、これにより形成された導体膜を既存のフォトリソグラフィ技術を用いてパターンニングすることで、第 2 面上に貫通配線 18 と電氣的に接続された電極パッド 19 を形成する。続いて、既存の半導体素子形成プロセスを経ることで、半導体基板 11 の第 2 面上部及び第 2 面上 (電極パッド 19 を含んでも良い) に、図 3 (a) に示すように、トランジスタやキャパシタなどの半導体素子と、半導体素子が形成された層間を電氣的に分離するための層間絶縁膜 (中間絶縁膜) と、最上層に形成されたパッシベーション膜とを含む素子形成層 21 を形成する。なお、この素子形成層 21 は、例えば多層構造を有する。また、電極パッド 19 は、素子形成

50

層 2 1 における配線と電氣的に接続される。

【 0 0 4 1 】

次に、素子形成層 2 1 上に、例えばポリイミドなどの絶縁物を例えば 5 ~ 1 0 μ m 程度スピコートすることで、絶縁膜 2 2 を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いて絶縁膜 2 2 (素子形成層 2 1 を含んでも良い) をパターニングすることで、絶縁膜 2 2 下の電極パッド 1 9 を露出させる開口を形成する。続いて、例えば C V D 法やスパッタリング法にて、例えば銅やアルミニウムなどの金属を絶縁膜 2 2 上及び絶縁膜 2 2 (素子形成層 2 1 を含んでも良い) に形成された開口内に堆積させることで、絶縁膜 2 2 上及び絶縁膜 2 2 (素子形成層 2 1 を含んでも良い) に形成された開口内に、絶縁膜 2 2 表面からの膜厚が例えば 0 . 5 μ m 程度の導体膜を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いてこの導体膜をパターニングすることで、図 3 (b) に示すように、少なくとも 1 つが電極パッド 1 9 と電氣的に接続された電極パッド 2 3 を形成する。

10

【 0 0 4 2 】

次に、半導体基板 1 1 を上下反転させることで第 1 面を上向きとする。続いて、半導体基板 1 1 の第 1 面上に、例えばポリイミドなどの絶縁物を例えば 5 ~ 1 0 μ m 程度となるようにスピコートすることで、絶縁膜 1 2 を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いて絶縁膜 1 2 をパターニングすることで、半導体基板 1 1 の第 1 面に露出した貫通配線 1 8 を露出させる開口を形成する。続いて、例えば C V D 法やスパッタリング法にて、例えば銅やアルミニウムなどの金属を絶縁膜 1 2 上及びこれに形成された開口内に堆積させることで、絶縁膜 1 2 上及び絶縁膜 1 2 に形成された開口内に、絶縁膜 1 2 表面からの膜厚が例えば 0 . 5 μ m 程度の導体膜を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いてこの導体膜をパターニングすることで、図 3 (c) に示すように、少なくとも絶縁膜 1 2 に形成された開口内に電極パッド 1 3 及び 1 4 を形成すると共に、絶縁膜 1 2 上にアンテナ 1 5 を形成する。

20

【 0 0 4 3 】

次に、半導体基板 1 1 における第 1 面及び第 2 面それぞれにエポキシ樹脂などの熱硬化性樹脂を塗布し、これを加熱して固化することで、それぞれの面に封止膜 2 5 及び 1 6 を形成する。続いて、図 3 (d) に示すように、例えば既存のダイシング装置を用いて半導体基板 1 1 を個片化する。これにより、図 1 (a) に示すような、素子形成面 (第 2 面) 側に実装基板 3 1 とのボンディング部分である端子 (外部端子 2 4 の上面) を有し、素子形成面 (第 2 面) と反対側の面 (第 1 面) にアンテナ 1 5 を有する半導体装置 1 が作成される。

30

【 0 0 4 4 】

・作用効果

以上のように、本実施例による半導体装置 1 は、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 1 1 と、半導体基板 1 1 を第 1 面から第 2 面まで貫通する貫通配線 1 8 と、第 1 面上に形成され、貫通配線 1 8 と電氣的に接続されたアンテナ 1 5 と、第 2 面上に形成され、貫通配線 1 8 と電氣的に接続された半導体素子を含む素子形成層 2 1 と、半導体素子を含む素子形成層 2 1 を覆うように半導体基板 1 1 における第 2 面側に形成された封止膜 2 5 と、一方の端が封止膜 2 5 表面から露出し、他方の端が素子形成層 2 1 における半導体素子と電氣的に接続された外部端子 2 4 とを有して構成される。

40

【 0 0 4 5 】

また、本実施例による半導体装置 1 の製造方法では、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 1 1 を準備し、半導体基板 1 1 を第 1 面から第 2 面まで貫通する貫通孔 1 8 A を形成し、貫通孔 1 8 A 内に導体物を充填することで半導体基板 1 1 を貫通する貫通配線 1 8 を形成し、第 2 面上に貫通配線 1 8 を電氣的に接続された半導体素子及び配線を含む素子形成層 2 1 を形成し、第 1 面上に貫通配線 1 8 と電氣的に接続されたアンテナ 1 5 を形成し、第 2 面上に素子形成層 2 1 における半導体素子と電氣的に接続された外部端子 2 4 を形成し、第 2 面上に外部端子 2 4 の一部を露出させつつ半導体

50

素子及び配線を含む素子形成層 2 1 を覆う封止膜 2 5 を形成する。

【 0 0 4 6 】

アンテナ 1 5 を半導体基板 1 1 における半導体素子が形成された面（第 2 面）と反対側の面（第 1 面）に形成した構成とすることで、アンテナ 1 5 と半導体素子との距離を広く取ることが可能となるため、アンテナ 1 5 から電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、外部端子 2 4 が半導体基板 1 1 におけるアンテナ 1 5 が形成された第 1 面と反対側の第 2 面側に形成された構成とすることで、例えば半導体装置 1 を実装基板 3 1 などに搭載した際に、アンテナ 1 5 が半導体基板 1 1 と実装基板 3 1 とで挟まれることがない。このため、半導体装置 1 の受信時の感度の低下や、送信時の電波強度の低下を回避することが可能となる。

10

【実施例 2】

【 0 0 4 7 】

次に、本発明の実施例 2 について図面を用いて詳細に説明する。尚、以下の説明において、実施例 1 と同様の構成については、同一の符号を付し、その詳細な説明を省略する。また、特記しない構成に関しては実施例 1 と同様である。

【 0 0 4 8 】

・構成

図 4 は、本実施例による半導体装置 2 の概略構造を示す断面図である。なお、図 4 では、図 1 (a) と同様に、半導体基板 1 1 における素子形成面に対して垂直な面で半導体装置 2 を切断した際の断面構造を示す。

20

【 0 0 4 9 】

図 4 と図 1 (a) とを比較すると明らかなように、半導体装置 2 は、実施例 1 による半導体装置 1 と比較して、アンテナ 1 5 上に形成された封止膜 1 6 が封止膜 1 6 A に置き換えられている。

【 0 0 5 0 】

本実施例による封止膜 1 6 A は、磁性材料を用いて形成される。その膜厚は、アンテナ 1 5 と電極パッド 1 3 及び 1 4 とを十分に埋没させることができる程度、例えば 1 0 μ m 程度とすることができる。この磁性材料には、例えば粒子状のフェライトが混入されたエポキシ樹脂などを適用することができる。ただし、これに限定されず、熱硬化性を有し且つ樹脂状の種々の磁性材料や磁性体を含む熱硬化性樹脂を適用することができる。

30

【 0 0 5 1 】

なお、他の構成及び製造方法は、実施例 1 と同様であるため、ここでは詳細な説明を省略する。ただし、製造方法では、アンテナ 1 5 上に形成する封止膜 1 6 A が、上述したような磁性材料を用いて形成される。

【 0 0 5 2 】

・作用効果

以上のように、本実施例による半導体装置 2 は、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 1 1 と、半導体基板 1 1 を第 1 面から第 2 面まで貫通する貫通配線 1 8 と、第 1 面上に形成され、貫通配線 1 8 と電気的に接続されたアンテナ 1 5 と、第 2 面上に形成され、貫通配線 1 8 と電気的に接続された半導体素子を含む素子形成層 2 1 と、半導体素子を含む素子形成層 2 1 を覆うように半導体基板 1 1 における第 2 面側に形成された封止膜 2 5 と、一方の端が封止膜 2 5 表面から露出し、他方の端が素子形成層 2 1 における半導体素子と電気的に接続された外部端子 2 4 とを有して構成される。

40

【 0 0 5 3 】

また、本実施例による半導体装置 2 の製造方法では、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 1 1 を準備し、半導体基板 1 1 を第 1 面から第 2 面まで貫通する貫通孔 1 8 A を形成し、貫通孔 1 8 A 内に導体物を充填することで半導体基板 1 1 を貫通する貫通配線 1 8 を形成し、第 2 面上に貫通配線 1 8 を電気的に接続された半導体素子及び配線を含む素子形成層 2 1 を形成し、第 1 面上に貫通配線 1 8 と電気的に接続されたアンテナ 1 5 を形成し、第 2 面上に素子形成層 2 1 における半導体素子と電気的に

50

接続された外部端子 24 を形成し、第 2 面上に外部端子 24 の一部を露出させつつ半導体素子及び配線を含む素子形成層 21 を覆う封止膜 25 を形成する。

【0054】

アンテナ 15 を半導体基板 11 における半導体素子が形成された面（第 2 面）と反対側の面（第 1 面）に形成した構成とすることで、アンテナ 15 と半導体素子との距離を広く取ることが可能となるため、アンテナ 15 から電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、外部端子 24 が半導体基板 11 におけるアンテナ 15 が形成された第 1 面と反対側の第 2 面側に形成された構成とすることで、例えば半導体装置 2 を実装基板 31 などに搭載した際に、アンテナ 15 が半導体基板 11 と実装基板 31 とで挟まれることがない。このため、半導体装置 2 の受信時の感度の低下や、送信時の電波強度の低下を回避することが可能となる。

10

【0055】

また、本実施例による半導体装置 2 は、アンテナ 15 を覆うように半導体基板 11 における第 1 面側に磁性材料を用いて形成された封止膜 16A をさらに有する。また、その製造方法では、封止膜 16A が、アンテナ 15 を覆うように半導体基板 11 における第 1 面側に磁性材料を用いて形成される。

【0056】

このようにアンテナ 15 をカバーする封止膜 16A を磁性材料により形成することで、アンテナ 15 から電波が発信された際に半導体素子が受ける影響を更に低減することが可能となる。

20

【実施例 3】

【0057】

次に、本発明の実施例 3 について図面を用いて詳細に説明する。尚、以下の説明において、実施例 1 または実施例 2 と同様の構成については、同一の符号を付し、その詳細な説明を省略する。また、特記しない構成に関しては実施例 1 または実施例 2 と同様である。

【0058】

・構成

図 5 は、本実施例による半導体装置 3 の概略構造を示す断面図である。なお、図 5 では、図 1 (a) と同様に、半導体基板 11 における素子形成面に対して垂直な面で半導体装置 3 を切断した際の断面構造を示す。

30

【0059】

図 5 と図 1 (a) とを比較すると明らかなように、半導体装置 3 は、実施例 1 による半導体装置 1 と比較して、半導体基板 11 におけるアンテナ 15 が形成される側の面（第 1 面）上に形成される絶縁膜 12 が絶縁膜 12A に置き換えられている。

【0060】

本実施例による絶縁膜 12A は、磁性材料を用いて形成される。その膜厚は、実施例 1 と同様に、例えば 5 ~ 10 μm 程度とすることができる。この磁性材料には、例えば粒子状のフェライトが混入されたエポキシ樹脂などを適用することができる。ただし、これに限定されず、熱硬化性を有し且つ樹脂状の種々の磁性材料や磁性体を含む熱硬化性樹脂を適用することができる。

40

【0061】

なお、他の構成及び製造方法は、実施例 1 と同様であるため、ここでは詳細な説明を省略する。ただし、製造方法では、絶縁膜 12A が、半導体基板 11 の第 1 面上に樹脂状の磁性材料を例えばスピン塗布することで形成される。

【0062】

・作用効果

以上のように、本実施例による半導体装置 3 は、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 11 と、半導体基板 11 を第 1 面から第 2 面まで貫通する貫通配線 18 と、第 1 面上に形成され、貫通配線 18 と電氣的に接続されたアンテナ 15 と、第 2 面上に形成され、貫通配線 18 と電氣的に接続された半導体素子を含む素子形成層

50

21と、半導体素子を含む素子形成層21を覆うように半導体基板11における第2面側に形成された封止膜25と、一方の端が封止膜25表面から露出し、他方の端が素子形成層21における半導体素子と電氣的に接続された外部端子24とを有して構成される。

【0063】

また、本実施例による半導体装置3の製造方法では、第1面と、第1面と反対側に位置する第2面とを有する半導体基板11を準備し、半導体基板11を第1面から第2面まで貫通する貫通孔18Aを形成し、貫通孔18A内に導体を充填することで半導体基板11を貫通する貫通配線18を形成し、第2面上に貫通配線18を電氣的に接続された半導体素子及び配線を含む素子形成層21を形成し、第1面上に貫通配線18と電氣的に接続されたアンテナ15を形成し、第2面上に素子形成層21における半導体素子と電氣的に接続された外部端子24を形成し、第2面上に外部端子24の一部を露出させつつ半導体素子及び配線を含む素子形成層21を覆う封止膜25を形成する。

10

【0064】

アンテナ15を半導体基板11における半導体素子が形成された面(第2面)と反対側の面(第1面)に形成した構成とすることで、アンテナ15と半導体素子との距離を広く取ることが可能となるため、アンテナ15から電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、外部端子24が半導体基板11におけるアンテナ15が形成された第1面と反対側の第2面側に形成された構成とすることで、例えば半導体装置1を実装基板31などに搭載した際に、アンテナ15が半導体基板11と実装基板31とで挟まれることがない。このため、半導体装置1の受信時の感度の低下や、送信時の電波強度の低下を回避することが可能となる。

20

【0065】

また、本実施例による半導体装置3は、第1面上に磁性材料を用いて形成された絶縁膜12Aをさらに有し、アンテナ15が第1面上における絶縁膜12A上に形成されている。また、その製造方法では、第1面上に磁性材料を用いて絶縁膜12Aを形成し、アンテナが第1面上における絶縁膜12A上に形成される。

【0066】

このようにアンテナ15と半導体素子との間に磁性材料による絶縁膜12Aを形成することで、アンテナ15から電波が発信された際に半導体素子が受ける影響を更に低減することが可能となる。

30

【実施例4】

【0067】

次に、本発明の実施例4について図面を用いて詳細に説明する。尚、以下の説明において、実施例1から実施例3のいずれかと同様の構成については、同一の符号を付し、その詳細な説明を省略する。また、特記しない構成に関しては実施例1から実施例3のいずれかと同様である。

【0068】

・構成

図6は、本実施例による半導体装置4の概略構造を示す断面図である。なお、図6では、図1(a)と同様に、半導体基板11における素子形成面に対して垂直な面で半導体装置4を切断した際の断面構造を示す。

40

【0069】

図6と図1(a)とを比較すると明らかなように、半導体装置4は、実施例1による半導体装置1と比較して、半導体基板11におけるアンテナ15が形成される側の面(第1面)上に形成される絶縁膜12が絶縁膜12Bに置き換えられている。

【0070】

本実施例による絶縁膜12Bは、実施例1による絶縁膜12と同様に、半導体基板11におけるアンテナ15が形成される側の第1面を絶縁するための膜である。この絶縁膜12Bには、例えばポリイミドなどの絶縁膜を適用することができる。ただし、その膜厚は、実施例1よりも厚い膜厚である。具体的には、例えば50µm程度とすることができる

50

。

【0071】

なお、他の構成及び製造方法は、実施例1と同様であるため、ここでは詳細な説明を省略する。ただし、製造方法では、半導体基板11の第1面上に、例えばポリイミドなどの絶縁物を例えば50 μ m程度となるようにスピンコートし、これを既存のフォトリソグラフィ技術を用いてパターンニングすることで、膜厚が50 μ m程度の絶縁膜12Bが形成される。

【0072】

・作用効果

以上のように、本実施例による半導体装置4は、第1面と、第1面と反対側に位置する第2面とを有する半導体基板11と、半導体基板11を第1面から第2面まで貫通する貫通配線18と、第1面上に形成され、貫通配線18と電氣的に接続されたアンテナ15と、第2面上に形成され、貫通配線18と電氣的に接続された半導体素子を含む素子形成層21と、半導体素子を含む素子形成層21を覆うように半導体基板11における第2面側に形成された封止膜25と、一方の端が封止膜25表面から露出し、他方の端が素子形成層21における半導体素子と電氣的に接続された外部端子24とを有して構成される。

10

【0073】

また、本実施例による半導体装置4の製造方法では、第1面と、第1面と反対側に位置する第2面とを有する半導体基板11を準備し、半導体基板11を第1面から第2面まで貫通する貫通孔18Aを形成し、貫通孔18A内に導体物を充填することで半導体基板11を貫通する貫通配線18を形成し、第2面上に貫通配線18を電氣的に接続された半導体素子及び配線を含む素子形成層21を形成し、第1面上に貫通配線18と電氣的に接続されたアンテナ15を形成し、第2面上に素子形成層21における半導体素子と電氣的に接続された外部端子24を形成し、第2面上に外部端子24の一部を露出させつつ半導体素子及び配線を含む素子形成層21を覆う封止膜25を形成する。

20

【0074】

アンテナ15を半導体基板11における半導体素子が形成された面(第2面)と反対側の面(第1面)に形成した構成とすることで、アンテナ15と半導体素子との距離を広く取ることが可能となるため、アンテナ15から電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、外部端子24が半導体基板11におけるアンテナ15が形成された第1面と反対側の第2面側に形成された構成とすることで、例えば半導体装置1を実装基板31などに搭載した際に、アンテナ15が半導体基板11と実装基板31とで挟まれることがない。このため、半導体装置1の受信時の感度の低下や、送信時の電波強度の低下を回避することが可能となる。

30

【0075】

また、本実施例による半導体装置4は、第1面上に例えば実施例1よりも膜厚が厚い絶縁膜12Bを有し、アンテナ15が第1面上における絶縁膜12B上に形成されている。

【0076】

このようにアンテナ15と半導体素子との間に比較的厚い絶縁膜12Bを形成することで、アンテナ15から電波が発信された際に半導体素子が受ける影響を更に低減することが可能となる。

40

【実施例5】

【0077】

次に、本発明の実施例5について図面を用いて詳細に説明する。尚、以下の説明において、実施例1から実施例4のいずれかと同様の構成については、同一の符号を付し、その詳細な説明を省略する。また、特記しない構成に関しては実施例1から実施例4のいずれかと同様である。

【0078】

・構成

図7(a)は、本実施例による半導体装置5の概略構造を示す断面図である。なお、図

50

7(a)では、図1(a)と同様に、半導体基板11における素子形成面に対して垂直な面で半導体装置5を切断した際の断面構造を示す。

【0079】

図7(a)と図1(a)とを比較すると明らかなように、半導体装置5は、実施例1による半導体装置1と比較して、半導体基板11におけるアンテナ15が形成される側の面(第1面)上に形成される絶縁膜12が絶縁膜12Cに置き換えられている。また、本実施例による半導体装置5は、絶縁膜12C中に形成されたシールド27及び電極パッド28と、シールド27の電気的な接続を半導体基板11の第2面側へ引き出すための貫通配線29とをさらに有している。

【0080】

本実施例による絶縁膜12Cは、実施例4による絶縁膜12Bと同様である。すなわち、絶縁膜12Cは、半導体基板11におけるアンテナ15が形成される側の第1面を絶縁するための膜であり、例えば膜厚が50µm程度のポリイミドなどの絶縁膜である。

【0081】

絶縁膜12C中に形成されたシールド27は、アンテナ15から電波が発信された際に素子形成層21の半導体素子が受ける影響を低減するための膜である。このシールド27は、例えば銅やアルミニウムなどの導体膜で形成することができる。また、その膜厚は、例えば0.5µm程度とすることができる。このシールド27は、例えば図7(b)に示すように、アンテナ15の延在方向と交わる複数の領域27aに分断されている。本実施例では、トグロ状に渦を巻くインダクタ型のアンテナ15を使用しているため、シールド27は、例えばトグロの中心から放射状に伸びるスリットにより複数の領域27aに分断されている。これは、アンテナ15に電流が流れた際、導体膜であるシールド27に渦電流が発生することを防止するためである。

【0082】

このようなシールド27は、所定の配線を介して電気的に接地される。本実施例では、シールド27を構成する各領域27aが例えばシールド27の中央部分に設けられた電極パッド28に電気的に接続され、この電極パッド28が貫通配線29を介して素子形成層21に含まれる配線の一つである接地線に電気的に接続されることで、シールド27が接地される。なお、シールドの中央部分はアンテナ15におけるトグロの中心部分と対応する。また、電極パッド28は、実施例1から4における電極パッド19、23と同様である。また、貫通配線29は、実施例1から4における貫通配線18と同様である。

【0083】

なお、他の構成は、実施例1と同様であるため、ここでは詳細な説明を省略する。

【0084】

・製造方法

次に、本実施例による半導体装置5の製造方法について図面を用いて詳細に説明する。図8は、半導体装置5の製造方法を示すプロセス図である。なお、本実施例では、半導体基板11の第2面に電極パッド23を形成するまでの工程が、実施例1(図2(a)から図3(b)参照)と略同様であるため、ここでは詳細な説明を省略する。また、本実施例では、半導体基板11の第1面上及び第2面上を封止膜16及び25でそれぞれ封止する工程から半導体基板11をダイシングすることで半導体装置を個片化する工程までが、実施例1(図3(d)参照)と略同様であるため、ここでは詳細な説明を省略する。ただし、本実施例では、貫通配線18と同時に、これと同様の方法にて貫通配線29も形成される。また、半導体基板11における第2面上に形成される電極パッド19には、貫通配線29に電気的に接続された電極パッド19も含まれる。さらに、半導体基板11における第2面上に形成された素子形成層21には、貫通配線29に電気的に接続された電極パッド19を接地するための配線が含まれる。

【0085】

以上のように、実施例1と同様の工程にて、半導体基板11における第1面上に素子形成層21と電極パッド19と絶縁膜22と電極パッド23とを形成すると、次に、半導体

10

20

30

40

50

基板 11 を上下反転させることで第 1 面を上向きとする。続いて、半導体基板 11 の第 1 面上に、例えばポリイミドなどの絶縁物を例えば 2.5 μm 程度スピンコートすることで、絶縁膜 12a を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いて絶縁膜 12a をパターニングすることで、半導体基板 11 の第 1 面に露出した貫通配線 18 を露出させる開口を形成する。続いて、例えば CVD 法やスパッタリング法にて、例えば銅やアルミニウムなどの金属を絶縁膜 12a 上及びこれに形成された開口内に堆積させることで、絶縁膜 12a 上及び絶縁膜 12a に形成された開口内に、絶縁膜 12a 表面からの膜厚が例えば 0.5 μm 程度の導体膜を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いてこの導体膜をパターニングすることで、図 8 (a) に示すように、少なくとも絶縁膜 12a に形成された開口内に電極パッド 28 を形成すると共に、絶縁膜 12a 上にシールド 27 を形成する。

10

【0086】

次に、絶縁膜 12a 及びシールド 27 上に、例えばポリイミドなどの絶縁物を、シールド 27 上面からの膜厚が例えば 2.4.5 μm 程度となるようにスピンコートすることで、絶縁膜 12b を形成する。これにより、図 8 (b) に示すように、内部にシールド 27 を含む絶縁膜 12c が半導体基板 11 の第 1 面上に形成される。

【0087】

次に、例えば既存のフォトリソグラフィ技術を用いて絶縁膜 12c をパターニングすることで、半導体基板 11 の第 1 面に露出した貫通配線 18 を露出させる開口を形成する。続いて、例えば CVD 法やスパッタリング法にて、例えば銅やアルミニウムなどの金属を絶縁膜 12c 上及びこれに形成された開口内に堆積させることで、絶縁膜 12c 上及び絶縁膜 12c に形成された開口内に、絶縁膜 12c 表面からの膜厚が例えば 0.5 μm 程度の導体膜を形成する。続いて、例えば既存のフォトリソグラフィ技術を用いてこの導体膜をパターニングすることで、図 8 (c) に示すように、少なくとも絶縁膜 12c に形成された開口内に電極パッド 13 及び 14 を形成すると共に、絶縁膜 12c 上にアンテナ 15 を形成する。

20

【0088】

その後、実施例 1 と同様に、半導体基板 11 における第 1 面及び第 2 面それぞれにエポキシ樹脂などの熱硬化性樹脂を塗布し、これを加熱して固化することで、それぞれの面に封止膜 25 及び 16 を形成する。続いて、例えば既存のダイシング装置を用いて半導体基板 11 を個片化する。これにより、図 7 (a) に示すような、素子形成面 (第 2 面) 側に実装基板 31 とのボンディング部分である端子 (外部端子 24 の上面) を有し、素子形成面 (第 2 面) と反対側の面 (第 1 面) にアンテナ 15 を有し、さらにアンテナ 15 と素子形成層 21 との間にシールド 27 を有する半導体装置 5 が作成される。

30

【0089】

・作用効果

以上のように、本実施例による半導体装置 5 は、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 11 と、半導体基板 11 を第 1 面から第 2 面まで貫通する貫通配線 18 と、第 1 面上に形成され、貫通配線 18 と電気的に接続されたアンテナ 15 と、第 2 面上に形成され、貫通配線 18 と電気的に接続された半導体素子を含む素子形成層 21 と、半導体素子を含む素子形成層 21 を覆うように半導体基板 11 における第 2 面側に形成された封止膜 25 と、一方の端が封止膜 25 表面から露出し、他方の端が素子形成層 21 における半導体素子と電気的に接続された外部端子 24 とを有して構成される。また、本実施例による半導体装置 5 は、アンテナ 15 と半導体基板 11 との間に形成され且つ貫通配線 29 や素子形成層 21 に含まれる配線の一つである接地線など、所定の配線を介して接地されたシールド 27 をさらに有する。

40

【0090】

また、本実施例による半導体装置 5 の製造方法では、第 1 面と、第 1 面と反対側に位置する第 2 面とを有する半導体基板 11 を準備し、半導体基板 11 を第 1 面から第 2 面まで貫通する貫通孔 18A を形成し、貫通孔 18A 内にそれぞれ導体物を充填することで半導

50

体基板 11 を貫通する貫通配線 18 及び 29 を形成し、第 2 面上に貫通配線 18 と電氣的に接続された半導体素子及び配線を含む素子形成層 21 を形成し、第 1 面上に絶縁膜 12 a を形成し、絶縁膜 12 a に貫通配線を露出させる開口を形成し、絶縁膜 12 a 上及び開口内に貫通配線 18 と電氣的に接続された導体膜を形成することで電極パッド 28 及びシールド 27 を形成し、絶縁膜 12 a 上、電極パッド 28 及びシールド 27 上に絶縁膜 12 b を形成することで、内部にシールド 27 を含む絶縁膜 12 c を形成し、絶縁膜 12 c に貫通配線 29 を露出させる開口を形成し、絶縁膜 12 c 上及び開口内に貫通配線 29 と電氣的に接続されたアンテナ 15 を形成し、第 2 面上に素子形成層 21 における半導体素子と電氣的に接続された外部端 26 子を形成し、第 2 面上に外部端子 24 の一部を露出させつつ半導体素子及び配線を含む素子形成層 21 を覆う封止膜 25 を形成する。

10

【0091】

アンテナ 15 を半導体基板 11 における半導体素子が形成された面（第 2 面）と反対側の面（第 1 面）に形成した構成とすることで、アンテナ 15 と半導体素子 11 との距離を広く取ることが可能となるため、アンテナ 15 から電波が発信された際に半導体素子が受ける影響を低減することが可能となる。また、外部端子 24 を半導体基板 11 におけるアンテナ 15 が形成された第 1 面と反対側の第 2 面側に形成した構成とすることで、例えば半導体装置 5 を実装基板 31 などに搭載した際に、アンテナ 15 が半導体基板 11 と実装基板 31 とで挟まれることがない。このため、受信時の感度の低下や、送信時の電波強度の低下を回避することが可能となる。さらに、半導体基板 11 とアンテナ 15 との間にシールド 27 を形成した構成とすることで、アンテナ 15 から電波が発信された際に半導体素子が受ける影響を更に低減することが可能となる。

20

【0092】

また、上記実施例 1 から実施例 5 は本発明を実施するための例にすぎず、本発明はこれらに限定されるものではなく、これらの実施例を種々変形することは本発明の範囲内であり、更に本発明の範囲内において、他の様々な実施例が可能であることは上記記載から自明である。

【図面の簡単な説明】

【0093】

【図 1】（a）本発明の実施例 1 による半導体装置の構成を示す断面図であり、（b）は本発明の実施例 1 から 5 によるアンテナの構成を示す上視図である。

30

【図 2】本発明の実施例 1 から 5 による半導体装置の製造方法を示すプロセス図である（1）。

【図 3】本発明の実施例 1 から 5 による半導体装置の製造方法を示すプロセス図である（2）。

【図 4】本発明の実施例 2 による半導体装置の構成を示す断面図である。

【図 5】本発明の実施例 3 による半導体装置の構成を示す断面図である。

【図 6】本発明の実施例 4 による半導体装置の構成を示す断面図である。

【図 7】（a）は本発明の実施例 5 による半導体装置の構成を示す断面図であり、（b）は本発明の実施例 5 によるシールドの構成を示す上視図である。

40

【図 8】本発明の実施例 5 による半導体装置の製造方法を示すプロセス図である（1）。

【符号の説明】

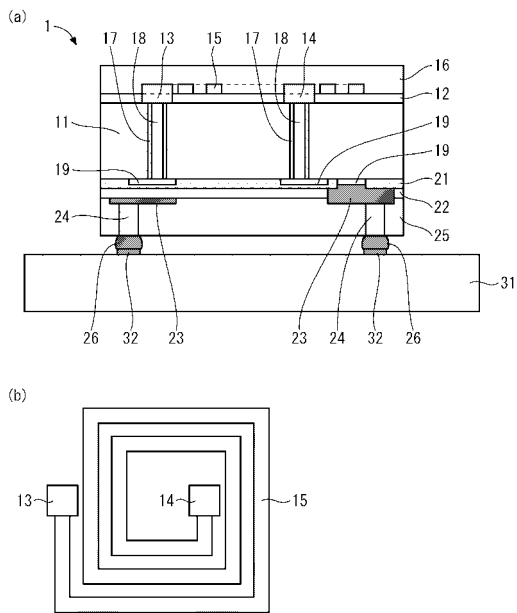
【0094】

- 1、2、3、4、5 半導体装置
- 11 半導体基板
- 12、12 A、12 B、12 C、12 a、12 b、22 絶縁膜
- 13、14、19、23、28 電極パッド
- 15 アンテナ
- 16、16 A、25 封止膜
- 17 ピア内絶縁膜
- 18、29 貫通配線

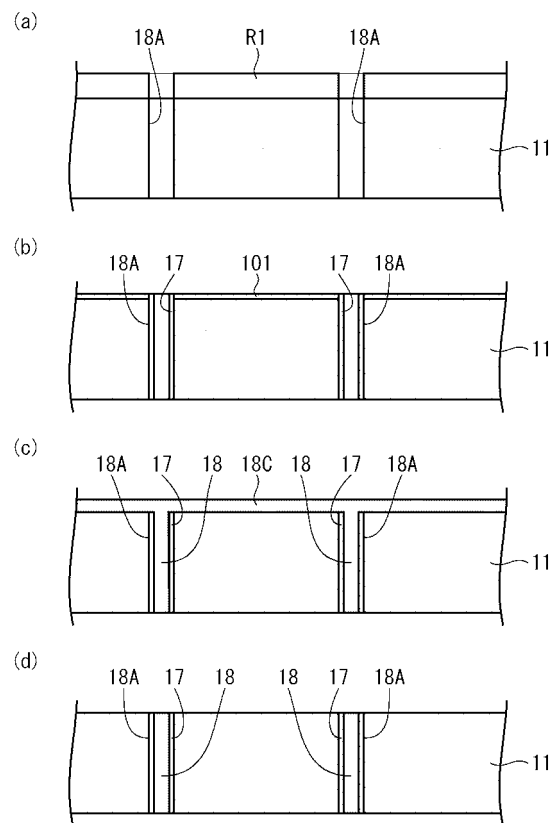
50

- 1 8 A 貫通孔
- 1 8 C 導体膜
- 2 1 素子形成層
- 2 3 電極パッド
- 2 4 外部端子
- 2 6 パンプ
- 2 7 シールド
- 2 7 a 領域
- 3 1 実装基板
- 3 2 外部端子
- 1 0 1 シリコン酸化膜

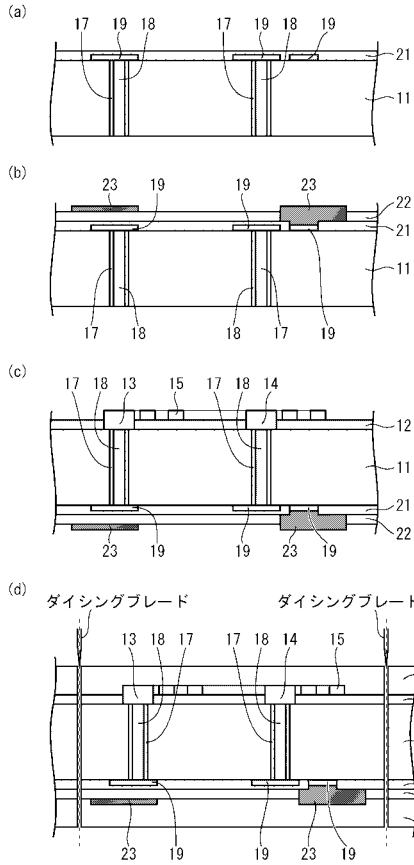
【図1】



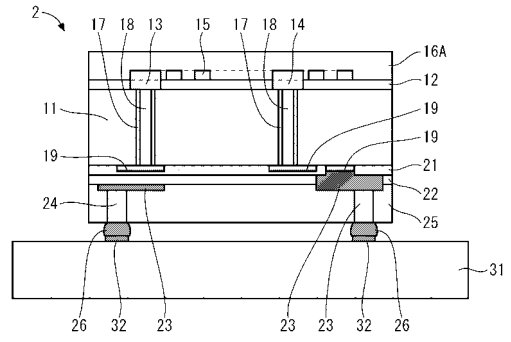
【図2】



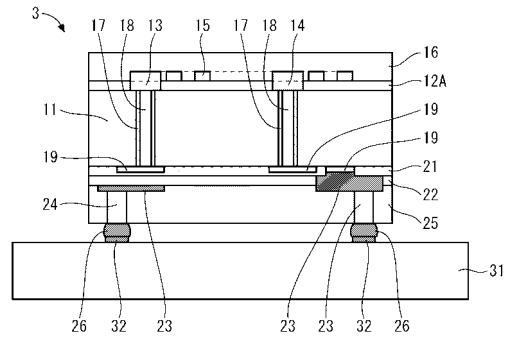
【図3】



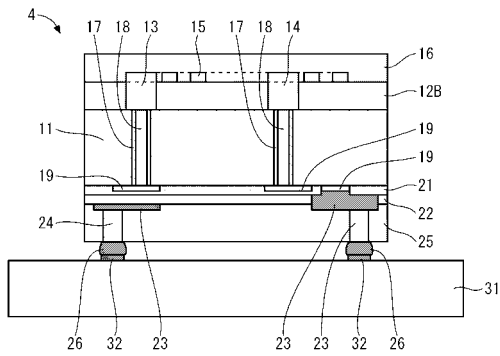
【図4】



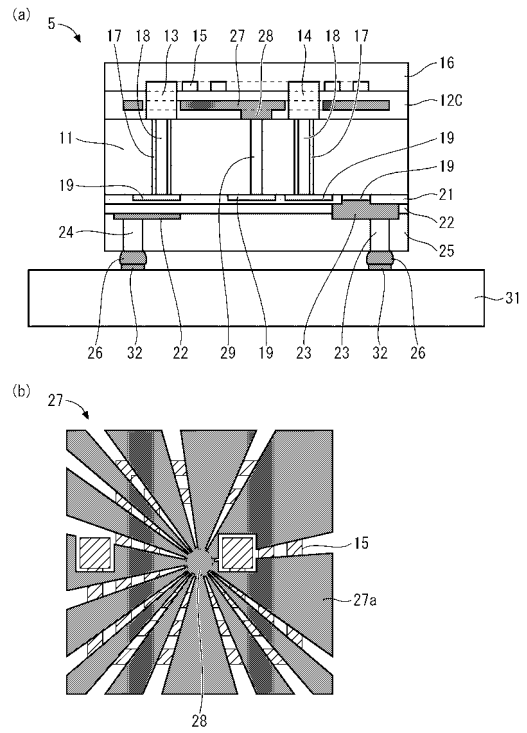
【図5】



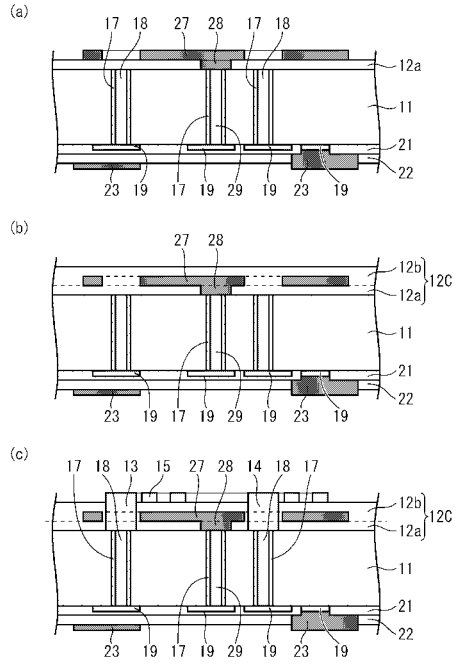
【図6】



【図7】



【 図 8 】



フロントページの続き

審査官 村田 充裕

- (56)参考文献 特開2005 - 311331 (JP, A)
特開2005 - 294818 (JP, A)
特開2005 - 228785 (JP, A)
特開2005 - 064411 (JP, A)
特開平04 - 167719 (JP, A)
特開2001 - 237276 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06K 19/00 - 19/08
H01L 21/822
B42D 15/10