

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4831667号
(P4831667)

(45) 発行日 平成23年12月7日(2011.12.7)

(24) 登録日 平成23年9月30日(2011.9.30)

(51) Int. Cl.		F I			
G02B	6/12	(2006.01)	G02B	6/12	F
G02B	6/122	(2006.01)	G02B	6/12	B
G02B	6/42	(2006.01)	G02B	6/42	

請求項の数 9 (全 13 頁)

(21) 出願番号	特願2005-364164 (P2005-364164)	(73) 特許権者	301021533
(22) 出願日	平成17年12月19日(2005.12.19)		独立行政法人産業技術総合研究所
(65) 公開番号	特開2007-164109 (P2007-164109A)		東京都千代田区霞が関1-3-1
(43) 公開日	平成19年6月28日(2007.6.28)	(74) 代理人	100079108
審査請求日	平成20年3月27日(2008.3.27)		弁理士 稲葉 良幸
		(74) 代理人	100109346
			弁理士 大貫 敏史
		(74) 代理人	100144325
			弁理士 小澁 高弘
		(72) 発明者	三川 孝
			茨城県つくば市東1-1-1 独立行政法
			人産業技術総合研究所つくばセンター内
		(72) 発明者	青柳 昌宏
			茨城県つくば市東1-1-1 独立行政法
			人産業技術総合研究所つくばセンター内
			最終頁に続く

(54) 【発明の名称】 フィルタ内蔵型光導波路、WDMモジュールおよび光集積回路、並びにその作製方法

(57) 【特許請求の範囲】

【請求項1】

光導波路としての光導波路フィルム自体に合分波機能を持つフィルタ内蔵型光導波路を備えたWDMモジュールであって、

光導波路フィルム内に設けられた複数のスリットと、

光素子から光導波路フィルム内に入射した波長 $\lambda_1, \lambda_2, \lambda_3 \dots \lambda_n$ の光を合波して該光導波路フィルムのコア内をその導光方向に沿って導く、または光導波路フィルムのコア内の光を該光導波路フィルム内にて波長 $\lambda_1, \lambda_2, \lambda_3 \dots \lambda_n$ の光に分波して光素子へ出射する、各波長 $\lambda_1, \lambda_2, \lambda_3 \dots \lambda_n$ に対応した複数の合分波フィルタとをフィルタ内蔵型光導波路に備え、

前記複数の合分波フィルタは、前記光導波路フィルム自体の前記複数のスリットに挿入されて該光導波路フィルムの導光方向に沿って並設されるよう内蔵されており、

各合分波フィルタは、自己が担当する波長 $\lambda_1, \lambda_2, \lambda_3 \dots \lambda_n$ の一つを反射し、且つ他の波長を透過し、

各合分波フィルタは、光軸に対して斜めに設けられたチャープグレーティングフィルタで構成されており、当該チャープグレーティングフィルタの回折格子への光素子からの光の入射角または回折格子から光素子への光の出射角が大きくなるに従い、光軸に対する回折格子の傾斜角度が小さく、且つ回折格子間のピッチが大きくなっており、

前記光素子は、前記フィルタ内蔵型光導波路に埋め込まれていることを特徴とするWDMモジュール。

【請求項 2】

光素子は、フィルタ内蔵型光導波路の光導波路を構成する支持基板に埋め込まれていることを特徴とする請求項 1 記載の WDM モジュール。

【請求項 3】

光素子は、該光素子に設けられた突出電極および支持基板に形成されたスルーホール電極を介して、電気基板または半導体素子に電氣的接続されることを特徴とする請求項 2 記載の WDM モジュール。

【請求項 4】

光素子は、フィルタ内蔵型光導波路の光導波路を構成するクラッドに埋め込まれていることを特徴とする請求項 2 記載の WDM モジュール。

10

【請求項 5】

光素子は、該光素子に設けられた、クラッドの外側に突出した電極を介して、電気基板または半導体素子に電氣的接続されることを特徴とする請求項 4 記載の WDM モジュール。

【請求項 6】

請求項 1 ないし 5 のいずれかに記載の WDM モジュールにより、各半導体チップの光 I/O ポートおよびそれを結ぶ光配線が構成されていることを特徴とする光集積回路。

【請求項 7】

請求項 1 ないし 5 のいずれかに記載の WDM モジュールにおけるフィルタ内蔵型光導波路を作製する方法であって、

20

合分波フィルタ用の複数のスリットを形成した光導波路を、所定の角度に設けたステージに固定し、

複数の合分波フィルタをプローブに真空チャックし、

各合分波フィルタを対応するスリットに挿入し接着することを特徴とする方法。

【請求項 8】

請求項 3 に記載の WDM モジュールを作製する方法であって、

予め合分波フィルタを内蔵させた光導波路上に、突出電極を有する光素子を貼り付け、光導波路を構成する支持基板を、光素子を覆い且つ光導波路のクラッドを支持するようコーティングし、

30

支持基板にスルーホール電極を形成し、

前記突出電極を有する光素子及びスルーホールを有する支持基板を持つ光導波路を電気基板または半導体素子上に搭載することを特徴とする方法。

【請求項 9】

支持基板をクラッドと同じ材料を用いてコーティングする請求項 8 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願発明は、CWDM (Coarse Wavelength Division Multiplexing: 低密度波長分割多重) に特に有用な、WDM (Wavelength Division Multiplexing: 波長分割多重) により高速光信号伝送が可能なフィルタ内蔵型光導波路および WDM モジュール、ならびにそれらを用いた光集積回路に関するものである。

40

【背景技術】

【0002】

従来、WDM モジュールについては、光素子の上に光導波路とは別の個別部品としての合分波器を実装し、さらにこの合分波器に光入出力用の光導波路を接続した構成のものが知られている (たとえば非特許文献 1, 2 参照)。非特許文献 1 には、波長 990 ~ 1080 nm の間の 4 波多重の CWDM モジュール、非特許文献 2 には、波長 778 ~ 864 nm の間の 8 波多重の CWDM モジュールが開示されている。

【0003】

50

これらの他にも、WDMを利用した光通信については盛んに研究開発が進んでおり、たとえば、光導波路に設けた斜めの溝に波長選択性を持つWDMフィルタを挿入させることが知られている（たとえば特許文献1-3参照）。特許文献3には、WDMフィルタとして透明な誘電体多層膜からなるフィルタを用い、2種類あるいはそれ以上の種類の屈折率の異なる誘電体膜を交互に積層して所望の反射・透過特性を実現することが開示されている。

【非特許文献1】Brian E. Lemoff et.al., "MAUI: Enabling Fiber-to-the-Processor With Parallel Multiwavelength Optical Interconnects", JOURNAL OF LIGHTWAVE TECHNOLOGY, VOL.22, NO.9, pp.2043-2054, 2004.

【非特許文献2】Eric B. Grann, "Low Cost CWDM Optical Transceivers", Proc.51st Electronic Components Technological Conference, pp.26-29, 2001.

【特許文献1】特開2005-94160号公報

【特許文献2】特開2004-20973号公報

【特許文献3】特開2003-258364号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上記従来のWDMモジュールでは、合分波器が光導波路とは個別のブロック部品となっており、小型化は進んでいるものの、モジュールの全体サイズの低減に限界があった。

【0005】

光導波路の溝にWDMフィルタを挿入した従来構造においても、WDMフィルタは光導波路に対して著しく大きく、やはり別部品であると言え、光導波路とWDMフィルタを一体化させた構造と呼ぶには程遠いものである。

【0006】

そこで、以上のとおりの事情に鑑み、本願発明は、光導波路内に合分波機能を持たせ、光導波路と合分波器を一体化した高密度実装により、モジュールサイズの極小化、および組み立て工数低減による低コスト化を図ることのできるフィルタ内蔵型光導波路、ならびにこれを用いた小型且つ安価なWDMモジュールおよび光集積回路を提供することを課題としている。

【課題を解決するための手段】

【0007】

本願発明のフィルタ内蔵型光導波路は、上記の課題を解決するものとして、光素子から入射した波長 $\lambda_1, \lambda_2, \lambda_3, \dots, \lambda_n$ の光を合波して光導波路のコア内へ導く、または光導波路のコア内の光を波長 $\lambda_1, \lambda_2, \lambda_3, \dots, \lambda_n$ の光に分波して光素子へ出射する、各波長 $\lambda_1, \lambda_2, \lambda_3, \dots, \lambda_n$ に対応した複数の合分波フィルタが、光導波路内にてその導光方向に沿って並設されており、各合分波フィルタは、自己が担当する波長 $\lambda_1, \lambda_2, \lambda_3, \dots, \lambda_n$ の一つを反射し、且つ他の波長を透過することを特徴とする。

【0008】

第2には、各合分波フィルタは、誘電体多層膜フィルタまたはチャープグレーティングフィルタで構成されていることを特徴とする。

【0009】

第3には、各合分波フィルタは、光軸に対して斜めに設けられた誘電体多層膜フィルタで構成されていることを特徴とする。

【0010】

第4には、各合分波フィルタは、光素子の発光中心または受光中心の直上に位置し、且つ光軸に対して斜めに形成されたチャープグレーティングフィルタで構成されており、当該チャープグレーティングフィルタ内において、回折光がブラッグ条件を満たし、且つ光素子の発光中心または受光中心に焦点を有するように、回折格子を光軸に対して傾け、且

10

20

30

40

50

つ回折格子間のピッチをチャープさせた構造となっていることを特徴とする。

【0011】

第5には、各合分波フィルタは、光軸に対して斜めに設けられたチャープグレーティングフィルタで構成されており、当該チャープグレーティングフィルタの回折格子への光素子からの光の入射角または回折格子から光素子への光の出射角が大きくなるに従い、光軸に対する回折格子の傾斜角度が小さく、且つ回折格子間のピッチが大きくなっていることを特徴とする。

【0012】

第6には、光導波路内に複数のスリットが設けられ、各スリットに合分波フィルタが挿入されていることを特徴とする。

10

【0013】

第7には、光導波路が、光導波路フィルムまたは光ファイバであることを特徴とする。

【0014】

また、本願発明のWDMモジュールは、上記の課題を解決するものとして、第8には、前記フィルタ内蔵型光導波路を備えたことを特徴とする。

【0015】

第9には、前記フィルタ内蔵型光導波路が光素子上に備えられていることを特徴とする。

【0016】

第10には、波長 $\lambda_1, \lambda_2, \lambda_3 \dots \lambda_n$ の光を発光または受光する光素子上に前記フィルタ内蔵型光導波路が備えられており、同じ波長を担当する光素子と合分波フィルタは、当該波長の光が互いに入出射できる位置にあることを特徴とする。

20

【0017】

第11には、前記フィルタ内蔵型光導波路に光素子が埋め込まれていることを特徴とする。

【0018】

そして、本願発明の光集積回路は、上記の課題を解決するものとして、第12には、前記フィルタ内蔵型光導波路により、各半導体チップの光I/Oポート間が光配線されていることを特徴とする。

【0019】

第13には、前記WDMモジュールにより、各半導体チップの光I/Oポートおよびそれを結ぶ光配線が構成されていることを特徴とする。

30

【発明の効果】

【0020】

上記第1～第7の発明によれば、上記のとおり合分波フィルタを光導波路内に具備させることで、光導波路そのものに合分波機能を持たせ、光導波路と合分波器を一体化した高密度実装を可能ならしめ、これにより、WDMモジュールサイズの極小化、および組み立て工数低減による低コスト化を実現するフィルタ内蔵型光導波路が提供される。

【0021】

上記第8～第11の発明によれば、上記フィルタ内蔵型光導波路を上記のとおり受発光機能を持つ光素子とともに具備した、小型且つ低コストなWDMモジュールが提供される。

40

【0022】

そして、第12および第13の発明によれば、光配線や光I/Oポートとして上記フィルタ内蔵型光導波路または上記WDMモジュールを用いた、小型且つ低コストな光集積回路が実現される。

【発明を実施するための最良の形態】

【0023】

[フィルタ内蔵型光導波路およびWDMモジュールに関する実施形態1]

図1および図2は、各々、本願発明の一実施形態を示したものである。

50

【 0 0 2 4 】

これら図 1 および図 2 において、1 はフィルタ内蔵型光導波路、2 は光導波路、3 a , 3 b , 3 c , 3 d は合分波フィルタ (W D M フィルタとも呼べる)、4 a , 4 b , 4 c , 4 d は光素子であり、1 0 はフィルタ内蔵型光導波路 1 と光素子 4 a , 4 b , 4 c , 4 d を一体化させた 4 波長多重の W D M モジュールである。

【 0 0 2 5 】

まず、フィルタ内蔵型光導波路 1 は、コア 2 1 およびクラッド 2 2 を持つ光導波路 2 に、四つの合分波フィルタ 3 a , 3 b , 3 c , 3 d が内蔵されたものである。

【 0 0 2 6 】

合分波フィルタ 3 a , 3 b , 3 c , 3 d は、それぞれ、光導波路 2 内にてその導光方向に沿って並設されており、たとえば光軸に対して斜めの複数のスリットがコア 2 1 を中心に形成され、これに挿入固定されている。その寸法の一例としては、コア 2 1 に沿って 2 5 0 μ m 間隔に、幅 2 0 μ m、深さ 5 0 0 μ m 程度のスリットを設け、それらに挿入する。

10

【 0 0 2 7 】

挿入プロセスは、たとえば図 3 および図 4 に例示したように市販の自動機などによって行うことができる。より具体的には、まず、予め必要本数のスリット 3 0 a , 3 0 b , 3 0 c , 3 0 d を形成した光導波路 2 を、約 4 5 度までの範囲内で所定の角度に設けたステージ 9 に真空チャック等により固定する。他方、市販の自動機などに備え付けのプローブ 3 1 を用いて、合分波フィルタ 3 a , 3 b , 3 c , 3 d の真空チャックを行う。そして、この状態を保った合分波フィルタ 3 a , 3 b , 3 c , 3 d を、対応するスリット 3 0 a , 3 0 b , 3 0 c , 3 0 d の中に順に落とし込み、透光性樹脂により接着する。もちろん、図 4 のように複数個のフィルタ 3 a , 3 b , 3 c , 3 d を 1 つの部品として形成し、一括装着することも可能である。

20

【 0 0 2 8 】

これら各合分波フィルタ 3 a , 3 b , 3 c , 3 d は、光素子 4 a , 4 b , 4 c , 4 d から入射した波長 λ_1 , λ_2 , λ_3 , λ_4 の光を合波して一本の光導波路 2 のコア 2 1 内へ導く (図 1 参照)、または一本の光導波路 2 のコア 2 1 内を進んできた波長多重光を波長 λ_1 , λ_2 , λ_3 , λ_4 の光に分波して光素子 4 a , 4 b , 4 c , 4 d へ出射する (図 2 参照) もであり、それぞれ担当する波長 λ_1 , λ_2 , λ_3 , λ_4 の一つを反射し、且つ他の波長を透過する波長選択性を有している。

30

【 0 0 2 9 】

たとえば、図 1 において、合分波フィルタ 3 a は波長 λ_1 のみを反射し、他の波長 λ_2 , λ_3 , λ_4 を透過させ、合分波フィルタ 3 b は波長 λ_2 のみを反射し、他の波長 λ_1 , λ_3 , λ_4 を透過させ、以後の合分波フィルタ 3 c , 3 d も同様な波長選択性を持つ。

【 0 0 3 0 】

さらに説明すると、合分波フィルタ 3 a , 3 b , 3 c , 3 d としては、誘電体多層膜フィルタまたはチャープグレーティングフィルタを用いることが好ましい。

【 0 0 3 1 】

誘電体多層膜フィルタの場合、目的の波長帯に合わせて作製したものを用い、寸法および形状については、たとえば 4 素子アレイ / 波長の場合では、厚み 2 0 μ m、高さ 0 . 5 mm 以下、幅 1 ~ 2 . 5 mm 程度の直方体のフィルタを採用できる。

40

【 0 0 3 2 】

また、フィルタ特性については、たとえば、各フィルタの C W D M 波長間隔 1 0 ~ 2 0 nm、各フィルタ帯域 + / - 5 ~ 1 0 nm (- 3 dB の場合)、挿入損失 1 ~ 2 dB 以下などとすることができる。

【 0 0 3 3 】

チャープグレーティングフィルタの場合では、たとえば図 5 に例示したように、それぞれ、波長 λ_1 , λ_2 , λ_3 , λ_4 のうちの同じ波長を担当する光素子 4 a , 4 b , 4 c , 4 d の発光中心または受光中心の直上に位置し、且つ光軸に対して斜めに形成され、その

50

フィルタ内において、回折光がブラッグ条件を満たし、且つ光素子 4 a , 4 b , 4 c , 4 d の発光中心または受光中心に焦点を有するように、回折格子を光軸に対して予め求めたある一定の角度範囲で傾け、且つ回折格子間のピッチを予め求めたある一定の範囲でチャープつまり変化させた構造とする。

【 0 0 3 4 】

すなわち、当該チャープグレーティングフィルタの回折格子への光素子 4 a , 4 b , 4 c , 4 d からの光の入射角、または回折格子から光素子 4 a , 4 b , 4 c , 4 d への光の出射角 が大きくなるに従い、光軸に対する回折格子の傾斜角度を小さく、且つ回折格子間のピッチを大きく設定している。

【 0 0 3 5 】

図 5 の実施形態において、各チャープグレーティングフィルタの一つ一つの回折格子は、図中の左から右に向かうにつれて、光の入射角（分波の場合は出射角）が大きくなっており、これに従い徐々に、その光の光軸に対する傾斜角が小さく、且つピッチが広くなっている。

【 0 0 3 6 】

具体的な数値例としては、たとえば、波長 0 . 6 3 n m の場合において、角度範囲 4 5 . 7 ° ~ 4 6 . 4 °、ピッチ 0 . 2 9 4 μ m ~ 0 . 3 0 2 μ m、グレーティング長 1 0 0 μ m、回折格子の本数約 1 0 0 本に設定できる。他の波長に対しても、同様にして適宜求めた数値範囲で設定する。

【 0 0 3 7 】

材質については、たとえば、0 . 8 5 μ m 短波長帯ではエポキシ、1 . 3 μ m 長波長帯ではフッ素化ポリイミドなどを用いることができる。

【 0 0 3 8 】

作製手法は、たとえば、干渉光を照射して干渉縞により屈折率の大小を形成する公知のホログラフィック干渉法 (Stephen M. Schultz et.al, "Volume grating preferential-order focusing waveguide coupler", OPTICS LETTERS, Vol.24, No.23, 1999) などを採用できる。

【 0 0 3 9 】

以上のとおりの合分波フィルタ 3 a , 3 b , 3 c , 3 d により、光導波路 2 自体に波長の分岐および挿入機能、つまり合分波機能を持たせたフィルタ内蔵型光導波路 1 が実現されることとなる。

【 0 0 4 0 】

なお、上述した各数値や材質などは一例であって、光導波路 2 内に組み込まれた状態で適切な WDM を実現することができれば特に限定されるものではない。

【 0 0 4 1 】

合分波フィルタ 3 a , 3 b , 3 c , 3 d が組み込まれる光導波路 2 としては、光導波路フィルムや光ファイバなどを採用できる。

【 0 0 4 2 】

そして、これら光導波路フィルムおよび光ファイバのいずれの場合であっても、合分波フィルタ 3 a , 3 b , 3 c , 3 d を内蔵したフィルタ内蔵型光導波路 1 は、光素子 4 a , 4 b , 4 c , 4 d 上に、互いに接触した状態 (図 1 および図 2 参照) あるいは近接した状態 (図 5 参照) で搭載することができ、これにより、低背高化が図られた 4 波長多重の WDM モジュール 1 0 が実現される。

【 0 0 4 3 】

このとき、同じ波長を担当する光素子 4 a , 4 b , 4 c , 4 d と合分波フィルタ 3 a , 3 b , 3 c , 3 d は、その波長の光が互いに入射できる位置となるように位置合わせされる。

【 0 0 4 4 】

光素子 4 a , 4 b , 4 c , 4 d については、互いに異なる波長 $\lambda_1, \lambda_2, \lambda_3, \lambda_4$ で作動する面発光レーザー (Vertical Cavity Surface Emitting Laser : VCSEL) 等の

10

20

30

40

50

発光素子や受光素子を用いることができる。図1および図2の実施形態では、貫通電極51および薄膜配線52を具備した配線基板5上にて、波長間隔数ナノメートルから数10ナノメートル単位で一列に集積実装されており、同じく実装されている駆動IC6により制御される。

【0045】

また、たとえば、各波長を有する一つのモノリシック型アレイ形態、または波長毎に個別の複数素子形態を採用できる。いずれの場合でも、発光点または受光点の間隔は、たとえば250 μm 程度とすることができる。もちろん、図面に垂直な奥行き方向にも配列可能であり、この場合でも詰めて整列させることで、奥行き方向にたとえば250 μm 程度の発光点または受光点の間隔とできる。もちろん、4波長多重だけでなく、それ以下またはそれ以上の波長多重も可能であることは言うまでもない。分割多重する波長 $\lambda_1, \lambda_2, \lambda_3, \dots, \lambda_n$ の数 n に合わせて、上述した実施形態と同様に合分波フィルタ3を光導波路2に内蔵させ、光素子4を配線基板5上に搭載させ、これらを一体化させればよく、CWD Mに特に有用なWDMモジュール10を実現できる。

10

【0046】

以上のWDMモジュール10の実装形態としては、単一のフィルタ内蔵型光導波路1を発光素子および受光素子上に搭載したTRxトランシーバ・モジュール形態や、個別のフィルタ内蔵型光導波路1を各々発光素子および受光素子上に一对一に搭載した送信Tx、受信Rxモジュール形態を考慮できる。

20

【0047】

また、たとえば、光素子4上にフィルタ内蔵型光導波路1を搭載させる他に、フィルタ内蔵型光導波路1上に光素子4を貼り付ける形態も可能である。いずれの形態でも、たとえば図6に例示したように、透光性樹脂7を用いて、UV光照射や加熱等による樹脂硬化接着によって直接貼り付けできる。

【0048】

この場合の光素子4としては、通常の厚みのものはもちろんのこと、エピタキシャル・リフト・オフ(Epitaxial Lift Off: 略称ELO)等により厚み10 μm 程度に薄片化したものも採用できる。

【0049】

図6における光素子4は、フィルタ内蔵型光導波路1との接着側とは反対側に突出した電極40を有しており、これを介して電気基板8(またはLSI等の半導体素子)に電氣的接続される。

30

【0050】

[フィルタ内蔵型光導波路およびWDMモジュールに関する実施形態2]

フィルタ内蔵型光導波路1と光素子4との関係については、さらに、たとえば図7および図8に例示したように、フィルタ内蔵型光導波路1内に光素子4を埋め込んだ形態も可能である。

【0051】

図7では、光素子4は、フィルタ内蔵型光導波路1の光導波路2を構成する支持基板23に埋め込まれている。図8では、支持基板23のない形態の光導波路2を構成するクラッド22に埋め込まれている。

40

【0052】

これらの場合の光素子4としては、たとえばELO等により厚み10 μm 程度に薄片化したものが好ましい。

【0053】

図7における光素子4は、それに設けられた突出電極40および支持基板23に貫通形成したスルーホール電極231を介して、支持基板23の底部に当接された電気基板8(またはLSI等の半導体素子)に電氣的接続されている。図8の光素子4は、電極40のみがクラッド22の外側に突出して、クラッド22の底部に近接配置された電気基板8に電氣的接続されている。

50

【 0 0 5 4 】

なお図7の形態では、支持基板23がクラッド22と同じポリマ材等のクラッド材で形成されており、コア21およびクラッド22とともに光導波路2を一体構成している。無論、支持基板23として、クラッド材とは異なるポリマ材を使用することも可能である。

【 0 0 5 5 】

いずれのプロセス技術によっても、WDMモジュール10のさらなる小型化が可能になる。

【 0 0 5 6 】

[フィルタ内蔵型光導波路およびWDMモジュールに関する実施形態3]

ここで、図7に例示したフィルタ内蔵型光導波路1およびWDMモジュール10の作製プロセスの一例について、図9(a)~(e)および図10(a)~(d)を適宜参酌しながら説明する。

【 0 0 5 7 】

まず、合分波フィルタ3が誘電体多層膜フィルタ等の場合では、図9(a)に例示したように、予め合分波フィルタ3用のスリット30を形成した光導波路2上に、ELO等により薄片化した突出電極40を有する光素子4を透光性樹脂7により直接貼り付ける。その接着は、裏面からのUV光照射や加熱等により透光性樹脂7を硬化させて行う。続いて、図9(b)に例示したように、クラッド22と同じポリマ材等を用いて、支持基板23を、光素子4を覆い且つクラッド22を支持できる形態にスピコート等によりコーティングする。無論、支持基板23として、クラッド材とは異なるポリマ材を使用することも可能である。次に、図9(c)に例示したように、その支持基板23にスルーホール電極231を形成する。そして、図9(d)(e)に例示したように、これを電気基板8(またはLSI等の半導体素子)上に搭載した状態で、スリット30に合分波フィルタ3を挿入する。フィルタ挿入プロセスについては前述の図3および図4を参照のこと。

【 0 0 5 8 】

一方、合分波フィルタ3が前述の図5に例示したようなチャープグレーティングフィルタである場合には、図10(a)に例示したように、予め合分波フィルタ3を光導波路2に内蔵させておき、このフィルタ内蔵型光導波路1に対して、図10(b)~(d)に例示したように、上記と同様な支持基板23およびスルーホール電極231の形成、ならびに電気基板8への搭載処理を行う。

【 0 0 5 9 】

[光集積回路に関する実施形態]

以上のとおりのフィルタ内蔵型光導波路1およびWDMモジュール10を用いることで、たとえば図11に例示したように、ボード101内のメモリ102やCPU103等の半導体チップ間の光伝送を実現した光集積回路100が実現される。

【 0 0 6 0 】

より具体的には、図11の実施形態では、ボード101上のメモリ102およびCPU103の間を結ぶ光I/Oポートおよび光配線が、各メモリ102からの各波長の光信号を合波して一本のフィルタ内蔵型光導波路1に導くいわゆるマルチプレクサ(Multiplexer: 略称MUX)として実装されているWDMモジュール10a、およびフィルタ内蔵型光導波路1を伝送されてきた波長多重光信号を元の各波長に分波するいわゆるディマルチプレクサ(DeMultiplexer: 略称DEMUX)として実装されているWDMモジュール10bで構成されている。

【 0 0 6 1 】

これにより、チップ間伝送をフィルタ内蔵型光導波路1およびWDMモジュール10で担う、小型化および低コスト化をさらに一層進めた光集積回路100を実現することができる。

【 0 0 6 2 】

光集積回路100については、図11のペアチップ形態とも呼べる実装形態のみならず、ルータやサーバ等のボード間、筐体間伝送などといったモジュール形態とすることもで

10

20

30

40

50

きる。フィルタ内蔵型光導波路 1 および WDM モジュール 10 をボード間や筐体間に適用させればよい。

【0063】

いずれの形態であっても、従来より狭い空間内での高密度実装が可能になる。

【図面の簡単な説明】

【0064】

【図1】本願発明のフィルタ内蔵型光導波路および WDM モジュールの一実施形態を示した断面図である。

【図2】本願発明のフィルタ内蔵型光導波路および WDM モジュールの別の実施形態を示した断面図である。

10

【図3】フィルタ挿入プロセスについて説明するための図である。

【図4】フィルタ挿入プロセスについて説明するための図である。

【図5】合分波フィルタの拡大断面図である。

【図6】フィルタ内蔵型光導波路に光素子を直接貼り付けた一実施形態を示した断面図である。

【図7】フィルタ内蔵型光導波路に光素子を埋め込んだ一実施形態を示した断面図である。

【図8】フィルタ内蔵型光導波路に光素子を埋め込んだ一実施形態を示した断面図である。

【図9】(a) ~ (e) はモジュール作製プロセスについて説明するための図である。

20

【図10】(a) ~ (d) はモジュール作製プロセスについて説明するための図である。

【図11】本願発明の光集積回路の一実施形態を示した平面図である。

【符号の説明】

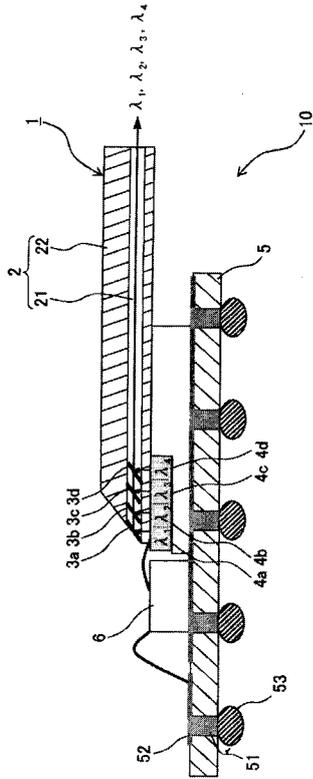
【0065】

- 1 フィルタ内蔵型光導波路
- 2 光導波路
 - 21 コア
 - 22 クラッド
 - 23 支持基板
 - 231 スルーホール電極
- 3, 3a, 3b, 3c, 3d 合分波フィルタ
 - 30a, 30b, 30c, 30d スリット
 - 31 プローブ
- 4, 4a, 4b, 4c, 4d 光素子
 - 40 電極(突出電極)
- 5 配線基板
 - 51 貫通電極
 - 52 薄膜配線
 - 53 半田ボール
- 6 駆動 IC
- 7 透光性樹脂
- 8 電気基板(またはLSI等の半導体素子)
- 9 ステージ
- 10, 10a, 10b WDMモジュール
- 100 光集積回路
 - 101 ボード(基板)
 - 102 メモリ
 - 103 CPU

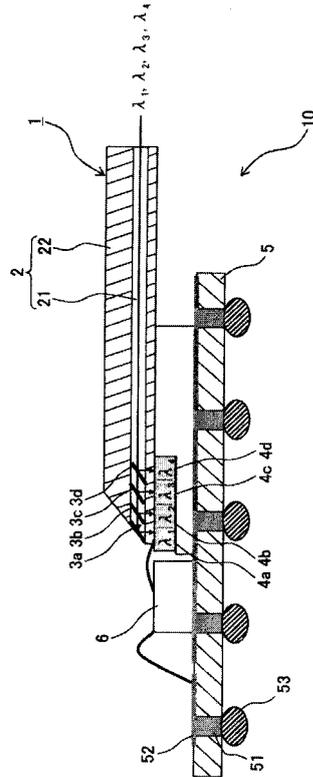
30

40

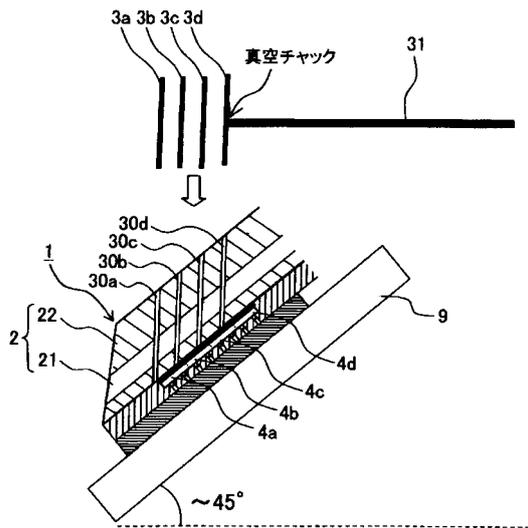
【図1】



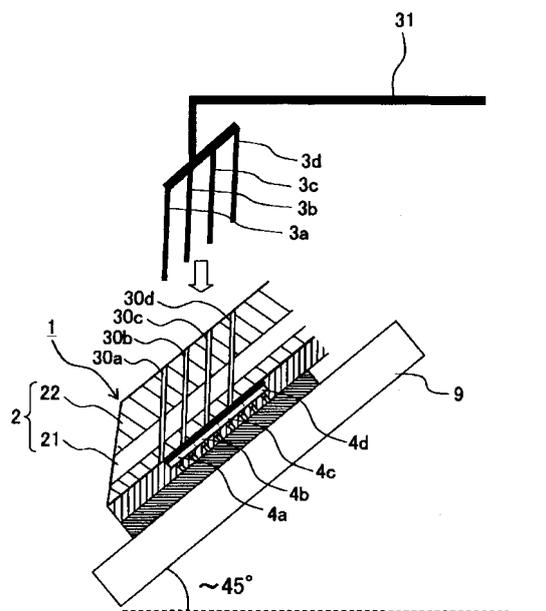
【図2】



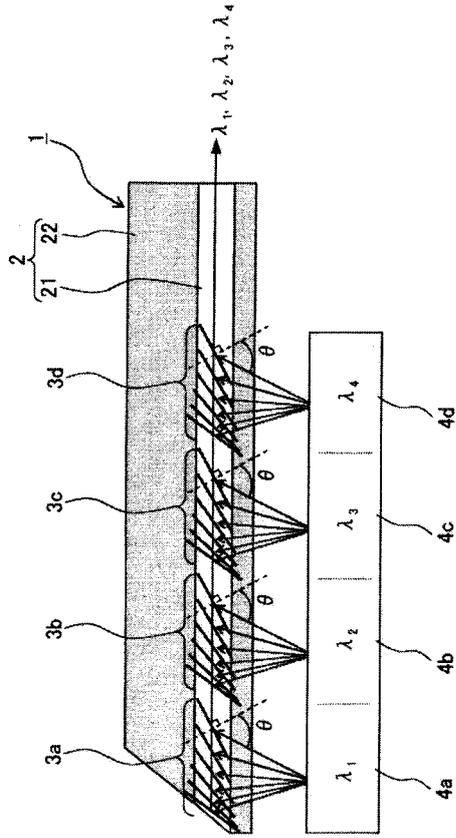
【図3】



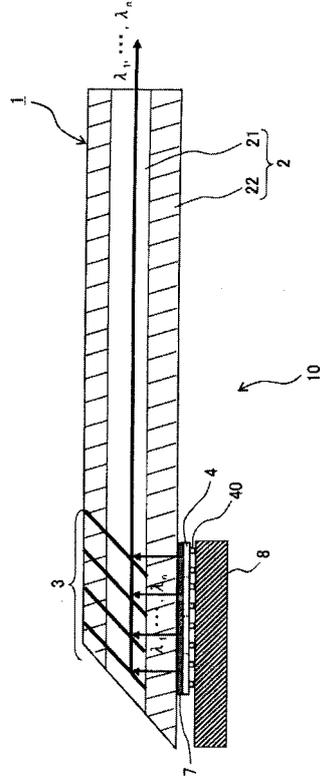
【図4】



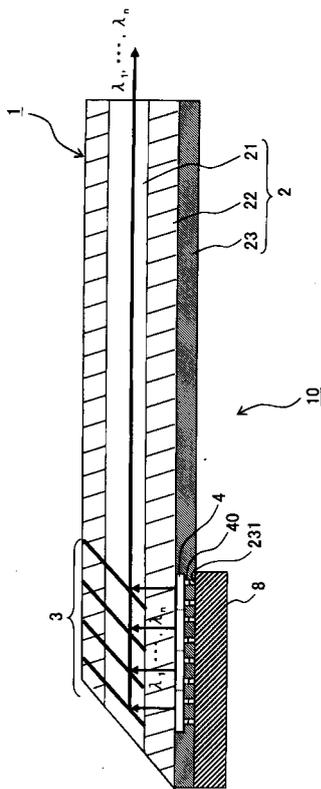
【図5】



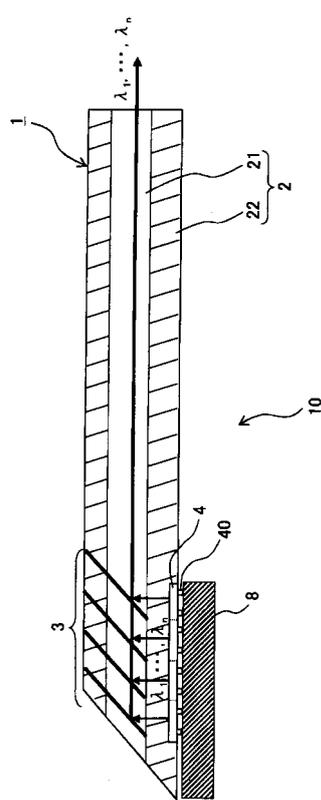
【図6】



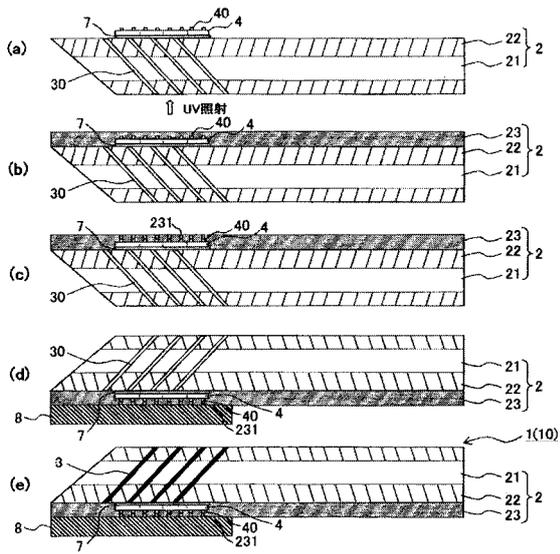
【図7】



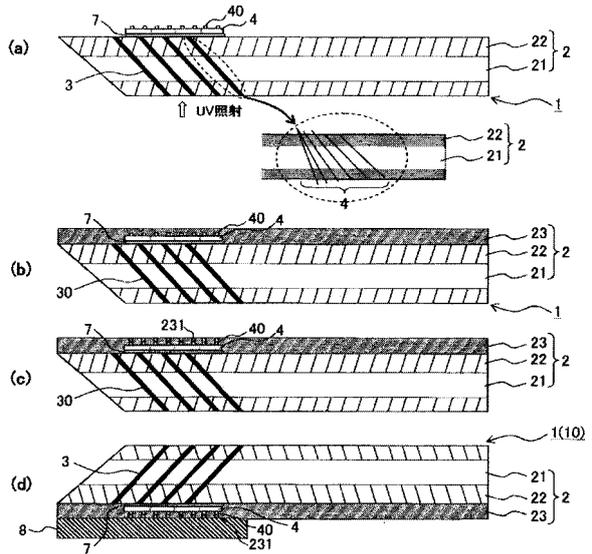
【図8】



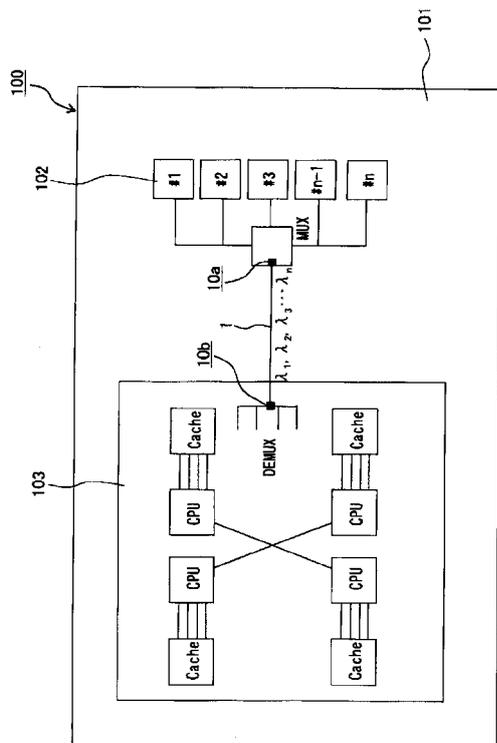
【図9】



【図10】



【図11】



フロントページの続き

- (72)発明者 仲川 博
茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内
- (72)発明者 菊地 克弥
茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内
- (72)発明者 岡田 義邦
茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内
- (72)発明者 伊藤 日出男
東京都江東区青海2-4-1 6 独立行政法人産業技術総合研究所臨海副都心センター内
- (72)発明者 所 和彦
茨城県つくば市東1-1-1 独立行政法人産業技術総合研究所つくばセンター内

審査官 井上 徹

- (56)参考文献 特開平10-013345(JP,A)
特開2003-086875(JP,A)
特開平09-090146(JP,A)
特開2004-053992(JP,A)
特開平07-128531(JP,A)
特開2004-046004(JP,A)
特開2001-242354(JP,A)
特開2000-347050(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02B 6/00 - 6/036、6/12 - 6/14、
6/26 - 6/34、6/42、6/44、
H01S 5/00 - 5/50、
H01L 31/00 - 31/0264、31/08 - 31/09、
51/42