

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6917726号
(P6917726)

(45) 発行日 令和3年8月11日(2021.8.11)

(24) 登録日 令和3年7月26日(2021.7.26)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G09G 3/20 (2006.01)	G09G 3/20 623R
G02F 1/133 (2006.01)	G09G 3/20 623X
	G09G 3/20 621M
	G02F 1/133 550

請求項の数 7 (全 18 頁)

(21) 出願番号	特願2017-24328 (P2017-24328)	(73) 特許権者	502356528
(22) 出願日	平成29年2月13日 (2017. 2. 13)		株式会社ジャパンディスプレイ
(65) 公開番号	特開2018-132563 (P2018-132563A)		東京都港区西新橋三丁目7番1号
(43) 公開日	平成30年8月23日 (2018. 8. 23)	(74) 代理人	100076314
審査請求日	令和1年8月26日 (2019. 8. 26)		弁理士 蔦田 正人
		(74) 代理人	100112612
			弁理士 中村 哲士
		(74) 代理人	100112623
			弁理士 富田 克幸
		(74) 代理人	100163393
			弁理士 有近 康臣
		(74) 代理人	100189393
			弁理士 前澤 龍

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

表示パネルを構成する第1絶縁基板と、
 前記第1絶縁基板上の表示領域に設けられた複数のゲート線と、
 前記表示領域において、前記ゲート線と交差するように設けられた複数の信号線と、
 前記ゲート線と前記信号線の交叉する位置にそれぞれ設けられたスイッチング素子と、
 前記スイッチング素子に接続された画素電極とを含む画素と、
 画像信号を出力する信号線ドライバと、
 前記信号線ドライバから出力された前記画像信号を、前記画素に接続された前記信号線
 へ前記画像信号を振り分ける信号選択回路と、
 前記信号線ドライバから前記信号選択回路に第1開閉信号を供給する第1開閉信号線と
 、
 前記信号線ドライバから前記信号選択回路に前記第1開閉信号とは異なる極の第2開閉
 信号を供給する第2開閉信号線と、
 を有し、
 前記信号選択回路は、n型スイッチとp型スイッチを組み合わせたCMOSからなり前
記第1開閉信号により開閉するアナログスイッチと、前記n型スイッチと前記p型スイ
チを組み合わせたCMOSからなり前記第2開閉信号により開閉するアナログスイッチを
それぞれ複数備え、それぞれの前記アナログスイッチの入力側には、前記信号線ドライバ
からの前記画像信号が入力され、出力側から前記信号線に前記画像信号が出力され、

前記第 1 開閉信号線から分岐した第 1 制御線が、前記 n 型スイッチのゲートに接続され、
 前記第 2 開閉信号線から分岐した第 2 制御線が、前記 p 型スイッチのゲートに接続され、
 前記第 1 開閉信号線の一端は前記信号線ドライバに接続され、他端は開放され、
 前記第 2 開閉信号線の一端は前記信号線ドライバに接続され、他端は開放され、
 前記第 1 開閉信号線の開放された前記他端と、前記第 2 開閉信号線の開放された前記他端とは、前記第 1 絶縁基板の異なる側に設けられている、
 表示装置。

【請求項 2】

前記第 1 開閉信号線の開放された前記他端と、前記信号線ドライバに一端が接続された第 1 ダミー線の他端とが、切断部を跨いで形成されている、
 請求項 1 に記載の表示装置。

【請求項 3】

前記第 2 開閉信号線の開放された前記他端と、前記信号線ドライバに一端が接続された第 2 ダミー線の他端とが、切断部を跨いで形成されている、
 請求項 1 に記載の表示装置。

【請求項 4】

前記第 1 開閉信号線は、絶縁膜を挟んで第 1 上開閉信号線と第 1 下開閉信号線から構成され、

前記第 1 上開閉信号線と前記第 1 下開閉信号線とは上下に重ならず、また、一部のみ電氣的に接続されている、

請求項 1 に記載の表示装置。

【請求項 5】

前記第 2 開閉信号線は、絶縁膜を挟んで第 2 上開閉信号線と第 2 下開閉信号線から構成され、

前記第 2 上開閉信号線と前記第 2 下開閉信号線とは上下に重ならず、また、一部のみ電氣的に接続されている、

請求項 1 に記載の表示装置。

【請求項 6】

前記第 1 絶縁基板上の前記表示領域において、

前記第 1 絶縁基板上に形成され、前記ゲート線を構成する第 1 金属線と、

前記第 1 金属線上に形成された第 1 絶縁膜と、

前記第 1 絶縁膜上に形成され、前記信号線を構成する第 2 金属線と、

前記第 2 金属線上に形成された有機絶縁膜と、

前記有機絶縁膜上に形成された第 1 透明電極と、

前記第 1 透明電極上に形成された第 3 金属線と、

前記第 3 金属線上に形成された第 2 絶縁膜と、

前記第 2 絶縁膜上に形成され、前記画素電極を構成する第 2 透明電極と、

を有している、

請求項 1 に記載の表示装置。

【請求項 7】

前記第 1 開閉信号線と前記第 2 開閉信号線とは、前記第 2 金属線で形成されている、

請求項 6 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関するものである。

【背景技術】

【0002】

10

20

30

40

50

液晶表示装置の表示パネルのアレイ基板には、ゲート線と、このゲート線と直交するように配された信号線とが配線され、ゲート線と信号線の交差位置に色毎の画素が設けられている。信号線ドライバから出力された画像信号は、信号選択回路において各色の画素に振り分けられると共に極性を反転させられ、信号線に出力される。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2016-197400号公報

【発明の概要】

【発明が解決しようとする課題】

10

【0004】

上記信号選択回路は、画素毎に設けられたCMOSからなるアナログスイッチを有している。この複数のアナログスイッチには、パルス状の正極の開閉信号と負極の開閉信号を供給するための開閉信号線が接続されている。これら開閉信号線には、パルス状の開閉信号を供給するため、ノイズが放出されるという問題点があった。

【0005】

そこで本発明は上記問題点に鑑み、信号選択回路に含まれるアナログスイッチに接続された開閉信号線からのノイズを低減できる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

20

本発明は、表示パネルを構成する第1絶縁基板と、前記第1絶縁基板上の表示領域に設けられた複数のゲート線と、前記表示領域において、前記ゲート線と交差するように設けられた複数の信号線と、前記ゲート線と前記信号線の交叉する位置にそれぞれ設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極とを含む画素と、画像信号を出力する信号線ドライバと、前記信号線ドライバから出力された前記画像信号を、前記画素に接続された前記信号線へ前記画像信号を振り分ける信号選択回路と、前記信号線ドライバから前記信号選択回路に第1開閉信号を供給する第1開閉信号線と、前記信号線ドライバから前記信号選択回路に前記第1開閉信号とは異なる極の第2開閉信号を供給する第2開閉信号線と、を有し、前記信号選択回路は、n型スイッチとp型スイッチを組み合わせたCMOSからなり前記第1開閉信号により開閉するアナログスイッチと、前記
n型スイッチと前記p型スイッチを組み合わせたCMOSからなり前記第2開閉信号により開閉するアナログスイッチをそれぞれ複数備え、それぞれの前記アナログスイッチの入力側には、前記信号線ドライバからの前記画像信号が入力され、出力側から前記信号線に前記画像信号が出力され、前記第1開閉信号線から分岐した第1制御線が、前記n型スイッチのゲートに接続され、前記第2開閉信号線から分岐した第2制御線が、前記p型スイッチのゲートに接続され、前記第1開閉信号線の一端は前記信号線ドライバに接続され、他端は開放され、前記第2開閉信号線の一端は前記信号線ドライバに接続され、他端は開放され、前記第1開閉信号線の開放された前記他端と、前記第2開閉信号線の開放された前記他端とは、前記第1絶縁基板の異なる側に設けられている、表示装置である。

30

【図面の簡単な説明】

40

【0007】

【図1】本発明の実施形態1の液晶表示装置の表示パネルにおける画素に関する平面図である。

【図2】共通電極と第2センサ電極の関係を示す図である。

【図3】画素の拡大平面図である。

【図4】図3におけるA-A線断面図である。

【図5】図3におけるB-B線断面図である。

【図6】図3におけるC-C線断面図である。

【図7】図3におけるD-D線断面図である。

【図8】アレイ基板の下周辺部の平面図である。

50

【図 9】(a) は信号選択回路の回路図、(b) は p 型スイッチ 78 に正極の画像信号の書き込みが行われた場合の回路図、(c) は n 型スイッチ 76 に負極の画像信号の書き込みが行われた場合の回路図である。

【図 10】信号選択回路の配線状態を示す平面図である。

【図 11】液晶表示装置の第 1 工程、第 2 工程の説明図である。

【図 12】第 3 工程、第 4 工程の説明図である。

【図 13】第 5 工程、第 7 工程の説明図である。

【図 14】第 8 工程、第 9 工程の説明図である。

【図 15】実施形態 2 のアレイ基板の下周辺部の平面図である。

【図 16】実施形態 3 の第 1 開閉信号線の平面図である。

【図 17】実施形態 4 の共通電極とセンサ電極の平面図である。

【発明を実施するための形態】

【0008】

本発明の一の実施形態の液晶表示装置について、図面を参照して説明する。なお、実施形態における開示はあくまで一例に過ぎず、当業者において、発明の趣旨を保つての適宜変更について容易に想到し得るものについては、当然本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の対応に比べ、各部の幅、厚さ、形状などについて模式的に表される場合があるが、あくまでも一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素、同一の符号を付して、詳細な説明を適宜省略することがある。

【0009】

本実施形態の液晶表示装置は、具体例において、IPS (In-Plane Switching) 方式などと呼ばれる横電界方式のものであり、特に、IPS 方式の一例としてのフリンジ電界を用いる FFS (Fringe Field Switching) 方式である。

【0010】

また、本実施形態の信号ドライバ及び信号選択回路は、有機 EL 表示装置でも適用可能である。

【実施形態 1】

【0011】

実施形態 1 の液晶表示装置について、図 1 ~ 図 1 4 を参照して説明する。

【0012】

(1) 表示パネル 1 の全体構成

液晶表示装置の表示パネル 1 は、アレイ基板 2 と、対向基板 3 と、これらの間隙に保持される液晶層 4 と、両基板 2, 3 の周辺領域 9 同士を貼り合わせて液晶層 4 を封止するシール部材 5 とにより形成されている。表示パネル 1 は、画像を表示するための表示領域 8 と、それを囲む周辺領域 9 とからなる。表示領域 8 には、画素 6 が格子状に配されている。

【0013】

(2) 表示パネル 1 の回路構成

表示パネル 1 の回路構成について図 1 と図 2 を参照して説明する。図 1 は、表示パネル 1 が画像を表示するときにアレイ基板 2 における回路構成を示している。

【0014】

図 1 に示すように、アレイ基板 2 のガラス基板 10 の表示領域 8 において、横方向 (x 軸方向) のゲート線 16 と、縦方向 (y 軸方向) の信号線 15 とが格子状に配列され、これらの交点毎に画素 6 が形成されている。別の言い方をすれば、2 本のゲート線と 2 本のソース線により区画された領域を画素 6 と定義することもできる。画素 6 は、スイッチング素子である n 型チャンネル、又は、p 型チャンネルの TFT (薄膜トランジスタ) 7、画素電極 14 を有している。TFT 7 のゲート電極が、ゲート線 16 に接続され、ソース電極が信号線 15 に接続され、ドレイン電極が画素電極 14 に接続されている。なお、画素 6 は、それぞれ R (赤色)、G (緑色)、B (青色) の画素に対応する。

10

20

30

40

50

【 0 0 1 5 】

アレイ基板 2 の下周辺領域 9 には、信号線ドライバ 5 2 と信号選択回路 5 3 が設けられている。信号線ドライバ 5 2 と信号選択回路 5 3 については、後述する。

【 0 0 1 6 】

ガラス基板 1 0 の左周辺領域 9 には、縦方向に沿ってゲートドライバ 5 0 が設けられている。このゲートドライバ 5 0 は、各ゲート線 1 6 にゲート信号を出力する。

【 0 0 1 7 】

(3) タッチセンサの構造

タッチセンサの構造について図 2 を参照して説明する。図 2 は、表示パネル 1 がタッチパネルとして機能するときのアレイ基板 2 と対向基板 3 の回路構成を示している。

10

【 0 0 1 8 】

アレイ基板 2 には、図 2 に示すように、コモン電極と第 1 センサ電極を兼ねた共通電極 1 3 が、横方向 (x 軸方向) に延在し、かつ、縦方向 (y 軸方向) に所定間隔毎に設けられている。

【 0 0 1 9 】

アレイ基板 2 の周辺領域 9 まで延びた共通電極 1 3 の左側には、図 2 に示すように、画像を表示するとき共通電極 1 3 に直流のコモン電圧を供給するコモン給電線 5 4 が縦方向に沿って配線されている。コモン給電線 5 4 の左側には、タッチセンサとして使用するとき高周波パルスを提供するセンサ給電線 5 6 が縦方向に沿って配線されている。

【 0 0 2 0 】

センサ給電線 5 6 の左側には、上記で説明したゲートドライバ 5 0 が設けられている。

20

【 0 0 2 1 】

コモン給電線 5 4 とセンサ給電線 5 6 との間には、切り替えスイッチ 5 8 が配されている。この切り替えスイッチ 5 8 は、横方向に延びた共通電極 1 3 毎に設けられ、それぞれの切り替えスイッチ 5 8 によって、共通電極 1 3 に対しコモン給電線 5 4 から直流のコモン電圧を供給するか、又は、センサ給電線 5 6 から高周波パルスを提供するかを選択する。

【 0 0 2 2 】

コモン給電線 5 4 と表示領域 8 との間には E N B 回路 6 0 が設けられている。E N B 回路 6 0 は、ゲートドライバ 5 0 からの各ゲート線 1 6 に出力されるゲート信号の O N / O F F タイミングを制御している。

30

【 0 0 2 3 】

センサ給電線 5 6 は、図 2 に示すように、アレイ基板 2 の下周辺領域 9 に設けられた第 1 センサ制御部 6 2 に接続されている。第 1 センサ制御部 6 2 は、センサ給電線 5 6 へタッチセンサ用の高周波パルス状であるセンサ電圧を出力する。また、コモン給電線 5 4、切り替えスイッチ 5 8 も、第 1 センサ制御部 6 2 に接続されている。第 1 センサ制御部 6 2 は、コモン給電線 5 4 に所定の直流のコモン電圧を給電し、切り替えスイッチ 5 8 には、表示時とタッチセンサ時の切り替えをおこなうためのタイミング信号を出力する。

【 0 0 2 4 】

対向基板 3 の表面には、図 2 に示すように、第 2 センサ電極 (以下、単に「センサ電極」という) 1 1 2 が縦方向 (y 軸方向) に延び、かつ、横方向 (x 軸方向) に所定間隔毎に設けられている。各センサ電極 1 1 2 の下端は、アレイ基板 2 の下周辺領域 9 に設けられた第 2 センサ制御部 6 4 に接続されている。

40

【 0 0 2 5 】

表示パネル 1 は、相互静電容量方式のタッチセンサとして使用する場合には、図 2 に示すように、切り替えスイッチ 5 8 がセンサ給電線 5 6 の位置に切り替わり、第 1 センサ制御部 6 2 から供給された高周波パルスを共通電極 1 3 に供給し、人の指がセンサ電極 1 1 2 に接触、又は、近づくと、センサ電極 1 1 2 と共通電極 1 3 との間の容量が変化し、その容量の変化と変化した位置を第 2 センサ制御部 6 4 が検出する。

【 0 0 2 6 】

50

(4) 画素6

画素6の構造について図3を参照して説明する。図3に示すように、RGBの各色の画素6は、信号線15の方向に沿って長く伸び、その長手方向の領域の大部分が、画素開口部31に相当し、この部分にスリット14Bを有する画素電極14が配置されている。TFT7は、画素6の一端部に形成され、画素電極14から伸びる画素電極延在部14Aが配置されている。

【0027】

(5) アレイ基板2

アレイ基板2の構造について図3～図7を参照して説明する。

【0028】

アレイ基板2のガラス基板10の上には、TFT7の半導体を構成するポリシリコン配線17が形成されている(図5参照)。

【0029】

ポリシリコン配線17の上には、ゲート絶縁膜16Cが形成されている(図5参照)。

【0030】

ゲート絶縁膜16Cの上には、ゲート線16が所定間隔毎に平行に横方向(x軸方向)に形成されている(図6、図7参照)。ゲート線16のTFT7に対応する位置には、TFT7と接続されるゲート電極用枝線16Aが縦方向に伸びている(図5参照)。また、第1金属線16Bが縦方向に形成されている(図5、図6参照)。この第1金属線16Bは、横方向のゲート線16と直交する方向であって、縦方向の信号線15と対応する位置に形成され、第1金属線16Bは、他の導電層からフローティングの状態であり、ゲート線16と同層に同じ材料で形成された金属部であり、アレイ突起部11の高さを高くするために設けられている。

【0031】

ゲート線16、ゲート電極用枝線16A、第1金属線16Bの上には、第1絶縁膜15Bが形成されている(図3～図7参照)。

【0032】

第1絶縁膜15Bの上には、信号線15が縦方向(y軸方向)に形成されている(図5、図6参照)。

【0033】

第1金属線16Bと信号線15の上には、有機絶縁膜(平坦化膜)12が形成されている。有機絶縁膜12は、信号線15及びその近傍に関しては他の部分より厚く覆い、アレイ突起部11を形成している(図5、図6参照)。そして、このアレイ突起部11は、信号線15の方向に沿って長い画素開口部31を左右から挟むように、連続して形成されている。

【0034】

アレイ突起部11の有機絶縁膜12上には、ITOやIZO等の透明導電材料からなる共通電極13が、所定間隔毎に横方向(x軸方向)に形成されている(図2、図6参照)。

【0035】

ゲート線16上で、かつ、共通電極13上には、第3金属線20が、横方向に形成されている(図6参照)。

【0036】

共通電極13、第3金属線20等の上には、第2絶縁膜13Bが形成されている(図3～図7参照)。

【0037】

第2絶縁膜13Bの上には、画素電極14が配置されている(図4、図6参照)。

【0038】

第2絶縁膜13Bと画素電極14の上には、配向膜18が形成されている(図3～図7参照)。この配向膜18は、液晶層4と接している。配向膜18は、ラビング処理もしくは

10

20

30

40

50

は光配向処理によって配向処理された水平配向膜であっても良いし、垂直配向膜であっても良い。

【0039】

アレイ突起部11に関してさらに詳しく説明する。アレイ突起部11の有機絶縁膜12は、画素開口領域31内の有機絶縁膜12よりも高く形成され、かつ、信号線15の方向に沿って延びている。アレイ突起部11は、図5、図6に示すように、ガラス基板10上に形成されたポリシリコン配線17、その上に形成されたゲート絶縁膜16C、その上に形成された第1金属線16B、その上に形成された第1絶縁膜15B、その上に形成された信号線15、その上に形成された有機絶縁膜12、その上に形成された共通電極13、その上に形成された第3金属線20、その上に形成された第2絶縁膜13B、その上に形成された配向膜18を有する。アレイ突起部11の高さは、他の部分の有機絶縁膜12より高く形成されている。第1絶縁膜15B及び第2絶縁膜13Bは、例えば無機材料により形成されている。

10

【0040】

また、図7に示すように、横方向の各ゲート線16の端部で、かつ、アレイ基板2の周辺領域において、ゲート線16と連続してゲート引き出し線16Dが横方向に形成されている。

【0041】

(6) 対向基板3

対向基板3について図3、図4を参照して説明する。

20

【0042】

対向基板3のガラス基板100の下には、黒色の樹脂材料により格子状に設けられたブラックマトリクス102が形成されている。ブラックマトリクス102は、信号線15及びその近傍を覆うように信号線15に沿って延びる縦部分と、各スイッチング部32及びゲート線16に沿って連続して延びており、格子状に形成されている。ブラックマトリクス102の格子状の各開口部分が、画素開口部31に対応する。

【0043】

ブラックマトリクス102の下には、図3に示すようにR(赤色)、G(緑色)、B(青色)からなるカラーフィルタ層104が形成されている。

【0044】

カラーフィルタ層104の下には、樹脂からなるオーバーコート層106が形成されている。

30

【0045】

オーバーコート層106の下には、対向突起部108が形成されている。対向突起部108は、ゲート線16に沿って丸角の長方形をなし、信号線15からスイッチング部32にかけて設けられている。

【0046】

オーバーコート層106の下と対向突起部108の下には、配向膜110が形成され、液晶層4と接している。

【0047】

対向基板3のガラス基板100の上には、センサ電極(第2センサ電極)112が、縦方向に沿って延び、かつ、横方向に所定間隔毎に形成されている(図2参照)。

40

【0048】

(7) スペース

図3~図5、図7に示すように、アレイ突起部11の頂部と対向突起部108の頂部とが当接されて、スペース(フォトスペース)としての役割を果たす。すなわち、縦方向の信号線15に沿って延びるアレイ突起部11と、横方向のゲート線16に沿って延びる対向突起部108とがクロス状に組み合わせることで、一つのスペースを形成している。

【0049】

このようにして形成されるスペースは、複数の画素6に一つの割合で設けることができ

50

、例えば4つの画素6当たり1つ、又は8つの画素6当たり1つの割合で設けることができる。

【0050】

図5、図7に示すように、アレイ突起部11と対向突起部108とからなる柱状スペーサによって液晶層4の厚みを維持できる。

【0051】

(8) 信号線ドライバ52と信号選択回路53

次に、信号線ドライバ52と信号選択回路53について図1と図8を参照して説明する。図1と図8に示すように、下周辺領域9には、信号線ドライバ52と信号選択回路53がx軸方向に沿って設けられている。信号線ドライバ52は、RGBの画像信号を信号選択回路53に出力する。信号選択回路53は、信号線ドライバ52から出力されたRGBの画像信号をRの画像信号、Gの画像信号、Bの画像信号に振り分けると共に極性を反転させて信号線15R、G、Bに出力する。この信号線15R、G、Bには、R、G、Bの色毎に形成された画素6が接続されている。

10

【0052】

図8に示すように、信号線ドライバ52から信号選択回路53へは、RGBの画像信号を出力するための画像信号線66が配線されている。また、信号線ドライバ52から信号選択回路53へは、信号選択回路53を制御するための第1開閉信号線70と第2開閉信号線72とが配線されている。

【0053】

20

図8に示すように、第1開閉信号線70は、信号線ドライバ52の左側から引き出された後、信号選択回路53の上辺に沿って配線され、その後に信号線ドライバ52の右側に接続されている。すなわち、第1開閉信号線70は、左側の傾斜部分を含む左引き出し部分700と、信号選択回路53に沿った直線部分702と、右側に設けられた傾斜部分を含む右引き出し部分704とによってループ状に構成されている。そして、直線部分702の右端部と右引き出し部分704とが切断され、直線部分702の右端部が開放端706となり、信号線ドライバ52からの片側給電となる。そして、切り離された右引き出し部分704を以下では「第1ダミー線704」という。

【0054】

図8に示すように、第2開閉信号線72は、信号線ドライバ52の左側から引き出された後、信号選択回路53の下辺に沿って配線され、その後に信号線ドライバ52の右側に接続されている。すなわち、第2開閉信号線72は、左側の傾斜部分を含む左引き出し部分720と、信号選択回路53に沿った直線部分722と、右側に設けられた傾斜部分を含む右引き出し部分724とによってループ状に構成されている。そして、直線部分722の右端部と右引き出し部分724とが切断され、直線部分722の右端部が開放端726となり、信号線ドライバ52からの片側給電となる。そして、切り離された右引き出し部分724を以下では「第2ダミー線724」という。

30

【0055】

(9) 信号選択回路53の回路構成

信号選択回路53の回路構成について図9(a)(b)(c)を参照して説明する。

40

【0056】

図9(a)に示すように、第1開閉信号線70は、R(赤色)の第1開閉信号線70Rと、G(緑色)の第1開閉信号線70Gと、B(青色)の第1開閉信号線70Bとの3本から構成されている。そして、nch用の正極の第1開閉信号ASW__RGBが信号線ドライバ52から出力される。なお、Rの第1開閉信号線70R、Gの第1開閉信号線70G、Bの第1開閉信号線70Bをまとめて表現するときは、「第1開閉信号線70」と呼ぶ。

【0057】

図9(a)に示すように、第2開閉信号線72は、Rの第2開閉信号線72Rと、Gの第2開閉信号線72Gと、Bの第2開閉信号線72Bの3本から構成されている。そして

50

、p c h用の負極の第2開閉信号X A S W _ R G Bが信号線ドライバ52から出力される。なお、Rの第2開閉信号線72R、Gの第2開閉信号線72G、Bの第1開閉信号線72Bをまとめて表現するときは、「第2開閉信号線72」と呼ぶ。

【0058】

アナログスイッチ74は、R(赤色)のアナログスイッチ74Rと、G(緑色)のアナログスイッチ74Gと、B(青色)のアナログスイッチ74Bとが1組として設けられ、これら1組のアナログスイッチ74R、74G、74Bが複数組設けられている。

【0059】

アナログスイッチ74は、CMOSからなるn型スイッチ76とp型スイッチ78とを組み合わせたものである。正極の第1開閉信号A S Wと負極の第2開閉信号X A S Wによって、n型スイッチ76とp型スイッチ78とは同時に開閉する。そして、図9(b)に示すように、p型スイッチ78は、信号線ドライバ52からの画像信号が正極の場合に書き込みが主に行われ、信号線15に画像信号が出力される。一方、図9(c)に示すように、n型スイッチ76は、信号線ドライバ52からの画像信号が負極の場合に書き込みが主に行われ、信号線15に画像信号が出力される。また、アナログスイッチ74Rは、Rの画像信号を信号線15Rに出力するときに動作し、Gのアナログスイッチ74Gは、Gの画像信号を信号線15Gに出力するときに動作し、アナログスイッチ74Bは、Bの画像信号を信号線15Bに出力するときに動作する。

【0060】

アナログスイッチ74Rの入力端子には、画像信号線66が接続され、出力端子にはRの画素6に接続された信号線15Rが接続されている。n型スイッチ76Rの第1制御端子nRには、第1開閉信号線72Rが接続され、正極の第1開閉信号A S W Rが入力する。p型スイッチ78Rの第2制御端子pRには、第2開閉信号線72Rが接続され、負極の第2開閉信号X A S W Rが入力する。

【0061】

アナログスイッチ74Gの入力端子には、画像信号線66が接続され、出力端子にはGの画素6に接続された信号線15Gが接続されている。n型スイッチ76Gの第1制御端子nGには、第1開閉信号線72Gが接続され、正極の第1開閉信号A S W Gが入力する。p型スイッチ78Gの第2制御端子pGには、第2開閉信号線72Gが接続され、負極の第2開閉信号X A S W Gが入力する。

【0062】

アナログスイッチ74Bの入力端子には、画像信号線66が接続され、出力端子にはBの画素6に接続された信号線15Bが接続されている。n型スイッチ76Bの第1制御端子nBには、第1開閉信号線72Bが接続され、正極の第1開閉信号A S W Bが入力する。p型スイッチ78Bの第2制御端子pBには、第2開閉信号線72Bが接続され、負極の第2開閉信号X A S W Bが入力する。

【0063】

(10) 信号選択回路53の配線構造

図10は、信号選択回路53の配線構造を示した平面図である。この図10において、実線で記載された配線は、表示領域における信号線15を形成する第2金属線で配線されたものを示し、点線で記載された配線は、ゲート線16を形成する第1金属線で配線されたものである。これら上下間の配線の電氣的接続は、それぞれコンタクトホール82、86、90、94で行われる。

【0064】

第1開閉信号線70R、70G、70Bは、第2金属線でx軸方向に沿って配線されている。第2開閉信号線72R、72G、72Bは、第2金属線でx軸方向に沿って配線されている。

【0065】

複数組のアナログスイッチ74は、第1開閉信号線70と第2開閉信号線72の間に形成されている。

10

20

30

40

50

【 0 0 6 6 】

アナログスイッチ 7 4 R , 7 4 G , 7 4 B の n 型スイッチ 7 6 R , 7 6 G , 7 6 B の第 1 制御端子に接続された第 1 制御線 8 8 R , 8 8 G , 8 8 B は、第 1 金属線で形成され、コンタクトホール 9 0 を介して第 1 開閉信号線 7 0 R , 7 0 G , 7 0 B と電氣的に接続されている。

【 0 0 6 7 】

アナログスイッチ 7 4 R , 7 4 G , 7 4 B の p 型スイッチ 7 8 R , 7 8 G , 7 8 B の第 2 制御端子に接続された第 2 制御線 9 2 R , 9 2 G , 9 2 B は、第 1 金属線で形成され、コンタクトホール 9 4 を介して第 2 開閉信号線 7 2 R , 7 2 G , 7 2 B と電氣的に接続されている。

10

【 0 0 6 8 】

アナログスイッチ 7 4 の n 型スイッチ 7 6 の入力端子と p 型スイッチ 7 8 の入力端子とを接続する入力線 8 0 は、第 2 金属線で配線され、画像信号線 6 6 は第 1 金属線で配線され、入力線 8 0 と画像信号線 6 6 とは、コンタクトホール 8 2 で接続されている。

【 0 0 6 9 】

アナログスイッチ 7 4 の n 型スイッチ 7 6 の出力端子と p 型スイッチ 7 8 の出力端子とを接続する出力線 8 4 は第 2 金属線より配線され、第 1 金属線で形成された接続線 9 6 とコンタクトホール 8 6 を介して電氣的に接続されている。接続線 9 6 は、第 2 金属線で形成された信号線 1 5 とコンタクトホール 9 8 を介して電氣的に接続されている。

【 0 0 7 0 】

(1 1) アレイ基板 2 の製造工程

アレイ基板 2 の製造工程の概略について図 1 1 ~ 図 1 4 を参照して説明する。

20

【 0 0 7 1 】

第 1 工程において、図 1 1 に示すように、アレイ基板 2 のガラス基板 1 0 上に、画素 6 毎にポリシリコン配線 1 7 を縦方向に形成する。次に、各ポリシリコン配線 1 7 と共にアレイ基板 2 全体を酸化シリコン膜や窒化シリコン膜等からなるゲート絶縁膜 1 6 C によって被覆する。

【 0 0 7 2 】

第 2 工程において、図 1 1 に示すように、モリブデン合金等の金属層により横方向にゲート線 1 6、ゲート線 1 6 から縦方向に伸びたゲート電極用枝線 1 6 A、ゲート線 1 6 と直交し、かつ、独立した縦方向の第 1 金属線 1 6 B、ゲート線 1 6 端部から伸びたゲート引き出し線 1 6 D とを形成する。次に、これら線と共にアレイ基板 2 全体を酸化シリコン膜や窒化シリコン膜等からなる第 1 絶縁膜 1 5 B により被覆する。また、ゲート線 1 6 の形成するとき、アナログスイッチ 7 4 に関する入力線 8 0、出力線 8 4、第 1 制御線 8 8、第 2 制御線 9 2 を形成する。

30

【 0 0 7 3 】

第 3 工程において、図 1 2 に示すように、第 1 絶縁膜 1 5 B 及びゲート絶縁膜 1 6 B を貫き、ポリシリコン配線 1 7 の両端部を露出させるコンタクトホール 1 9 A、1 9 A を形成する。

【 0 0 7 4 】

第 4 工程において、図 1 2 に示すように、第 1 絶縁膜 1 5 B 上で、かつ、第 1 金属線 1 6 B 上にアルミニウム、その合金等（例えば、T A T (T i / A l / T i)) の金属によって第 2 金属線である信号線 1 5 を縦方向に形成する。このときに同じ材料で、T F T 7 側のコンタクトホール 1 9 A には、第 1 の島状パターン 1 5 A を形成する。信号線 1 5 を形成するとき、第 1 開閉信号線 7 0 R , 7 0 G , 7 0 B と第 2 開閉信号線 7 2 R , 7 2 G , 7 2 B とを形成する。

40

【 0 0 7 5 】

第 5 工程において、アレイ突起部 1 1 を備える透明の有機絶縁膜 1 2 を形成し、これにより信号線 1 5 及び第 1 の島状パターン 1 5 A を被覆する。次に、第 1 の島状パターン 1 5 A の一部を露出させるコンタクトホール 1 9 B を形成する。

50

【 0 0 7 6 】

第 6 工程において、図 1 3 に示すように、有機絶縁膜 1 2 上に I T O や I Z O 等の透明導電材料からなる共通電極 1 3 を形成する。このときに T F T 7 の部分には、同じ材料で第 2 の島状パターン 1 3 A を形成する。共通電極 1 3 は、図 2 に示すように、横方向に並んだ画素 6 を覆うように、横方向に形成する。

【 0 0 7 7 】

第 7 工程において、図 1 3 に示すように、共通電極 1 3 上で、かつ、ゲート線 1 6 の上に第 3 金属線 2 0 を形成する。第 3 金属線 2 0 の材料としては、例えば、M A M (M o / A l / M o) である。

【 0 0 7 8 】

第 8 工程において、図 1 4 に示すように、共通電極 1 3 、コモン線 2 0 等を被覆する第 2 絶縁膜 1 3 B をアレイ基板 2 全体に形成する。次に、第 2 の島状パターン 1 3 A の一部を露出させるコンタクトホール 1 9 C を形成する。

【 0 0 7 9 】

第 9 工程において、図 1 4 に示すように、I T O や I Z O 等の透明導電材料からなる画素電極 1 4 を形成する。画素電極 1 4 には、スリット 1 4 B を信号線 1 5 に沿って形成する。

【 0 0 8 0 】

第 1 0 工程において、樹脂よりなる配向膜 1 8 をアレイ基板 2 全体に形成する。最後に、紫外線照射による光配向処理を行う。

【 0 0 8 1 】

(1 2) 効果

本実施形態によれば、第 1 開閉信号線 7 0 R , 7 0 G , 7 0 B と第 2 開閉信号線 7 2 R , 7 2 G , 7 2 B の他端が開放されているため、配線が高抵抗となり、高周波パルス状の第 1 開閉信号 A S W 、第 2 開閉信号 X A S W のスルーレートが低下し、ノイズの発生を防止できる。また、片側給電となっているため、ループ形状とは異なりノイズの影響をより低減できる。

【 0 0 8 2 】

また、表示パネル 1 が完成した後、第 1 開閉信号線 7 0 又は第 2 開閉信号線 7 2 が断線により正常に作動しないことがテストで判明しても、第 1 ダミー線 7 0 4 、又は、第 2 ダミー線 7 2 4 を接続することにより、信号選択回路 5 3 を正常に動作させることができる。

【 0 0 8 3 】

(1 3) 変更例

上記実施形態 1 ではアレイ基板 2 の右側に第 1 開閉信号線 7 0 と第 2 開閉信号線 7 2 の開放端を設けたが、これに代えて、直線部分 7 0 2 、7 2 2 の左側に開放端 7 0 6 , 7 2 6 を設けてもよい。

【実施形態 2】

【 0 0 8 4 】

次に、実施形態 2 の液晶表示装置について図 1 5 を参照して説明する。

【 0 0 8 5 】

実施形態 1 では、第 1 開閉信号線 7 0 と第 2 開閉信号線 7 2 の開放された端部は、アレイ基板の右側に設けられたが、本実施形態では、これに代えて、第 1 開閉信号線 7 0 の直線部分 7 0 2 の左側端部を開放し、第 2 開閉信号線 7 2 は右側の端部を開放する。

【 0 0 8 6 】

これにより、第 1 開閉信号線 7 0 及び第 2 開閉信号線 7 2 の終端部でアナログスイッチ 7 4 の書き込み不足があっても、互いに書き込みマージンを確保できる。

【 0 0 8 7 】

上記実施形態 2 では、第 1 開閉信号線 7 0 の開放端を左側、第 2 開閉信号線 7 2 の右側を開放端としたが、これに代えて第 1 開閉信号線 7 0 の右側を開放端、第 2 開閉信号線 7

10

20

30

40

50

2の左側を開放端としてもよい。

【実施形態3】

【0088】

次に、実施形態3の液晶表示装置について図16を参照して説明する。

【0089】

上記実施形態では、第1開閉信号線70、第2開閉信号線72は第2金属線でのみ形成したが、本実施形態では、この第2金属線からなる第1上開閉信号線70に加えて、その下層に第1金属線で第1下開閉信号線708を形成する。この場合に、上層の第1上開閉信号線70と下層の第1下開閉信号線708とは図16に示すように重ならないようにずらした位置に設け、第1開閉信号線70と第1開閉信号線708とは、コンタクトホール710で接続する。

10

【0090】

また、第2開閉信号線72も同様に、第2金属線からなる第2上開閉信号線に加えて、その下層に第1金属線で第2下開閉信号線を形成する。

【0091】

本実施形態によれば、上層の第1上開閉信号線70が断線しても、また、下層の第1下開閉信号線708が断線しても、全体としては電氣的に接続された状態となり、信号選択回路53が正常に動作する。

【実施形態4】

【0092】

次に、実施形態4の液晶表示装置について図17を参照して説明する。

20

【0093】

実施形態1においては、アレイ基板2に設けられた共通電極13は、横方向(x軸方向)に沿って設けられ、対向基板3に設けられたセンサ電極112は、縦方向(y軸方向)に沿って設けられている。

【0094】

これに代えて、本実施形態では、アレイ基板2に設けられた共通電極13が、信号線15と平行な縦方向(y軸方向)に沿って設けられ、対向基板3に設けられたセンサ電極112が、ゲート線16と平行なx軸方向に沿って設けられている。

【変更例】

30

【0095】

上記各実施形態では、R、G、Bからなる画素6を用いたが、これに代えてR、G、B、W(白色)からなる画素6を用いてもよく、この場合には4個の画素6が1組のアナログスイッチ74に接続される。

【0096】

また、本発明の実施形態を基にして、当業者が適宜設計変更して実施し得る全ての実施形態も、本発明の要旨を包含する限り、本発明の範囲に属する。

【0097】

また、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に属するものと了解される。例えば、上記実施形態に対して、当業者が適宜、構成要素の追加、削除若しくは設計変更を行ったもの、又は、工程の追加、省略若しくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。

40

【0098】

また、本実施形態において述べた対応によりもたらされる他の作用効果について本明細書記載から明らかなもの、又は、当業者において時に想到し得るものについては、当然に発明によりもたらされるものと解される。

【符号の説明】

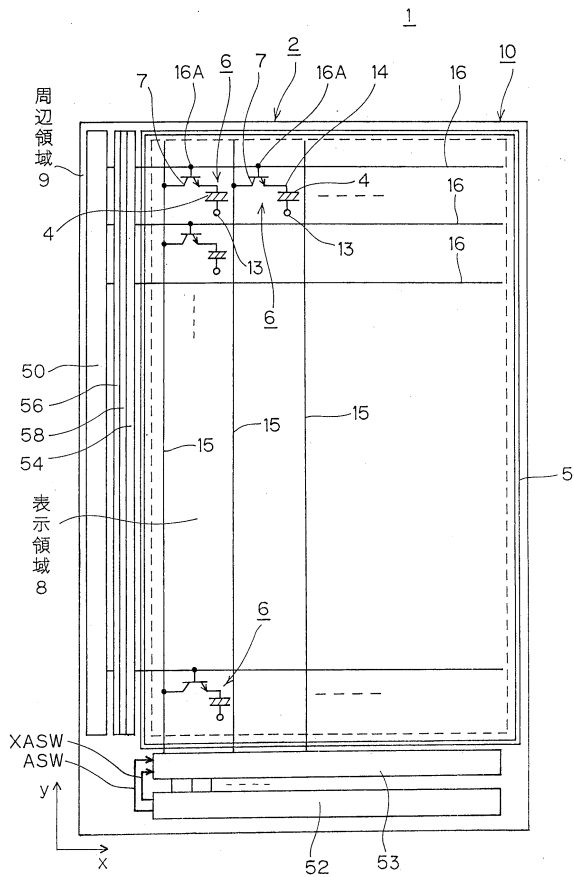
【0099】

1・・・表示パネル、2・・・アレイ基板、13・・・共通電極、14・・・画素電極、

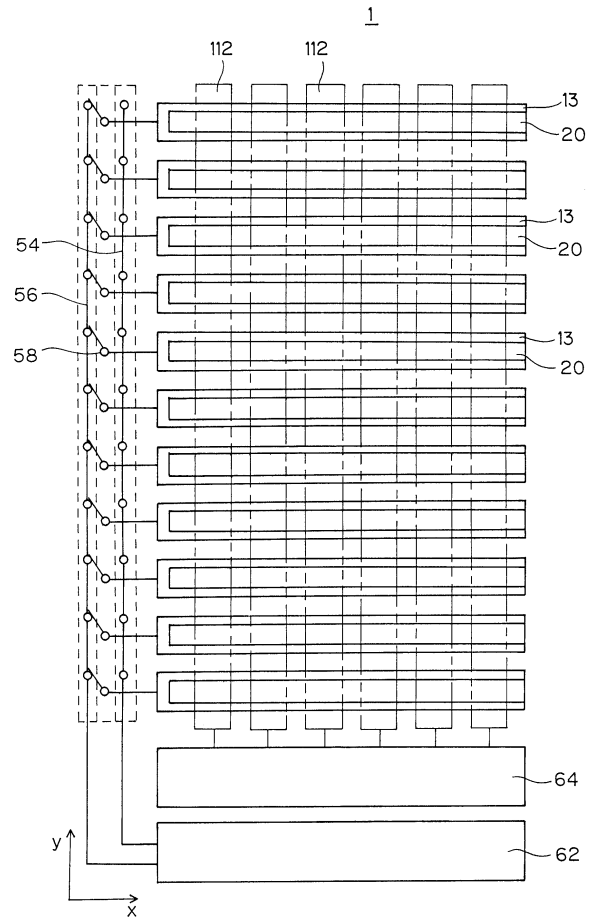
50

15・・・信号線、16・・・ゲート線、50・・・ゲートドライバ、52・・・信号線
ドライバ、53・・・信号選択回路、70・・・第1開閉信号線、72・・・第2開閉信号線
74・・・アナログスイッチ、76・・・n型スイッチ、78・・・p型スイッチ

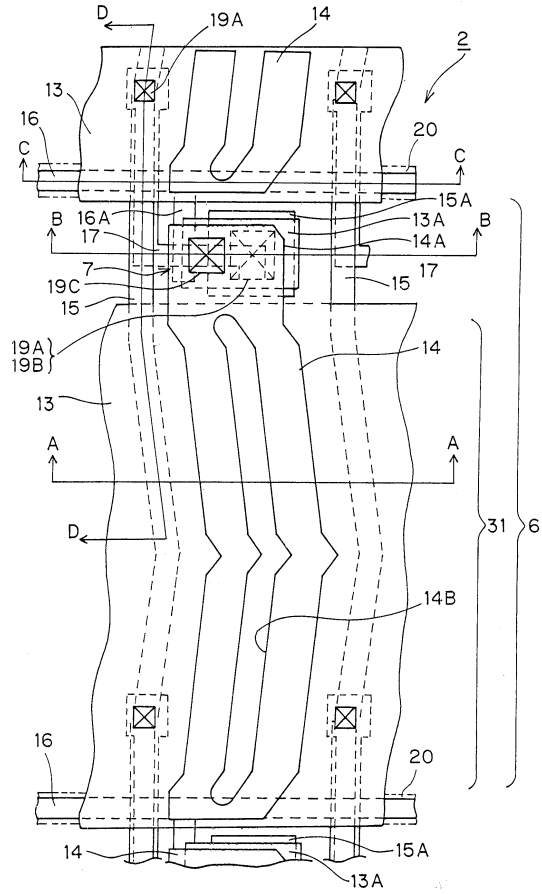
【図1】



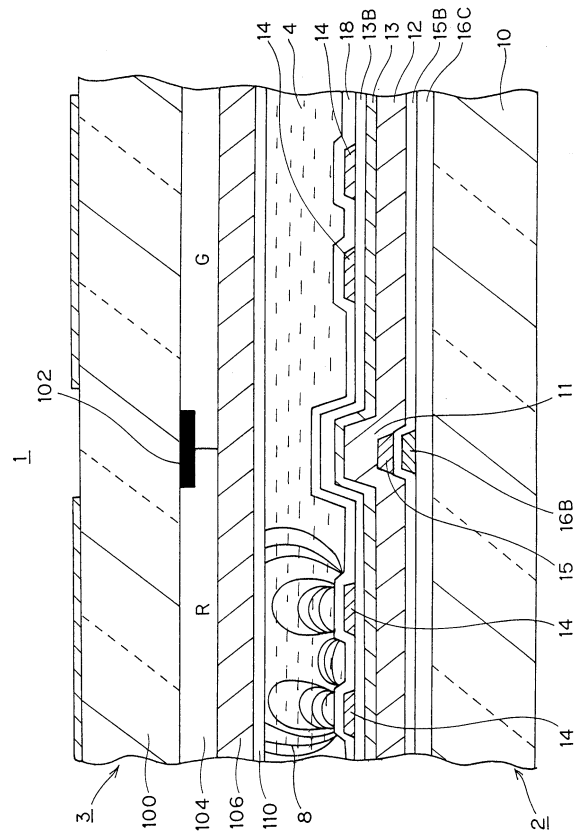
【図2】



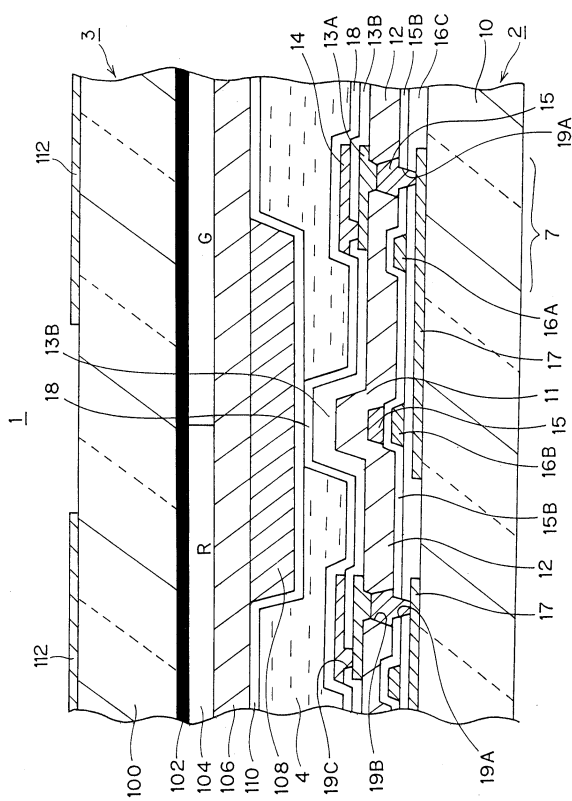
【図 3】



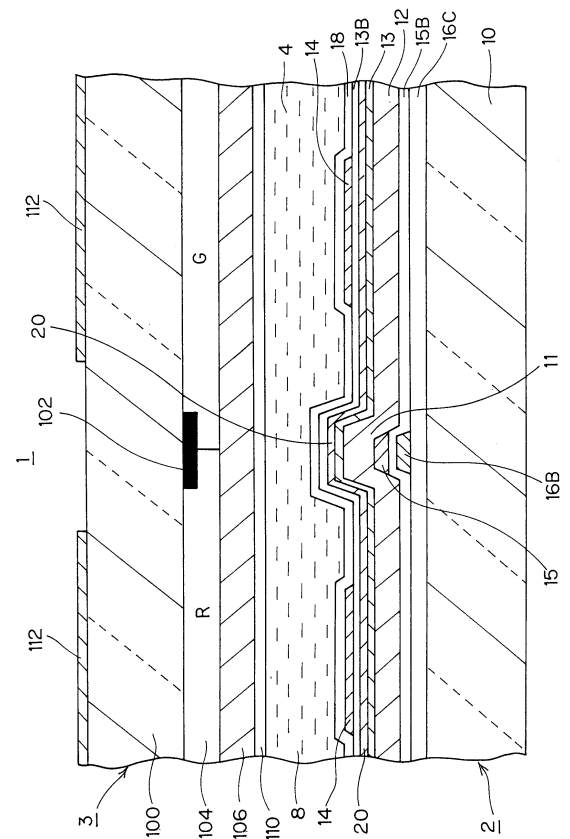
【図 4】



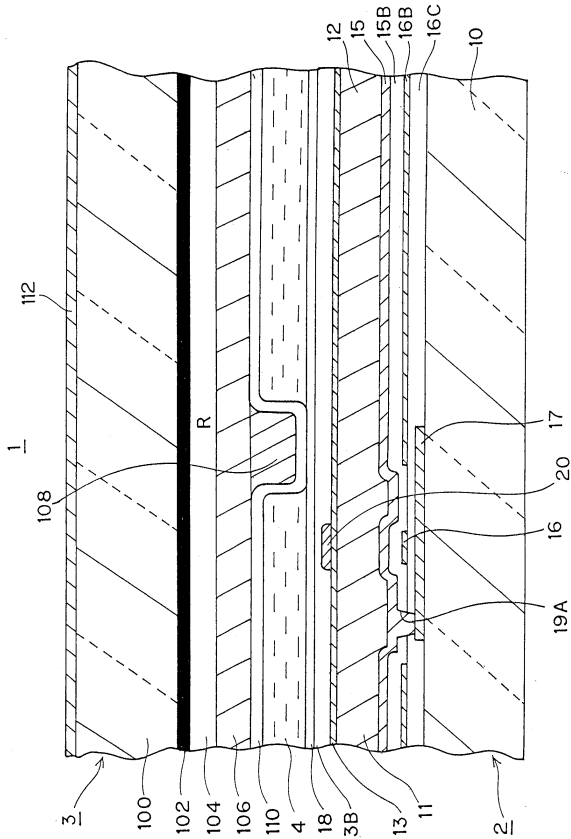
【図 5】



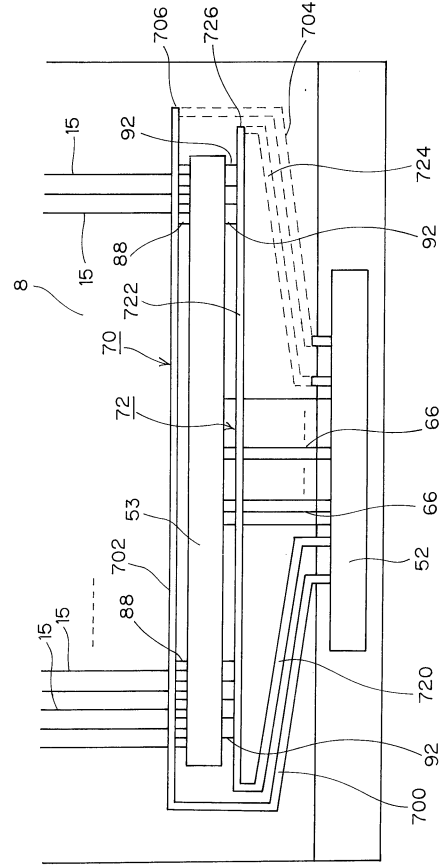
【図 6】



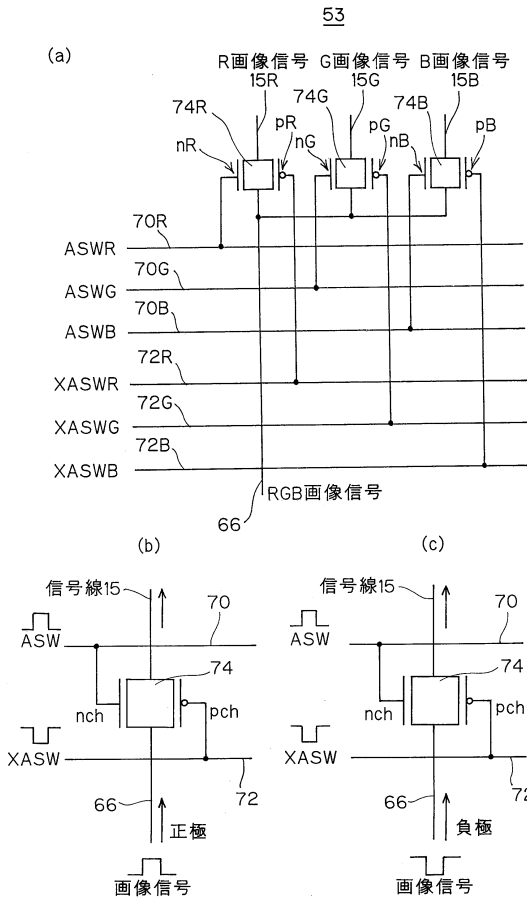
【図7】



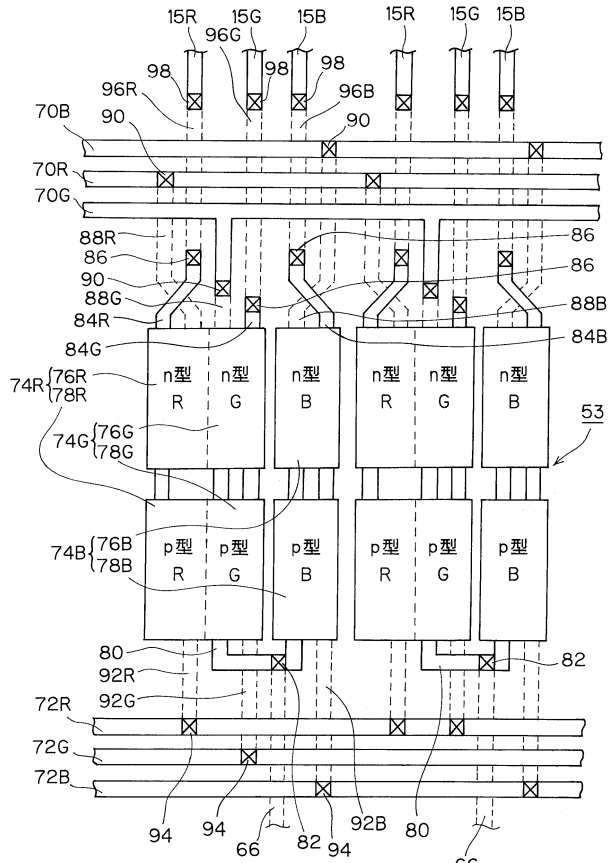
【図8】



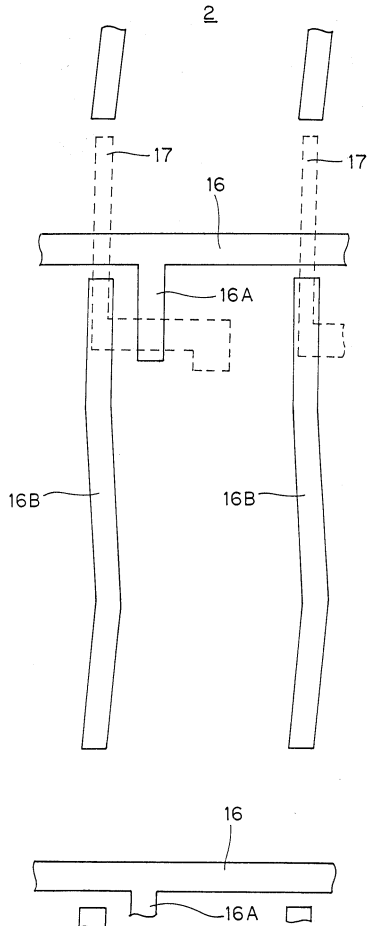
【図9】



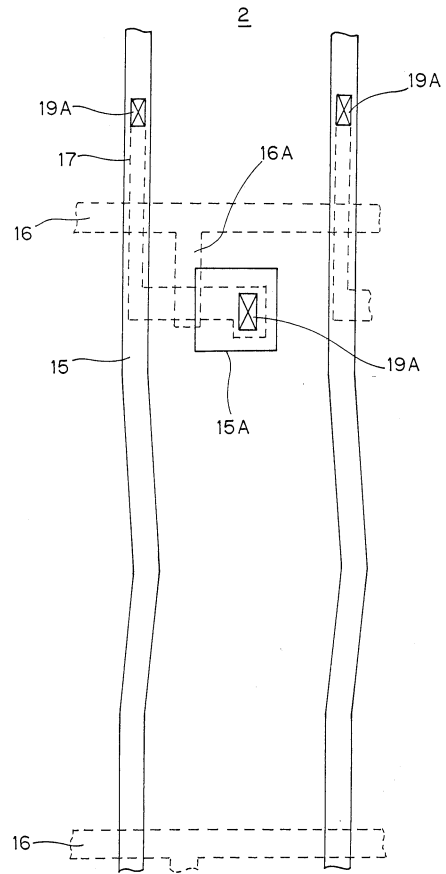
【図10】



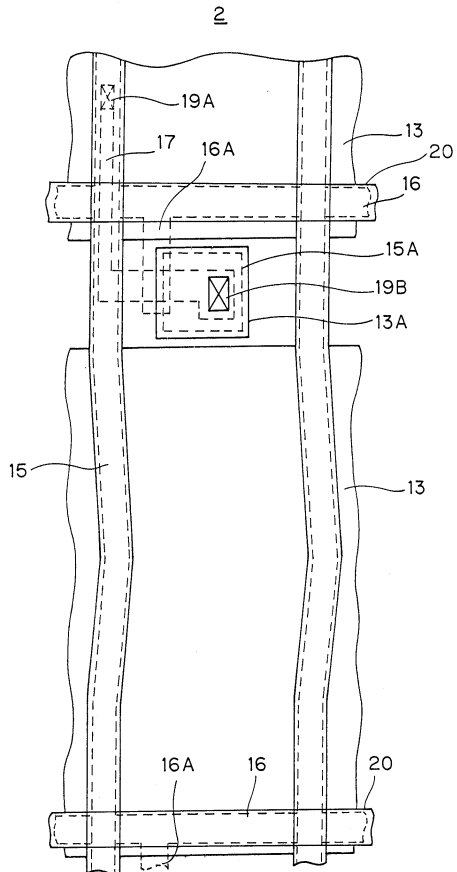
【図 1 1】



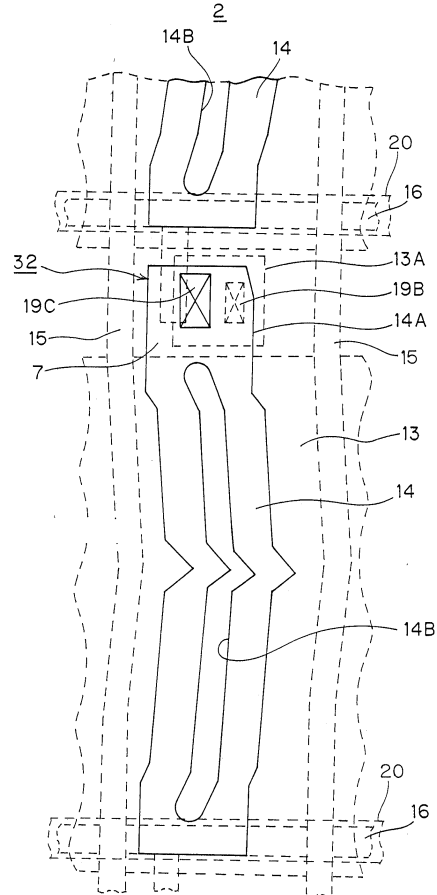
【図 1 2】



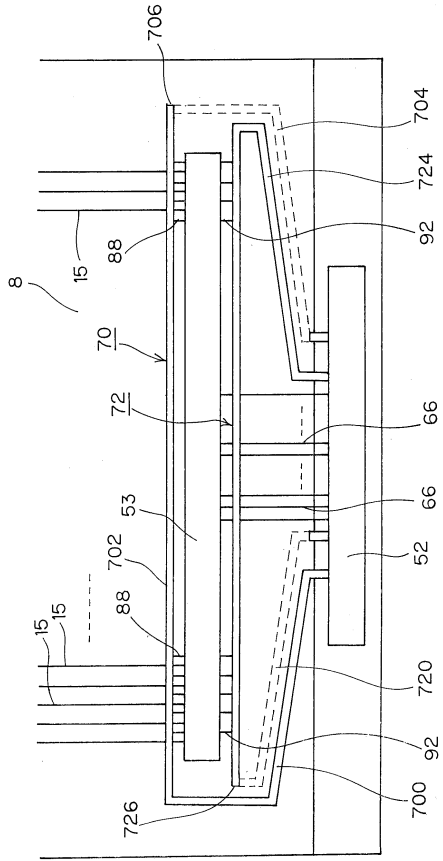
【図 1 3】



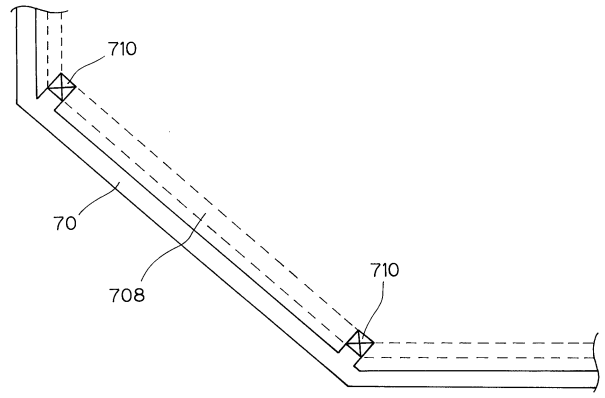
【図 1 4】



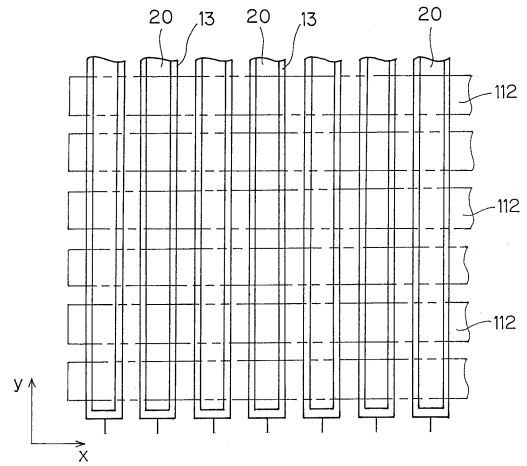
【図 15】



【図 16】



【図 17】



フロントページの続き

- (72)発明者 宮永 直季
東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内
- (72)発明者 山本 浩司
東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内

審査官 橋本 直明

- (56)参考文献 特開2017-016619(JP,A)
特開2010-102217(JP,A)
特開2010-256917(JP,A)
特開2005-107382(JP,A)
特開2003-270660(JP,A)
特開2015-135622(JP,A)
特開2010-210653(JP,A)
特開2005-257997(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G	3/36
G09G	3/20
G02F	1/133