



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월03일
(11) 등록번호 10-1303360
(24) 등록일자 2013년08월28일

(51) 국제특허분류(Int. Cl.)
H05B 41/38 (2006.01) H05B 37/02 (2006.01)
(21) 출원번호 10-2009-7001463
(22) 출원일자(국제) 2007년06월21일
심사청구일자 2012년06월20일
(85) 번역문제출일자 2009년01월22일
(65) 공개번호 10-2009-0026806
(43) 공개일자 2009년03월13일
(86) 국제출원번호 PCT/IB2007/052404
(87) 국제공개번호 WO 2008/007268
국제공개일자 2008년01월17일
(30) 우선권주장
06115984.4 2006년06월23일
유럽특허청(EPO)(EP)
(56) 선행기술조사문헌
KR1020060101541 A
전체 청구항 수 : 총 13 항

(73) 특허권자
코닌클리스케 필립스 일렉트로닉스 엔.브이.
네덜란드, 아인트호벤 5656 에이이, 하이 테크 캠퍼스 5
(72) 발명자
반 어프, 요세푸스, 아., 엠.
네덜란드 엔엘-5656 아인트호펜 하이 테크 캠퍼스 44 내
(74) 대리인
백만기, 양영준

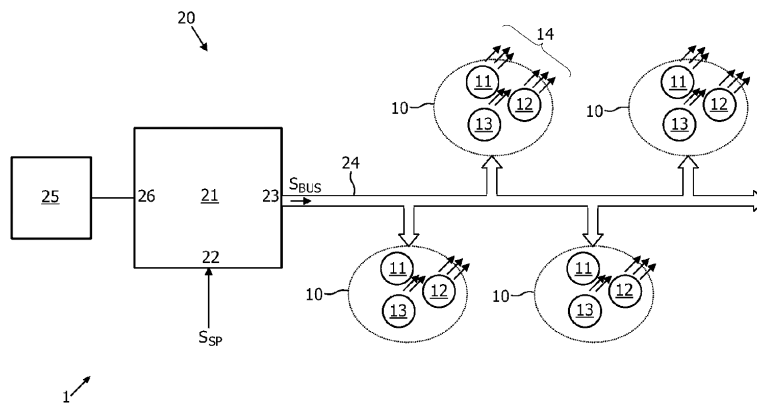
심사관 : 엄인권

(54) 발명의 명칭 광원들의 어레이를 구동하는 방법 및 장치

(57) 요약

조명 시스템(1)은 복수의 광원 어셈블리(10) 및 공통 컨트롤러(21)를 포함한다. 각 광원 어셈블리(10)는 서로 다른 색의 광을 생성하기 위한 개별적으로 제어가능한 복수의 광원(11, 12, 13)을 포함한다. 컨트롤러는 광원 각각에 대한 복수의 스위칭되는 주파수 신호들(S_{F1}, S_{F2}, S_{F3})을 생성하도록 설계되며, 비교적 작은 주파수 대역 내의 주파수를 가지는 이 서로 다른 주파수 신호(S_{F1}, S_{F2}, S_{F3})는 서로 다른 주파수(f₁, f₂, f₃)를 가진다. 각 광원 어셈블리에서, 각 광원은 상기 스위칭되는 주파수 신호들(S_{F1}, S_{F2}, S_{F3}) 중 각각의 하나에 응답하며, 이 광원은 각각의 스위칭되는 주파수 신호가 0에 있는 한 ON이고 각각의 스위칭되는 주파수 신호가 각각의 주파수를 가지는 한 OFF이다.

대표도



특허청구의 범위

청구항 1

조명 시스템(1)으로서,

복수의 광원 어셈블리들(10) 및 공통 컨트롤러(21)를 포함하고,

각각의 광원 어셈블리(10)는 서로 상이한 색들의 광을 생성하기 위한 복수의 개별적으로 제어가능한 광원들(11, 12, 13)을 포함하고,

상기 컨트롤러는, 상기 광원들 각각에 대하여 복수의 스위칭되는 주파수 신호들(switched frequency signals; S_{F1} , S_{F2} , S_{F3})을 생성하도록 동작하고,

상이한 주파수 신호들(S_{F1} , S_{F2} , S_{F3})은 비교적 작은 주파수 대역들 내의 서로 상이한 주파수들(f_1 , f_2 , f_3)을 가지며,

각각의 광원 어셈블리에서, 각각의 광원은 상기 스위칭되는 주파수 신호들(S_{F1} , S_{F2} , S_{F3}) 중 각각의 스위칭되는 주파수 신호에 응답하는 조명 시스템.

청구항 2

제1항에 있어서,

각각의 스위칭되는 주파수 신호(S_{F1} , S_{F2} , S_{F3})는, 상기 신호가 실질적으로 0인 제1 상태와 상기 신호가 비교적 작은 주파수 대역 내의 주파수를 갖는 제2 상태 사이에서 스위칭되고, 상기 광원은, 상기 각각의 스위칭되는 주파수 신호가 상기 상태들 중 하나에 있는 한 ON이며, 상기 각각의 스위칭되는 주파수 신호가 반대 상태에 있는 한 OFF인 조명 시스템.

청구항 3

제2항에 있어서,

상기 광원은, 상기 각각의 스위칭되는 주파수 신호가 제1 상태(0)에 있는 한 ON이며, 상기 각각의 스위칭되는 주파수 신호가 제2 상태(f_1 , f_2 , f_3)에 있는 한 OFF인 조명 시스템.

청구항 4

제1항에 있어서,

상기 공통 컨트롤러(21)는 상기 광원 어셈블리들(10)의 동작을 제어하기 위한 공통 제어 시스템(20)의 일부이고,

상기 제어 시스템(20)은 제어 버스(24)를 포함하고,

상기 공통 컨트롤러(21)는 상기 제어 버스(24)에 연결된 출력(23)을 갖고,

각각의 광원 어셈블리(10)는 상기 제어 버스(24)에 연결된 제어 입력(16)을 갖고,

상기 컨트롤러(21)는, 광원 어셈블리(10)에 의해 생성된 광(14)에 대한 원하는 컬러 포인트를 지시하는 세트 포인트 신호(S_{SP})를 수신하기 위한 입력(22)을 갖고,

상기 컨트롤러(21)는, 상기 수신된 세트 포인트 신호(S_{SP})에 기초하여, 상기 광원들(11, 12, 13) 각각에 대한 상기 복수의 스위칭되는 주파수 신호들(S_{F1} , S_{F2} , S_{F3})을 생성하도록 설계되며,

각각의 스위칭되는 주파수 신호(S_{F1} , S_{F2} , S_{F3})는, 상기 신호가 실질적으로 0인 제1 상태와 상기 신호가 비교적 작은 주파수 대역 내의 주파수를 갖는 교류 신호(alternating signal)인 제2 상태 사이에서 스위칭되고,

상기 상이한 주파수 신호들(S_{F1} , S_{F2} , S_{F3})은 서로 상이한 주파수들(f_1 , f_2 , f_3)을 갖고,

상기 컨트롤러(21)는, 버스 신호(S_{BUS})로서 그 출력(23)에서 상기 스위칭되는 주파수 신호(S_{F1} , S_{F2} , S_{F3})의 합계를 제공하도록 설계되고,

각각의 광원 어셈블리(10)에서, 각각의 광원(11, 12, 13)은 상기 스위칭되는 주파수 신호들(S_{F1} , S_{F2} , S_{F3}) 중 각각의 스위칭되는 주파수 신호에 응답하고,

상기 광원은, 상기 각각의 스위칭되는 주파수 신호가 상기 상태들 중 하나에 있는 한 ON이며, 상기 각각의 스위칭되는 주파수 신호가 반대 상태에 있는 한 OFF인 조명 시스템.

청구항 5

제4항에 있어서,

상기 제어 버스(24)는 2-배선 제어 버스인 조명 시스템.

청구항 6

제4항에 있어서,

상기 제어 버스(24)는 또한 상기 광원 어셈블리들(10)을 위한 공급 전력(power supply)을 운송하는 조명 시스템.

청구항 7

제4항에 있어서,

상기 컨트롤러(21)는,

상기 수신된 세트 포인트 신호(S_{SP})에 기초하여, 상기 광원들(11, 12, 13) 각각에 대한 듀티 사이클들(duty cycles; $\Delta 1$, $\Delta 2$, $\Delta 3$)을 계산하도록 동작하는 계산기(30);

복수의 듀티 사이클 생성기들(41, 42, 43) - 각각의 듀티 사이클 생성기(41, 42, 43)는 상기 계산기(30)로부터 수신된 각각의 듀티 사이클($\Delta 1$, $\Delta 2$, $\Delta 3$)에 응답하여, 양자 택일로 제1 값(HIGH)과 제2 값(LOW)을 갖는 듀티 사이클 신호(S_{DC1} , S_{DC2} , S_{DC3})를 생성함으로써, 상기 듀티 사이클 신호(S_{DC1} , S_{DC2} , S_{DC3})의 듀티 사이클이 상기 계산기(30)로부터 수신된 상기 각각의 듀티 사이클($\Delta 1$, $\Delta 2$, $\Delta 3$)에 대응하도록 함 -, 및

복수의 주파수 생성기들(51, 52, 53) - 각각의 주파수 생성기(51, 52, 53)는 각각의 듀티 사이클 생성기(41, 42, 43)로부터 수신된 각각의 듀티 사이클 신호(S_{DC1} , S_{DC2} , S_{DC3})에 응답하여, 상기 각각의 듀티 사이클 신호(S_{DC1} , S_{DC2} , S_{DC3})에 따라 상기 스위칭되는 주파수 신호(S_{F1} , S_{F2} , S_{F3})를 생성함 -

을 포함하는 조명 시스템.

청구항 8

제7항에 있어서,

주파수 생성기(51, 52, 53)는, 상기 각각의 듀티 사이클 신호(S_{DC1} , S_{DC2} , S_{DC3})가 상기 제1 값(HIGH)을 갖는 한 비교적 작은 주파수 대역 내의 주파수를 갖는 교류 신호를 출력하며,

주파수 생성기(51, 52, 53)는, 상기 각각의 듀티 사이클 신호(S_{DC1} , S_{DC2} , S_{DC3})가 상기 제2 값(LOW)을 갖는 한 0 신호를 출력하는 조명 시스템.

청구항 9

제7항에 있어서,

상기 컨트롤러(21)는, 상기 주파수 생성기들(51, 52, 53)로부터의 상기 스위칭되는 주파수 신호들(S_{F1} , S_{F2} , S_{F3})을 가산하기 위한 제1 가산기(61)를 포함하며,

상기 제1 가산기(61)의 출력 신호(S_{G1})가 버스 신호(S_{BUS})로서 제공되는 조명 시스템.

청구항 10

제9항에 있어서,

상기 컨트롤러(21)는, 상기 주파수 생성기들(51, 52, 53)로부터의 상기 스위칭되는 주파수 신호들(S_{F1} , S_{F2} , S_{F3})에 DC 전력 신호(V_{DC})를 가산하기 위한 제2 가산기(62)를 포함하며,

상기 제2 가산기(62)의 출력 신호가 버스 신호(S_{BUS})로서 제공되는 조명 시스템.

청구항 11

제4항에 있어서,

각각의 광원 어셈블리(10)는,

복수의 밴드 패스 필터들(band pass filters; 71, 72, 73) - 각각의 밴드 패스 필터(71, 72, 73)는 상기 어셈블리의 입력(16)으로부터 상기 버스 신호(S_{BUS})를 수신하도록 연결되며, 상기 비교적 작은 주파수 대역들 중 각각의 주파수 대역에 매칭되는 밴드 패스 특징(band pass characteristic)을 가짐 -, 및

복수의 제어가능한 램프 드라이버들(91, 92, 93) - 각각의 램프 드라이버는 상기 광원들(11, 12, 13) 중 각각의 광원과 관련되며, 각각의 램프 드라이버는 2개의 동작 상태들에서 동작할 수 있고, 상기 램프 드라이버는, 제1 동작 상태에서 동작하는 경우에는 램프 전류를 생성하며, 제2 동작 상태에서 동작하는 경우에는 램프 전류를 생성하지 않음 -

을 포함하며,

각각의 램프 드라이버(91, 92, 93)는 각각의 밴드 패스 필터(71, 72, 73)의 필터링된 출력 신호(S_{O1} , S_{O2} , S_{O3})에 응답하여 그 동작 상태를 설정하는 조명 시스템.

청구항 12

제11항에 있어서,

상기 램프 드라이버는, 상기 각각의 밴드 패스 필터(71, 72, 73)의 필터링된 출력 신호(S_{O1} , S_{O2} , S_{O3})가 미리 결정된 임계 레벨보다 낮은 경우에는 제1 동작 상태에서 동작하는 한편, 상기 램프 드라이버는, 상기 각각의 밴드 패스 필터(71, 72, 73)의 필터링된 출력 신호(S_{O1} , S_{O2} , S_{O3})가 상기 미리 결정된 임계 레벨보다 높은 경우에는 제2 동작 상태에서 동작하는 조명 시스템.

청구항 13

제11항에 있어서,

각각의 광원 어셈블리(10)는, 상기 어셈블리의 입력(16)으로부터 상기 버스 신호(S_{BUS})를 수신하도록 연결된 입력을 갖는 로우 패스 필터(low pass filter; 74)를 더 포함하며,

상기 로우 패스 필터(74)는 상기 램프 드라이버들(91, 92, 93)에 대해 전력 공급 신호(V_{DC})를 제공하는 조명 시스템.

명세서

기술분야

본 발명은 일반적으로 색 조명 분야에 관한 것이다. 보다 상세하게는, 본 발명은 색 및 휘도 레벨이 제어가능한 복수의 광원을 포함하는 조명 장치에 관한 것이다. 이하 설명에서, 각 광원은 LED로서 구현된다고 가정할 것이지만, 본 발명은, 예를 들면, TL 램프, 할로겐 램프 등과 같은 다른 유형의 광원으로도 실현될 수 있다.

[0001]

배경 기술

- [0002] 일반적으로 말하자면, 다양한 광세기(디밍(dimming)) 및 다양한 색을 가지는 광을 생성할 수 있는 조명 장치가 요구된다. 당업자에게 자명하기 때문에 별도의 부연 설명이 필요 없는 바와 같이, 상호 다른 색의 광을 생성하는 3원색 LED들을 포함하는 장비(arrangement)를 가지고 넓은 색상 범위(a large portion of the color gamut)로 모든 가능한 색의 광을 생성하는 것이 가능하다. 통상적인 예에서, 하나의 LED가 적색광을 생성하고, 제2 LED가 녹색광을 생성하고, 제3 LED가 청색광을 생성한다. 이들 3원색 LED들의 조합된 광출력은 이들 3원색 LED들의 색에 의해 규정된 색 삼각형 내의 혼합된 색을 가지며, 이 색 삼각형 내의 정확한 컬러 포인트는 3원색 LED들의 강도들에 대한 상관적인 비율에 따른다. 따라서, 이 장비의 컬러 포인트를 변경하는 것은 3원색 LED들 중 하나의 상대적인 강도를 변경함으로써 이루어지는 반면, 컬러 포인트를 유지하면서 광 출력의 강도를 변경하는 것은 모든 원색(primary) LED의 강도를 동일한 정도까지 변경함으로써 이루어질 수 있다.
- [0003] 서로 다른 색들을 가지는 3개보다 많은 원색 LED를 이용하는 것이 가능함을 유의한다; 이러한 경우, 당업자들에게 명백해질 바와 같이 본 발명은 또한 적절히 적응하여 적용될 수 있다.
- [0004] 이하, 3개(또는 그보다 많은)의 서로 다른 원색 광원들을 포함하는 기본 어셈블리는 용어 "스팟(spot)"이라 지정될 것이다. 따라서, 이것의 최소 규모의 구현에서, 스팟은 정확히 3개의 LED를 포함한다. 그러나, 원색 광원은 각각이 대체로 동일한 색을 생성하며, 병렬 및/또는 직렬로 접속되어 광 출력을 증대시키는 서로 대체로 동일한 LED들의 어레이로 구현되는 것이 가능하다. 다음에서는, 각각의 원색 광원은 하나의 LED에 의해 구현된다고 가정할 것이다.
- [0005] 각각의 원색 광원의 강도를 제어하기 위하여, 마이크로컨트롤러(microcontroller)가 스팟에 제공된다. 마이크로컨트롤러는 예를 들면 중앙 마이크로컨트롤러 또는 PC로부터 세트(set) 신호를 수신하기 위한 입력을 가진다. 마이크로컨트롤러는 각각의 LED들의 동작을 제어하기 위한 각 LED에 대한 것으로서, 3개의 제어 출력을 더 가진다. 통상적으로, LED는 각각의 광도의 변경을 수행하기 위한 가변적인 듀티 사이클(duty cycle)로 동작된다.
- [0006] 조명 시스템은 동일한 방식으로 동작되어야 하는, 즉, 동일한 광색상 및 강도 수준을 생성해야 하는 2개 이상의 스팟을 포함할 수 있다. 따라서, 스팟 수가 증가함에 따라, 마이크로컨트롤러의 수가 또한 증가한다. 이는, 마이크로컨트롤러가 한 스팟에서의 주된 비용 요소이기 때문에, 비용면에서 문제를 지닌다.
- [0007] 본 발명은 이러한 문제를 극복하기 위한 것이다. 보다 상세히는, 본 발명은 오직 하나의 단일한 공통(common) 컨트롤러로 동작할 수 있는, 2개 이상의 스팟을 포함하는 비교적 간단하고 저비용인 조명 시스템을 제공하기 위한 것이다.

발명의 상세한 설명

- [0008] 이를 위하여, 본 발명은 LED를 위한 공급 전력(supply power) 뿐만 아니라 LED를 위한 명령 신호를 운송하는 2개의 배선들만이 필요한 통신 시스템을 제공한다.
- [0009] EP-1.555.859는 LED를 위한 공급 전력 뿐만 아니라 LED를 위한 명령 신호를 운송하는 공통 2-배선 버스를 통해 복수의 LED가 제어되는 조명 시스템용 통신 시스템을 개시한다. 이 종래 기술의 시스템에서, 명령 신호는 코딩된 메시지이다. 각 메시지는 메시지가 의도하는 대상인 LED를 나타내는 코딩된 어드레스, 및 LED가 수행해야 하는 액션을 나타내는 코딩된 명령어를 포함한다. 이 시스템은 실제로 중앙 제어를 구현하지만, 그럼에도 불구하고 각 스팟이 코딩된 명령어들을 수신하고, 디코딩하고 처리하기 위한 (마이크로프로세서와 같은) 지능적인 장치를 구비하는 것을 필요로 한다는 점에서 오히려 복잡하고 비용이 드는 것이다.
- [0010] 본 발명에 의해 제안되는 시스템에서는, 명령 신호들은 훨씬 간단해지고 직접적으로 각각의 LED를 제어한다. 명령 신호는 작은 주파수 대역 내의 신호로서 구현되며, 이 신호는 존재(present) 또는 부재(absent) 중 하나이다. 서로 다른 LED에 대하여, 서로 다른 주파수 대역들이 이용된다. 각 스팟은 각각의 주파수 대역에 대응하는 필터들을 포함한다. LED는 이러한 필터의 출력 신호로 직접 제어된다: 신호의 존재 또는 부재는 LED의 ON 또는 OFF를 의미하여, LED의 듀티 사이클 제어는 중앙 컨트롤러에 의해 명령 신호의 듀티 사이클 제어를 통해 직접 제어된다.

실시 예

- [0016] 이들 및 다른 양태에서, 본 발명의 특징 및 이점은 동일한 참조 번호가 동일하거나 유사한 부분을 나타내는 도

면을 참조하여 이하 설명에 의해 더 설명될 것이다.

[0017] 도 1은 복수의 광원 어셈블리(10) 및 제어 시스템(20)을 포함하는 조명 시스템(1)을 개략적으로 도시한다. 도 1은 4개의 광원 어셈블리(10)를 도시하지만, 광원 어셈블리의 개수는 3개일수도 있고 더 적을 수도 있거나 5개 이상일 수도 있다. 이하, 광원 어셈블리를 간단히 "스팟"이라 칭할 것이다.

[0018] 각 스팟(10)은 복수의 원색 광원(11, 12, 13)을 포함한다. 도 1은 스팟 당 3원색 광원들을 도시하지만, 원색 광원의 개수는 3개를 초과할 수 있다. 바람직한 실시예에서, 원색 광원은 LED들로 구성되지만, 다른 유형의 광원들 또한 가능하다. 각 원색 광원은 1개의 단일 LED(또는 다른 유형의 광원)로 구성될 수 있지만, 원색 광원은 또한 광 출력을 증대시키기 위해 직렬로 및/또는 병렬로 접속된 복수의 LED(또는 다른 유형의 광원)들로 이루어질 수도 있다. 1개의 스팟의 원색 광원들(11, 12, 13)은 이들이 서로 다른 색, 통상적으로 적색, 녹색, 청색의 광을 생성한다는 점에서 서로 다른 것이다. 원색 광원 마다의 LED(또는 다른 유형의 광원)의 개수는 서로 다른 스팟 마다 다를 수 있지만, 이 스팟들은 서로 다른 스팟들의 원색 광원들(11, 12, 13)이 서로 동일한 색의 광을 생성(즉, 각 스팟이 적색, 녹색 및 청색 광 세트를 생성함)한다는 점에서 대체로 서로 동일하다.

[0019] 각 스팟(10)은 해당 스팟의 원색 광원들(11, 12, 13) 각각에 의해 방출된 광의 혼합물인 스팟 출력 광(14)을 생성한다. 스팟 출력 광(14)은 각각의 광원 출력의 강도 비율에 따른 색을 가진다. 하나 이상의 광원 출력의 강도를 변경시킴으로써, 스팟 출력 광(14)의 색 및/또는 강도가 변경된다. 조명 시스템(1)의 제어 시스템(20)은 각 스팟이 대체로 동일한 혼합 강도로 대체로 동일한 혼합 색을 생성하도록 스팟들의 개개의 램프들을 제어하도록 설계된다.

[0020] 제어 시스템(20)은, 예를 들면, 사용자로부터, 또는 외부 마이크로컨트롤러나 PC(도시 생략)로부터 세트 포인트 신호 Ssp를 수신하기 위한 입력을 가지는 공통 컨트롤러(21)를 포함한다. 컨트롤러(21)는 또한 2-배선 제어 버스(24)에 접속된 출력(23)을 더 포함한다. 컨트롤러(21)는 해당 입력(22)에서 수신된 세트 포인트 신호 Ssp에 기초하여 해당 출력(23)에서 출력 신호 S_{BUS}를 생성하도록 설계되는데, 출력 신호 S_{BUS}는 스팟(10)들에 대한 전력 및 제어 신호를 포함한다. 모든 스팟은 버스(24)에 병렬접속되어, 모든 스팟들이 동일한 입력 신호를 수신한다. 전력 입력(26)에서, 컨트롤러(21)는 일반 전원으로부터 전력을 공급받는데, 이 전원은 배터리 등이 될 수 있지만, 도 1의 예에서는 이어서 주요 전원(mains)으로부터 전력을 공급받는 AC/DC 변환기(25)로서 도시되어 있다.

[0021] 도 2는 컨트롤러(21)의 실시예를 보다 상세히 도시하는 블록도이다. 컨트롤러(21)는 3개의 출력(31, 32, 33) 및 컨트롤러 입력(22)으로부터 이 세트 포인트 신호 Ssp를 수신하는 입력(34)을 가지는 계산기(30)를 포함한다. 이 세트 포인트 신호에 기초하며, 관련 메모리(35)의 색 세팅 정보(예를 들면, 룩업 테이블(lookup table), 식(formula) 등)에 더 기초하여, 계산기(30)는 LED(11, 12, 13) 각각에 대한 동작적인 듀티 사이클(duty cycle) Δ1, Δ2, Δ3을 계산한다. 계산기(30)는 듀티 사이클 Δ1, Δ2, Δ3을 나타내는 신호를 각각 출력하기 위한 출력(31, 32, 33)을 가진다. 서로 다른 광원의 듀티 사이클을 제어함에 의한 색 제어는 본래의 기술로서 공지되어 있어서, 본 명세서에서는 그 상세한 설명이 필요하지 않음을 유의한다. 듀티 사이클 Δ는 램프 주기(period)의 기간에 대한 램프의 ON 시간의 기간의 비율을 나타내는 것이며 예를 들면 0과 1 사이의 숫자 또는 %로서 표현할 수 있음을 언급하는 것만으로도 충분하다.

[0022] 컨트롤러(21)는 계산기(30)로부터 듀티 사이클 Δ1, Δ2, Δ3를 각각 수신하는 듀티 사이클 생성기(41, 42, 43)를 더 포함한다. 듀티 사이클 생성기(41, 42, 43)는 각각 듀티 사이클 신호 S_{DC1}, S_{DC2}, S_{DC3}를 생성하도록 동작한다. 각 듀티 사이클 신호는 HIGH 값, 즉, "1" 또는 LOW 값, 즉, "0" 중 하나를 가지는 신호이다. 설명할 바와 같이, 스팟의 LED는 듀티 사이클 신호가 HIGH 값일 때 ON이며 듀티 사이클 신호가 LOW 값일 때 OFF이거나, 대안으로, 스팟의 LED는 듀티 사이클 신호가 HIGH 값일 때 OFF이며 듀티 사이클 신호가 LOW 값일 때 ON이다. 어떠한 경우라도, 듀티 사이클 신호의 주기는 LED 전류의 주기를 결정하고, LOW 신호 값 기간에 대한 HIGH 신호 값 기간의 비는 LED 전류의 듀티 사이클을 결정하는데, 이 듀티 사이클은 계산기(30)로부터 수신된 듀티 사이클 Δ과 동일하게 설정된다. 각 듀티 사이클 생성기는 본래 공지되어 있는 것과 같은 블록 펄스 생성기(block pulse generator)로 구현될 수 있음을 유의한다. 서로 다른 듀티 사이클 생성기(41, 42, 43)의 의해 각각 생성되는 듀티 사이클 신호 S_{DC1}, S_{DC2}, S_{DC3}의 신호 주기는 서로 동일할 수 있지만, 필수적인 것은 아님을 또한 유의한다.

[0023] 듀티 사이클 생성기(41, 42, 43)는 계산기(30)에 통합될 수 있음을 유의한다.

- [0024] 컨트롤러(21)는 듀티 사이클 생성기(41, 42, 43)로부터 각각 듀티 사이클 신호 S_{DC1} , S_{DC2} , S_{DC3} 를 수신하는 제어 가능한 주파수 생성기(51, 52, 53)를 더 포함한다. 각 주파수 생성기(51, 52, 53)는 각각이 소정의 주파수(f_1 , f_2 , f_3)들을 가지는 주파수 신호를 생성할 수 있는데, 이 신호들은 비교적 작은 주파수 대역 내에 있거나 단일한 주파수를 가지는 사인-형상 파형인 것이 바람직하다. 서로 다른 주파수 생성기(51, 52, 53)의 주파수(f_1 , f_2 , f_3)들은 서로 다르다. 주파수(f_1 , f_2 , f_3) 각각의 적절한 값들은, 예를 들면, 57kHz, 73kHz, 127kHz이다.
- [0025] 주파수 생성기(51, 52, 53)들은 이들이 각각 제어 신호들로서 수신된 듀티 사이클 신호 S_{DC1} , S_{DC2} , S_{DC3} 에 따라서 주파수 신호를 생성하거나 생성하지 않는 것이 제어될 수 있다. 예를 들면, 주파수 생성기는 주파수 신호를 지속적으로 생성하고, 그 출력에서 주파수 생성기에, 듀티 사이클 신호에 의해 제어되는, 주파수 신호를 통과시키거나 차단시키는 스위치가 제공되는 것이 가능하다. 주파수 생성기는 듀티 사이클 신호에 의해 ON 및 OFF로 스위칭되는 것 또한 가능하다. 어떠한 경우라도, 주파수 생성기(51, 52, 53) 각각의 출력 신호 S_{F1} , S_{F2} , S_{F3} 는 대응하는 주파수 f_1 , f_2 , f_3 를 가지는 교류 신호(alternating signal) 또는 0 중 하나인 스위칭된 신호이다. 이하, 대응하는 듀티 사이클 신호 S_{DC1} , S_{DC2} , S_{DC3} 각각이 LOW일 때, 주파수 생성기(51, 52, 53) 각각의 출력 신호 S_{F1} , S_{F2} , S_{F3} 는 0이며, 대응하는 듀티 사이클 신호 S_{DC1} , S_{DC2} , S_{DC3} 각각이 HIGH일 때, 출력 신호 S_{F1} , S_{F2} , S_{F3} 는 대응하는 주파수 f_1 , f_2 , f_3 를 가지는 교류 신호라고 가정할 것이다.
- [0026] 교류 신호는 음의 값과 양의 값 간에 교류할 수 있지만, 이 교류 신호는 0 값과 음이나 양의 값 간을 교류하는 것도 가능성을 유의한다.
- [0027] 주파수 생성기(51, 52, 53)는 각각 듀티 사이클 생성기(41, 42, 43)에 통합될 수 있으며, 이들은 함께 계산기(30)에 통합될 수 있음을 유의한다.
- [0028] 컨트롤러(21)는 주파수 생성기(51, 52, 53) 각각의 출력 신호 S_{F1} , S_{F2} , S_{F3} 를 수신하는 제1 가산기(61)를 더 포함한다. 따라서, 제1 가산기(61)는 주파수 생성기(51, 52, 53) 각각의 출력 신호 S_{F1} , S_{F2} , S_{F3} 모두의 신호 성분들을 포함하는 출력 신호 S_{61} 를 제공한다.
- [0029] 컨트롤러(21)는 제1 가산기(61)로부터 출력 신호 S_{61} 을 수신하고 정전압 V_{DC} 또한 수신하는 제2 가산기(62)를 더 포함하는데, 이 정전압은 전력 입력(26)에서 수신된 전압과 동일할 수 있거나 이 전압으로부터 정전원(63)을 유도할 수 있다. 제2 가산기(62)는 제1 가산기(61)에 통합될 수 있음을 유의한다.
- [0030] 제2 가산기(62)의 출력은 컨트롤러(21)의 출력(23)에 연결된다. 따라서, 버스(24)는 직류전압 V_{DC} 와 3개의 스위칭되는 주파수 신호(switched frequency signals) S_{F1} , S_{F2} , S_{F3} 의 조합인 버스 신호 S_{BUS} 를 운송한다. 이는, 3개의 듀티 사이클 신호 S_{DC1} , S_{DC2} , S_{DC3} , 3개의 스위칭되는 주파수 신호 S_{F1} , S_{F2} , S_{F3} , 및 버스 신호 S_{BUS} 가 시간의 함수로서 도시되어 있는 도 3에 예시된다.
- [0031] 도 3에는, 제1 듀티 사이클 신호 S_{DC1} 이 시점 t_{11} 부터 시점 t_{12} 까지는 HIGH로 나타나고, 시점 t_{12} 부터 시점 t_{13} 까지는 LOW로 나타나서, 제1 주기 T_1 은 $t_{13}-t_{11}$ 과 동일하다. 마찬가지로, 제2 듀티 사이클 신호 S_{DC2} 는 시점 t_{21} 부터 시점 t_{22} 까지는 HIGH로 나타나고, 시점 t_{22} 부터 시점 t_{23} 까지는 LOW로 나타나서, 제2 주기 T_2 는 $t_{23}-t_{21}$ 과 동일하다. 마찬가지로, 제3 듀티 사이클 신호 S_{DC3} 은 시점 t_{31} 부터 시점 t_{32} 까지는 HIGH로 나타나고, 시점 t_{32} 부터 시점 t_{33} 까지는 LOW로 나타나서, 제3 주기 T_3 은 $t_{33}-t_{31}$ 과 동일하다. 3개의 주기 T_1 , T_2 , T_3 는 서로 동일하게 나타나지만, 필수적인 것은 아니다. 또한, 명료함을 위하여, t_{21} 은 t_{12} 보다 뒤에 나타나고, t_{31} 은 t_{22} 보다 뒤에 나타나는 한편, t_{13} 은 t_{32} 보다 뒤에 나타나서, 3개의 HIGH 간격들이 겹치지 않지만; 이러한 겹침은 매우 잘 발생할 수 있다.
- [0032] 이러한 바람직한 실시예에서 신호 루프를 폐쇄하기 위한 2-배선 버스인 버스(24)는 동일한 라인을 통해 전력뿐 아니라 제어 신호를 운송함을 유의한다. 대안으로, 전력 및 제어 신호가 분리되는 것이 가능한데, 이 경우에는 제어 신호는 동일한 라인을 통해 운송되며 전력은 다른 라인을 통해 운송된다. 이 경우, 4-배선 버스가 필요하거나, 제어 신호와 전력이 공통 복귀 라인을 공유하는 경우에는 3-배선 버스가 필요하다.
- [0033] 도 4는 스팟(10)을 보다 상세히 도시하는 개략적인 블록도이다. 스팟(10)은 버스(24)에 접속된 입력(16)을 가지므로, 버스 신호 S_{BUS} 를 수신한다. 스팟은 이 스팟 입력(16)에 연결된 자신들의 입력들을 각각 가진 밴드 패

스 필터(band pass filter)(71, 72, 73)를 더 포함한다. 각각의 밴드 패스 필터(71, 72, 73)는 주파수 생성기(51, 52, 53) 각각의 주파수 f_1 , f_2 , f_3 주변의 작은 주파수 대역 내의 신호 성분들을 통과시키고, DC를 포함하는, 상기 주파수 대역을 벗어나는 신호 성분은 차단하도록 설계된다. 따라서, 제1 밴드 패스 필터(71)는 스위칭되는 주파수 신호 S_{F1} 에 대응하는 필터링된 신호 S_{O1} 를 출력한다. 마찬가지로, 제2 밴드 패스 필터(72)는 스위칭되는 주파수 신호 S_{F2} 에 대응하는 필터링된 신호 S_{O2} 를 출력하고, 제3 밴드 패스 필터(73)는 스위칭되는 주파수 신호 S_{F3} 에 대응하는 필터링된 신호 S_{O3} 를 출력한다.

[0034] 스팟(10)은 밴드 패스 필터(71, 72, 73) 각각으로부터의 필터링된 신호 S_{O1} , S_{O2} , 및 S_{O3} 를 각각이 수신하는 신호 검출기(81, 82, 83)를 더 포함한다. 예를 들어, 피크 검출기(peak detector), 샘플 및 홀드 검출기(sample and hold detector) 등으로서 구현된 신호 검출기는 본래 공지되어 있어서, 신호 검출기의 상세한 설명은 본 명세서에서는 생략함을 유의한다. 각 신호 검출기(81, 82, 83)는 해당 입력 신호의 검출된 진폭을 소정의 임계 레벨(간단히 하기 위해 도시 생략)과 비교하고, 그 입력 신호의 검출된 진폭이 상기 임계 레벨보다 낮다면 LOW나 0 중 하나이며, 그렇지 않고 그 입력 신호의 검출된 진폭이 상기 임계 레벨보다 높으면 HIGH인 출력 신호 S81, S82, S83을 제공하도록 동작한다. 따라서, 출력 신호 S81, S82, S83은 각각 듀티 사이클 신호 S_{DC1} , S_{DC2} , S_{DC3} 에 대응한다. 대안으로, 출력 신호는 해당 입력 신호의 검출된 진폭이 상기 임계 레벨보다 낮은 경우에 HIGH이고, 그 입력 신호의 검출된 진폭이 상기 임계 레벨보다 높은 경우에 LOW인 것(인버터 함수) 또한 가능하다.

[0035] 신호 검출기(81, 82, 83)는 각각 밴드 패스 필터(71, 72, 73)에 통합될 수 있음을 유의한다.

[0036] 스팟(10)은 신호 검출기(81, 82, 83)로부터 각각 출력 신호 S81, S82, S83를 제어 신호들로서 수신하는 제어가능한 LED 드라이버(91, 92, 93)를 더 포함한다. 제어가능한 LED 드라이버는 본래 공지되어 있어서, LED 드라이버의 상세한 설명은 본 명세서에서는 생략하기로 함을 유의한다. 각각의 LED 드라이버(91, 92, 93)는 대응하는 LED(11, 12, 13)를 구동하도록 동작한다. 각각의 LED 드라이버(91, 92, 93)는 자신의 대응하는 제어 신호 S81, S82, S83에 응답하여 자신의 대응하는 LED(11, 12, 13)를, 대응하는 제어 신호 S81, S82, S83의 상태에 따라서 ON(램프 전류 생성) 또는 OFF(램프 전류 없음)로 스위칭한다. 바람직한 실시예에서, 버스(24) 상의 대응하는 스위칭되는 주파수 신호 S_{F1} , S_{F2} , S_{F3} 가 충분히 높은 진폭을 가질 때 LED는 OFF이고, 버스(24) 상의 대응하는 스위칭되는 주파수 신호 S_{F1} , S_{F2} , S_{F3} 가 0일 때 LED는 ON이다. 대안으로, 버스(24) 상의 대응하는 스위칭되는 주파수 신호 S_{F1} , S_{F2} , S_{F3} 가 충분히 높은 진폭을 가질 때 LED는 ON이고, 버스(24) 상의 대응하는 스위칭되는 주파수 신호 S_{F1} , S_{F2} , S_{F3} 가 0일 때 LED는 OFF인 것 또한 가능하다.

[0037] 램프 전류는 직류 전류 또는 교류 전류일 수 있음을 유의한다.

[0038] LED 드라이버(91, 92, 93)의 전력을 공급하기 위하여, 스팟(10)은 스팟 입력(16)에 연결된 해당 입력을 가지는 로우 패스 필터(74)를 더 포함한다. 로우 패스 필터(74)는 0에 가까운 주파수를 가지는 신호 성분을 통과시키고, 높은 주파수, 특히 주파수 생성기(51, 52, 53)의 주파수(f_1 , f_2 , f_3)의 범위 내의 주파수를 가지는 신호 성분은 차단하도록 설계된다. 따라서, 로우 패스 필터(74)는 정전원(63)에 의해 생성된 직류 전압 V_{DC} 를 출력한다. 3-배선 또는 4-배선 버스의 경우, 로우 패스 필터(74)의 입력은 버스의 올바른 배선에 접속된, 스팟(10)의 다른 입력(도시 생략)에 연결됨을 유의한다.

[0039] 도 5는 시간의 함수로서 버스 신호 S_{BUS} , 3개의 필터링된 신호 S_{O1} , S_{O2} , 및 S_{O3} , 3개의 검출기 출력 신호 S81, S82, S83, 및 3개의 LED(11, 12, 13)의 상태를 도시하는 그래프이다.

[0040] 상술한 설명은 각 스팟에 적용되어서, 모든 스팟(10)의 모든 제1 LED(11)가 서로 동일한 주파수 신호에 응답하고, 서로 동일한 듀티 사이클로 구동되며, 모든 스팟(10)의 모든 제2 LED(12)는 서로 동일한 주파수 신호에 응답하고 서로 동일한 듀티 사이클로 구동되며, 모든 스팟(10)의 모든 제3 LED(13)는 서로 동일한 주파수 신호에 응답하고 서로 동일한 듀티 사이클로 구동됨이 명백하다.

[0041] 본 발명은 상술한 예시적인 실시예로 한정되지 않지만, 첨부된 특허 청구 범위에 정의된 본 발명의 보호되는 범주 내에서 몇 가지 변형과 수정이 가능하다는 것이 당업자들에게 명백하다.

[0042] 예를 들면, 조명 시스템은 반드시 색 제어를 위한 것은 아니다.

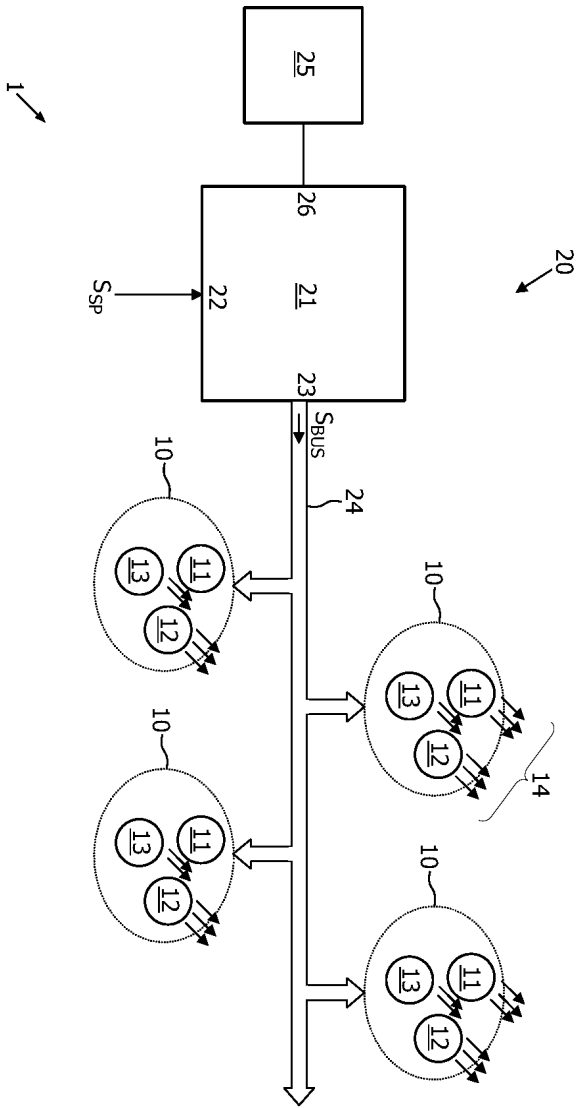
- [0043] 또한, 본 발명은 2-배선 버스의 적용을 허용하지만, 본 발명의 제어 시스템은 2-배선 버스를 이용한 구현으로 반드시 제한되지 않는다.
- [0044] 또한, 각 램프 드라이버는 램프 전류를 생성하기 위한 스위치 모드 전원을 포함할 수 있다. 이러한 스위치 모드 전원은 특정 스위칭 주파수에서 동작한다. 이러한 스위치 모드 전원의 구동 주파수는 버스(24) 상의 명령 신호에 이용되는 주파수 중 어느 것보다도 일치하지 않는 것이 바람직할 것이다.
- [0045] 상술한 바와 같이, 본 발명은 본 발명에 따른 장치의 기능적 블록을 도시하는 블록도를 참조하여 설명되었다. 이들 기능적 블록들 중 하나 이상은 하드웨어로 구현될 수 있는데, 이러한 기능적 블록의 기능은 개개의 하드웨어 컴포넌트들에 의해 수행되지만, 이들 기능적인 블록 중 하나 이상은 소프트웨어로도 구현되어, 이러한 기능적인 블록의 기능이 마이크로프로세서, 마이크로컨트롤러, 디지털 신호 프로세서 등과 같은 프로그램가능한 장치 또는 컴퓨터 프로그램의 하나 이상의 프로그램 라인들에 의해 수행되는 것이 가능하다고 이해되어야 한다.

도면의 간단한 설명

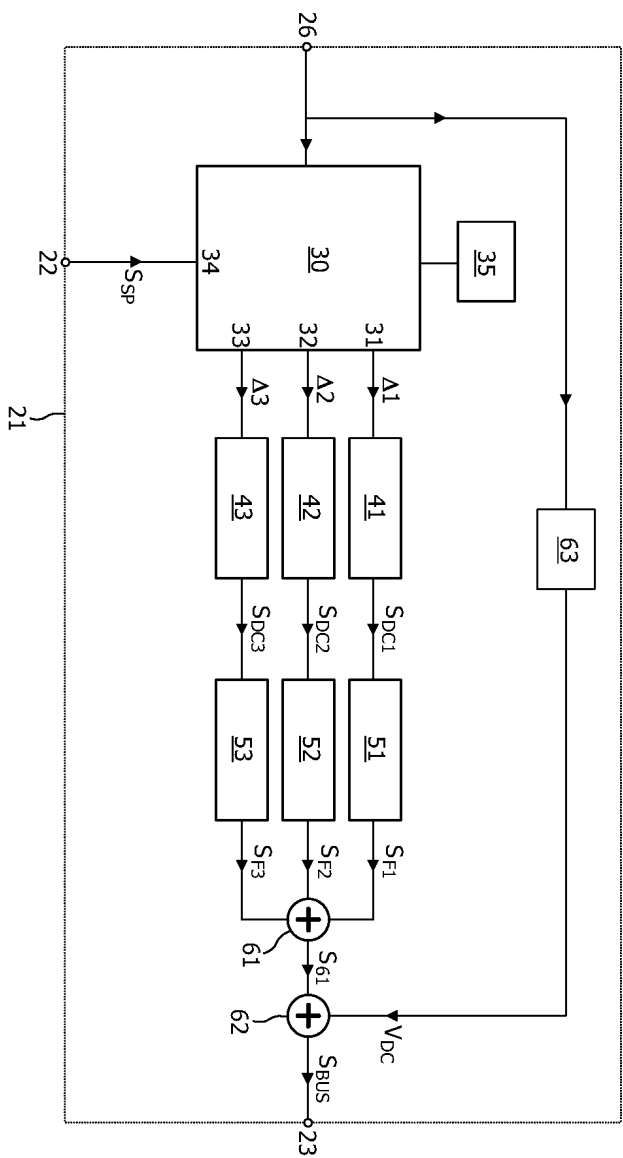
- [0011] 도 1은 조명 시스템을 개략적으로 도시하는 블록도.
- [0012] 도 2는 컨트롤러의 실시예를 보다 상세히 도시하는 블록도.
- [0013] 도 3은 도 2의 컨트롤러의 신호를 개략적으로 도시하는 그래프.
- [0014] 도 4는 광원 어셈블리의 실시예를 보다 상세히 도시하는 블록도.
- [0015] 도 5는 도 4의 광원 어셈블리의 신호를 개략적으로 도시하는 그래프.

도면

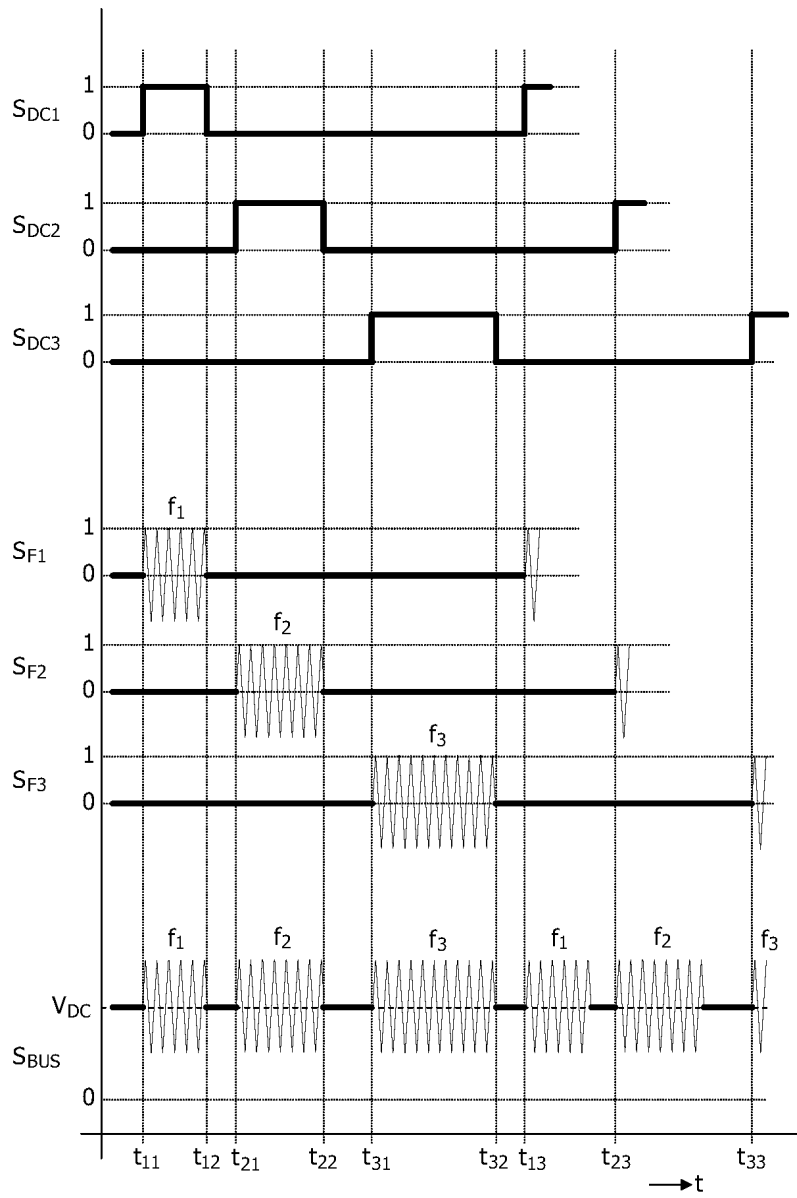
도면1



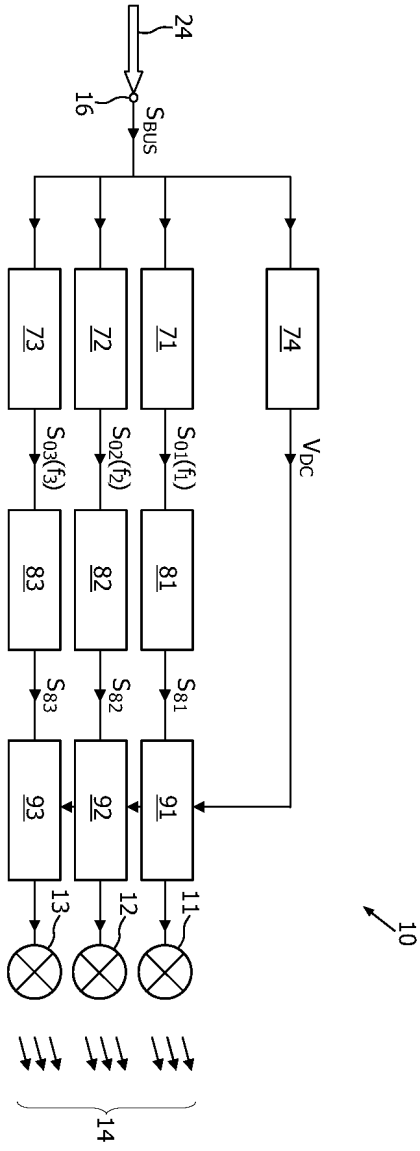
도면2



도면3



도면4



도면5

