

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第6479288号
(P6479288)

(45) 発行日 平成31年3月6日(2019.3.6)

(24) 登録日 平成31年2月15日(2019.2.15)

(51) Int. Cl.		F I			
H05K	1/02	(2006.01)	H05K	1/02	P
H01P	1/00	(2006.01)	H01P	1/00	Z

請求項の数 8 (全 13 頁)

(21) 出願番号	特願2018-549359 (P2018-549359)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(86) (22) 出願日	平成30年5月31日(2018.5.31)	(74) 代理人	110001195 特許業務法人深見特許事務所
(86) 国際出願番号	PCT/JP2018/020947	(72) 発明者	明石 憲彦 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
審査請求日	平成30年9月19日(2018.9.19)	(72) 発明者	米岡 雄大 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
(31) 優先権主張番号	特願2017-114429 (P2017-114429)	(72) 発明者	春名 延是 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
(32) 優先日	平成29年6月9日(2017.6.9)		
(33) 優先権主張国	日本国(JP)		
早期審査対象出願			

最終頁に続く

(54) 【発明の名称】 プリント基板

(57) 【特許請求の範囲】

【請求項1】

外部インターフェースと、
前記外部インターフェースと電氣的に接続されるフレームグラウンド配線と、
前記フレームグラウンド配線と間隔をあけて配置される回路部と、
前記フレームグラウンド配線と前記回路部との間で前記フレームグラウンド配線と間隔をあけて配置される共振用配線とを備えたプリント基板であって、
前記共振用配線は、前記回路部と少なくとも2箇所以上で接続され、
前記共振用配線と前記回路部とは、前記共振用配線と前記回路部との閉回路で構成されたループ部を構成している、プリント基板。

【請求項2】

前記共振用配線は、電子部品を介して前記回路部と接続される、請求項1に記載のプリント基板。

【請求項3】

前記共振用配線は、第1共振用配線部分と、第2共振用配線部分とを含み、
前記ループ部は、第1ループ部分と、第2ループ部分とを含み、
前記第1共振用配線部分は、前記回路部と接続されており、かつ前記第1ループ部分の少なくとも一部を構成しており、
前記第2共振用配線部分は、前記回路部と接続されており、かつ前記第2ループ部分の少なくとも一部を構成している、請求項1または2に記載のプリント基板。

10

20

【請求項 4】

前記回路部は、第 1 回路部分と、前記第 1 回路部分と間隔をあけて積層するように配置された第 2 回路部分とを含み、

前記第 1 共振用配線部分は、前記第 1 回路部分と接続されており、かつ前記第 1 ループ部分の少なくとも一部を構成しており、

前記第 2 共振用配線部分は、前記第 2 回路部分と接続されており、かつ前記第 2 ループ部分の少なくとも一部を構成している、請求項 3 に記載のプリント基板。

【請求項 5】

前記第 1 共振用配線部分と前記第 2 共振用配線部分とは互いに電氣的に接続されている、請求項 4 に記載のプリント基板。

10

【請求項 6】

前記共振用配線は、蛇行した形状を有する、請求項 1 ~ 5 のいずれか 1 項に記載のプリント基板。

【請求項 7】

前記共振用配線の共振周波数は、前記外部インターフェースに侵入する電磁ノイズの周波数を含む、請求項 1 ~ 6 のいずれか 1 項に記載のプリント基板。

【請求項 8】

前記共振用配線の共振周波数は、前記回路部で使用される通信周波数およびクロック周波数を含む、請求項 1 ~ 7 のいずれか 1 項に記載のプリント基板。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、プリント基板に関するものである。

【背景技術】

【0002】

近年、電子機器の小型化、高密度実装化が進んでいる。これに伴い、プリント基板上の配線、IC (Integrated Circuit) 部品などの回路部品の間隔が狭くなっている。このため、静電気放電などによる電磁ノイズがプリント基板の外部からプリント基板上の配線および回路部品に伝搬し易くなる。したがって、電磁ノイズによってプリント基板上の回路部品の誤動作が発生し易くなる。

30

【0003】

たとえば、特許第 5063529 号公報 (特許文献 1) には、電磁ノイズがプリント基板上の回路部品へ伝搬することを抑制するために、フレームグラウンド配線とシグナルグラウンド配線との間にスリットが設けられたプリント基板が記載されている。この公報に記載されたプリント基板では、フレームグラウンド配線とシグナルグラウンド配線とはスリットを跨いで配置された接続部材で電氣的に接続されている。また、この接続部材に導電体が電氣的に接続されている。この導電体はフレームグラウンド配線およびシグナルグラウンド配線とは分離されてスリット部に沿って延在する。

【先行技術文献】

【特許文献】

40

【0004】

【特許文献 1】特許第 5063529 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記公報に記載されたプリント基板では、フレームグラウンド配線に搭載された外部インターフェースの筐体に高周波成分 (数 kHz 以上) を含んだ電磁ノイズが印加された場合、電磁ノイズの大部分はフレームグラウンド配線を伝搬し、アース、機器の筐体などの安定した電位に伝搬する。

【0006】

50

しかしながら、フレームグラウンド配線とシグナルグラウンド配線とは接続部材で電氣的に接続されている。このため、電磁ノイズの一部は、フレームグラウンド配線から接続部材を経由してシグナルグラウンド配線を含む回路部に伝搬する。また、導電体は、回路部に伝搬する電磁ノイズの量を十分に抑制することができない。したがって、電磁ノイズによって回路部に実装された回路部品の誤動作が発生するという問題がある。

【0007】

本発明は上記課題に鑑みてなされたものであり、その目的は、フレームグラウンド配線から回路部に伝搬する電磁ノイズの量を抑制することができるプリント基板を提供することである。

【課題を解決するための手段】

10

【0008】

本発明のプリント基板は、外部インターフェースと、外部インターフェースと電氣的に接続されるフレームグラウンド配線と、フレームグラウンド配線と間隔をあけて配置される回路部と、フレームグラウンド配線と回路部との間でフレームグラウンド配線と間隔をあけて配置される共振用配線とを備えている。共振用配線は、回路部と少なくとも2箇所以上で接続されている。共振用配線と回路部とは、共振用配線と回路部との閉回路で構成されたループ部を構成している。

【発明の効果】

【0009】

本発明によれば、共振用配線は、フレームグラウンド配線と回路部との間でフレームグラウンド配線と間隔をあけて配置されており、回路部と少なくとも2箇所以上で接続されている。共振用配線と回路部とは、共振用配線と回路部との閉回路で構成されたループ部を構成している。このため、フレームグラウンド配線から回路部へ結合する電磁ノイズを共振用配線によって閉じ込めることができる。これにより、フレームグラウンド配線から回路部に伝搬する電磁ノイズの量を抑制することができる。

20

【図面の簡単な説明】

【0010】

【図1】本発明の実施の形態1に係るプリント基板の構成を概略的に示す斜視図である。

【図2】本発明の実施の形態1に係るプリント基板における電磁ノイズの伝搬量の解析結果を表すグラフを示す図である。

30

【図3】比較例のプリント基板の構成を概略的に示す斜視図である。

【図4】本発明の実施の形態2に係るプリント基板の構成を概略的に示す斜視図である。

【図5】本発明の実施の形態3に係るプリント基板の構成を概略的に示す斜視図である。

【図6】本発明の実施の形態4に係るプリント基板の構成を概略的に示す斜視図である。

【図7】本発明の実施の形態5に係るプリント基板の構成を概略的に示す斜視図である。

【図8】本発明の実施の形態6に係るプリント基板の構成を概略的に示す斜視図である。

【図9】本発明の実施の形態7に係るプリント基板の構成を概略的に示す斜視図である。

【図10】本発明の実施の形態1に係るプリント基板における静電気放電のノイズ電流を示すグラフである。

【図11】本発明の実施の形態1に係るプリント基板における共振用配線と回路部のシグナルグラウンド配線とが接続される2箇所の間隔を変更した場合の電磁ノイズ伝搬量を示すグラフである。

40

【図12】本発明の実施の形態1に係るプリント基板における「F」字型の縦線長さを変更した場合の電磁ノイズ伝搬量を示すグラフである。

【発明を実施するための形態】

【0011】

以下、本発明を実施するための実施の形態について図に基づいて説明する。なお、本発明の各実施の形態では、特に説明しない限り、同一の要素については同一の符号を付し、その説明を繰り返さない。

【0012】

50

実施の形態 1 .

図 1 を参照して、本実施の形態に係るプリント基板 1 の構造について説明する。図 1 は、本実施の形態に係るプリント基板 1 を示す斜視図である。図 1 では、説明の便宜のため、多層プリント基板における各導体層間の誘電体は破線で示されている。以下、2 つの導体層間に 1 つの誘電体が配置されたプリント基板について説明するが、これに限定されず、3 つ以上の導体層間に 2 つ以上の誘電体がそれぞれ配置されていてもよい。

【 0 0 1 3 】

本実施の形態に係るプリント基板 1 は、回路部 2 と、外部インターフェース 3 と、フレームグラウンド配線 4 と、共振用配線 5 と、誘電体 6 とを主に備えている。外部インターフェース 3 は、例えば、コネクタまたはスイッチであってもよい。外部インターフェース 3 は、筐体 3 a と、筐体 3 a の内部に配置された接続部 3 b を含んでいる。

10

【 0 0 1 4 】

回路部 2 は、図示しない信号配線によって外部インターフェース 3 に電氣的に接続される。外部インターフェース 3 を介して、信号がプリント基板 1 の外部から回路部 2 に伝達される。回路部 2 は導体層である。回路部 2 は、信号配線、電源配線、シグナルグラウンド配線を含んでいる。回路部 2 には、IC 部品などの回路部品が実装される。シグナルグラウンド配線は、回路部 2 に配線される信号および電源の基準電位の機能を有している。

【 0 0 1 5 】

回路部 2 は、第 1 回路部分 2 a と、第 2 回路部分 2 b とを含んでいる。第 1 回路部分 2 a と、第 2 回路部分 2 b との間に誘電体 6 が配置されている。第 1 回路部分 2 a と第 2 回路部分 2 b とはビア（図示せず）によって電氣的に接続されている。ビアは、第 1 回路部分 2 a と第 2 回路部分 2 b とに挟まれた誘電体 6 を貫通するビアホール内部に導電体が配置されることにより形成されている。

20

【 0 0 1 6 】

第 1 回路部分 2 a は誘電体 6 の一方面（第 1 面）6 a 上に配置されている。第 1 回路部分 2 a は誘電体 6 の一方面 6 a の面内方向に延在している。つまり、第 1 回路部分 2 a は第 1 方向（図 1 中 X 方向）および第 2 方向（図 1 中 Y 方向）にそれぞれ延在している。

【 0 0 1 7 】

第 2 回路部分 2 b は、誘電体 6 の一方面 6 a と反対側の他方面（第 2 面）6 b 上に配置されている。第 2 回路部分 2 b は誘電体 6 の他方面 6 b の面内方向に延在している。つまり、第 2 回路部分 2 b は第 1 方向（図 1 中 X 方向）および第 2 方向（図 1 中 Y 方向）にそれぞれ延在している。第 2 回路部分 2 b は、第 1 回路部分 2 a から第 3 方向（図 1 中 Z 方向）に間隔をあけて配置されている。

30

【 0 0 1 8 】

なお、第 2 方向（図 1 中 Y 方向）は第 1 方向（図 1 中 X 方向）に直交する方向である。第 3 方向（図 1 中 Z 方向）は第 1 方向（図 1 中 X 方向）および第 2 方向（図 1 中 Y 方向）にそれぞれ直交する方向である。

【 0 0 1 9 】

回路部 2 は、フレームグラウンド配線 4 と間隔をあけて配置される。このため、回路部 2 は、フレームグラウンド配線 4 から分離されている。つまり、回路部 2 は、フレームグラウンド配線 4 に接していない。

40

【 0 0 2 0 】

フレームグラウンド配線 4 は、静電気放電などによる電磁ノイズを安定した電位 8 に伝搬するように構成されている。静電気放電による電磁ノイズは、電磁ノイズの一例である。静電放電による電磁ノイズは、静電気放電によって発生した高周波ノイズを含んでいる。

【 0 0 2 1 】

図 10 は、静電気放電のノイズ電流を示すグラフである。この図からわかるように、静電気放電ノイズは、2000 MHz 以上までの高周波ノイズを含んでいる。また、この例では 500 MHz 付近にノイズ電流が極大となる特性がある。

50

【 0 0 2 2 】

フレームグラウンド配線 4 は、回路部 2 の外側に配置されている。フレームグラウンド配線 4 は、平面視においてアルファベットの「L」字型に構成されている。フレームグラウンド配線 4 は、第 1 方向（図 1 中 X 方向）および第 2 方向（図 2 中 Y 方向）の両方で回路部 2 と間隔をあけて配置される。フレームグラウンド配線 4 は、外部インターフェース 3 と安定した電位 8 とに電氣的に接続される。

【 0 0 2 3 】

フレームグラウンド配線 4 上に外部インターフェース 3 の筐体 3 a が搭載される。フレームグラウンド配線 4 の一方側の端部側に外部インターフェース 3 の筐体 3 a が接続され、フレームグラウンド配線 4 の他方側の端部に安定した電位 8 が接続される。安定した電位 8 は、たとえば、アース電位であってもよいし、プリント基板 1 を収納するケース（図示せず）の電位であってもよい。

10

【 0 0 2 4 】

共振用配線 5 は、フレームグラウンド配線 4 と回路部 2 との間でフレームグラウンド配線 4 と間隔をあけて配置される。具体的には、共振用配線 5 は第 1 方向（図 1 中 X 方向）にフレームグラウンド配線 4 と間隔をあけて配置されている。また、共振用配線 5 は、第 2 方向（図 1 中 Y 方向）にフレームグラウンド配線 4 と間隔をあけて配置されている。

【 0 0 2 5 】

共振用配線 5 は、フレームグラウンド配線 4 とスリット 7 を介して配置される。つまり、共振用配線 5 とフレームグラウンド配線 4 との間に設けられたスリット 7 によって、共振用配線 5 は、フレームグラウンド配線 4 から分離されている。つまり、共振用配線 5 は、フレームグラウンド配線 4 に接していない。

20

【 0 0 2 6 】

共振用配線 5 は、回路部 2 と接続されており、かつループ部 9 の少なくとも一部を構成している。本実施の形態では、共振用配線 5 は、回路部 2 と 2 箇所接続されている。なお、共振用配線 5 は回路部 2 と 2 箇所以上で接続されていてもよい。本実施の形態では、共振用配線 5 と回路部 2 とは、共振用配線 5 と回路部 2 との閉回路で構成されたループ部 9 を構成している。このため、共振用配線 5 と回路部 2 とは閉じられた経路（閉回路）を構成している。

【 0 0 2 7 】

本実施の形態では、共振用配線 5 は、平面視においてアルファベットの「F」字型をしている。なお、この「F」字型は、縦線と、縦線から縦線と交差する方向に突出する 2 つの横線とを有する形状であり、実際のアルファベットの「F」とは反対側に縦線から横線が突出していてもよい。

30

【 0 0 2 8 】

本実施の形態における共振用配線 5 についてさらに具体的に説明する。共振用配線 5 は、第 1 延在部 5 1 と、第 2 延在部 5 2 と、第 3 延在部 5 3 と、第 4 延在部 5 4 とを含んでいる。第 1 延在部 5 1 は、第 2 方向（図 1 中 Y 方向）に延在している。第 2 延在部 5 2 は、第 2 方向（図 1 中 Y 方向）における第 1 延在部 5 1 の一端（第 1 端）に接続され、第 1 方向（図 1 中 X 方向）に延びて回路部 2 に接続されている。第 3 延在部 5 3 は、第 2 方向（図 1 中 Y 方向）における第 1 延在部 5 1 の他端（第 2 端）に接続され、第 1 方向（図 1 中 X 方向）に延びて回路部 2 に接続されている。第 2 延在部 5 2 と第 3 延在部 5 3 とは回路部 2 を介して接続されている。

40

【 0 0 2 9 】

第 4 延在部 5 4 は、第 2 方向（図 1 中 Y 方向）における第 1 延在部 5 1 の他端に接続され、第 2 方向（図 1 中 Y 方向）に延びている。第 1 延在部 5 1 と第 4 延在部 5 4 とは互いに一直線状に配置されている。

【 0 0 3 0 】

第 1 延在部 5 1、第 2 延在部 5 2、第 3 延在部 5 3、第 1 延在部 5 1 に接続された回路部 2 の第 1 接続部 2 1 と第 3 延在部 5 3 に接続された回路部 2 の第 2 接続部 2 2 との間の

50

回路部 2 の領域とがループ部 9 を構成している。

【 0 0 3 1 】

なお、共振用配線 5 の構成は、これに限定されず、平面視において、片仮名の「コ」字型、アルファベットの「U」字型、ギリシャ文字の「 Γ 」字型などであってもよい。これらの場合も共振用配線 5 と回路部 2 とでループ部 9 が形成される。

【 0 0 3 2 】

共振用配線 5 の共振周波数は、外部インターフェース 3 に侵入する電磁ノイズの周波数を含んでいてもよい。また、共振用配線 5 の共振周波数は、回路部 2 で使用される通信周波数およびクロック周波数を含んでいてもよい。

【 0 0 3 3 】

次に、図 1 および図 2 を参照して、本実施の形態に係るプリント基板 1 の作用効果について説明する。

【 0 0 3 4 】

本実施の形態に係るプリント基板 1 では、プリント基板 1 の外部から外部インターフェース 3 の筐体 3 a に侵入した電磁ノイズの大部分は、フレームグラウンド配線 4 を介して、安定した電位 8 へ伝搬する。電磁ノイズは、たとえばノイズ電流である。このとき、フレームグラウンド配線 4 と回路部 2 とはスリット 7 を介して配置されているため、電磁ノイズが回路部 2 に直接伝搬（伝導）することはない。

【 0 0 3 5 】

しかし、フレームグラウンド配線 4 を伝搬する電磁ノイズは、高周波（主に数 kHz 以上）成分を含んでいるため、電磁ノイズの一部は回路部 2 および共振用配線 5 に空間結合する。このとき、共振用配線 5 では、回路部 2 と接続される 2 箇所の間隔、「F」字型の縦線の長さなどに応じて、特定の周波数範囲で電磁ノイズとの共振が生じる。共振用配線 5 において電磁ノイズとの共振が生じると、電磁ノイズは、共振用配線 5 の導体抵抗損失および共振用配線 5 の周囲の誘電体 6 における誘電体損失とを受けて、熱に変換される。これにより、電磁ノイズが減少する。このようにして、電磁ノイズが減少するため、外部インターフェース 3 の筐体 3 a からフレームグラウンド配線 4 に伝搬する電磁ノイズが回路部 2 に空間結合することが抑制される。

【 0 0 3 6 】

また、共振用配線 5 と回路部 2 とでループ部 9 が形成されているため、図 1 中一点鎖線で示されるように、共振用配線 5 および回路部 2 に電磁ノイズが閉じ込められる。ループ部 9 の長さ、面積に応じた周波数で電磁ノイズとの共振が生じる。そして、共振が生じると、インピーダンスが低い経路、別の表現では電磁エネルギーが伝搬しやすい経路が生じる。したがって、ループ部 9 を電磁エネルギーが伝搬する。すなわち、ループ部 9 をノイズ電流が流れる。このため、共振が生じていない経路への電磁エネルギーの伝搬は十分に小さくなる。つまり、ループ部 9 に電磁ノイズが閉じ込められる。これによっても、外部インターフェース 3 の筐体 3 a からフレームグラウンド配線 4 に伝搬する電磁ノイズが回路部 2 に空間結合することが抑制される。

【 0 0 3 7 】

図 2 は、本実施の形態に係るプリント基板 1 の解析結果を示すグラフである。図 2 の縦軸は外部インターフェース 3 の筐体 3 a からフレームグラウンド配線 4 を経由して回路部 2 へ伝搬する電磁ノイズ伝搬量 [dB] を示し、横軸は該電磁ノイズのノイズ電流の周波数 [Hz]（線形）を示す。

【 0 0 3 8 】

図 2 のグラフ中の実線は、本実施の形態に係るプリント基板 1 における電磁ノイズ伝搬量を示す。図 2 のグラフ中の破線は、比較例のプリント基板 1 における電磁ノイズ伝搬量を示す。図 3 は比較例のプリント基板 1 を示す斜視図である。図 3 に示されるように、比較例のプリント基板 1 は、図 1 に示される本実施の形態に係るプリント基板 1 の共振用配線 5 を除いた構成を有している。

【 0 0 3 9 】

10

20

30

40

50

図 2 に示されるように、本実施の形態に係るプリント基板 1 の電磁ノイズ伝搬量は、一部の周波数を除いて、比較例のプリント基板 1 の電磁ノイズ伝搬量よりも低くなる。共振用配線 5 の共振周波数は、共振用配線 5 と回路部 2 のシグナルグラウンド配線とが接続される 2 箇所の間隔、「F」字型の縦線長さ、共振用配線 5 の幅を変更することによって、任意に変更することが可能である。したがって、共振用配線 5 の形状（共振用配線 5 と回路部 2 のシグナルグラウンド配線とが接続される 2 箇所の間隔、「F」字型の縦線長さ、共振用配線 5 の幅）を変更して共振用配線 5 の共振周波数を電磁ノイズの周波数を含むように調整することによって、電磁ノイズと共振用配線 5 とを共振させることが可能である。

【 0 0 4 0 】

10

図 1 1 は、共振用配線 5 と回路部 2 のシグナルグラウンド配線とが接続される 2 箇所の間隔を変更した場合の電磁ノイズ伝搬量を示すグラフである。

【 0 0 4 1 】

図 1 2 は、「F」字型の縦線長さを変更した場合の電磁ノイズ伝搬量を示すグラフである。

【 0 0 4 2 】

図 2、図 1 1、図 1 2 の比較から分かるように、共振用配線 5 の形状を変更することにより共振周波数を調整することが可能である。図 1 0 のノイズ電流が極大となる周波数と、共振周波数を調整することにより、外部インターフェース 3 の筐体 3 a からフレームグラウンド配線 4 を経由して回路部 2 へ伝搬する電磁ノイズ伝搬量を低減することが可能となる。

20

【 0 0 4 3 】

以上説明したように、本実施の形態に係るプリント基板 1 によれば、共振用配線 5 は、フレームグラウンド配線 4 と回路部 2 との間でフレームグラウンド配線 4 と間隔をあけて配置されているため、フレームグラウンド配線 4 から回路部 2 に電磁ノイズが直接伝搬（伝導）することはない。また、共振用配線 5 に空間結合する電磁ノイズは共振用配線 5 と共振することにより熱に変換される。このため、フレームグラウンド配線 4 を伝搬する電磁ノイズが回路部 2 に空間結合することが抑制される。また、共振用配線 5 は回路部 2 と少なくとも 2 箇所以上で接続されている。共振用配線 5 と回路部 2 とは、共振用配線 5 と回路部 2 との閉回路で構成されたループ部 9 を構成しているため、共振用配線 5 と回路部 2 とで形成されるループ部 9 により電磁ノイズとの共振が生じる。すなわちインピーダンスが低い経路、別の表現では電磁エネルギーが伝搬しやすい経路が生じる。このため、共振が生じていない経路への電磁エネルギーの伝搬は十分に小さくなる。このようにして、共振用配線 5 によって電磁ノイズをループ部 9 に閉じ込めることができる。したがって、フレームグラウンド配線 4 から回路部 2 の信号配線および回路部品が実装された領域に伝搬する電磁ノイズの量を抑制することができる。これにより、プリント基板 1 の回路部 2 の誤動作を発生し難くすることができる。よって、電磁ノイズによって回路部 2 に実装された回路部品に誤動作が発生することを抑制することができる。

30

【 0 0 4 4 】

また、外部インターフェース 3 に瞬時に定常状態を超えた大電圧であるサージ電圧が印加された場合でも、回路部 2 はフレームグラウンド配線 4 と間隔をあけて配置されているため、信号配線および回路部品が実装された回路部 2 の領域に大電圧が印加されることを抑制することができる。

40

【 0 0 4 5 】

また、本実施の形態に係るプリント基板 1 によれば、共振用配線 5 の共振周波数は、外部インターフェース 3 に侵入する電磁ノイズの周波数を含んでいてもよい。このため、共振用配線 5 が電磁ノイズと共振するため、回路部 2 に伝搬する電磁ノイズの量を低減することができる。

【 0 0 4 6 】

また、本実施の形態に係るプリント基板 1 によれば、共振用配線 5 の共振周波数は、回

50

回路部 2 で使用される通信周波数およびクロック周波数を含んでいてもよい。このため、回路部 2 で使用される通信周波数およびクロック周波数を含む電磁ノイズの回路部 2 への伝搬を抑制することができる。これにより、回路部 2 が誤動作する恐れを低減することができる。

【 0 0 4 7 】

実施の形態 2 .

図 4 を参照して、本発明を実施するための実施の形態 2 に係るプリント基板 1 の構造について説明する。図 4 は、本実施の形態に係るプリント基板 1 を示す斜視図である。本実施の形態に係るプリント基板 1 は、ループ部 9 が複数のループ部分を含んでいる点で、実施の形態 1 に係るプリント基板 1 と主に異なっている。

10

【 0 0 4 8 】

本実施の形態に係るプリント基板 1 では、ループ部 9 は、第 1 ループ部分 9 a と第 2 ループ部分 9 b とを含んでいる。なお、第 1 ループ部分 9 a と第 2 ループ部分 9 b とは互いに形状が異なってもよい。本実施の形態に係るプリント基板 1 では、共振用配線 5 と回路部 2 とは 3 箇所接続されている。

【 0 0 4 9 】

なお、図 4 では、ループ部 9 は 2 つのループ部分を含んでいるが、ループ部 9 は 3 つ以上のループ部分を含んでいてもよい。つまり、共振用配線 5 と回路部 2 との接続箇所は 3 箇所としたが、接続箇所は、これに限られることはなく、4 箇所以上であってもよい。

【 0 0 5 0 】

本実施の形態に係るプリント基板 1 によれば、第 1 ループ部分 9 a および第 2 ループ部分 9 b によって、共振用配線 5 で生じる共振周波数、共振の大きさを調整することができる。したがって、共振用配線 5 で生じる共振周波数、共振の大きさを細かく調整することができる。

20

【 0 0 5 1 】

実施の形態 3 .

図 5 を参照して、本発明を実施するための実施の形態 3 に係るプリント基板 1 の構造について説明する。図 5 は、本実施の形態に係るプリント基板 1 を示す斜視図である。本実施の形態に係るプリント基板 1 は、電子部品 1 0 を含んでいる点で、実施の形態 1 に係るプリント基板 1 と主に異なっている。

30

【 0 0 5 2 】

本実施の形態に係るプリント基板 1 では、共振用配線 5 は、電子部品 1 0 を介して回路部 2 と接続される。電子部品 1 0 は、たとえば、抵抗、インダクタ、コンデンサなどである。

【 0 0 5 3 】

なお、図 5 では、電子部品 1 0 は共振用配線 5 の 2 箇所の接続箇所のうち一方の接続箇所に配置されているが、配置箇所はこれに限るものではなく、電子部品 1 0 は 2 箇所の接続箇所のうち他方の接続箇所に配置されてもよく、あるいは、2 箇所の接続箇所の両方に配置されてもよい。

【 0 0 5 4 】

また、図 5 では、電子部品 1 0 は 1 個の部品としているが、これに限るものではなく、電子部品 1 0 は複数の部品であってもよい。複数の部品は、同種の部品（たとえば、抵抗と抵抗など）であってもよく、異種の部品（たとえば、抵抗とインダクタ、抵抗とインダクタとコンデンサなど）であってもよい。このとき、複数の部品の特性は同一の特性（たとえば容量）でなくてもよい。

40

【 0 0 5 5 】

本実施の形態に係るプリント基板 1 によれば、共振用配線 5 は電子部品 1 0 を介して回路部 2 と接続されるため、電子部品 1 0 によって共振用配線 5 で生じる共振周波数、共振の大きさを調整することができる。これにより、共振用配線 5 で生じる共振周波数、共振の大きさを細かく調整することができる。

50

【0056】

電子部品10のインピーダンス特性に応じて共振周波数が変わる。電子部品10が抵抗である場合には、インピーダンスの実数成分に応じて共振周波数が変わり、電子部品10がインダクタおよびコンデンサである場合には、インピーダンスの虚数成分に応じて共振周波数が変わる。

【0057】

電子部品10がインダクタである場合には、インダクタの容量に応じて共振周波数を調整することができる。電子部品10がコンデンサである場合には、コンデンサの容量に応じて共振周波数を調整することができる。また、電子部品10が抵抗である場合には、抵抗により電磁ノイズを熱に変換することにより電磁ノイズを減少させることができる。

10

【0058】

実施の形態4.

図6を参照して、本発明を実施するための実施の形態4に係るプリント基板1の構造について説明する。図6は、本実施の形態のプリント基板1を示す斜視図である。本実施の形態に係るプリント基板1は、共振用配線5が複数の共振用配線部分を含んでいる点で、実施の形態1に係るプリント基板1と主に異なっている。

【0059】

本実施の形態に係るプリント基板1では、共振用配線5は、第1共振用配線部分5aと、第1共振用配線部分5aと、第2共振用配線部分5bとを含んでいる。また、ループ部9は、第1ループ部分9aと第2ループ部分9bとを含んでいる。

20

【0060】

第1共振用配線部分5aは、回路部2と接続されており、かつ第1ループ部分9aの少なくとも一部を構成している。第2共振用配線部分5bは、回路部2と接続されており、かつ第2ループ部分9bの少なくとも一部を構成している。第1共振用配線部分5aおよび第2共振用配線部分5bは第1回路部分2aに接続されている。なお、第1ループ部分9aと第2ループ部分9bとは互いに形状が異なってもよい。なお、図6では、共振用配線5は2つの共振用配線部分を含んでいるが、共振用配線5は3つ以上の共振用配線部分を含んでもよい。

【0061】

本実施の形態に係るプリント基板1によれば、第1共振用配線部分5aで生じる共振周波数(第1共振周波数)、第2共振用配線部分5bで生じる共振周波数(第2共振周波数)、第1共振周波数と第2共振周波数との相互干渉によって生じる共振周波数(第3共振周波数)をそれぞれ調整することができる。

30

【0062】

実施の形態5.

図7を参照して、本発明を実施するための実施の形態5に係るプリント基板1の構造について説明する。図7は、本実施の形態のプリント基板1を示す斜視図である。本実施の形態に係るプリント基板1は、共振用配線5が複数の共振用配線部分を含んでおり、複数の共振用配線部分が複数の回路部分に接続されている点で、実施の形態1に係るプリント基板1と主に異なっている。

40

【0063】

本実施の形態に係るプリント基板1では、共振用配線5は複数の共振用配線部分から形成されるとともに複数層で形成される。回路部2は、第1回路部分2aと、第1回路部分2aと間隔をあけて積層するように配置された第2回路部分2bとを含んでいる。第1共振用配線部分5aは第1回路部分2aと接続されており、かつ第1ループ部分9aの少なくとも一部を構成している。第2共振用配線部分5bは第2回路部分2bと接続されており、かつ第2ループ部分9bの少なくとも一部を構成している。第1ループ部分9aと第2ループ部分9bとは互いに形状が異なってもよい。なお、図7では、共振用配線5は2つの共振用配線部分を含んでいるが、共振用配線5は3つ以上の共振用配線部分を含んでもよい。

50

【 0 0 6 4 】

本実施の形態に係るプリント基板 1 によれば、第 1 回路部分 2 a と接続された第 1 共振用配線部分 5 a で生じる共振周波数（第 1 共振周波数）、第 2 回路部分 2 b と接続された第 2 共振用配線部分 5 b で生じる共振周波数（第 2 共振周波数）、第 1 共振周波数と第 2 共振周波数との相互干渉によって生じる共振周波数（第 3 共振周波数）をそれぞれ調整することができる。

【 0 0 6 5 】

実施の形態 6 .

図 8 を参照して、本発明を実施するための実施の形態 6 に係るプリント基板 1 の構造について説明する。図 8 は、本実施の形態のプリント基板 1 を示す斜視図である。本実施の形態に係るプリント基板 1 は、共振用配線 5 がビア（導電体）1 1 で互いに電氣的に接続された複数の共振用配線部分を含んでいる点で、実施の形態 1 に係るプリント基板 1 と主に異なっている。

10

【 0 0 6 6 】

本実施の形態に係るプリント基板 1 では、共振用配線 5 は複数層で形成されるとともに複数の共振用配線部分がビア（導電体）1 1 を介して互いに電氣的に接続されている。

【 0 0 6 7 】

第 1 共振用配線部分 5 a は第 1 回路部分 2 a と接続されており、かつ第 1 ループ部分 9 a の少なくとも一部を構成している。第 2 共振用配線部分 5 b は第 2 回路部分 2 b と接続されており、かつ第 2 ループ部分 9 b の少なくとも一部を構成している。第 1 ループ部分 9 a と第 2 ループ部分 9 b とは互いに形状が異なってもよい。

20

【 0 0 6 8 】

第 1 共振用配線部分 5 a と第 2 共振用配線部分 5 b とは、ビア（導電体）1 1 を介して、互いに電氣的に接続されている。ビア（導電体）1 1 は、第 1 共振用配線部分 5 a と第 2 共振用配線部分 5 b とに挟まれた誘電体 6 を貫通するビアホール内部に導電体が配置されることにより形成されている。なお、ビア（導電体）1 1 は、1 つに限るものではなく、複数でもよい。

【 0 0 6 9 】

本実施の形態に係るプリント基板 1 によれば、第 1 共振用配線部分 5 a と第 2 共振用配線部分 5 b とが互いに電氣的に接続されているため、第 1 共振用配線部分 5 a および第 2 共振用配線部分 5 b の両方によって一体的に共振を形成することができる。

30

【 0 0 7 0 】

実施の形態 7 .

図 9 を参照して、本発明を実施するための実施の形態 7 に係るプリント基板 1 の構造について説明する。図 9 は、本実施の形態のプリント基板 1 を示す斜視図である。本実施の形態に係るプリント基板 1 は、共振用配線 5 の形状が異なる点で、実施の形態 1 に係るプリント基板 1 と主に異なっている。

【 0 0 7 1 】

本実施の形態では、共振用配線 5 は蛇行した形状を有している。共振用配線 5 は、誘電体 6 一方向（第 1 面）6 a の面内方向において蛇行している。

40

【 0 0 7 2 】

本実施の形態に係るプリント基板 1 によれば、共振用配線 5 は蛇行した形状を有している。このため、共振用配線 5 の蛇行の間隔および共振用配線 5 の幅を調整することにより、共振用配線 5 で生じる共振周波数を調整することができる。また、蛇行により配線長を長くすることができる。これによっても共振用配線 5 で生じる共振周波数を調整することができる。

【 0 0 7 3 】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

50

【符号の説明】

【0074】

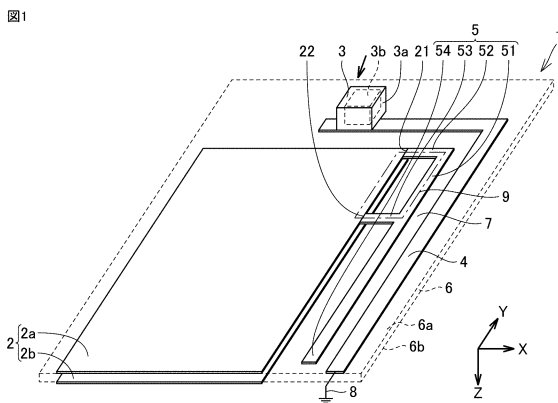
1 プリント基板、2 回路部、2 a 第1回路部分、2 b 第2回路部分、3 外部インターフェース、4 フレームグラウンド配線、5 共振用配線、5 a 第1共振用配線部分、5 b 第2共振用配線部分、6 誘電体、7 スリット、8 安定した電位、9 ループ部、9 a 第1ループ部分、9 b 第2ループ部分、10 電子部品、11 ピア。

【要約】

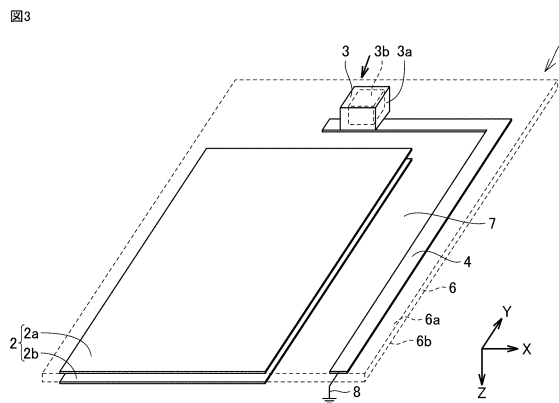
プリント基板(1)は、外部インターフェース(3)と、外部インターフェース(3)と電氣的に接続されるフレームグラウンド配線(4)と、フレームグラウンド配線(4)と間隔をあけて配置される回路部(2)と、フレームグラウンド配線(4)と間隔をあけて配置される共振用配線(5)とを備えている。共振用配線(5)は、回路部(2)と少なくとも2箇所以上で接続されている。共振用配線(5)と回路部(2)とは、共振用配線(5)と回路部(2)との閉回路で構成されたループ部(9)を構成している。

10

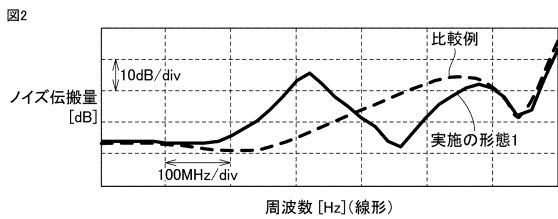
【図1】



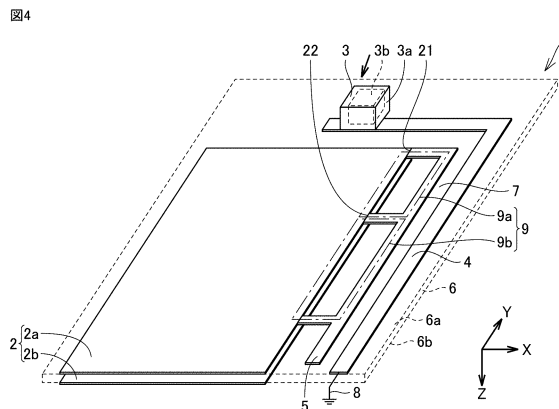
【図3】



【図2】



【図4】



フロントページの続き

- (72)発明者 入船 義章
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 大平 聡
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 宮坂 崇
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 ゆずりは 広行

- (56)参考文献 特開平09-199818(JP,A)
特開2014-036138(JP,A)
特開2013-012528(JP,A)
特開平10-145013(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|------|
| H05K | 1/02 |
| H01P | 1/00 |