



(12) 发明专利申请

(10) 申请公布号 CN 117811515 A

(43) 申请公布日 2024. 04. 02

(21) 申请号 202311851007.X

H04B 1/04 (2006.01)

(22) 申请日 2023.12.29

(71) 申请人 苏州华太电子技术股份有限公司  
地址 215000 江苏省苏州市苏州工业园区  
星湖街328号创意产业园10栋1层

(72) 发明人 刘昊宇 陈娅莉

(74) 专利代理机构 北京科慧致远知识产权代理  
有限公司 11739

专利代理师 赵红凯

(51) Int. Cl.

H03F 1/42 (2006.01)

H03F 1/02 (2006.01)

H03F 1/56 (2006.01)

H03F 3/19 (2006.01)

H03F 3/21 (2006.01)

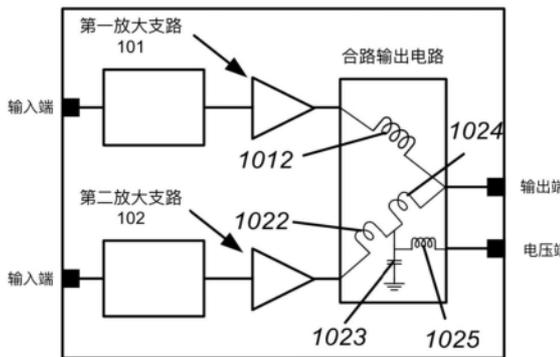
权利要求书2页 说明书9页 附图7页

(54) 发明名称

射频频率放大芯片、射频频率放大器及无线  
信号发射系统

(57) 摘要

本申请涉及无线电技术领域,具体涉及一种射频频率放大芯片、射频频率放大器及无线信号发射系统,射频频率放大芯片包括第一放大支路、第二放大支路和合路输出电路,合路输出电路包括:第一电感,第一端与第一放大支路的输出端连接,第二端用于连接射频频率放大器的输出阻抗匹配电路;第二电感,第一端与第二放大支路的输出端连接;第三电感,第一端与第二电感的第二端连接,第二端用于连接射频频率放大器的输出阻抗匹配电路;第一电容,第一端连接在第二电感的第二端、第三电容第一端之间,第二端接地;第四电感,第一端与第一电容的第一端连接,第二端用于连接射频频率放大器的漏压偏置电路,可使射频频率放大器的效率和带宽提高。



1. 一种射频功率放大芯片,用于射频功率放大器对信号进行放大,其特征在于,所述射频功率放大芯片包括第一放大支路和第二放大支路,所述第一放大支路的输入端和所述第二放大支路的输入端用于接收射频信号;所述射频功率放大芯片还包括合路输出电路,所述合路输出电路包括:

第一电感,第一端与所述第一放大支路的输出端连接,第二端用于连接所述射频功率放大器的输出阻抗匹配电路;

第二电感,第一端与所述第二放大支路的输出端连接;

第三电感,第一端与所述第二电感的第二端连接,第二端用于连接所述射频功率放大器的输出阻抗匹配电路;

第一电容,第一端连接在所述第二电感的第二端、所述第三电容第一端之间,第二端接地;

第四电感,第一端与所述第一电容的第一端连接,第二端用于连接所述射频功率放大器的漏压偏置电路。

2. 根据权利要求1所述的射频功率放大芯片,其特征在于,所述第二电感和所述第三电感为金属键合线,且走线方向相同。

3. 根据权利要求1所述的射频功率放大芯片,其特征在于,所述合路输出电路还包括:

第二电容,第一端与所述第一电感的第二端、所述第三电感的第二端分别连接,第二端用于与所述射频功率放大器的输出阻抗匹配电路连接。

4. 根据权利要求3所述的射频功率放大芯片,其特征在于,所述第二电容包括双拼电容,所述双拼电容包括:

第一子电容,第一端与所述第一电感的第二端、所述第三电感的第二端分别连接;

第二子电容,第一端与所述第一子电容的第二端连接,第二端用于与所述射频功率放大器的输出阻抗匹配电路连接。

5. 根据权利要求3或4所述的射频功率放大芯片,其特征在于,所述第一电感、所述第二电感和所述第三电感为金属键合线,且走线方向相同。

6. 根据权利要求1至4任一所述的射频功率放大芯片,其特征在于,射频功率放大芯片还包括:

第一引脚,所述第一引脚与所述第四电感的第二端连接,所述第一引脚还用于与漏极偏置电路分别连接;和/或,

第四引脚,所述第二引脚与所述第一电感的第二端、第三电感的第二端分别连接,所述第四引脚还用于与所述输出阻抗匹配电路连接。

7. 根据权利要求1至4任一所述的射频功率放大芯片,其特征在于,所述射频功率放大芯片还包括第二引脚,所述第二引脚用于连接射频输出设备;所述第一放大支路还包括:

第一晶体管,漏极与所述第一电感的第一端连接;

第三电容,第一端与所述第二引脚连接,第二端与所述第一晶体管的栅极连接;

和/或,所述射频功率放大芯片还包括第三引脚,所述第三引脚用于连接射频输出设备;所述第二放大支路还包括:

第二晶体管,漏极与所述第二电感的第一端连接;

第四电容,第一端与所述第三引脚连接,第二端与所述第二晶体管的栅极连接。

8. 一种射频功率放大器,其特征在于,所述射频功率放大器包括:  
如权利要求1至7任一所述的射频功率放大芯片;  
第一输入阻抗匹配电路,一端与所述射频功率放大芯片的第一放大支路输入端连接,另一端用于与射频输出设备连接;  
第二输入阻抗匹配电路,一端与所述射频功率放大芯片的第二放大支路输入端连接,另一端用于与设备输出设备连接;  
输出阻抗匹配电路,一端与所述射频功率放大芯片的合路输出电路连接,另一端用于与信号发射设备连接;  
漏压偏置电路,一端与所述合路输出电路的第四电感连接,另一端用于与第三电源连接。
9. 根据权利要求8所述的射频功率放大器,其特征在于,所述射频功率放大器还包括:  
第一栅压偏置电路,一端与所述第一放大支路输入端连接,另一端用于与第一电源连接;  
第二栅压偏置电路,一端与所述第二放大支路输入端连接,另一端用于与第二电源连接。
10. 根据权利要求8或9所述的射频功率放大器,其特征在于,所述射频功率放大器还包括功率分配电路,所述功率分配电路包括:  
电阻器;  
功率分配器,第一端用于连接所述射频输出设备,第二端连接所述电阻器,第三端连接所述第一放大支路输入端,第四端连接所述第二放大支路输入端。
11. 一种无线信号发射系统,其特征在于,所述无线信号发射系统包括:  
射频输出设备和信号发射设备;  
如权利要求8至10任一所述的射频功率放大器,所述射频功率放大器分别与所述射频输出设备、信号发射设备连接。

## 射频功率放大芯片、射频功率放大器及无线信号发射系统

### 技术领域

[0001] 本申请涉及无线电技术领域,具体涉及一种射频功率放大芯片、射频功率放大器及无线信号发射系统。

### 背景技术

[0002] 射频功率放大器是射频前端系统中最重要的组件之一,放大器在现有通信系统中已经得到广泛应用。为适应高功率、高效率和小型化的需求,如图1所示,图1为现有技术中射频功率放大器的简化电路原理图。其包含两个晶体管放大器并行地封装在同一载体上,配合合适的合路合成电路网络,该射频功率放大器能够实现从回退功率状态至饱和功率状态均高效率的工作。如图2所示,图2为图1中射频功率放大芯片的简化框图。

[0003] 由图1和图2可看出,第一放大支路101和第二放大支路102的射频输出端口连至由电容电感构成的功率合成网络,这些电容电感元件所构成的两端口网络在工作频段等效于一个特征阻抗为 $Z_M$ 、电长度为 $90^\circ$ 的传输线。这种传统架构的主要问题是低效率、窄带宽,已经很难满足目前移动通信系统低能耗、大带宽、高吞吐量的需求。

### 发明内容

[0004] 为了解决上述技术缺陷之一,本申请实施例中提供了一种射频功率放大芯片、射频功率放大器及无线信号发射系统,该技术方案如下:

[0005] 根据本申请实施例的第一个方面,本申请提供了一种射频功率放大芯片,用于射频功率放大器对信号进行放大,所述射频功率放大芯片包括第一放大支路和第二放大支路,所述第一放大支路的输入端和所述第二放大支路的输入端用于接收射频信号;所述射频功率放大芯片还包括合路输出电路,所述合路输出电路包括:

[0006] 第一电感,第一端与所述第一放大支路的输出端连接,第二端用于连接所述射频功率放大器的输出阻抗匹配电路;第二电感,第一端与所述第二放大支路的输出端连接;第三电感,第一端与所述第二电感的第二端连接,第二端用于连接所述射频功率放大器的输出阻抗匹配电路;第一电容,第一端连接在所述第二电容的第二端、所述第三电容第一端之间,第二端接地;第四电感,第一端与所述第一电容的第一端连接,第二端用于连接所述射频功率放大器的漏压偏置电路。

[0007] 根据本申请实施例的第二个方面,本申请提供了一种射频功率放大器,所述射频功率放大器包括:

[0008] 如前述的射频功率放大芯片;第一输入阻抗匹配电路,一端与所述射频功率放大芯片的第一放大支路输入端连接,另一端用于与射频输出设备连接;第二输入阻抗匹配电路,一端与所述射频功率放大芯片的第二放大支路输入端连接,另一端用于与设备输出设备连接;输出阻抗匹配电路,一端与所述射频功率放大芯片的合路输出电路连接,另一端用于与信号发射设备连接;漏压偏置电路,一端与所述合路输出电路的第四电感连接,另一端用于与第三电源连接。

[0009] 根据本申请实施例的第三个方面,本申请提供了一种无线信号发射系统,所述无线信号发射系统包括:

[0010] 射频输出设备和信号发射设备;如前述的射频功率放大器,所述射频功率放大器分别与所述射频输出设备、信号发射设备连接。

[0011] 采用本申请实施例中提供的射频功率放大芯片,合路输出电路在射频功率放大芯片的封装内部,放大的信号合路后再通过引脚连接至外部的输出阻抗匹配电路,因此封装引脚的寄生特性对带宽、效率的影响大大降低,而漏压偏置电路上射频信号很小,因此其对应的引脚对效率的影响几乎忽略不计,从而可使射频功率放大器的效率和带宽提高。

### 附图说明

[0012] 此处所说明的附图用来提供对本申请的进一步理解,构成本申请的一部分,本申请的示意性实施例及其说明用于解释本申请,并不构成对本申请的不当限定。在附图中:

[0013] 图1为现有技术中射频功率放大器的简化电路原理图;

[0014] 图2为图1中射频功率放大芯片的简化框图;

[0015] 图3为射频功率放大芯片的结构框图;

[0016] 图4为射频功率放大芯片的其一电路原理图;

[0017] 图5为图4的等效电路原理图;

[0018] 图6为射频功率放大芯片的又一电路原理图;

[0019] 图7为图6的等效电路原理图;

[0020] 图8为射频功率放大芯片的再一电路原理图;

[0021] 图9为图8的等效电路原理图;

[0022] 图10为射频功率放大器的结构框图;

[0023] 图11为射频功率放大器的电路原理图;

[0024] 图12为本申请技术方案与现有技术方案的其一实验对比图;

[0025] 图13为本申请技术方案与现有技术方案的又一实验对比图;

[0026] 图14为本申请技术方案与现有技术方案的再一实验对比图。

### 具体实施方式

[0027] 为了使本申请实施例中的技术方案及优点更加清楚明白,以下结合附图对本申请的示例性实施例进行进一步详细的说明,显然,所描述的实施例仅是本申请的一部分实施例,而不是所有实施例的穷举。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0028] 在本申请的描述中,需要理解的是,术语“第一”、“第二”、“第三”等仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”、“第三”等的特征可以明示或者隐含地包括一个或者更多个该特征。在本申请的描述中,“多个”的含义是至少两个,例如两个,三个等,除非另有明确具体的限定。

[0029] 在本申请中,除非另有明确的规定和限定,术语“相连”、“连接”等术语应做广义理解,例如,可以是固定连接,也可以是可拆卸连接;可以是直接相连,也可以通过中间媒介间接相连。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本申请中的

具体含义。

[0030] 射频功率放大器作为无线信号发射系统中的核心部件之一,越来越朝向高功率、高效率和小型化发展。如图1所示,现有射频功率放大器包含两个晶体管,配合合适的合路合成电路网络,该射频功率放大器能够实现从回退功率状态至饱和功率状态均高效率的工作。

[0031] 由图1和图2可看出,第一放大支路101和第二放大支路102的射频输出端口连至由电容电感构成的功率合成网络,这些电容电感元件所构成的两端口网络在工作频段等效于一个特征阻抗为 $Z_M$ 、电长度为 $90^\circ$ 的传输线。即现有射频功率放大器具有低效率、窄带宽的缺陷,已经很难满足目前移动通信系统低能耗、大带宽、高吞吐量的需求。并且,现有技术中在射频功率放大芯片外需要额外的外围电路(如微带线、SMD表贴器件等),会导致射频功率放大器体积较大,不利于当下射频通信系统对小型化、集成化的需求。

[0032] 本申请提供了一种射频功率放大芯片,该射频功率放大芯片设置在射频功率放大器上,以对射频信号进行放大。如图3所示,图3为射频功率放大芯片的结构框图。如图4所示,图4为射频功率放大芯片的其一电路原理图。其中,该射频功率放大芯片的封装类型包括但不限于QFN(方形扁平无引脚封装)和LGA(平面网格整列封装)。

[0033] 射频功率放大芯片包括第一放大支路101、第二放大支路102和合路输出电路,第一放大支路101的输入端可连接射频输出设备,以接收射频信号;第二放大支路102的输入端可连接射频输出设备,以接收射频信号。射频信号在第一放大支路101和第二放大支路102中经过放大后,由第一放大支路101的输出端和第二放大支路102的输出端分别输出。

[0034] 合路输出电路包括第一电感1012、第二电感1022、第三电感1024、第四电感1025和第一电容1023。其中,第一放大支路101的输出端与第一电感1012的第一端连接,第一电感1012的第二端可与射频功率放大器的输出阻抗匹配电路连接。第二放大支路102的输出端与第二电感1022的第一端连接,第二电感1022的第二端与第三电感1024的第一端连接,第三电感1024的第二端可与射频功率放大器的输出阻抗匹配电路连接,第一电容1023的第一端连接在第二电感1022的第二端、第三电感1024的第一端之间,第一电容1023的第二端接地;第四电感1025的第一端与第一电容1023的第一端连接,第四电感1025的第二端可与射频功率放大器的漏压偏置电路连接。即第二放大支路102的输出端、第二电感1022、第三电感1024依次串联,第一电容1023的一端接地,第一电容1023的另一端连接在第二电感1022、第二电感1024之间,第二电感1022、第一电容1023和第三电感1024构成的T形网络,第四电感1025的第一端与第一电容1023的第一端连接,第四电感1025的第二端连接漏压偏置电路,以对第一放大支路101中晶体管、第二放大支路102中晶体管的漏极进行供电。

[0035] 第一放大支路在对信号(即射频信号)进行放大后,第一放大支路将信号传输至第一电感1012,再经第一电感1012传输至射频功率放大器的输出阻抗匹配电路;第二放大支路在对信号(即射频信号)进行放大后,将放大后的信号经第二电感1022、第一电容1023和第三电感1024传输至输出阻抗匹配电路。

[0036] 在现有方案中,第一放大支路和第二放大支路的输出信号经过射频功率放大芯片的引脚连接至外部的合路输出电路,因此引脚也成为了合路输出电路的一部分,由于封装引脚的寄生特性(会引入额外的寄生电感、寄生电容和寄生损耗),会使合路输出电路的整体工作带宽会降低。而本申请方案中,合路输出电路在射频功率放大芯片的封装内部,放大

的信号合路后再通过引脚连接至外部的输出阻抗匹配电路,因此封装引脚的寄生特性对带宽、效率的影响大大降低,而漏压偏置电路上射频信号很小,因此其对应的引脚对效率的影响几乎忽略不计,从而可使射频功率放大器的效率和带宽提高。

[0037] 在一个或多个实施例中,如图4所示,射频功率放大芯片10包括有第四引脚1044,第四引脚1044与第一电感1012的第二端、第三电感1024的第二端分别连接,第四引脚1044还可与射频放大器的输出阻抗匹配电路连接,即第一电感1012的第二端、第三电感1024的第二端通过第四引脚1044与输出阻抗匹配电路连接。

[0038] 如图5所述,图5为图4的等效电路原理图。图4中第一电感1012、第二电感1022、第三电感1024和第四电感1025可等效为金属键合线。第一放大支路的输出端通过第一电感1012(约0.8~2nH,视不同设计场景、频率和半导体工艺类型而定)连接至输出阻抗匹配电路,第二放大支路的输出端通过第二电感1022(约0.2~0.8nH)、第三电感1024(约0.2~0.8nH)、第一电容1023(约3~9pF)连接至输出阻抗匹配电路,另外第四电感1025(约0.5~2nH)由于连接射频功率放大器的漏压偏置电路其射频等效为短路,故等效为并联到底电感。

[0039] 第一电感1012、第二电感1022和第三电感1024均可采用金属键合线的形式实现,即第二放大支路的输出端通过金属键合线与第四引脚1044连接、第一电容1023通过金属键合线与第二放大支路的输出端连接,第一电容1023还通过金属键合线与第四引脚1044连接。第一电容1023与第一放大支路输出端之间的金属键合线和第一电容1023与第四引脚1044之间的金属键合线走线方向相同,从而降低各自金属键合线之间的互感耦合,降低射频信号传输损耗。

[0040] 在一些实施例中,第一电感1012、第二电感1022和第三电感1024对应金属键合线的高度可为150微米~450微米,即金属键合线的高度可包括但不限于170微米、200微米、230微米、250微米、270微米、300微米、320微米、350微米、380微米、400微米和420微米。

[0041] 如图6所示,图6为射频功率放大芯片的又一电路原理图。射频功率放大芯片10还可以包括第二电容1031,第二电容1031的第一端与第一电感1012的第二端连接,第二电容1031的第一端还与第三电感1024的第二端连接,第二电容1031的第二端用于与射频功率放大器的输出阻抗匹配电路连接。即第二电容1031的第一端与第一电感1012的第二端、第三电感1024的第二端分别连接,第二电容1031的第二端可与射频放大器的输出阻抗匹配电路连接。

[0042] 第二电容1031的第二端可通过第四引脚1044与输出阻抗匹配电路连接,即第二电容1031的第二端与第一键合线1032的一端连接,第一键合线1032的另一端与第四引脚1044连接。第一放大支路101和第二放大支路102输出的放大信号合路在第二电容1031上,通过第一键合线1032连接至第四引脚1044,可增大合路阻抗匹配的带宽。

[0043] 此时,第一键合线1032的长度可以为300微米~800微米,如第一键合线1032的长度包括但不限于330微米、350微米、370微米、400微米、500微米、600微米和700微米。第四电感1025采用金属键合线,第四电感1025的长度可以为500微米~2000微米,第四电感1025的长度可包括但不限于550微米、650微米、720微米、750微米、770微米、800微米、920微米、1100微米、1300微米、1400微米和1800微米。

[0044] 如图7所示,图7为图6的等效电路原理图。与图5不同的是,图7中增加了第一键合

线1032对应的电感器(约0.2~0.8nH,视不同设计场景、频率和半导体工艺类型而定)和第二电容1031(约4~8pF),其余与图5相同,在此不再赘述。

[0045] 在一个或多个实施例中,如图8所示,图8为射频功率放大芯片的再一电路原理图。第二电容1031可包括双拼电容,该双拼电容包括第一子电容10311和第二子电容10312。第一子电容10311的第一端与第一电感1012的第二端、第三电感1024的第二端分别连接,第一子电容10311的第二端与第二子电容10312的第一端连接,第二子电容10312的第二端可与射频功率放大器的输出阻抗匹配电路连接。其中,第一子电容10311可通过第二键合线10313与第二子电容10312连接。

[0046] 第二子电容10312的第二端可通过第四引脚1044与输出阻抗匹配电路连接,即第二子电容10312的第二端与第一键合线1032的一端连接,第一键合线1032的另一端与第四引脚1044连接。双拼电容包含两个电容上极板,两个电容上极板通过第二键合线10313连接,在通过第一键合线1032连接至第四引脚1044,从而进一步增大合路阻抗匹配的带宽。

[0047] 此时,第二键合线10313的长度可以为200微米~600微米,如第二键合线10313的长度包括但不限于230微米、250微米、270微米、300微米、320微米、350微米和370微米。第一键合线1032的长度可以为300微米~800微米,如第一键合线1032的长度包括但不限于330微米、350微米、370微米、400微米、500微米、600微米和700微米。

[0048] 如图9所示,图9为图8的等效电路原理图。与图5不同的是,图9中增加了第一键合线1032对应的电感器(约0.2~0.8nH)、第一子电容10311(约4~8pF)、第二子电容10312(约4~8pF)、第二键合线10313对应的电感器(约0.1~0.5nH,视不同设计场景、频率和半导体工艺类型而定)。其余与图5相同,在此不再赘述。

[0049] 在图6和图8所对应的实施例中,第一电感1012、第二电感1022和第三电感1024均可采用金属键合线的形式实现,第一电感1012、第二电感1022和第三电感1024的走线方向相同,即第一电感1012、第二电感1022和第三电感1024沿着同一方向打线,从而降低各自金属键合线之间的互感耦合,降低射频信号传输损耗。

[0050] 在一个或多个实施例中,如图4、图6和图8所示,射频功率放大芯片10还包括第一引脚1041,第一引脚1041与第四电感1025的第二端连接,第一引脚1041还可与漏极偏置电路连接。即第四电感1025通过第一引脚1041与漏极偏置电路连接,以向第一放大支路101、第二放大支路102提供电压。

[0051] 在一个或多个实施例中,如图6和图8所示,射频功率放大芯片10还包括第二引脚1042和第三引脚1043,第二引脚1042可连接射频输出设备,以接收射频输出设备发送的射频信号,第三引脚1043可连接射频输出设备,以接收射频输出设备发送的射频信号。

[0052] 在第一放大支路101中,第一放大支路101还包括第一晶体管1011和第三电容1051,第一晶体管1011的漏极与第一电感1012的第一端连接,第一晶体管1011的栅极与第三电容1051的第二端连接,第三电容1051的第一端与第二引脚1042连接。第二引脚1042与第三电容1051的连接、第三电容1051与第一晶体管1011的连接可采用金属键合线的方式。

[0053] 在第二放大支路102中,第二放大支路102还包括第二晶体管1021和第四电容1061,第二晶体管1021的漏极与第二电感1022的第一端连接,第二晶体管1021的栅极与第四电容1061的第二端连接,第四电容1061的第一端与第三引脚1043连接。第三引脚1043与第四电容1061的连接、第四电容1061与第二晶体管1021的连接可采用金属键合线的方式。

[0054] 射频信号从第二引脚1042输入至第三电容1051和第一晶体管1011,第三电容1051及与其相连的金属键合线可辅助实现输入端口的阻抗匹配;射频信号从第三引脚1043输入至第四电容1061和第二晶体管1021,第四电容1061及与其相连金属键合线可辅助实现输入端口的阻抗匹配。在一些实施例中,第三电容1051的数量可以包括多个、第四电容1061的数量可以包括多个,多个第三电容1051串联,多个第四电容1061串联。如图4所示,第三电容1051包括2个、第四电容1061包括2个。

[0055] 第一电感1012、第二电感1022和第三电感1024采用金属键合线时,第一晶体管1011至第二电容1031的长度 $l_1$ 可为1500微米~2800微米,例如可以为1700微米、2000微米、2400微米和2700微米;第二晶体管1021至第一电容1023的长度 $l_2$ 可为300微米~1000微米,例如可以为400微米、600微米、700微米和900微米;第一电容1023至第二电容1031的长度 $l_3$ 可为500微米~1200微米,例如可以为600微米、700微米、900微米和1000微米。需要说明的是,长度 $l_1$ 、长度 $l_2$ 和长度 $l_3$ 的具体长度可根据实际情况调整。

[0056] 需要说明的是,金属键合线可采样金线、铜线、铝线和银线等金属实现,电容可以由硅电容、陶瓷电容、砷化镓GaAs IPD电容等形式实现。

[0057] 在本申请中还提供了一种射频功率放大器,如图10所示,图10为射频功率放大器的结构框图。该射频功率放大器20包括前述的射频功率放大芯片10、第一输入阻抗匹配电路202、第二输入阻抗匹配电路203和输出阻抗匹配电路204,第一输入阻抗匹配电路202的一端可连接射频功率放大芯片10的第一放大支路101的输入端,第一输入阻抗匹配电路202的另一端可连接射频输出设备(未示出)。第二输入阻抗匹配电路203的一端可连接射频功率放大芯片10的第二放大支路102的输入端,第二输入阻抗匹配电路203的另一端可连接射频输出设备(未示出)。即第一输入阻抗匹配电路202与射频功率放大芯片10的第一放大支路的输入端连接,射频输出设备输出射频信号通过第一输入阻抗匹配电路202至第一放大支路101,第二输入阻抗匹配电路203与射频功率放大芯片10的第二放大支路的输入端连接,射频输出设备输出射频信号通过第二输入阻抗匹配电路203至第二放大支路102。其中,射频功率放大器可以为Doherty放大器。

[0058] 射频功率放大器20采用前述的射频功率放大芯片10,由于射频功率放大芯片10将合路输出电路放置在芯片内,相比现有技术将合路输出电路放置在装载在PCB(印刷电路板)上的射频功率放大器20上,本申请能够减小射频功率放大器20的体积,从而射频通信系统对小型化、集成化的需求。

[0059] 输出阻抗匹配电路204的一端与射频功率放大芯片10的合路输出电路连接,输出阻抗匹配电路204的另一端可与信号发射设备连接。即输出阻抗匹配电路204的一端与合路输出电路的输出端连接,输出阻抗匹配电路204的另一端连接信号发射设备的输入端,在射频信号通过第一放大支路和第二放大支路进行放大后,分别通过合路输出电路输出至输出阻抗匹配电路204,经过输出阻抗匹配电路204输出至信号发射设备的输入端,进而由信号发射设备将信号发射至用户终端。

[0060] 在一个或多个实施例中,射频功率放大器20可以印刷电路板为载体,即射频功率放大器20形成在印刷电路板上。如图11所示,图11为射频功率放大器的电路原理图。第一输入阻抗匹配电路包括第一隔直电容2021,第一隔直电容2021的第一端可用于连接射频输出设备,第一隔直电容2021的第二端与射频功率放大芯片10的第一放大支路的输入端连接。

第二输入阻抗匹配电路包括第二隔直电容2031,第二隔直电容2031的第一端可用于连接射频输出设备,第二隔直电容2031的第二端与射频功率放大芯片10的第二放大支路的输入端连接。其中,第一隔直电容2021可通过金属微带线与第一放大支路的输入端连接,第二隔直电容2031可通过金属微带线与第二放大支路的输入端连接。

[0061] 印刷电路板上可形成通孔,输出阻抗匹配电路204包括第四滤波电容2042、第四微带线2045和第三隔直电容2043,第三隔直电容2043的第一端可与信号发射设备(未示出)连接,第二隔直电容2043的第二端可与第四微带线2045的一端连接,第四微带线2045的另一端与合路输出电路的输出端连接,第四滤波电容2042的第一端与第四微带线2045连接,第四滤波电容2042的第二端连接通孔。即第三隔直电容2043与第四微带线2045串联,第四滤波电容2042第一端与第四微带线2045连接,第四滤波电容2042的第二端接地。在一些实施例中,射频功率放大器20包括射频输出端口206,第三隔直电容2043通过射频输出端口206与信号发射设备连接。

[0062] 其中,第四滤波电容可以包括多个。第四滤波电容2042为到地电容,射频频率等效连接到地,但是直流信号不会连接到底,可为射频信号提供到地通路,确保后续的电路器件和直流电压源不会影响射频信号的工作。

[0063] 在一个或多个实施例中,如图11所示,射频功率放大器20还包括第一栅压偏置电路、第二栅压偏置电路和漏压偏置电路。第一栅压偏置电路的一端与第一放大支路101的输入端连接,第一栅压偏置电路的另一端可连接第一电源(未示出)。即第一栅压偏置电路的一端与第一放大支路101中第一晶体管1011的栅极连接,第一栅压偏置电路的另一端与第一电源连接,第一电源通过第一栅压偏置电路向第一晶体管提供栅压。

[0064] 第一栅压偏置电路可包括第一滤波电容2023、第一微带线2024和第一馈电电感2022,第一微带线2024的一端可与第一电源连接,第一微带线2024的另一端可与第一馈电电感2022的第一端连接,第一馈电电感2022的第二端可连接第一放大支路的输入端(即第一晶体管的栅极),第一滤波电容2023的第一端连接第一微带线2024,第一滤波电容2023的第二端与接地(即与通孔连接等效连接到地)。射频功率放大器20还可包括第一供电端口207,第一微带线2024通过第一供电端口207与第一电源连接。在一些实施例中,第一馈电电感2022还可以为电阻器。

[0065] 需要说明的是,第一滤波电容可以包括多个,当第一滤波电容为多个时,多个第一滤波电容并联。第一滤波电容为到地电容,射频频率等效连接到地,但是直流信号不会连接到底,可为射频信号提供到地通路,确保后续的电路器件和直流电压源不会影响射频信号的工作。

[0066] 第二栅压偏置电路的一端与第二放大支路102的输入端连接,第二栅压偏置电路的另一端可连接第二电源(未示出)。即第二栅压偏置电路的一端与第二放大支路102中第二晶体管1021的栅极连接,第二栅压偏置电路的另一端与第二电源连接,第二电源通过第二栅压偏置电路向第二晶体管提供栅压。

[0067] 第二栅压偏置电路可包括第二滤波电容2033、第二微带线2034和第二馈电电感2032,第二微带线2034的一端可与第二电源连接,第二微带线2034的另一端可与第二馈电电感2032的第一端连接,第二馈电电感2032的第二端可连接第二放大支路的输入端(即第二晶体管的栅极),第二滤波电容2033的第一端连接第二微带线2034,第二滤波电容2033的

第二端接地(即与通孔连接等效连接到地)。射频功率放大器20还可包括第二供电端口208,第二微带线2034通过第二供电端口208与第二电源连接。在一些实施例中,第二馈电电感2032还可以为电阻器。

[0068] 需要说明的是,第二滤波电容可以包括多个,当第二滤波电容为多个时,多个第二滤波电容并联。第二滤波电容为到地电容,射频频率等效连接到地,但是直流信号不会连接到底,可为射频信号提供到地通路,确保后续的电路器件和直流电压源不会影响射频信号的工作。

[0069] 漏压偏置电路包括第三滤波电容2041和第三微带线2044,第三微带线2044的一端与合路输出电路的第四电感连接(即与第一引脚连接),第三微带线2044的另一端可与第三电源(未示出)连接,第三滤波电容2041的第一端与第三微带线2044连接,第三滤波电容2041的第二端接地(即与通孔连接等效连接到地)。射频功率放大器20还可包括第三供电端口209,第三微带线2044通过第三供电端口209与第三电源连接。

[0070] 需要说明的是,第三滤波电容可以包括多个,当第三滤波电容为多个时,多个第三滤波电容并联。第三滤波电容为到地电容,射频频率等效连接到地,但是直流信号不会连接到底,可为射频信号提供到地通路,确保后续的电路器件和直流电压源不会影响射频信号的工作。

[0071] 在一个或多个实施例中,如图10和图11所示,射频功率放大器20还包括功率分配电路201,功率分配电路201包括电阻器2012和功率分配器2011,功率分配器2011的第一端可与射频输出设备连接,功率分配器2011的第二端连接电阻器2012,功率分配器2011的第三端连接第一放大支路输入端(即可通过第一输入阻抗匹配电路与第一放大支路输入端连接),功率分配器2011的第三端连接第二放大支路输入端(即可通过第二输入阻抗匹配电路与第二放大支路输入端连接)。射频功率放大器20还可包括信号输入端205,功率分配器2011的第一端通过信号输入端205与射频输出设备连接。射频输出设备输出的信号经过功率分配器2011分配给第一放大支路和第二放大支路。其中,电阻器2012的阻值包括但不限于50欧姆、75欧姆。

[0072] 如图12和图13所示,图12为本申请技术方案与现有技术方案的其一实验对比图,图13为本申请技术方案与现有技术方案的又一实验对比图;图14为本申请技术方案与现有技术方案的再一实验对比图。图12示出了工作效率的对比,图13示出了工作带宽的对比,图14示出了视频阻抗的对比。

[0073] 在图12、图13和图14中,第一曲线301为现有技术方案的实验数据,第二曲线302为本申请技术方案的实验数据,对比可知本申请技术方案可在漏极电压减少(回退功率状态)时,提高工作效率,而在漏极电压增大(饱和功率状态)时,工作效率不变,从而使射频功率放大器得工作效率整体提高。且可看出本申请的技术方案所对应的第二带宽3021比现有技术方案所对应的第一带宽3011高一倍左右。视频阻抗(Video impedance)越低、且峰值的视频阻抗对应频率(video bandwidth)越高,说明射频功率放大器基带线性度越好。由图14可看出申请的技术方案具有更好的线性度表现,在经过数字预失真(digital pre-distortion,DPD)处理后,射频信号具有更加线性的表现特性。

[0074] 本申请还提供了一种无线信号发射系统,该无线信号发射系统包括前述的射频功率放大器、射频输出设备(未示出)和信号发射设备(未示出)。射频功率放大器与射频输出

设备、信号发射设备分别连接,射频输出设备输出射频信号至射频功率放大器,射频功率放大器对所接收的信号进行放大,之后输出至信号发射设备,由信号发射设备将信号发射至用户终端。

[0075] 显然,本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的精神和范围。这样,倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内,则本申请也意图包含这些改动和变型在内。

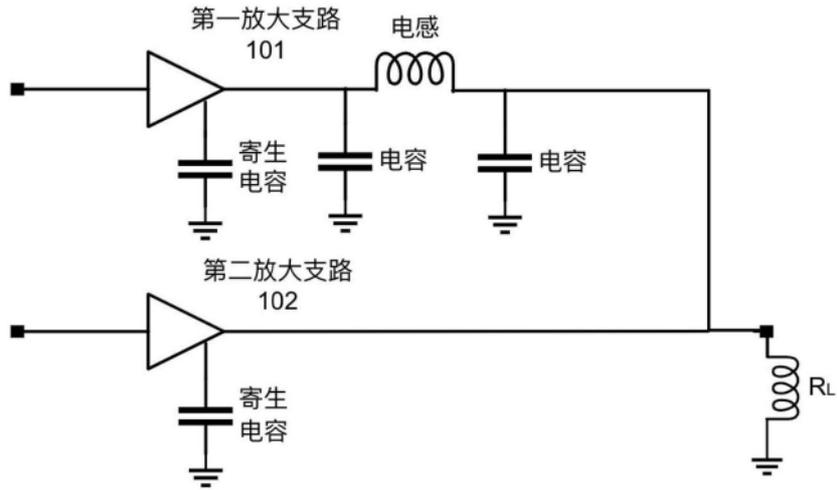


图1

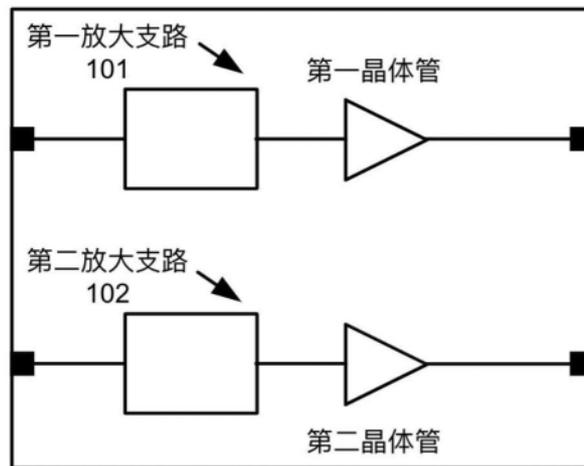


图2

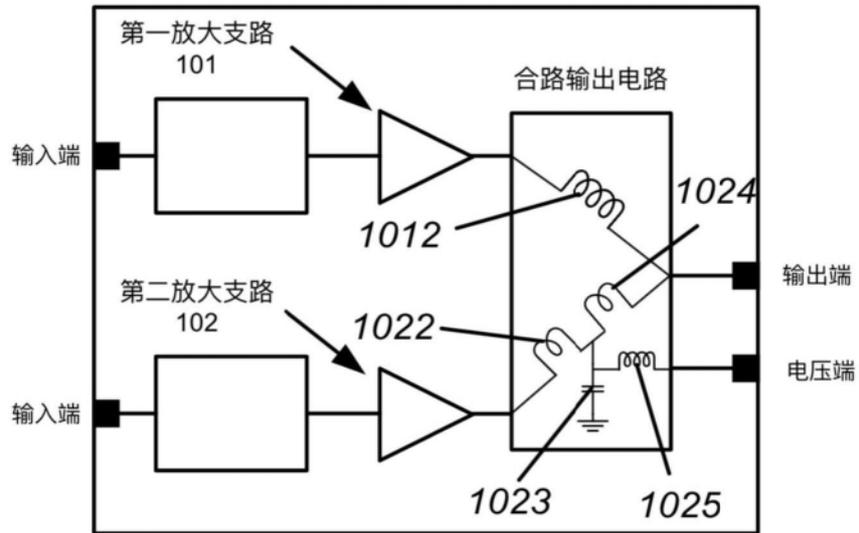


图3

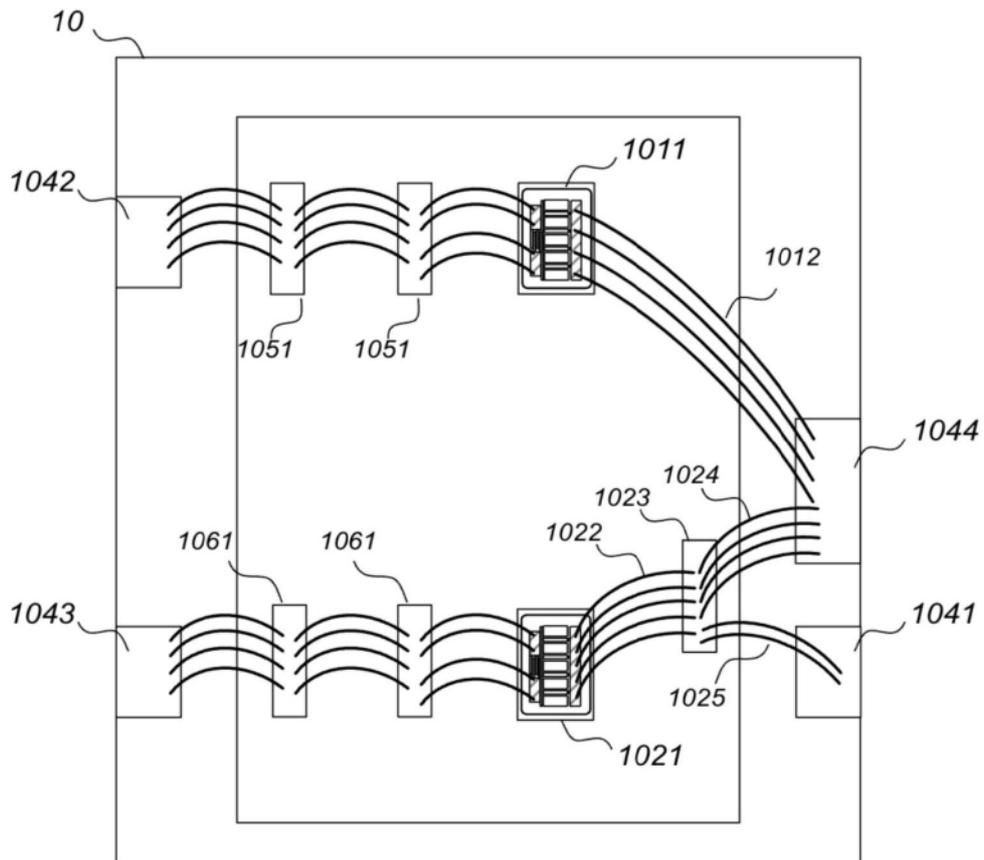


图4

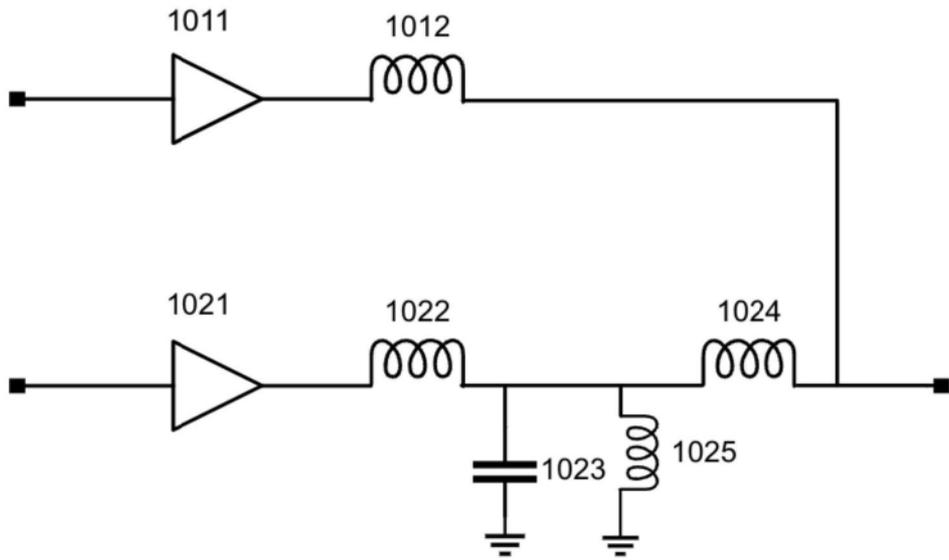


图5

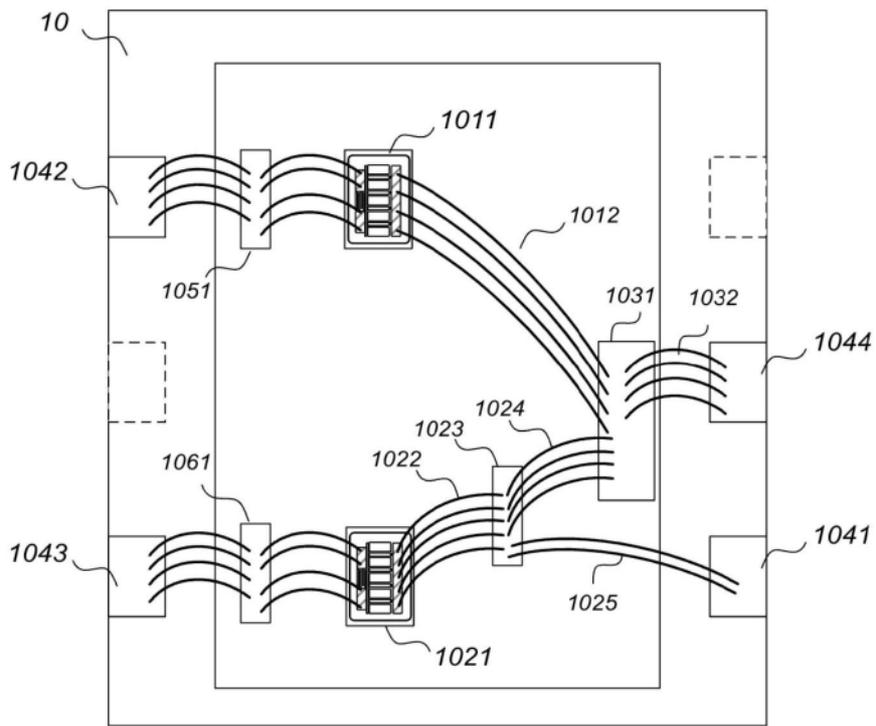


图6

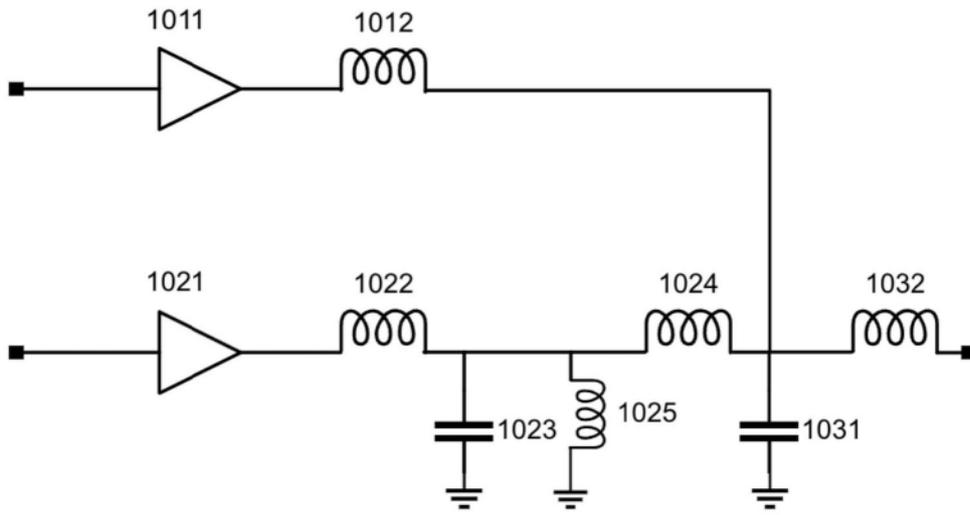


图7

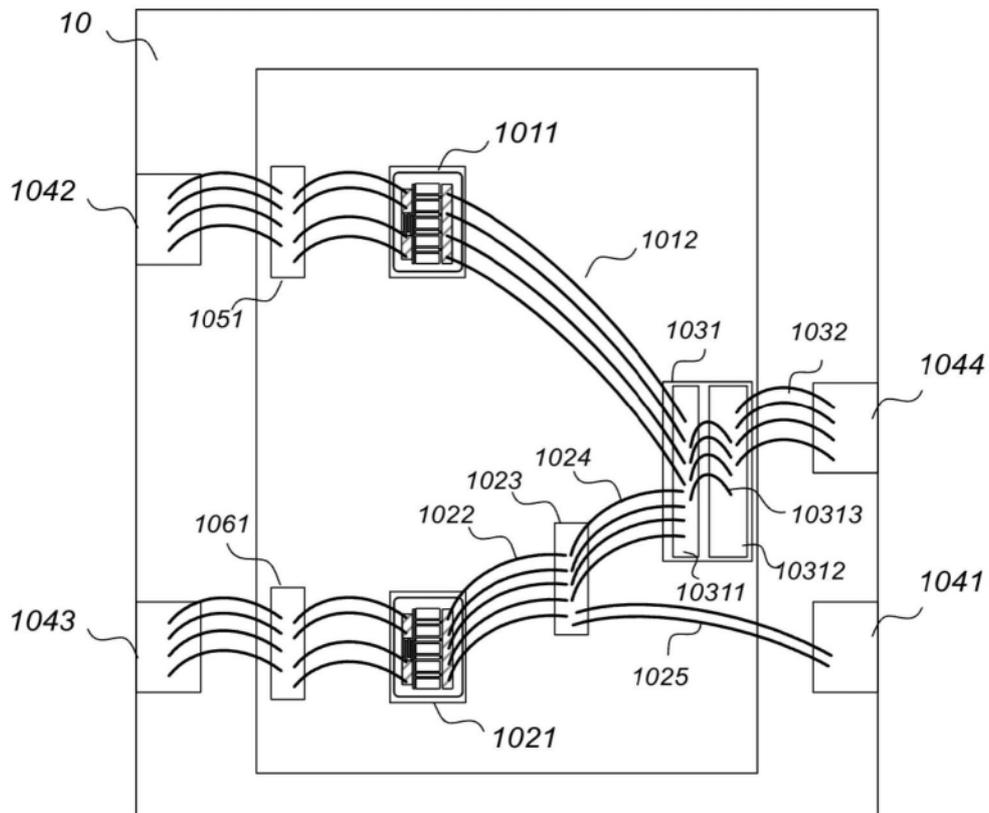


图8

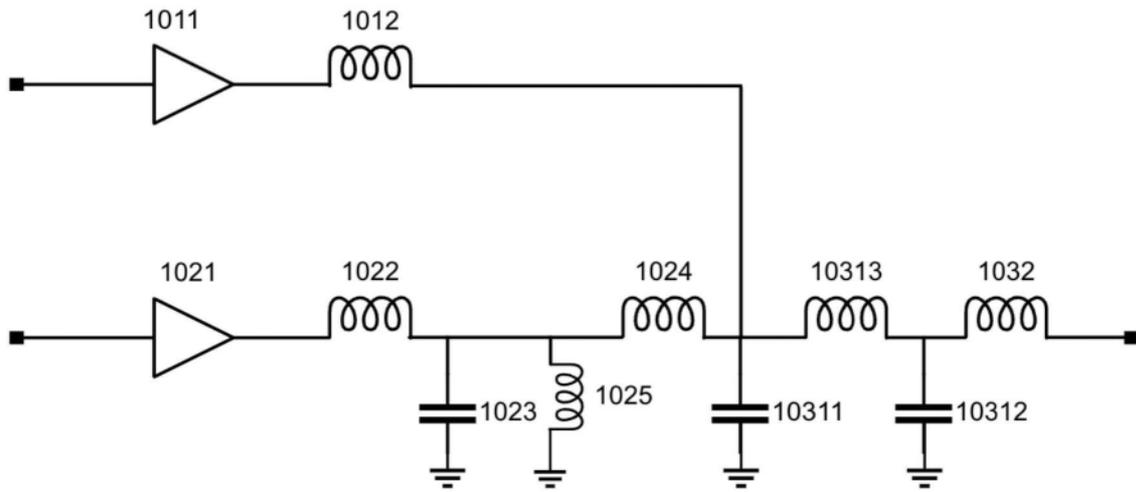


图9

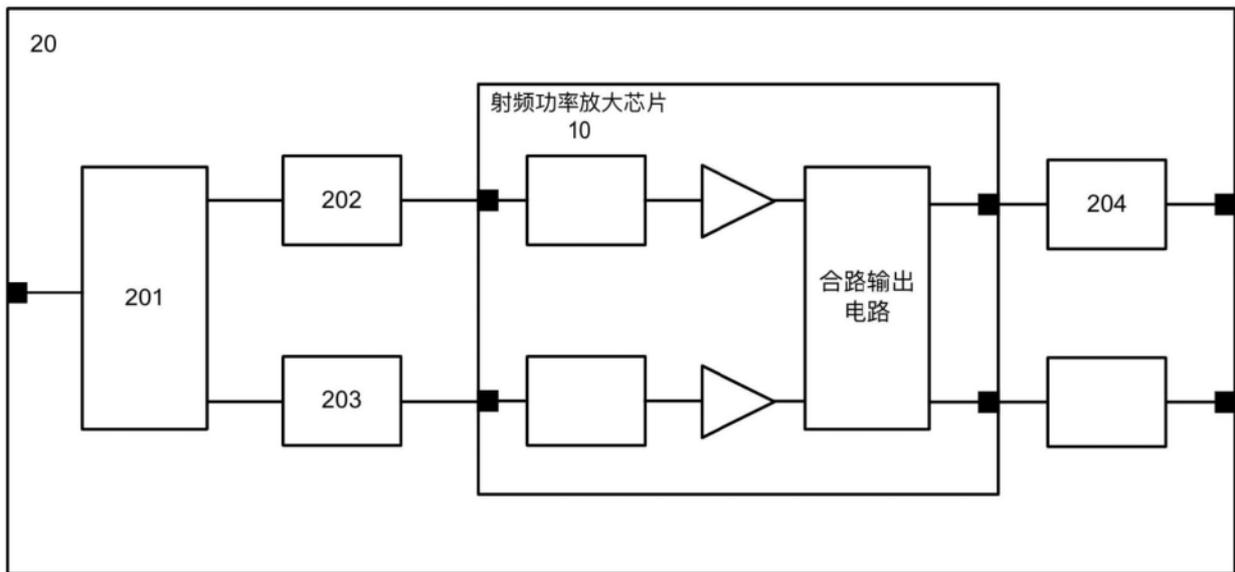


图10

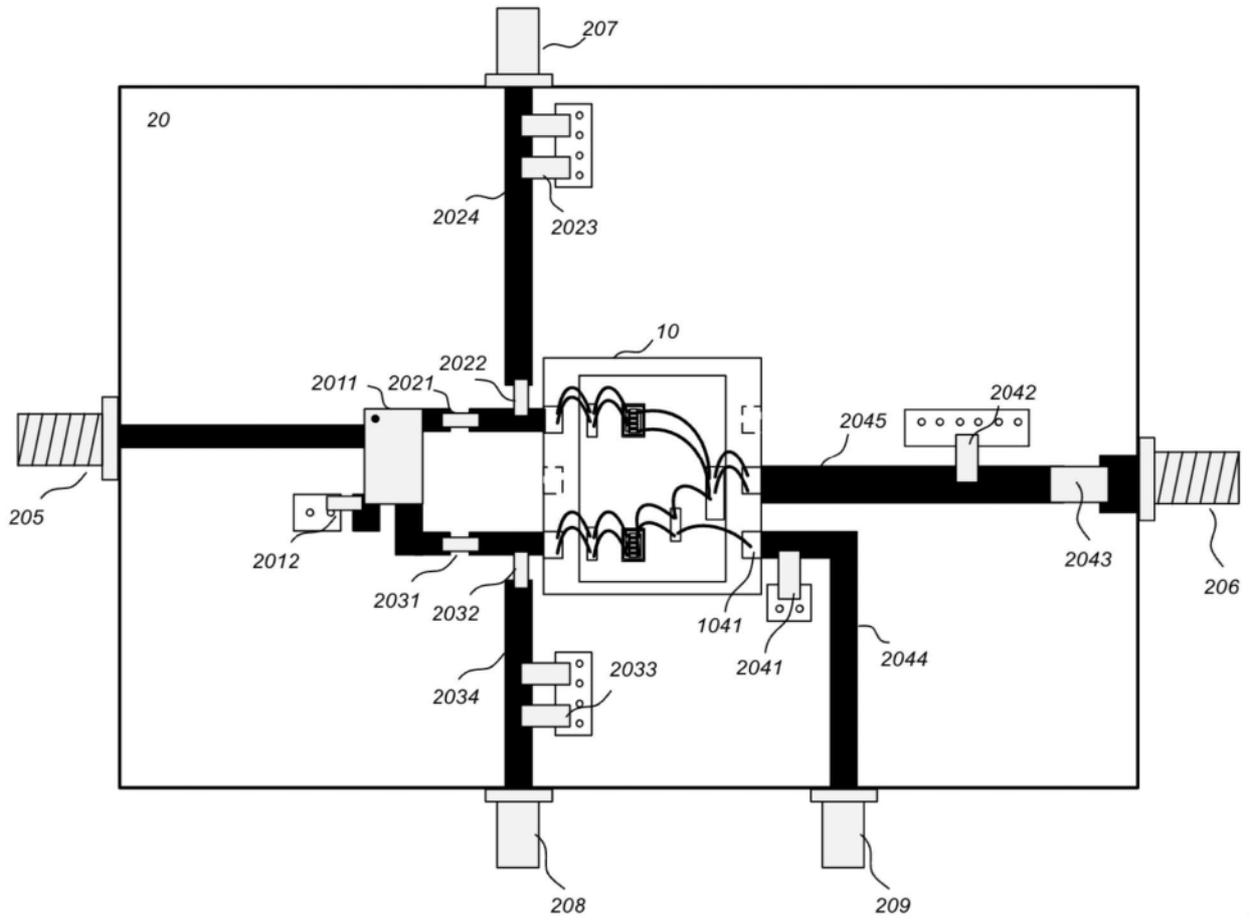


图11

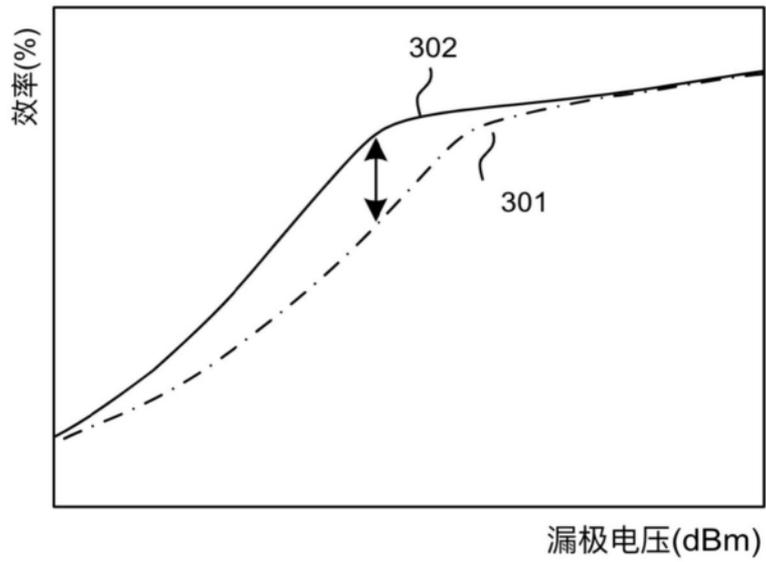


图12

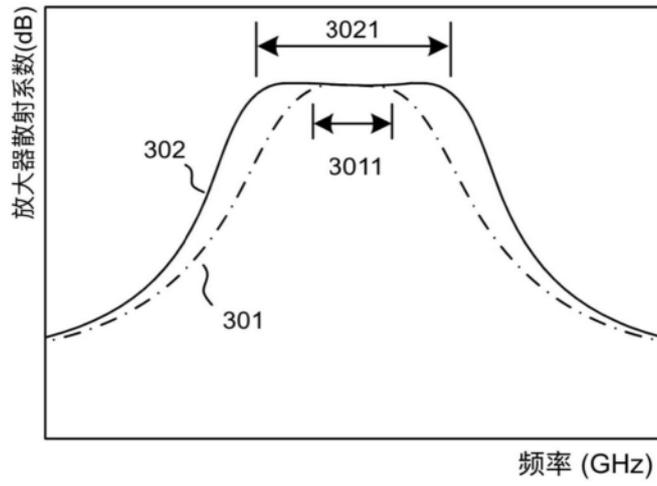


图13

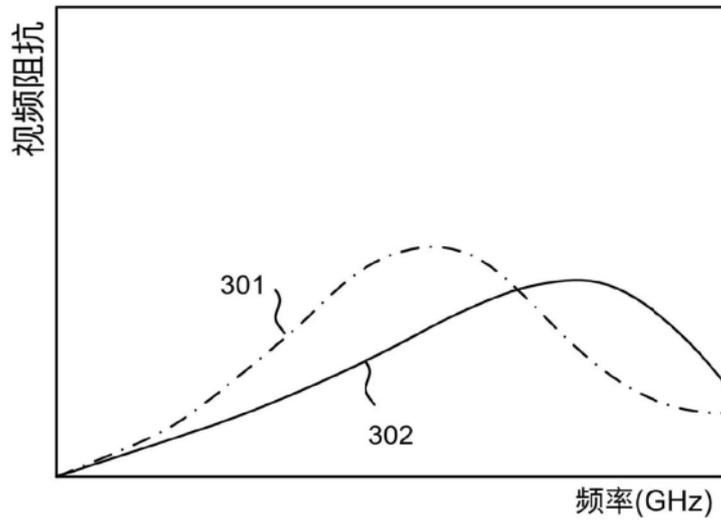


图14