



(12) 发明专利

(10) 授权公告号 CN 103279045 B

(45) 授权公告日 2015. 10. 21

(21) 申请号 201310193001. 8

审查员 张姗姗

(22) 申请日 2013. 05. 23

(73) 专利权人 电子科技大学

地址 611731 四川省成都市高新区(西区)西
源大道 2006 号

(72) 发明人 刘科 肖寅东 田书林 郭广坤
王厚军 黄建国 黄端

(74) 专利代理机构 成都行之专利代理事务所
(普通合伙) 51220

代理人 温利平

(51) Int. Cl.

G05B 19/04(2006. 01)

(56) 对比文件

CN 101354584 A, 2009. 01. 28,

CN 201893696 U, 2011. 07. 06,

US 2011050286 A1, 2011. 03. 03,

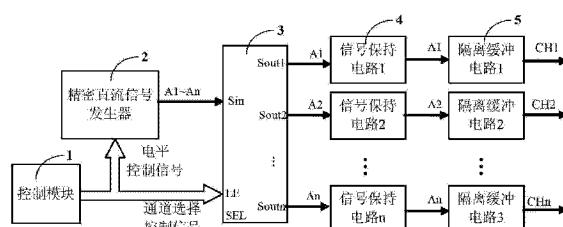
权利要求书2页 说明书4页 附图3页

(54) 发明名称

一种多路精密直流电平信号产生装置

(57) 摘要

本发明提供了一种多路精密直流电平信号产生装置，通过一个精密直流信号发生器、一个一路输入多路输出选择开关、n个信号保持电路以及n个隔离缓冲电路，在控制模块的控制下，精密直流信号发生器循环地依次产生n个通道所需的精密直流电平信号，然后通过一路输入多路输出选择开关将产生的某个通道所需的精密直流电平信号送入对应通道的信号保持电路，再经过对应通道的隔离缓冲电路输出给各自的功能电路。这样用一个精密直流信号发生器实现多个具有不同电平值的直流电平信号输出，以降低成本，减小空间占用。



1. 一种多路精密直流电平信号产生装置,其特征在于,包括:

一控制模块,用于产生电平控制信号以及通道选择控制信号,其中电平控制信号为循环地依次输出的 n 个通道所需的精密直流电平值,通道选择控制信号为与电平控制信号输出的某个通道精密直流电平值相对应通道的选通信号;

一精密直流信号发生器,用于根据电平控制信号循环地依次产生 n 个通道所需的精密直流电平信号;

一个一路输入多路输出选择开关,用于接收精密直流信号发生器产生的精密直流电平信号,然后,根据通道选择控制信号选通对应通道的选择开关,将接收的精密直流电平信号输出给对应通道的信号保持电路;

n 个信号保持电路,每个信号保持电路的输入对应多路选择开关的一路输出,对输入的 n 个通道所需的精密直流电平信号分别进行保持;

n 个隔离缓冲电路,分别对 n 个信号保持电路保持的精密直流电平信号进行隔离缓冲后输出给各自的功能电路,以防止各通道直流电平信号所接入的功能电路对直流电平信号的电平产生干扰。

2. 根据权利要求 1 所述的多路精密直流电平信号产生装置,其特征在于:

控制模块首先控制一路输入多路输出选择开关的使能信号,不使能即关断一路输入多路输出选择开关,即输入端不连接到任何一个输出端,等待至开关状态稳定;

然后,控制模块设置精密直流信号发生器产生第 i 个通道所需的直流电平信号的电平值 Ai,等待至精密直流信号发生器的输出稳定,其中 i 在 1-n 中取值;

再后,控制模块输出通道选择控制信号,选择要选通的对应通道的选择开关,其输出端为 Souti,控制模块控制一路输入多路输出选择开关的使能信号,使能一路输入多路输出选择开关,使之输入端连接到对应通道的开关的输出 Souti,等待至开关状态稳定;

最后,对应通道的信号保持电路开始充电过程,等待至充电状态稳定;

控制模块控制下,重复上述过程,完成对第 i+1 个通道的直流电平信号设置,如果已经切换到最后一个通道,即 i+1>n,则 i 从 1 重新开始,如此循环。

3. 根据权利要求 2 所述的多路精密直流电平信号产生装置,其特征在于,

精密直流信号发生器输出一个通道的直流电平信号的时间 T 应满足如下关系式:

$$T > t_1 + t_2 + t_3 + t_4$$

其中,关断一路输入多路输出选择开关所需时间为 t1,设置精密直流信号发生器并等到其输出精密直流电平信号达到稳定的时间为 t2,选通对应通道的模拟开关并使能多路输出选择开关所需时间为 t3,信号保持电路中直流电平信号从最小幅值到最大幅值充电所需的时间为 t4。

4. 根据权利要求 3 所述的多路精密直流电平信号产生装置,其特征在于,通道数目 n 应满足:

$$n < \frac{t_5}{T}$$

其中, t5 为 1 个通道输出信号衰减到可接受电平幅度以内的时间。

5. 根据权利要求 1 所述的多路精密直流电平信号产生装置,其特征在于,所述的一路输入多路输出选择开关需要具有开关稳定时间短、且具有全部通道不使能能力;

隔离缓冲电路可采用运算放大器构成跟随器来实现。

一种多路精密直流电平信号产生装置

技术领域

[0001] 本发明属于直流电平产生技术领域，更为具体地讲，涉及一种多路精密直流电平信号产生装置，以有效地实现多路不同直流电平值的精密直流电平信号的产生。

背景技术

[0002] 直流电平信号是电子领域的一种常见信号，常被用来调节或控制电子系统中的参数。例如，在信号发生器中，采用直流电平信号与要产生的波形信号相乘，通过改变直流电平信号的电平值来实现波形信号的幅度控制；又如，采用直流电平信号与波形信号进行比较产生方波信号，通过调节直流电平信号的电平值可改变方波信号的占空比参数。

[0003] 随着电子系统的复杂性增加，一个电子系统中往往需要多个具有不同电平的直流电平信号。为了产生这些直流电平信号，传统方法需要采用多个直流电平信号产生器，存在成本高、占用空间大等缺点，如图 1。

发明内容

[0004] 本发明的目的在于克服现有技术的不足，提供一种多路精密直流电平信号产生装置，以降低成本，减小空间占用。

[0005] 为实现以上目的，本发明多路精密直流电平信号产生装置，其特征在于，包括：

[0006] 一控制模块，用于产生电平控制信号以及通道选择控制信号，其中电平控制信号为循环地依次输出的 n 个通道所需的精密直流电平值，通道选择控制信号为与电平控制信号输出的某个通道精密直流电平值相对应通道的选通信号；

[0007] 一精密直流信号发生器，用于根据电平控制信号循环地依次产生 n 个通道所需的精密直流电平信号；

[0008] 一个一路输入多路输出选择开关，用于接收精密直流信号发生器产生的精密直流电平信号，然后，根据通道选择控制信号选通对应通道的选择开关，将接收的精密直流电平信号输出给对应通道的信号保持电路；

[0009] n 个信号保持电路，每个信号保持电路的输入对应多路选择开关的一路输出，对输入的 n 个通道所需的精密直流电平信号分别进行保持；

[0010] n 个隔离缓冲电路，分别对 n 个信号保持电路保持的精密直流电平信号进行隔离缓冲后输出给各自的功能电路，以防止各通道直流电平信号所接入的功能电路对直流电平信号的电平产生干扰。

[0011] 本发明的目的是这样实现的：

[0012] 本发明多路精密直流电平信号产生装置通过一个精密直流信号发生器、一个一路输入多路输出选择开关、n 个信号保持电路以及 n 个隔离缓冲电路，在控制模块的控制下，精密直流信号发生器循环地依次产生 n 个通道所需的精密直流电平信号，然后通过一路输入多路输出选择开关将精密直流信号发生器产生的某个通道所需的精密直流电平信号送入对应通道的信号保持电路，再经过对应通道的隔离缓冲电路输出给各自的功能电路。这

样用一个精密直流信号发生器实现多个具有不同电平值的直流电平信号输出,以降低成本,减小空间占用。

附图说明

- [0013] 图 1 是现有技术多路精密直流电平信号产生装置一种结构原理图;
- [0014] 图 2 是本发明多路精密直流电平信号产生装置一种具体实施方式原理图;
- [0015] 图 3 是本发明多路精密直流电平信号产生装置工作流程图;
- [0016] 图 4 是图 2 所示信号保持电路一具体实施方式原理图;
- [0017] 图 5 是图 2 所示多路精密直流信号发生器输出直流电平信号时序图;
- [0018] 图 6 是基于 FPGA 的多路路精密直流电平信号产生装置原理图。

具体实施方式

[0019] 下面结合附图对本发明的具体实施方式进行描述,以便本领域的技术人员更好地理解本发明。需要特别提醒注意的是,在以下的描述中,当已知功能和设计的详细描述也许会淡化本发明的主要内容时,这些描述在这里将被忽略。

[0020] 图 2 是本发明多路精密直流电平信号产生装置一种具体实施方式原理图。

[0021] 在本实施例中,如图 2 所示,本发明多路精密直流电平信号产生装置包括控制模块 1、精密直流信号发生器 2、一路输入多路输出选择开关 3、n 个信号保持电路 4 以及 n 个隔离缓冲电路 5。

[0022] 控制模块 1 产生电平控制信号以及通道选择控制信号。其中,电平控制信号为循环地依次输出的 n 个通道所需的精密直流电平值,通道选择控制信号为与电平控制信号输出的某个通道精密直流电平值相对应通道的选通信号。如当前电平控制信号为第 1 个通道所需的精密直流电平值,则通道选择控制信号应为选通第 1 个通道的选通信号。

[0023] 精密直流信号发生器 2 根据电平控制信号循环地依次产生 n 个通道所需的精密直流电平信号 A1 ~ An。

[0024] 一路输入多路输出选择开关 3 的输入端 Sin 接精密直流信号发生器 2 的输出端,用于接收精密直流信号发生器 2 产生的精密直流电平信号,然后,根据通道选择控制信号选通一路输入多路输出选择开关对应通道的选择开关,将接收的精密直流电平信号输出给对应通道的信号保持电路。如当前产生的第 1 个通道的精密直流电平信号 A1,则一路输入多路输出选择开关 3 选通第 1 个通道的选择开关,其输出端为 Sout1。

[0025] n 个信号保持电路 4 的每个信号保持电路 1 ~ n 的输入对应一路输出多路输出选择开关的一路选择开关 Sout1 ~ n,对输入的 n 个通道所需的精密直流电平信号 A1 ~ An 分别进行保持;

[0026] n 个隔离缓冲电路 5 分别对 n 个信号保持电路保持的精密直流电平信号 A1 ~ An 进行隔离缓冲后输出给各自的功能电路,以防止各通道直流电平信号所接入的功能电路对直流电平信号的电平产生干扰。其中 CH1 ~ CHn 表示多路精密直流电平信号产生装置各个通道输出端。

[0027] 在本实施例中,需要产生 n 个通道(分别为 CH1、CH2、……CHn)的精密直流电平信号为分别为 A1, A2, A3, ……, An,其具体产生的工作流程如图 3 所示:

[0028] (1)、控制模块 1 首先控制一路输入多路输出选择开关 3 的使能信号 LE, 不使能即关断一路输入多路输出选择开关 3, 即输入端 Sin 不连接到任何一个输出端 Sout1-Soutn, 等待至开关状态稳定;

[0029] (2)、控制模块 1 设置精密直流信号发生器 2 产生第 i 个通道 Chi 所需的直流电平信号 Ai, 等待至精密直流信号发生器 2 的输出稳定, 其中 i 在 1-n 中取值;

[0030] (3)、控制模块 1 输入通道选择控制信号 SEL 选择要选通的通道 Chi 所对应的一路输入多路输出选择开关的一路选择开关, 其输出端为 Souti, 控制模块 1 控制一路输入多路输出选择开关 3 的使能信号 LE, 使能一路输入多路输出选择开关 3, 使之输入端 Sin 连接到对应通道 Chi 选择开关的输出 Souti, 等待至开关状态稳定;

[0031] (4)、对应通道 Chi 的信号保持电路开始充电过程, 等待至充电状态稳定;

[0032] (5)、在控制模块 1 的控制下, 重复步骤(1)-(4), 完成对第 i+1 个通道 CH_{i+1} 的直流电平信号设置, 如果已经切换到最后一个通道, 即 i+1>n, 则 i 从 1 重新开始, 如此循环。

[0033] 在本实施例中, 信号保持电路如图 4 所示, 为一 RC 电路,

[0034] 根据通道选择控制信号选通一路输入多路输出选择开关 3 对应通道 i 的选择开关并使能一路输入多路输出选择开关 3 时, 充电电流通过电阻 R 对电容 C 进行充电, 当电容 C 上的电压等于一路输入多路输出选择开关通道 i 输出的精密直流电平信号 Ai 的电压时, 充电过程完成, 当对应通道 i 的选择开关断开时, 由于该通道处于高阻状态, 理想状态下是不存在放电过程, 电容 C 上的电平将一直等于对应通道 i 的选择开关断开前精密直流信号发生器 2 输出的精密直流电平信号 Ai 的电压, 直到下一次该开关通道 i 的选择开关选通, 进行下一个充电过程。信号保持电路上的电压会下降, 从而引起每个通道输出精密直流电平信号的电平下降。

[0035] 在本实施例中, 关断一路输入多路输出选择开关 3 所需时间为 t₁, 设置精密直流信号发生器 2 并等到其输出精密直流电平信号达到稳定的时间为 t₂, 选通对应通道的选择开关并使能一路输入多路输出选择开关 3 所需时间为 t₃, 信号保持电路中直流电平信号从最小幅值到最大幅值充电所需的时间为 t₄, 则精密直流信号发生器输出一个通道的直流电平信号的时间 T 应满足如下关系式:

[0036] $T > t_1 + t_2 + t_3 + t_4$

[0037] 图 5 是精密直流信号发生器输出直流电平信号时序图。LE 为一路输入多路输出选择开关 3 的使能信号, 当其为低时, 一路输入多路输出选择开关 3 被使能, 即一路输入多路输出选择开关 3 输入 Sin 接通 Sout1-Soutn 中的其中一个输出端口; 在本实施例中, 只画出了 A1、A2, CH1 代表通道 1 的输出, CH2 代表通道 2 输出。T₁ 为通道 1 从零电平充电至 V₁ 所需的时间, T₂ 为通道 2 从零电平充电至 V₂ 所需的时间。其时序关系同工作流程, 在此不再赘述。

[0038] 假设需要 n 个直流电平信号, 则精密直流信号发生器循环输出一个周期的时间为 nT。

[0039] 由于信号保持电路存在寄生电阻等参数, 在实际应用中存在放电的过程, 将引起每个通道的输出电压下降。假设 1 个通道输出信号衰减到可接受电平幅度以内的时间为 t₅, 则利用如下关系式求得本发明所支持的通道数目 (n 向下取整数):

$$[0040] \quad n < \frac{t_5}{T}$$

[0041] 图 6 是基于 FPGA 的多路路精密直流电平信号产生装置原理图。

[0042] 如图 6 所示,控制模块 1 基于 FPGA 设计,其中时钟产生模块可由晶振产生,定时模块、控制信号产生模块、各通道电平存储模块可由 FPGA 来完成,达到对精密直流信号发生器 2、一路输入多路输出选择开关 3 的精确控制。

[0043] 精密直流信号发生器 2 要求能输出精密的直流信号,并且具备可程控能力,为减少控制线的数目,可以采用高精度的可串行编程 DAC 以及运放构成的电压调整电路来实现。

[0044] 一路输入多路输出选择开关 3 需要具有开关稳定时间短、且具有全部通道不使能能力。

[0045] 信号保持电路 4 也可采用运算放大器构成积分器来实现。

[0046] 隔离缓冲电路 5 可采用运算放大器构成跟随器来实现。

[0047] 尽管上面对本发明说明性的具体实施方式进行了描述,以便于本技术领域的技术人员理解本发明,但应该清楚,本发明不限于具体实施方式的范围,对本技术领域的普通技术人员来讲,只要各种变化在所附的权利要求限定和确定的本发明的精神和范围内,这些变化是显而易见的,一切利用本发明构思的发明创造均在保护之列。

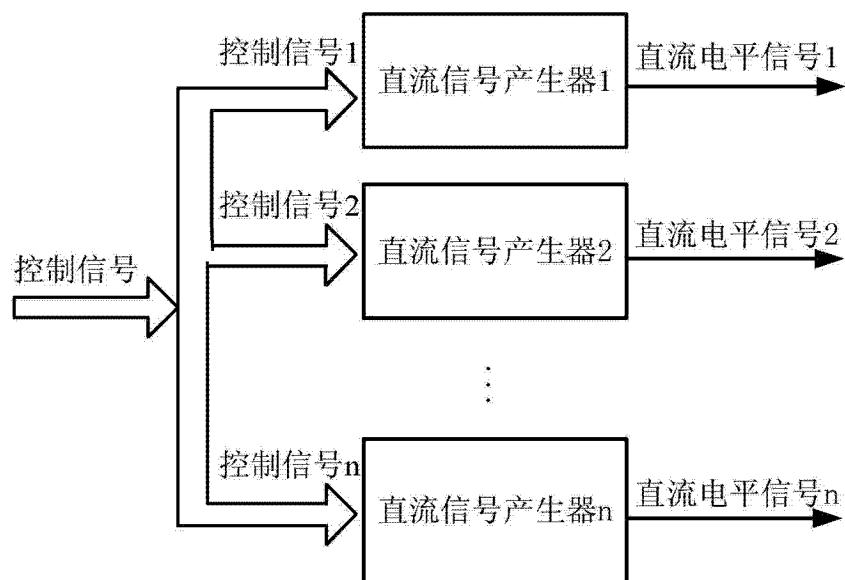


图 1

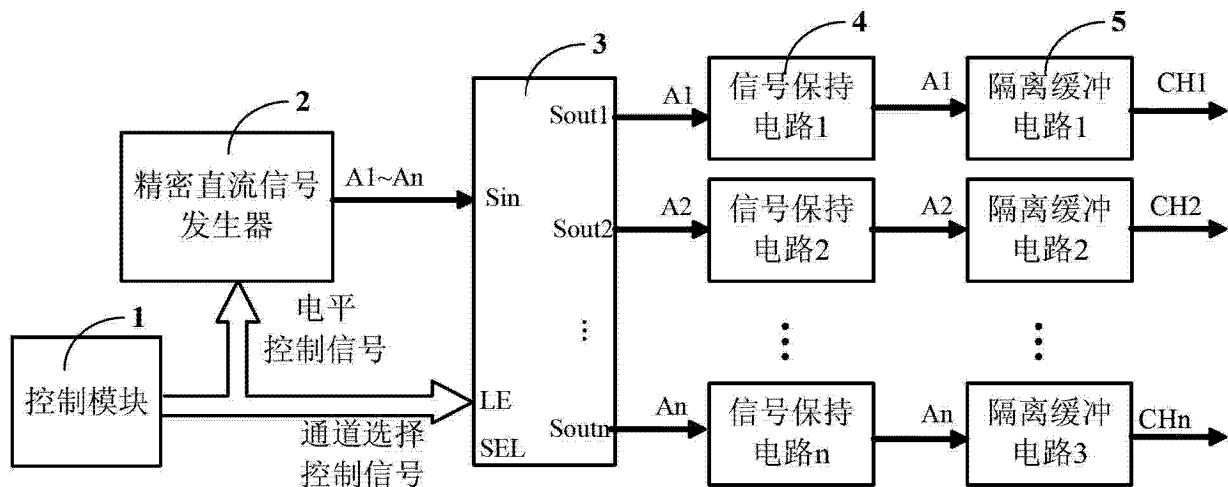


图 2

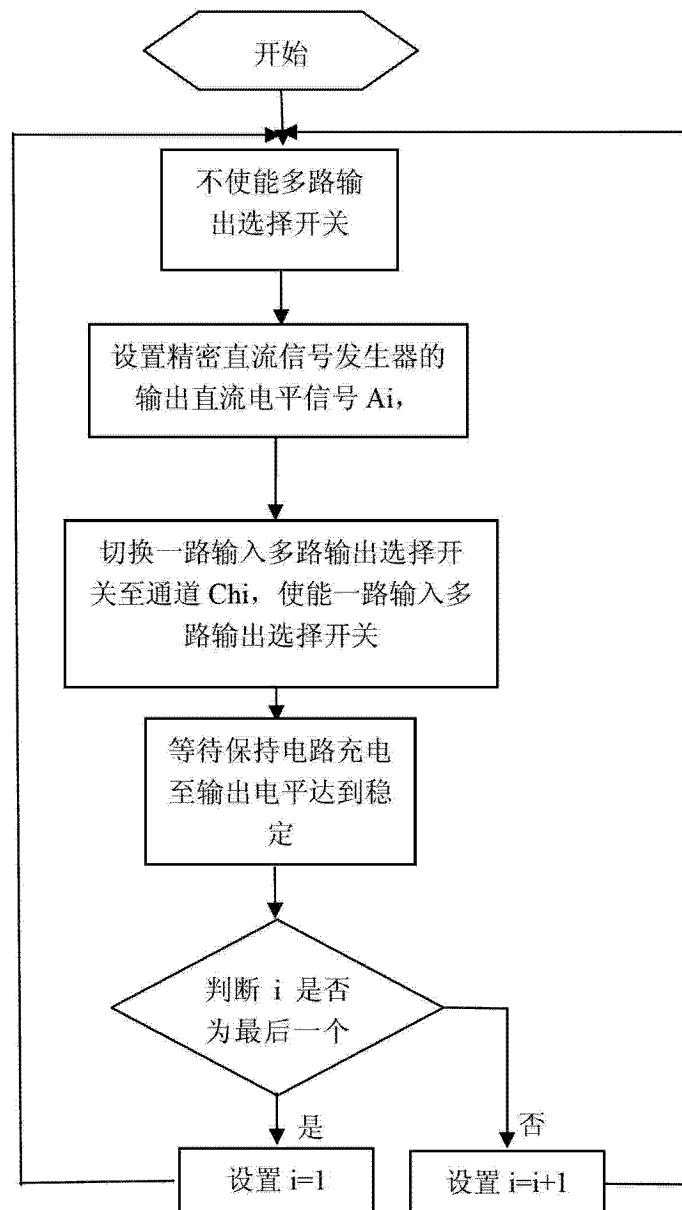


图 3

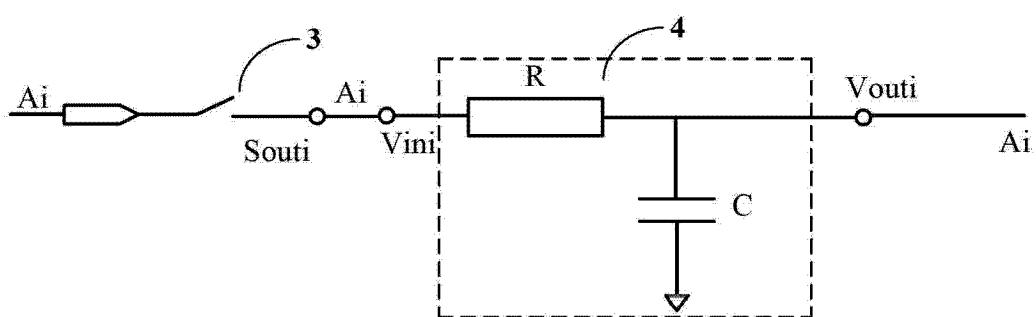


图 4

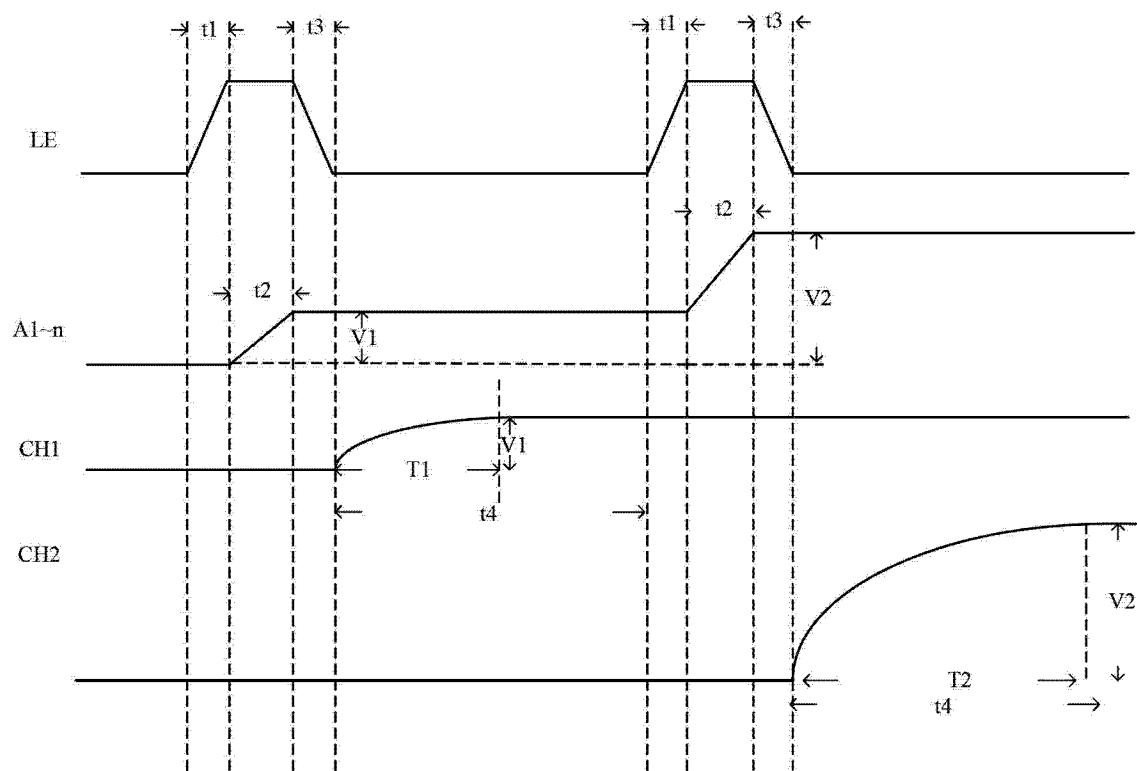


图 5

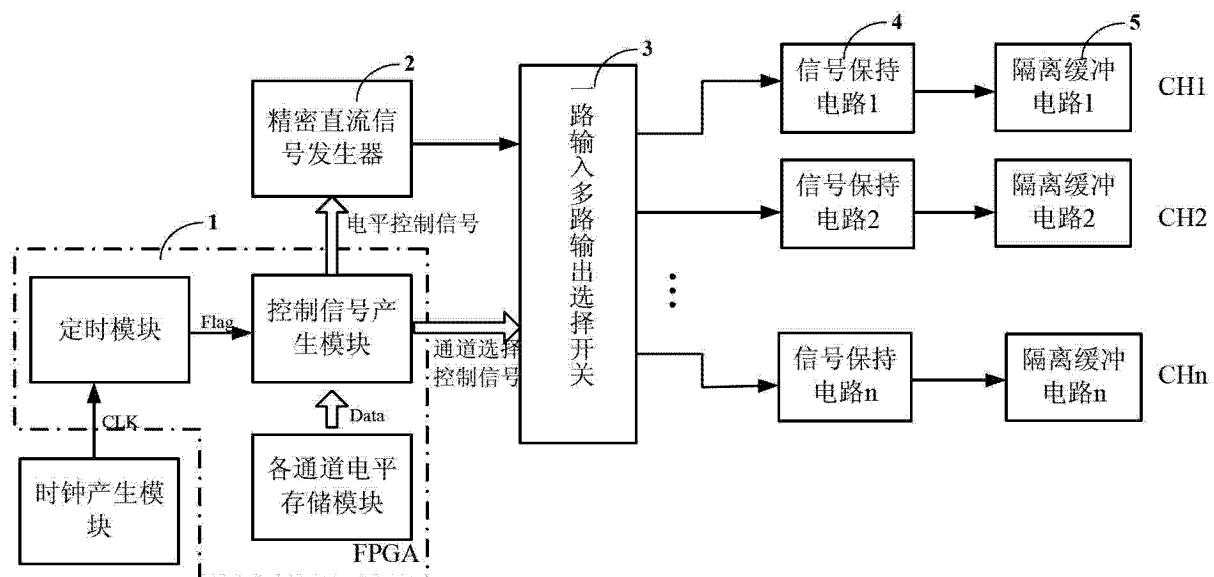


图 6