



(12)发明专利

(10)授权公告号 CN 103855114 B

(45)授权公告日 2017.04.12

(21)申请号 201310161102.7

H01L 23/522(2006.01)

(22)申请日 2013.05.03

H01L 21/60(2006.01)

(65)同一申请的已公布的文献号

H01L 23/538(2006.01)

申请公布号 CN 103855114 A

H01L 25/16(2006.01)

(43)申请公布日 2014.06.11

H01L 21/768(2006.01)

(30)优先权数据

13/706,593 2012.12.06 US

(56)对比文件

US 2009/0154128 A1, 2009.06.18, 说明书

第46-78段、附图5-6.

(73)专利权人 台湾积体电路制造股份有限公司  
地址 中国台湾新竹

US 2011/0074015 A1, 2011.03.31, 说明书  
第54-60段、附图10-12.

(72)发明人 吕俊麟 吴凯强 王彦评 梁世纬  
杨青峰

US 8187921 B2, 2012.05.29, 说明书第30-  
33, 41, 45段、附图1A, 1B, 2B, 2F.

(74)专利代理机构 北京德恒律治知识产权代理  
有限公司 11409  
代理人 章社呆 孙征

US 2003/0193092 A1, 2003.10.16, 说明书  
第41, 53, 58-59段、附图10.

审查员 赖风平

(51)Int.Cl.

权利要求书2页 说明书8页 附图3页

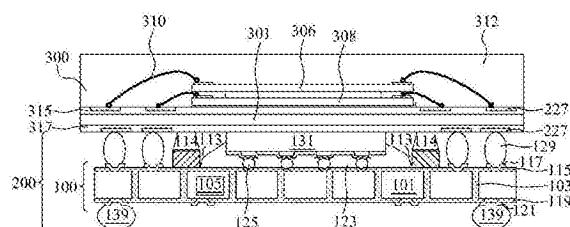
H01L 23/488(2006.01)

(54)发明名称

用于具有中介层的封装件的方法和装置

(57)摘要

公开了用于封装管芯的具有阻拦件的中介层的方法和装置。中介层可以包括位于衬底上方的金属层。一个或多个阻拦件可以形成在金属层上方。阻拦件围绕一区域，该区域的尺寸大于可以被连接至该区域内的金属层上方的接触焊盘的管芯的尺寸。阻拦件可以包含导电材料或非导电材料，或两者都包含。底部填充物可以形成在管芯下方、金属层上方且包含在阻拦件所围绕的区域内，从而可以使底部填充物不溢出到阻拦件所围绕的区域外。另一封装件可以放置在连接至中介层的管芯上方以形成堆叠式封装结构。



1. 一种封装件，包括：

衬底；

金属层，位于所述衬底上方；

第一接触焊盘和第二接触焊盘，位于所述金属层上方；和

第一阻拦件，位于所述金属层上方，其中，所述第一阻拦件围绕一区域，所述第一接触焊盘位于所述区域内，而所述第二接触焊盘位于所述区域外，其中，所述第一阻挡件具有金属材料的第一内侧壁，所述第一阻拦件包括导电材料的第一层和位于所述导电材料的第一层上的非导电材料的第二层。

2. 根据权利要求1所述的封装件，其中，所述第一阻拦件包括围绕所述区域的多个不连续的部分。

3. 根据权利要求1所述的封装件，其中，所述第一阻拦件包含选自由铝、铜、钛、镍和它们的组合所组成的组的导电材料。

4. 根据权利要求1所述的封装件，其中，所述第一阻拦件具有矩形形状，所述矩形形状的高度介于连接件的直径尺寸至所述连接件的直径尺寸的1/10的范围内。

5. 根据权利要求1所述的封装件，其中，所述第一阻拦件的主体具有不变的厚度。

6. 根据权利要求1所述的封装件，其中，所述第一阻拦件具有圆形、八边形、矩形、椭圆形或菱形的形状。

7. 根据权利要求1所述的封装件，其中，所述非导电材料选自由苯并三唑(BT)、改性硅树脂、环氧甲酚酚醛树脂(ECN)、改性苯并三唑、聚乙基砜(PES)聚碳酸酯、聚砜和它们的组合所组成的组。

8. 根据权利要求1所述的封装件，还包括围绕所述第一阻拦件和所述区域的第二阻拦件。

9. 根据权利要求1所述的封装件，还包括位于所述第一阻拦件所围绕的区域内并连接至所述金属层上方的第一接触焊盘的第一管芯。

10. 根据权利要求9所述的封装件，还包括位于所述第一管芯下方、位于所述金属层上方且包含在所述第一阻拦件所围绕的区域内的底部填充物。

11. 根据权利要求10所述的封装件，还包括：

位于所述金属层上方的第二接触焊盘上方的连接件；

位于所述第一管芯上方的封装件，所述封装件连接至所述连接件，其中，所述封装件包括衬底和连接至所述衬底的第二管芯。

12. 一种形成封装件的方法，包括：

在衬底上方形成金属层；

在所述金属层上方形成第一接触焊盘和第二接触焊盘；和

在所述金属层上方形成第一阻拦件，其中，所述第一阻拦件围绕一区域，所述第一接触焊盘位于所述区域内，而所述第二接触焊盘位于所述区域外，其中，所述第一阻挡件具有金属材料的第一内侧壁，所述第一阻拦件包括导电材料的第一层和位于所述导电材料的第一层上的非导电材料的第二层。

13. 根据权利要求12所述的形成封装件的方法，其中，所述第一阻拦件包含选自由铝、铜、钛、镍和它们的组合所组成的组的导电材料。

14. 根据权利要求12所述的形成封装件的方法,其中,同时形成所述第一阻拦件和所述第一接触焊盘。

15. 根据权利要求12所述的形成封装件的方法,所述非导电材料选自由苯并三唑(BT)、改性硅树脂、环氧甲酚酚醛树脂(ECN)、改性苯并三唑、聚乙基砜(PES)聚碳酸酯、聚砜和它们的组合所组成的组。

16. 根据权利要求12所述的形成封装件的方法,还包括:

在所述第一阻拦件所围绕的区域内将第一管芯连接至所述金属层上方的第一接触焊盘。

17. 根据权利要求16所述的形成封装件的方法,还包括:

在所述第一管芯下方、所述金属层上方且在所述第一阻拦件所围绕的区域内填充底部填充物。

18. 一种封装件,包括:

第一衬底;

第一金属层,位于所述第一衬底上方;

第一阻拦件,位于所述金属层上方,其中,所述第一阻拦件围绕一区域,所述区域的尺寸大于第一管芯的尺寸,所述第一管芯连接至所述区域内的所述金属层上方的第一接触焊盘,所述第一阻拦件包括金属材料层和位于所述金属材料层上的非导电材料层,所述第一阻挡件具有金属材料的第一内侧壁;

底部填充物,位于所述第一管芯下方、所述金属层上方且包含在所述第一阻拦件所围绕的区域内;

连接件,位于所述金属层上方的所述第一阻拦件所围绕的区域外的第二接触焊盘上方;以及

封装件,位于所述第一管芯上方,所述封装件连接至所述连接件,其中,所述封装件包括第二衬底和连接至所述第二衬底的第二管芯。

19. 根据权利要求18所述的封装件,其中,所述第一阻拦件具有宽度为 $100\mu\text{m}$ 至 $200\mu\text{m}$ 、高度介于 $15\mu\text{m}$ 至 $30\mu\text{m}$ 范围内的矩形形状。

20. 根据权利要求18所述的封装件,其中,所述第一阻拦件包含选自由铝、铜、钛、镍和它们的组合所组成的组的导电材料。

## 用于具有中介层的封装件的方法和装置

### 技术领域

[0001] 本发明涉及半导体器件的封装件,更具体而言,涉及用于具有中介层的封装件的方法和装置。

### 背景技术

[0002] 自从发明了集成电路(IC)以来,由于各种电子元件(即,晶体管、二极管、电阻器、电容器等)的集成密度的不断提高,半导体产业经历了快速发展。在大多数情况下,集成密度的这种提高源自于最小部件尺寸的不断减小,其允许更多的元件集成在给定的区域内。这些更小的电子元件也需要比以前的封装件使用更少面积的更小封装件。用于半导体器件的一些更小类型的封装件包括方形扁平封装(QFP)、引脚网格阵列(PGA)、球栅阵列(BGA)、倒装芯片(FC)、三维集成电路(3DIC)、晶圆级封装(WLP)和堆叠式封装(PoP)器件。

[0003] 可以通过在相互的顶部上堆叠两个IC管芯来形成3DIC以实现更小尺寸的封装件。一种类型的3DIC是堆叠式封装(PoP)结构,其中被连接至各自衬底的多个管芯可以在相互的顶部上堆叠。将第一管芯电连接至第一衬底以形成第一电路。第一电路包括用于连接至第二电路的第一连接点。第二电路包括第二管芯和第二衬底,在第二衬底的每一面上均具有连接点。在第二电路的顶部上堆叠并且电连接第一电路以形成PoP结构。然后可以使用电连接将PoP结构电连接至PCB或类似器件。

[0004] 使用硅中介层衬底(有源或无源)形成另一类型的3DIC以提供更精细的管芯与管芯互连件,从而提高性能并且减少功耗。在这些情况下,电源线和信号线可以经由中介层中的通孔(TV)穿过中介层。例如,在彼此的顶部上接合两个管芯,其中下管芯使用位于中介层上的接触焊盘连接至中介层。然后可以使用电连接将接触焊盘电连接至印刷电路板(PCB)或类似器件。

[0005] 在3DIC封装件中,可以在管芯和衬底之间或者在管芯和中介层之间使用底部填充材料以加强管芯与衬底或中介层的接合以有助于防止热应力断开管芯和衬底之间或者管芯和中介层之间的连接。但是,底部填充材料可能溢出或渗出到诸如BGA球的连接件,使得中介层翘曲并且破坏电连接。需要在形成半导体封装件的同时阻止底部填充材料溢出或渗出到BGA球上的方法和装置。

### 发明内容

[0006] 为了解决现有技术中存在的问题,根据本发明的一方面,提供了一种器件,包括:衬底;金属层,位于所述衬底上方;第一接触焊盘和第二接触焊盘,位于所述金属层上方;和第一阻拦件,位于所述金属层上方,其中,所述第一阻拦件围绕一区域,所述第一接触焊盘位于所述区域内,而所述第二接触焊盘位于所述区域外。

[0007] 在所述的器件中,所述第一阻拦件包括围绕所述区域的多个不连续的部分。

[0008] 在所述的器件中,所述第一阻拦件包含选自基本上由铝、铜、钛、镍和它们的组合所组成的组的导电材料。

[0009] 在所述的器件中,所述第一阻拦件具有矩形形状,所述矩形形状的高度介于约连接件的直径尺寸至约所述连接件的直径尺寸的1/10的范围内。

[0010] 在所述的器件中,所述第一阻拦件的主体具有基本不变的厚度。

[0011] 在所述的器件中,所述第一阻拦件具有圆形、八边形、矩形、椭圆形或菱形的形状。

[0012] 在所述的器件中,所述第一阻拦件包括导电材料的第一层和非导电材料的第二层,所述非导电材料选自基本上由苯并三唑(BT)、改性硅树脂、环氧甲酚酚醛树脂(ECN)、改性BT、聚醚砜(PES)、聚碳酸酯、聚砜和它们的组合所组成的组。

[0013] 所述的器件还包括围绕所述第一阻拦件和所述区域的第二阻拦件。

[0014] 所述的器件还包括位于所述第一阻拦件所围绕的区域内并连接至所述金属层上方的第一接触焊盘。在一个实施例中,所述的器件还包括位于所述第一管芯下方、位于所述金属层上方且包含在所述第一阻拦件所围绕的区域内的底部填充物。在一个进一步的实施例中,所述的器件还包括:位于所述金属层上方的第二接触焊盘上方的连接件;位于所述第一管芯上方的封装件,所述封装件连接至所述连接件,其中,所述封装件包括衬底和连接至所述衬底的第二管芯。

[0015] 根据本发明的另一方面,提供了一种形成器件的方法,包括:在衬底上方形成金属层;在所述金属层上方形成第一接触焊盘和第二接触焊盘;和在所述金属层上方形成第一阻拦件,其中,所述第一阻拦件围绕一区域,所述第一接触焊盘位于所述区域内,而所述第二接触焊盘位于所述区域外。

[0016] 在所述的方法中,所述第一阻拦件包含选自基本上由铝、铜、钛、镍和它们的组合所组成的组的导电材料。

[0017] 在所述的方法中,同时形成所述第一阻拦件和所述第一接触焊盘。

[0018] 在所述的方法中,所述第一阻拦件包括导电材料的第一层和非导电材料的第二层,所述非导电材料选自基本上由苯并三唑(BT)、改性硅树脂、环氧甲酚酚醛树脂(ECN)、改性BT、聚醚砜(PES)、聚碳酸酯、聚砜和它们的组合所组成的组。

[0019] 所述的方法还包括:在所述第一阻拦件所围绕的区域内将第一管芯连接至所述金属层上方的第一接触焊盘。在一个实施例中,所述的方法还包括:在所述第一管芯下方、所述金属层上方且在所述第一阻拦件所围绕的区域内填充底部填充物。

[0020] 根据本发明的又一方面,提供了一种器件,包括:第一衬底;第一金属层,位于所述第一衬底上方;第一阻拦件,位于所述金属层上方,其中,所述第一阻拦件围绕一区域,所述区域的尺寸大于第一管芯的尺寸,所述第一管芯连接至所述区域内的所述金属层上方的第一接触焊盘,所述第一阻拦件包括金属材料层和非导电材料层;底部填充物,位于所述第一管芯下方、所述金属层上方且包含在所述第一阻拦件所围绕的区域内;连接件,位于所述金属层上方的所述第一阻拦件所围绕的区域外的第二接触焊盘上方;以及封装件,位于所述第一管芯上方,所述封装件连接至所述连接件,其中,所述封装件包括第二衬底和连接至所述第二衬底的第二管芯。

[0021] 在所述的器件中,所述第一阻拦件具有宽度为约100μm至约200μm、高度介于约15μm至约30μm范围内的矩形形状。

[0022] 在所述的器件中,所述第一阻拦件包含选自基本上由铝、铜、钛、镍和它们的组合所组成的组的导电材料。

## 附图说明

[0023] 为了更全面地理解本发明及其优点,现在将参考结合附图所进行的以下描述,其中:

[0024] 图1(a)至图1(c)示出具有阻拦件(dam)的中介层和采用该中介层形成的封装件的实施例的截面图;

[0025] 图2(a)至图2(c)示出在具有一个或多个阻拦件的中介层上形成的封装件的实施例的俯视图;以及

[0026] 图3示出堆叠式封装件的实施例,其中封装件形成在具有阻拦件的中介层上。

[0027] 除非另有说明,不同附图中的相应标号和符号通常指相应部件。绘制附图绘制用于清楚地示出实施例的相关方面而不必成比例绘制。

## 具体实施方式

[0028] 在下面详细论述本发明的实施例的制造和使用。然而,应该理解,本发明提供了许多可以在各种具体环境中实现的可应用的发明构思。所论述的具体实施例仅是制造和使用本发明的示例性具体方式,而不用于限制本发明的范围。

[0029] 如将在下文中阐述的,公开了用于具有阻拦件(dam)的中介层的方法和装置,该中介层可以用于封装管芯。中介层可以包括位于衬底上的金属层。可以在金属层上形成一个或多个阻拦件。阻拦件围绕一区域,该区域的尺寸大于可以连接至位于所述区域内的金属层上的接触焊盘的管芯的尺寸。阻拦件可以包含金属材料或非导电材料。底部填充物可以形成在管芯下方、金属层上方且包含在阻拦件所围绕的区域内,从而使得底部填充物不会溢出到阻拦件所围绕的区域外。

[0030] 图1(a)示出中介层100的截面图。中介层100包括衬底101。可以形成穿过衬底101的多个通孔(TV)103。也可以在衬底101内形成多个有源或无源的器件105。可以在衬底101的第一面上形成第一金属层115。可以在第一金属层115上形成第一接触焊盘117。可以在衬底101的第二面上方形成第二金属层119和第二接触焊盘121。虽然层115和119被示意性地示出为单个连续层,本领域中的技术人员将意识到,这表示位于通用层(common layer)内作为不同部件形成的各种互连件。可以在第一金属层115上形成围绕区域112的阻拦件113。接触焊盘可以位于区域112内,而另一接触焊盘可以位于区域112外,这些均未被示出。可以在第一金属层115下方形成诸如钝化层或聚合物层的其他层(均未被示出)。在下面的段落中对这些结构中的每一个结构进行更详细的论述。

[0031] 如图1(a)所示,用于中介层100的衬底101可以是用于为中介层100提供支撑的例如掺杂或未掺杂的硅衬底或具有绝缘体上硅(SOI)衬底的有源层。然而,衬底101可以可选地是玻璃衬底、陶瓷衬底、聚合物衬底或可以提供合适的保护和/或互连功能的任何其他衬底。这些衬底和任何其他合适的材料可以可选地用于衬底101。

[0032] 可以在衬底101内形成多个器件105。作为本领域中的普通技术人员将意识到,诸如晶体管、电容器、电阻器、电感器等多种有源器件和无源器件可以用于生成用于中介层100的设计的期望的结构和功能要求。可以使用任何合适的方法在衬底101的表面内或表面上形成器件105。

[0033] 但是,作为普通技术人员将意识到,具有器件105的上述衬底101不是可以使用的唯一衬底。可以可选地使用可选衬底,诸如其中没有器件的封装基板或中介层。可以可选地使用这些衬底和任何其他合适的衬底,并且预期这些全都包含在本发明实施例的范围内。

[0034] 可以在衬底101和器件105上方形成其他金属化层以连接各种器件从而形成功能电路。接触焊盘可以在金属化层上方形成并且与金属化层电接触。此外,可以在衬底101上在金属化层和接触焊盘上方形成钝化层。可以在钝化层上形成其他聚合物层。所有这些金属化层、接触件、钝化层和聚合物层均未在图1(a)中示出。

[0035] 可以形成穿过衬底101的多个TV103。可以通过涂覆以及显影合适的光刻胶,然后蚀刻衬底101以产生TV开口来形成TV103。可以在这个阶段形成用于TV103的开口以使延伸到衬底101中的深度至少大于完成后的中介层100的最终期望高度。因此,虽然深度取决于中介层100的整体设计,但是深度可以介于衬底101上的表面之下约1μm和约700μm之间,其中优选的深度为约50μm。可以形成直径介于约1μm和约100μm之间(诸如约6μm)的用于TV103的开口。

[0036] 一旦已经形成用于TV103的开口,可以用例如阻挡层和导电材料来填充用于TV103的开口。阻挡层可以包含诸如氮化钛的导电材料,然而可以可选地使用其他材料,诸如氮化钽、钛等。可以使用化学汽相沉积(CVD)工艺(诸如等离子体增强CVD(PECVD))形成阻挡层。然而,可以可选地使用其他可选的工艺。可以形成阻挡层从而勾画出下面的用于TV103的开口的形状的轮廓。

[0037] 用于TV103的导电材料可以包含铜,然而可以可选地使用其他合适的材料诸如铝、合金、它们的组合等。可以通过沉积晶种层,然后将铜电镀到晶种层上来形成导电材料,从而填充及过填充用于TV103的开口。一旦用于TV103的开口被填满,可以通过研磨工艺(诸如化学机械抛光(CMP))去除用于TV103的开口外面的多余阻挡层和多余导电材料,但是也可以使用任何合适的去除工艺。

[0038] 一旦导电材料位于用于TV103的开口内,可以对衬底101的第二面实施减薄以暴露出用于TV103的开口并且由延伸穿过衬底101的导电材料形成TV103。在实施例中,减薄衬底101的第二面可以使TV103保持完整。可以通过诸如CMP或蚀刻的平坦化工艺对衬底101的第二面实施减薄。

[0039] 但是,作为本领域中的普通技术人员将了解到,上述用于形成TV103的工艺仅是形成TV103的一种方法,而且预期其他方法也全都包含在实施例的范围内。

[0040] 可选地,可以形成TV103以延伸穿过位于衬底101上方的中介层100的层,诸如第一金属层115(在下面进行进一步描述)。例如,可以在第一金属层115形成之后或甚至部分地与第一金属层115同时形成TV103。例如,可以在单个工艺步骤中形成穿过第一金属层115和衬底101的用于TV103的开口。可选地,当独立地形成每一个第一金属层115时,可以在第一金属层115形成之前在衬底101内形成并且填充TV103的开口的一部分,然后可以形成并且填充用于TV103的开口的后续层。这些工艺中的任何工艺,以及可以形成TV103的任何其他合适的工艺预期全都包含在实施例的范围内。

[0041] 可以在衬底101的第一面上方形成第一金属层115以使衬底101的第一面与位于衬底101的第二面上的外部器件互连。第一金属层115可以是再分布层(RDL)。虽然第一金属层115在图1(a)中被示出为单层互连件层,但是第一金属层115可以由交替的导电材料层形成

并且可以通过任何合适的工艺(诸如沉积、镶嵌、双镶嵌等)形成。在可以具有一层或多层金属化层的实施例中,第一金属层115内的精确层数至少部分地取决于中介层100的设计。

[0042] 第一接触焊盘117可以在第一金属层115上方形成并且与第一金属层115电接触。第一接触焊盘117可以包括诸如铝的导电材料层,但是可以可选地使用其他材料,诸如铜、钛或镍。第一接触焊盘117可以作为凸块下金属化(UBM)层形成。第一接触焊盘117可以包括的多个接触焊盘,如图1(a)所示。一些接触焊盘可以位于区域112内,而一些其他接触焊盘117可以位于区域112外。可以使用诸如溅射的沉积工艺来形成材料层(未示出),然后可以通过合适的工艺(诸如光刻掩蔽和蚀刻)去除部分材料层以形成第一接触焊盘117来形成第一接触焊盘117。然而,任何其他合适的工艺(诸如形成开口,沉积用于第一接触焊盘117的材料,然后平坦化该材料)也可以用于形成第一接触焊盘117。可以形成厚度介于约0.5μm和约4μm之间(诸如约1.45μm)的第一接触焊盘117。第一接触焊盘117可以包括多个子层(未示出)。

[0043] 可以在衬底101的第二面上方形成第二金属层119用于将衬底101的第二面与外部接触件互连。第二金属层119可以是再分布层(RDL)。虽然第二金属层119在图1(a)中被示出为单个互连件层,但是第二金属层119可以由交替的导电材料层形成并且可以通过任何合适的工艺(诸如沉积、镶嵌、双镶嵌等)形成。在可能具有一层或多层金属化层的实施例中,第二金属层119内的精确层数至少部分地取决于中介层100的设计。

[0044] 第二接触焊盘121可以在位于衬底101的第二面上的第二金属层119上方形成并且与第二金属层119电接触。第二接触焊盘121可以包含铝,但是可以可选地使用其他材料,诸如铜。第二接触焊盘121可以作为凸块下金属化(UBM)层形成。第二接触焊盘121可以包括多个接触焊盘。可以采用沉积工艺(诸如溅射)来形成材料层(未示出),然后可以通过合适的工艺(诸如光刻掩蔽和蚀刻)去除部分材料层以形成第二接触焊盘121来形成第二接触焊盘121。但是,任何其他合适的工艺(诸如形成开口,沉积用于第二接触焊盘121的材料,然后平坦化该材料)可以用于形成第二接触焊盘121。可以形成厚度介于约0.5μm和约4μm之间(诸如约1.45μm)的第二接触焊盘121。

[0045] 可以在第一金属层115上,或位于形成在第一金属层115上的绝缘层或钝化层上形成阻拦件113。阻拦件113围绕区域112,区域112的尺寸大于管芯的尺寸从而管芯可以被放置在区域112内并且与中介层100一起封装,如图1(b)所示。在截面图中,在图1(a)中示出阻拦件113的两个部分。可以在图2(a)或图2(b)的俯视图中示出整个阻拦件以及在区域112中放置的管芯。

[0046] 阻拦件113可以包含导电金属材料,诸如铝,然而可以可选地使用其他材料,诸如铜、钛或镍。阻拦件113可以包括金属材料层和另一非金属材料层,如图1(b)所示。当阻拦件113包含金属材料时,可以采用沉积工艺(诸如溅射)以形成材料层(未示出),然后可以通过合适的工艺(诸如光刻掩蔽和蚀刻)去除部分材料层以形成阻拦件113来形成阻拦件113。可以同时形成阻拦件113和第一接触焊盘117。形成的阻拦件113可以作为凸块下金属化(UBM)层的一部分,正如第一接触焊盘117。在接触焊盘117上形成阻拦件113也是可能的。此外,任何其他合适的工艺(诸如形成开口,沉积用于阻拦件113的材料,然后平坦化该材料)可以用于形成阻拦件113。将在图1(c)中示出并论述阻拦件113的位置和尺寸。阻拦件113围绕封装在中介层上的管芯并且控制管芯下方的底部填充物的边缘形状。

[0047] 阻拦件113的宽度、高度或直径与诸如球(或凸块)的连接件的直径大约相同,或可以是诸如球(或凸块)的连接件的直径的尺寸的1/10。例如,阻拦件113可以具有宽度为约100μm-200μm、高度介于约20μm至约30μm范围内的矩形形状。阻拦件113的高度可以具有与连接件129类似的尺寸,连接件129的直径尺寸可以为约200μm。阻拦件113可以具有窄的、宽的或楔形的形状。阻拦件113主体可以具有基本不变的厚度。阻拦件113可以具有其他形状,诸如圆形、八边形、矩形、拉长的六边形(在该拉长的六边形的相对端部上具有两个梯形)、椭圆形、菱形。

[0048] 图1(b)示出管芯131在阻拦件113所围绕的区域112内与中介层100一起封装的倒装芯片封装件200。在封装管芯131的过程中,翻转管芯131从而使连接件125接触位于衬底101上在区域112内的多个第一接触焊盘117。在阻拦件113所围绕的区域112中,在管芯131下方以及在管芯131和第一金属层115的表面之间填充底部填充物123。阻拦件114还可以由非导电材料形成并且放置在阻拦件113上。可以在区域112外的第一接触焊盘117上放置多个连接件129以连接至其他封装件从而进一步形成PoP结构。可以在第二接触焊盘121上放置多个连接件139以连接至例如PCB。

[0049] 管芯131可以是由半导体晶圆形成的集成电路芯片。管芯131可以是用于特定应用的任何合适的集成电路管芯。例如,管芯131可以是诸如DRAM、SRAM或NVRAM的存储器芯片或者逻辑电路。

[0050] 连接件125可以在第一接触焊盘117和管芯131之间提供连接。连接件125可以是诸如微凸块或可控坍塌芯片连接(C4)凸块的接触凸块,并且可以包含诸如锡的材料或诸如银或铜的其他合适的材料。在其中连接件125是锡焊料凸块的实施例中,可以通过诸如蒸发、电镀、印刷、焊料转移、球置放等任何合适的方法首先形成优选厚度为约100μm的锡层来形成连接件125。一旦在结构上形成锡层,可以实施回流以将材料塑造成期望的凸块形状。

[0051] 位于管芯131和第一金属层115的表面之间的底部填充物123加强管芯131与中介层100的接合并且有助于防止热应力断开管芯131和中介层100之间的连接。通常,选择用于底部填充物123的材料(诸如有机树脂)来控制底部填充料123的热膨胀系数和收缩。首先,施加液体有机树脂使其流入管芯131和第一金属层115的表面之间的间隙中,然后,液体有机树脂固化从而控制固化期间在底部填充物中发生的收缩。

[0052] 如图1(b)所示,底部填充物123的分布在管芯131下方相对均匀。但是,在无控制或支持的情况下,底部填充物123可以溢出到管芯区域之外的其他区域。阻拦件113可以阻止底部填充物溢出并且将底部填充物123限制于阻拦件113所限定的区域112。为了形成底部填充物123,施加测定量的底部填充物以使其在管芯131下方流动并且填充阻拦件113所限定的体积。在一个实施例中,在器件200的制造期间,根据有机底部填充物123的自然流动和固化方式(cure schedule)确定底部填充物123的体积以及阻拦件113和管芯131之间的间距。具体地说,底部填充物123的体积、阻拦件113的高度和宽度以及阻拦件113和管芯131之间的间距应提供管芯131下方的总填充体积,并且没有或基本没有底部填充材料123可以流出超过阻拦件123。

[0053] 如图1(b)所示,当第一阻拦件113的高度不足以阻止底部填充物123溢出时,可以在第一阻拦件113上放置由非导电材料形成的第二阻拦件114。第二阻拦件114可以由各种非导电材料形成,包括但不限于分散的有机隔离材料,诸如苯并三唑(BT)或改性硅树脂;热

固性模塑料,诸如环氧甲酚酚醛树脂(ECN)或改性BT;或热塑性化合物,诸如聚醚砜(PES)、聚碳酸酯或聚砜。非导电阻拦件材料可以在第一阻拦件113上沉积并形成期望的形状。可以使用各种技术(诸如液体分散法、注入转移模塑和热压转移模塑)形成第二阻拦件114。使用在中介层上形成的由非导电材料和金属材料一起形成的阻拦件可以使封装更加灵活,从而调节封装工艺所用的底部填充物的不同高度和体积。

[0054] 可以分别在第一接触焊盘117和第二接触焊盘121上形成多个连接件,诸如焊球129和139。连接件129可以用于连接至另一封装件,诸如图3中示出的封装件300。连接件139可以用于连接至PCB。诸如129和139的连接件的数量仅用于说明目的,而不用于限制。连接件可以是提供电连接的任何连接器件,诸如焊球。可以以球栅阵列布置多个连接件,诸如焊球139或129,其形成封装的器件的终端并且可以接合至PCB或其他电路。

[0055] 图1(c)示出阻拦件113的相对位置和尺寸、管芯131的位置和连接件129的位置的实施例。层101是如图1(a)和图1(b)所示的衬底。层102可以表示未在图1(a)中示出的多个层,诸如金属化层、接触件、钝化层和聚合物层。第一金属层115如图1(a)所示。将管芯131连接至诸如微凸块的连接件125,该连接件125的直径可以为约50 $\mu\text{m}$ 。阻拦件113可以具有宽度为约100 $\mu\text{m}$ 、高度介于约15 $\mu\text{m}$ 至约30 $\mu\text{m}$ 范围内的矩形形状。连接件129可以具有约200 $\mu\text{m}$ 的直径尺寸。阻拦件113和连接件129之间的距离可以介于约50 $\mu\text{m}$ 至约100 $\mu\text{m}$ 的范围内。连接件125和连接件129之间的距离可以介于约1050 $\mu\text{m}$ 至约1100 $\mu\text{m}$ 的范围内。阻拦件113和连接件125之间的距离可以介于约850 $\mu\text{m}$ 至约950 $\mu\text{m}$ 的范围内。图1(c)中示出的测量值仅用于说明目的而不用于限制。随着部件尺寸和封装件尺寸的不断减小,其他实施例中的测量值可以变成小于图1(c)中示出的测量值。

[0056] 图2(a)至图2(c)示出具有阻拦件113的中介层100上封装件的实施例的俯视图。图2(a)是图1(b)中示出的封装件200的俯视图,其中管芯131被放置在中介层100的顶部上。可以使用各种技术,诸如如图1(b)所示的倒装芯片晶圆级封装技术,或使用引线接合技术,或使用倒装芯片和迹线上凸块(bump-on-trace)技术(这些均未示出)将管芯131与中介层100封装起来。在中介层100上形成多个连接件129。

[0057] 如图2(a)所示,从上往下看,阻拦件113围绕管芯131,其中阻拦件113形成围绕管芯131的连续线。图1(a)中示出的两个阻拦件部分113是图2(a)中示出的阻拦件113的截面图。可以形成其他形式的阻拦件实施例。如图2(b)所示,可以形成围绕管芯131的多个阻拦件部分113,但阻拦件113不连续,其包括多个断开的部分。

[0058] 此外,可以形成用于围绕管芯131的多个阻拦件113,如图2(c)所示。围绕管芯131有两个阻拦件1131和1132,其中阻拦件1131和1132是连续的并且环绕管芯131。阻拦件1131和1132的宽度可以相同(如部分(i)所示)或不相同(如部分(ii)和部分(iii)所示)。图2(c)中示出的两个阻拦件1131和1132仅用于说明而不用于限制。例如,两个阻拦件中的一个或两个阻拦件可以包括如图2(b)所示的不连续的部分。此外,可以在中介层100上形成多于两个的阻拦件。

[0059] 图3示出通过在封装件200上放置封装件300形成的PoP结构的实施例,其中封装件200是图1(b)中示出的相同封装件。可以将封装件300和封装件200电连接以形成PoP器件。可以在中介层100上形成的封装件200的第一接触焊盘117上形成一组连接件129,并且将该组连接件129进一步连接至封装件300的一组接触焊盘227。在一些实施例中,连接件129可

以是PoP连接件。

[0060] 封装件300可以具有衬底301。在衬底301的一面上可以形成第一金属层317，以及在衬底301的另一面上可以形成第二金属层315。可以在两个金属层317和315上形成多个连接件诸如接触焊盘227。接触焊盘227可以用于连接至另一封装件，诸如位于底部的封装件200。可以在第二金属层315上安装第一IC管芯308。第二IC管芯306可以安装在第一IC管芯308上，被诸如热导电粘合剂的接合材料隔离开，从而在管芯之间提供改善的热导率。可以使用侧面电互连件(side electrical interconnection)310将第一IC管芯308和第二IC管芯306都连接至位于第二金属层315上的接触焊盘227。密封剂或模塑料312可以覆盖诸如IC管芯306和308、侧面电互连件310、接触焊盘227和第二金属层315的元件。通孔(TV)(未示出)可以穿过衬底301用于在管芯308和其他电路之间提供电连接。

[0061] 在实施例中，衬底301可以是任何合适的衬底，诸如硅衬底、高密度互连件、有机衬底、陶瓷衬底、电介质衬底、层压衬底等。管芯308和306可以是存储器芯片，诸如DRAM、SRAM或NVRAM；和/或用于特定应用的逻辑芯片。可以在彼此的顶部上或一面上安装多个管芯。第一金属层317和第二金属层315可以是再分布线(RDL)。侧面电互连件310可以是接合引线。连接件227可以包括例如接触焊盘、无铅焊料、共晶铅、导电柱、它们的组合和/或类似物。

[0062] 可以在元件上方形成密封剂或模塑料312以保护元件免受环境和外部污染。密封剂312可以由多种材料诸如弹性体或刚性树脂(热固性环氧树脂、硅树脂和聚氨酯)形成，并且用于封装内部堆叠元件并保护内部堆叠元件免受冲击和振动。

[0063] 应当了解，上面的描述提供了实施例的一般描述并且实施例可以包括许多其他部件。例如，实施例可以包括凸块下金属化层、钝化层、模塑料、其他管芯和/或衬底等。此外，管芯306和管芯308的结构、放置和定位仅用于说明目的，并因此其他实施例可以使用不同的结构、放置和位置。

[0064] 然后，可以在完成PoP结构的形成之后实施其他常规工艺。例如，可以通过封装件200的连接件139，将PoP结构接合至印刷电路板(PCB)、高密度互连件、硅衬底、有机衬底、陶瓷衬底、电介质衬底、层压衬底、另一半导体封装件等。

[0065] 尽管已经详细地描述了本发明的实施例及其优势，但应该理解，可以在不背离所附权利要求限定的本发明主旨和范围的情况下，做各种不同的改变、替换和更改。例如，本领域的技术人员将很容易理解本文中描述的许多部件、功能、工艺和材料可以发生改变并且仍保留在本发明的范围内。此外，本申请的范围预期并不仅限于说明书中描述的工艺、机器、制造、材料组分、装置、方法和步骤的特定实施例。作为本领域普通技术人员根据本发明的发明内容将很容易理解，根据本发明可以利用现有的或今后开发的用于执行与根据本文所述相应实施例基本上相同的功能或获得基本上相同结果的工艺、机器、制造、材料组分、装置、方法或步骤。因此，所附权利要求应该在其范围内包括这样的工艺、机器、制造、材料组分、装置、方法或步骤。

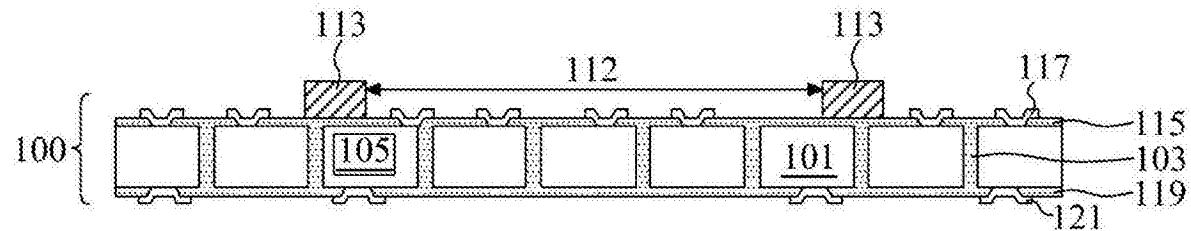


图1 (a)

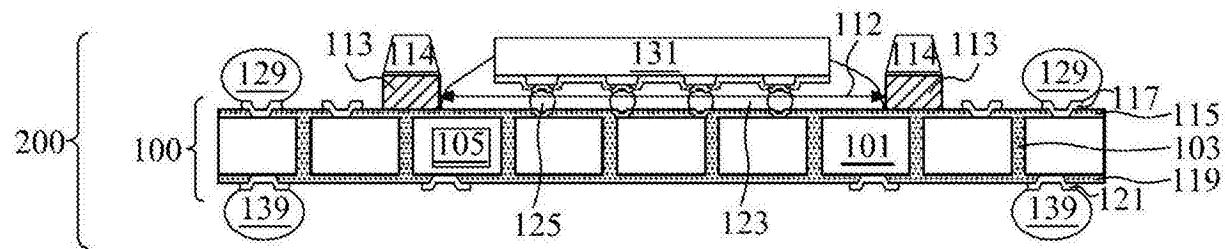


图1 (b)

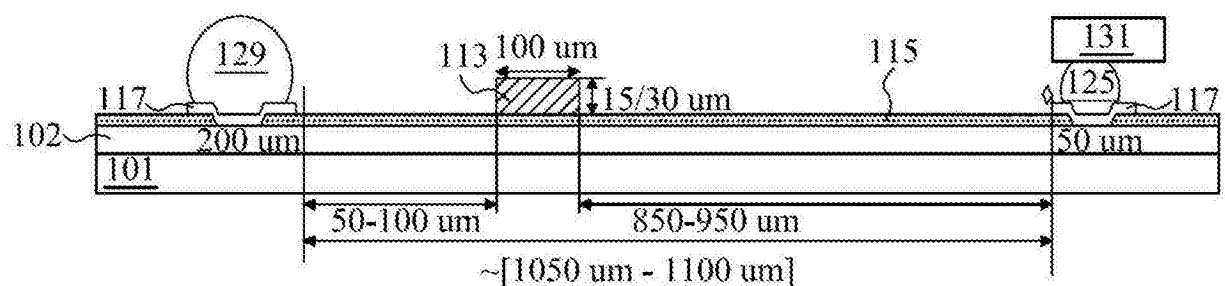


图1 (c)

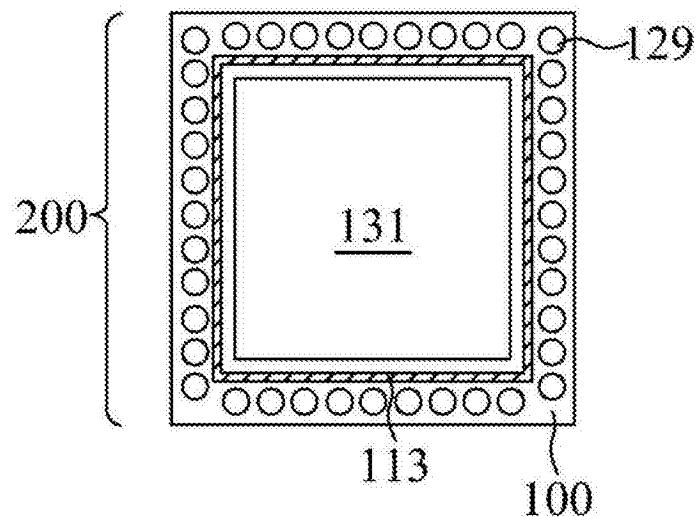


图2 (a)

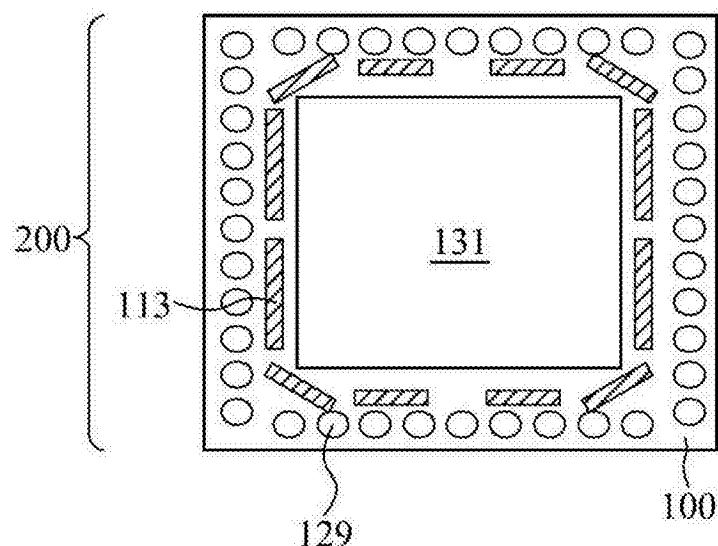


图2 (b)

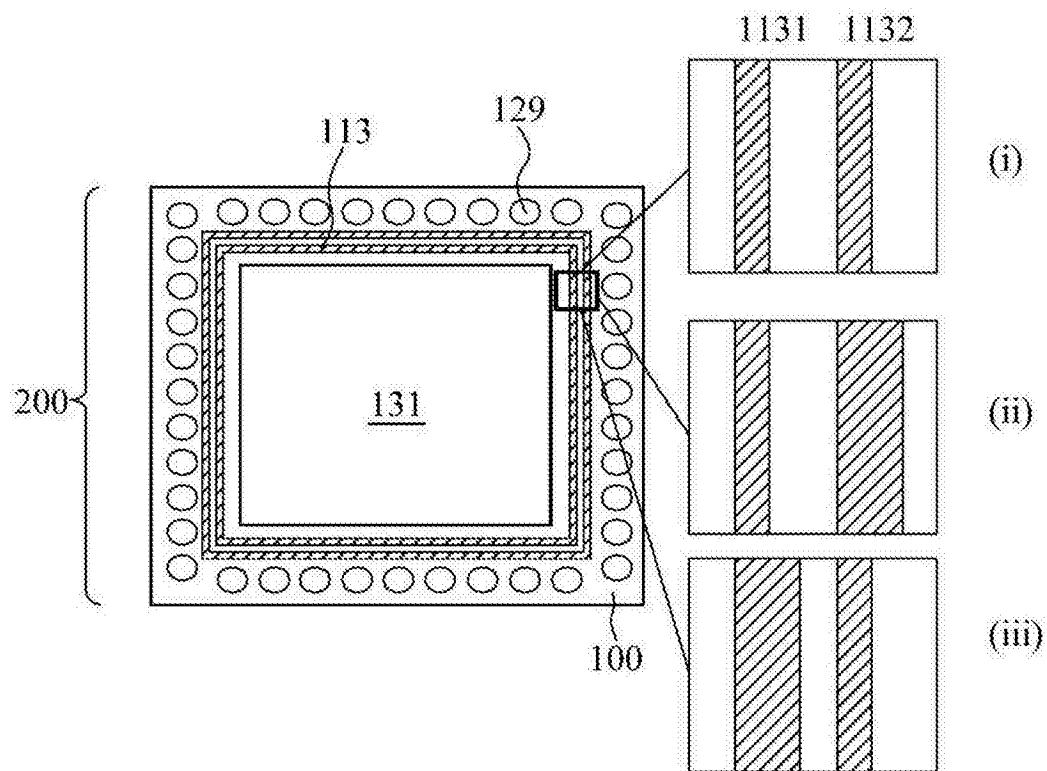


图2 (c)

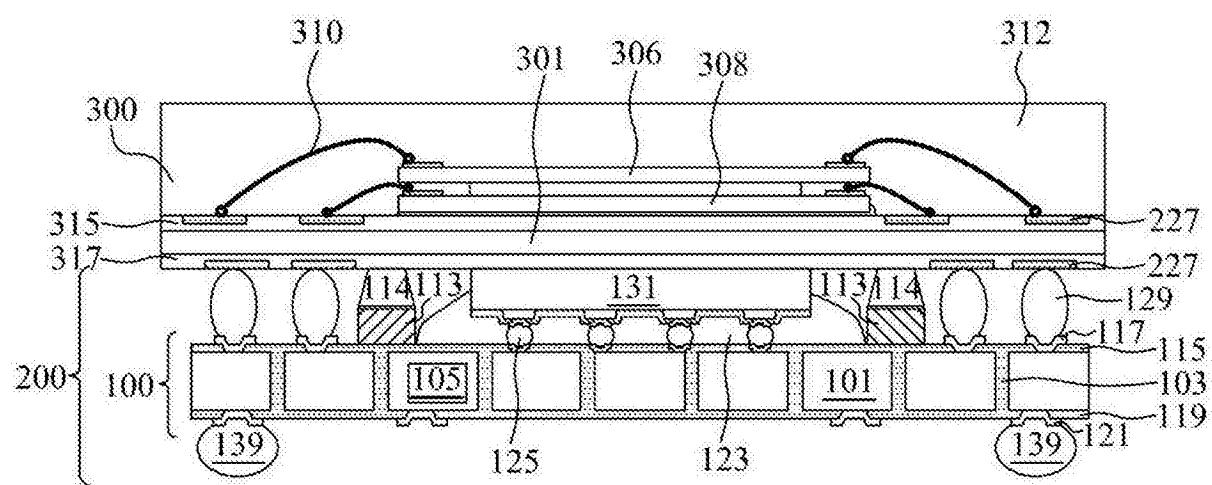


图3