



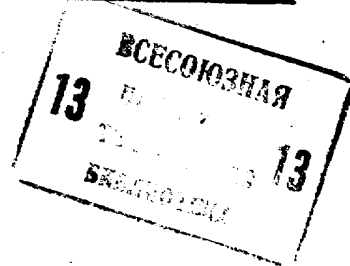
СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

(19) SU (11) 1203707 A

(5D) 4 Н 03 М 3/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3716651/24-24
  - (22) 21.03.84
  - (46) 07.01.86. Бюл. № 1
  - (71) Рижский ордена Трудового Красного Знамени политехнический институт им. А.Я. Пельше
  - (72) К.С. Комаров и Г.Н. Котович
  - (53) 621.376.9(088.8)
  - (56) Дельта-модуляция. Теория и применение./Под.ред. М.Д. Венедиктова. М.: Связь, 1976, с. 189, рис. 7.9.
- Авторское свидетельство СССР  
№ 1121777, кл. Н 03 К 13/22, 19.07.83.

(54) (57) ДЕЛЬТА-МОДУЛЯТОР, содержащий компаратор, первый вход которого через входной фильтр соединен с входом модулятора, а выход подключен к входу триггера, выход которого соединен с выходом модулятора и подключен к информационному входу регистра сдвига, прямые и инверсные выходы разрядов которого соединены с соответствующими входами элемента эквивалентности, к выходу которого подключены соединенные последовательно фильтр, первый амплитудно-импульсный модулятор, первый преобразователь полярности и первый интегратор, прямые и инверсные выходы двух первых разрядов регистра сдвига соединены с соответствующими входами блока шумокompенсации, выход которого подключен к другому входу первого преобразователя полярности, входы синхронизации триггера и регистра сдвига объединены и подключены к

шине синхронизации, отличающийся тем, что, с целью улучшения распознаваемости преобразуемых сигналов, в него введены соединенные последовательно второй амплитудно-импульсный модулятор, второй преобразователь полярности и второй интегратор, соединенные последовательно третий амплитудно-импульсный модулятор, третий преобразователь полярности и третий интегратор, сумматор и четыре элемента И, входы первого и второго элементов И подключены соответственно к прямым и инверсным выходам двух первых разрядов регистра сдвига, а выходы - к управляющим входам второго амплитудно-импульсного модулятора, входы третьего и четвертого элементов И подключены соответственно к прямым и инверсным выходам трех первых разрядов регистра сдвига, а выходы - к управляющим входам третьего амплитудно-импульсного модулятора, вход которого объединен с входом второго амплитудно-импульсного модулятора и подключен к выходу фильтра, выход блока шумокompенсации соединен с другими входами второго и третьего преобразователей полярности, выходы всех интеграторов подключены к входам сумматора, выход которого соединен с вторым входом компаратора, управляющие входы первого амплитудно-импульсного модулятора подключены к прямому и инверсному выходам первого разряда регистра сдвига.

(19) SU (11) 1203707 A

Изобретение относится к вычислительной технике и электросвязи и может быть использовано, например, для качественного преобразования речевых сигналов в цифровую форму.

Цель изобретения — улучшение распознаваемости преобразуемых сигналов.

На фиг. 1 приведена функциональная схема дельта-модулятора; на фиг. 2 — временные диаграммы, поясняющие его работу.

Дельта-модулятор содержит входной фильтр 1, через который вход устройства подключен к первому входу компаратора 2, выход которого подключен к первому входу триггера 3. Выход триггера 3 соединен с информационным входом регистра 4 сдвига и одновременно является выходом устройства. Прямые и инверсные выходы регистра 4 сдвига подключены к элементу 5 эквивалентности, выход которого через фильтр 6 подключен одновременно к управляющим входам первого, второго и третьего амплитудно-импульсных модуляторов 7-9. Выходы амплитудно-импульсных модуляторов 7-9 подключены через первые входы соответственно первого, второго и третьего преобразователей 10-12 полярности к входам соответственно первого, второго и третьего интеграторов 13-15. Выходы первого, второго и третьего интеграторов 13-15 заведены на входы сумматора 16, выход которого подключен к второму входу компаратора 2.

Входы первого и второго элементов И 17 и 18 подключены соответственно к прямым и инверсным выходам двух первых разрядов регистра 4 сдвига, а выходы элементов И 17 и 18 соединены с управляющими входами второго амплитудно-импульсного модулятора 8. Входы третьего и четвертого элементов И 19 и 20 подключены соответственно к прямым и инверсным выходам трех первых разрядов регистра 4 сдвига, а выходы элементов И 19 и 20 соединены с управляющими входами третьего амплитудно-импульсного модулятора 9. Входы блока 21 шумокомпенсации подключены к входам элементов И 17 и 18, а его выход соединен с вторыми входами первого, второго и третьего преобразователей 10-12 полярности.

Кроме того, управляющие входы первого амплитудно-импульсного модулятора 7 подключены к прямому и инверсному выходам первого разряда регистра 4 сдвига, синхронизирующий вход которого объединен с синхронизирующим входом триггера 3 и подключен к шине 22 синхронизации.

В блок 21 шумокомпенсации входят, например, четыре элемента И, два регистра сдвига, два элемента НЕ и соединенные последовательно преобразователь полярности, интегратор и усилитель, выходом подключенный к выходу блока 21, входы которого являются входами двух элементов И, выходы которых соединены с входами соответствующих регистров сдвига, выходы которых через два других элемента И подключены к входам преобразователя полярности, причем вход каждого регистра сдвига объединен с входом элемента НЕ, выход которого соединен с другим входом другого элемента И. Однако выполнение блока шумокомпенсации может быть и другим.

Дельта-модулятор работает следующим образом.

Входной сигнал  $U(t)$  (фиг. 2а), ограниченный по полосе входным фильтром 1, поступает на первый вход компаратора 2, на второй вход которого заведен сигнал аппроксимации  $U^*(t)$  (фиг. 2а), формируемый цепью обратной связи кодера. Результаты сравнения в виде единичных или нулевых информационных битов с приходом очередных тактовых импульсов (фиг. 2б) записываются в триггер 3 (фиг. 2в) и регистр 4 сдвига.

Элемент 5 эквивалентности и фильтр 6 в результате анализа записанной в регистр части выходной последовательности  $Y(t)$  (фиг. 2б) дельта-модулятора формируют медленно меняющийся слоговый уровень  $V_c$ , пропорциональный амплитуде и частоте входного сигнала  $U(t)$ . Уровень  $V_c$  поступает на управляющие входы первого, второго и третьего амплитудно-импульсных модуляторов 7-9, в результате чего шаг квантования сигналов, восстанавливаемых на первом, втором и третьем интеграторах 13-15, является функцией амплитуды и частоты входного сигнала, т.е. осуществляется слоговая адаптация шага квантования к параметрам входного сигнала.

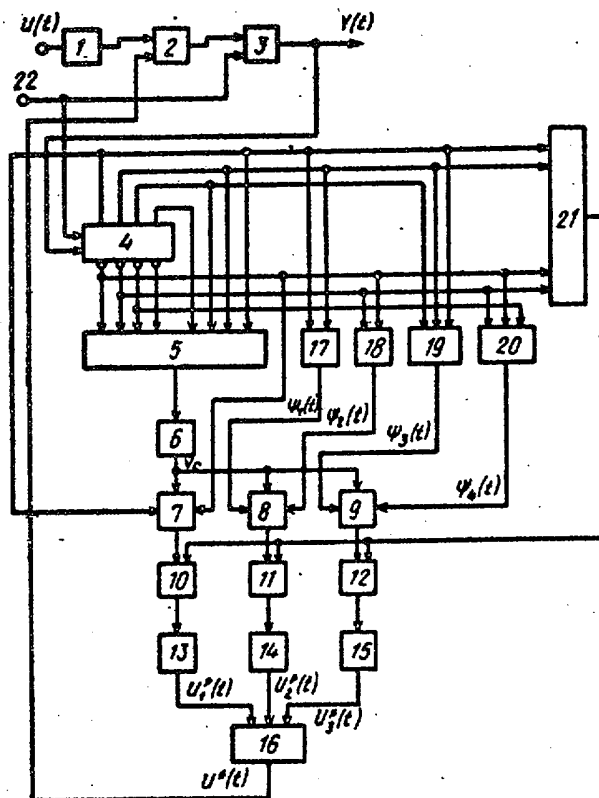
Цифровые сигналы на управляющих входах всех амплитудно-импульсных модуляторов 7-9 формируются по индивидуальным алгоритмам и различны.

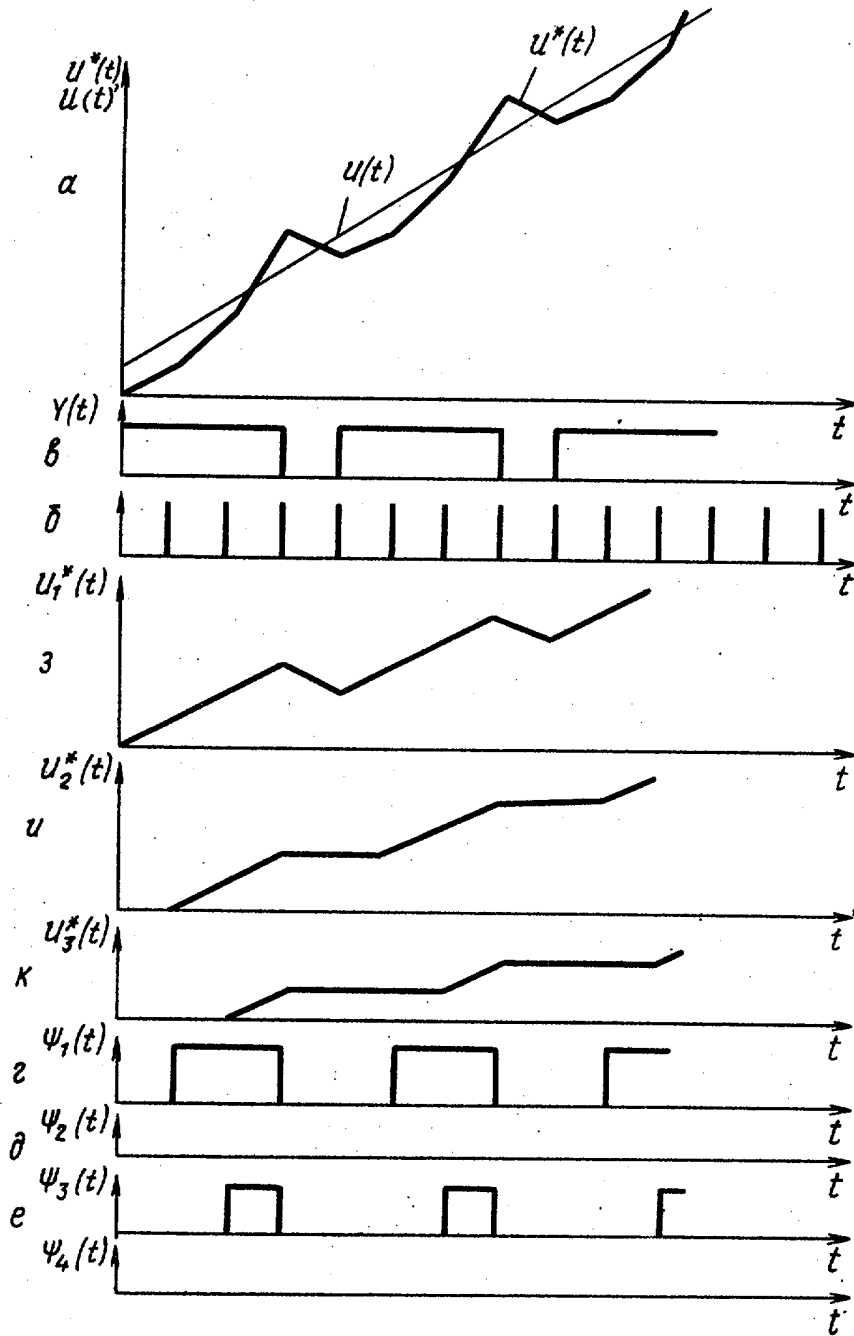
Первый амплитудно-импульсный модулятор 7 управляется непосредственно выходным ДМ-потокom  $Y(t)$ , задержанным на один такт с помощью регистра 4 сдвига. Второй амплитудно-импульсный модулятор 8 управляется двух- и более элементными "пачками" выходного сигнала  $Y(t)$ , выделяемыми с помощью регистра 4 сдвига и элементов И 17 и 18 (фиг. 2 л, г). Третий амплитудно-импульсный модулятор 9 управляется трех- и более элементными "пачками" сигнала  $Y(t)$ , выделяемыми с помощью регистра 4 сдвига и элементов И 19 и 20 (фиг. 2 в, ж).

Как известно, двойные, тройные и более элементные "пачки" однопольных символов появляются в выходном сигнале  $Y(t)$  дельта-модулятора тог-

да, когда сигнал аппроксимации не может "догнать" входной сигнал в течение двух, трех и более тактовых интервалов. Таким образом, в моменты интенсивного нарастания входного сигнала  $U^*(t)$  шаг квантования сигнала  $U^*(t)$  аппроксимации на выходе сумматора 16, определяемый сигналом с выхода первого интегратора 13 (фиг. 2 з), возрастает за счет приращений напряжений  $U_2^*(t)$  и  $U_3^*(t)$  на выходах второго и третьего интеграторов 14 и 15 (фиг. 2 и, к). Результатом этого является увеличение точности отслеживания сигнала  $U^*(t)$  аппроксимации за входным сигналом  $U(t)$  и уменьшение шумов перегрузки при высоких частотах входных сигналов.

Блок 21 шумокompенсации служит для подавления шумов свободного канала.





Фиг. 2

Составитель О.Ревинский  
 Редактор О.Юрковецкая      Техред Ж.Кастелевич      Корректор С. Шекмар

Заказ 8430/61      Тираж 871      Подписное

ВНИПИ Государственного комитета СССР  
 по делам изобретений и открытий  
 113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ППП "Патент", г.Ужгород, ул.Проектная, 4