

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H03D 1/00

H04L 27/06



[12] 发明专利说明书

[21] ZL 专利号 98808076.1

[45] 授权公告日 2004 年 9 月 8 日

[11] 授权公告号 CN 1166052C

[22] 申请日 1998.8.10 [21] 申请号 98808076.1

[30] 优先权

[32] 1997.8.11 [33] US [31] 60/055,351

[86] 国际申请 PCT/US1998/016608 1998.8.10

[87] 国际公布 WO1999/008376 英 1999.2.18

[85] 进入国家阶段日期 2000.2.12

[71] 专利权人 西加特技术有限责任公司

地址 美国加利福尼亚州

[72] 发明人 B·鲁布 H·R·沙菲

审查员 谢雪闽

[74] 专利代理机构 上海专利商标事务所

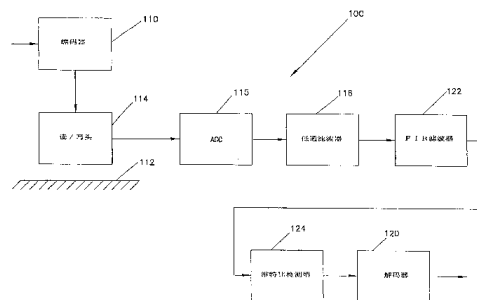
代理人 张政权

权利要求书 3 页 说明书 9 页 附图 6 页

[54] 发明名称 具有时间变化约束代码的通道所用的静态维特比检测器

[57] 摘要

在检测从存储通道(100)接收到的读信号中编码的数据时使用检测器(124)。检测器(124)包括具有时间不变结构的维特比检测器(124)，它构成检测依据具有时间变化约束的代码编码的数据。



ISSN 1008-4274

1. 一种检测存储通道中的数据的方法，其特征在于所述数据依据具有时间变化约束的代码而编码，所述方法包括以下步骤：

提供以具有分支所连接的多个状态的网格结构来表示的维特比检测器，每个状态具有相关的状态量度，且每个分支具有相关的分支量度；

接收依据所述代码编码的数据；

对于每个状态，确定连接到该状态的预定数目的分支的分支量度，所述预定数目是时间不变的；

对于每个状态，根据分支量度和作为连到该状态的分支的起源的那些状态的先前状态量度来确定与该状态有关的状态量度；以及

根据对每个状态所确定的状态量度来检测数据。

2. 如权利要求 1 所述的方法，其特征在于接收步骤包括这样的步骤：

接收采样的读信号中的数据，所述信号包括在多个时间周期中所提供的数据样品。

3. 如权利要求 2 所述的方法，其特征在于一旦经过多个时间周期，就对每个状态进行确定分支量度和确定状态量度的步骤。

4. 如权利要求 3 所述的方法，其特征在于时间变化约束包括在多个时间周期内至少在第一约束和第二约束之间变化的运行约束。

5. 如权利要求 4 所述的方法，其特征在于多个时间周期包括 N 个时间周期，提供步骤包括这样的步骤：

提供基 2^N 维特比检测器，所述检测器检测在并行的 N 个时间周期内所提供的的数据，其中 N 为大于 1 的自然数。

6. 如权利要求 5 所述的方法，其特征在于时间变化约束包括最大转变运行长度约束，所述约束把读信号中最大约束运行约束在以不超过每 N 个时间周期的频度开始，其中 N 为大于 1 的自然数。

7. 如权利要求 2 所述的方法，其特征在于由具有多组状态的网格结构来表示维特比检测器，每一组状态相应于一个处理间隔，所述代码具有每一组中的许多可允许状态，其数目在 N 个时钟循环内在较高数目和较低数目之间周期性地改变，仅对每一组中较低数目的状态进行确定分支量度和确定状态

量度的步骤，其中N为大于1的自然数。

8. 一种用于检测存储通道中的数据的检测器，其特征在于所述数据依据具有时间变化约束的代码而编码，所述检测器包括：

以具有分支所连接的多个状态的网格结构来表示的维特比检测器，每个状态具有相关的状态量度，且每个分支具有相关的分支量度，对于每个状态，所述维特比检测器还包括：

至少一个分支量度元件，确定引向该状态的分支的预定数目的分支量度，所述预定数目是时间不变的；以及

状态量度元件，根据分支量度以及根据与作为连到该状态的分支的起源的那些先前状态相应的先前状态量度来确定与该状态相关的状态量度。

9. 一种通信通道，其特征在于包括：

编码器，构成把数据编码成为具有时间变化约束的代码字；

可旋转数据存储盘片，它接收和存储经编码的数据；以及

读通道，它从盘片读取经编码的数据，读通道包括维特比检测器，所述检测器具有时间不变结构，所述维特比检测器构成接收表示从盘片读取的经编码的数据的读信号并检测读信号中的经编码的数据，

对于每个状态，所述维特比检测器还包括：

至少一个分支量度元件，确定引向该状态的分支的预定数目的分支量度，所述预定数目是时间不变的；以及

状态量度元件，根据分支量度以及根据与作为连到该状态的分支的起源的那些先前状态相应的先前状态量度来确定与该状态相关的状态量度。

10. 一种检测读信号中依据具有时间变化约束的代码编码的数据的方法，其特征在于所述数据依据具有时间变化约束的代码而编码，所述方法包括以下步骤：

提供具有时间不变结构的维特比检测器，所述检测器在代码上执行时间变化约束，以具有分支所连接的多个状态的网格结构来表示维特比检测器，每个状态具有相关的状态量度，且每个分支具有相关的分支量度；

在维特比检测器处接收读信号；

对于每个状态，确定连接到该状态的预定数目的分支的分支量度，所述预定数目是时间不变的；

对于每个状态，根据分支量度和作为连到该状态的分支的起源的那些状态

的先前状态量度来确定与该状态有关的状态量度；以及

以维特比检测器根据对每个状态所确定的状态量度来检测读信号中的数据。

具有时间变化约束代码的通道所用的静态维特比检测器

技术领域

本发明涉及盘片驱动器。尤其是，本发明涉及盘片驱动器中的数据检测器，其中数据检测器检测依据具有时间变化约束的代码而进行编码的数据，且数据检测器具有不随时间变化的结构。

发明内容

典型的盘片驱动器包括安装在枢轴或主轴上旋转的一个或多个盘片。典型的盘片驱动器还包括由在每个盘片上方飞行的液压(hydrodynamic)空气轴承所支撑的换能器(transducer)。把换能器和液压空气轴承统称为数据头。通常根据从主机系统接收到的命令，用驱动控制器来控制盘片驱动器。驱动器控制器控制盘片驱动器，以检索盘片的信息以及把信息存储在盘片上。

在一个常规的盘片驱动器中，机电致动器(actuator)在负反馈闭环伺服系统内进行操作。致动器使数据头在盘片表面上沿径向移动作磁道(track)搜索操作，以及保持换能器直接位于盘片表面的一轨道上作磁道跟踪操作。

通常，通过给数据头提供把代表待存储数据的信息写到盘片表面上的写信号而把信息存储在盘片表面上的同心磁道中。在从盘片检索数据时，驱动器控制器如此控制机电致动器，从而数据头在盘片上方飞行，读出(sense)盘片上的通量翻转并根据这些通量翻转产生读信号。通常，读信号经过驱动器读/写通道(channel)及其控制器的调节然后解码以恢复数据。

典型的数据存储通道包括盘片、数据头、自动增益控制电路、低通滤波器、模拟-数字转变器、数据检测器和解码器。读通道可作为分立的电路来实现，或者在与盘片驱动器相连的驱动器控制器中实现。这种驱动器控制器通常包括检错和纠错元件等。

过去把维特比检测器用作盘片驱动器读通道中的数据检测器。当至检测器的输入由附加白高斯噪声的信号构成，且当使用典型的分支量度(branch metric)(提供给检测器的信号中误差的平方)时，维特比检测器起到类似于

最大似然(maximum-likelihood)序列估算器的作用。

在数字磁记录中,通常把通道的脉冲响应均衡到 $(1-D)(1+D)^n$ 形式的适当的部分响应(PR)目标(target),其中 n 为非负整数, D 为延迟算符。已开发了许多不同的 PR 目标。例如,当 $n=1, 2$ 和 3 时,把获得的 PR 目标分别叫做部分响应级(class)4(PR4)、延伸的部分响应级 4(EPR4)以及增强的延伸(enhanced extended)部分响应级(E^2PR4)通道。

对预定的目标执行磁通道脉冲响应通常导致噪声增强和噪声相关。为了减少这些噪声,可把通道目标响应归纳为以下形式的 PR 多项式:

$$f(D)=1+f_1D+f_2D^2+\dots+f_nD^n$$

不失一般性,这里, f_0 被归一化为 1, 允许 f_1 项取非整数值。

给定如上所述归纳的通道目标响应,维特比网格(trellis)中所需的状态数等于 2^n 。例如,以下给出的 E^2PR4 的维特比检测器:

$$F_{E^2PR4}(D)=1+2D-2D^3-D^4$$

具有 $2^4=16$ 个状态。当然,当 n 增加时,维特比状态的数目可变得过大。为了减轻这种检测器的复杂性,可实现部分反馈来消除某些符号间干扰(ISI)项。这种检测器叫做状态减少的序列估算器(RSSE),且包括 2^m 个状态及 $(n-m)$ 个反馈抽头(tap),这里 m 小于或等于 n 。

由两个分离的通道输出序列之间的最小欧几里得距离来控制维特比检测器的位差错率(bit error rate)性能。在数字磁记录中,已发现来自线性记录密度高的最大似然序列检测器及某些高级别的 PR 通道(诸如 E^2PR4)的主导差错事件一般具有 $+/- (2, -2, 2)$ 的形式。这里,差错事件代表当输入位为 $+/-1$ 时两个输入序列之间的差。这种差错通常是在三位偏移一个采样时间或在把四位误认为两位或反之亦然时引起的。

发明内容

近来已研究一种相对较新的代码。这种代码包括通过从至数据检测器的输入位流中除去主导差错事件的方式而提出的最大转变运行(maximum transition run)(MTR)码。这种 MTR 码用于增加磁记录通道内数据样品之间的最小欧几里得距离。

例如, $MTR=2$ 码把调制波形中的连续转变的运行限制为 2。实际上, $MTR=2$ 码除去了包含两个以上连续转变的编码数据的所有图案(pattern)。结果,

MTR=2 码还除去对高记录密度的 MLSD 检测器和更高级别的 PR 通道引起最大差错事件的所有图案。

已发现，如果放松 MTR 约束，则可除去相同的主导差错事件。换句话说，放松的 MTR 约束允许运行三个连续的转变，但这些转变需要每隔 L 个时间间隔就开始。因而，例如，当 L=2 时，三位可在每隔一个时间间隔处开始。这种代码叫做时间变化的 MTR 码。

为了实现任何调制编码增益，必须在检测过程中执行代码约束。具体来说，必须从检测器结构中除去妨碍维特比网格中的任何状态或分支。由时间变化的 MTR 码，需要每隔 L 个时间间隔就修改网格图，以允许存在三位。例如，对于 8 状态的检测器，通常从网格中除去相应于存在三位的两个分支，但每隔单个时间间隔的 L 个时间间隔就恢复这两个分支。

因而，结合这些时间变化的 MTR 编码通道使用的维特比检测器本身就是时间变化的。这些检测器是这样实现的，即通过把选择输入提供给这些检测器，从而检测器的操作可在各种操作模式间切换，以适应编码通道的时间变化特征并实现时间变化的网格结构。不希望时间变化的检测器结构变得复杂。

本发明解决了这些和其它问题并提供了超过已有技术的其它优点。

依据本发明的一个方面，在检测从存储通道中接收到的读信号中的编码数据时使用检测器。该检测器包括维特比检测器，它具有构成检测依据具有时间变化约束的代码而编码的数据的时间不变结构。

本发明可实现为检测器、检测数据的方法或形成这种检测器的方法。

附图概述

图 1 是数据存储系统的简化方框图。

图 2A 是示出维特比检测器的操作的网格图。

图 2B 和 2C 是示出具有 $+/- (2, -2, 2)$ 形式的主导差错事件的波形。

图 3 是示出维特比检测器的操作的延伸的网格图。

图 4 是示出依据本发明一个方面的基 4 维特比检测器的操作的网格图。

图 5A 和 5B 是示出依据本发明一个方面的维特比检测器的逻辑功能的方框图。

本发明的较佳实施方式

图 1 是依据本发明的数据存储系统 100 的简化方框图。系统 100 包括编码器 110、盘片 112、读/写头 114、自动增益控制 (AGC) 电路 115、低通滤波器 116、有限脉冲响应 (FIR) 滤波器 122、维特比检测器 124 和解码器 120。系统 100 还包括模拟-数字 (A/D) 转换器等。致动器组件 (未示出) 通常把读/写头 14 保持在盘片 112 的表面上方的适当位置。致动器组件包括刚性地耦合到头万向节 (gimbal) 组件的致动器臂。继而, 头万向节组件包括刚性地耦合到其第一端处的致动器臂且刚性地耦合到其第二端处的万向节的承载梁或曲臂。万向节耦合到空气轴承, 该空气轴承把读/写头 114 支撑在盘片 112 的相应表面上方以访问盘片 112 表面上的磁道内的数据。

在操作中, 与包含读通道 110 的盘片驱动器相连的驱动器控制器通常接收来自主机系统的命令信号, 该信号指示待访问的盘片 112 的某一部分。响应于该命令信号, 驱动器控制器给伺服控制处理器提供位置信号, 该信号指示致动器把读/写头 114 安置到特定的圆柱体 (cylinder)。伺服控制处理器把位置信号转换成模拟信号, 该模拟信号被放大并提供给致动器组件。响应于该模拟位置信号, 致动器组件把读/写头 114 置于所需的磁道上。

如果要进行写操作, 则驱动器控制器把数据提供给编码器 110, 编码器 110 依据预定代码对该数据进行编码。此代码可包括诸如最大转变运行长度码约束等具有任何所需尺寸 (诸如 $MTR=2$) 的约束。代码约束还可以是时间变化的。然后, 把经编码的数据以写信号的形式提供给读/写头 114。然后, 读/写头 114 进行操作, 以把表示写信号中经编码数据的信息写到盘片 112 的表面上。

如果要执行读操作, 则读/写头 114 利用表示读/写头 114 所在磁道中的信息的读信号。把读信号提供给 AGC 电路 115, AGC 电路 115 把该信号保持在期望的范围内并把它提供给低通滤波器 116。低通滤波器 116 滤除高频分量并把该信号提供给 FIR 滤波器 122。设置 FIR 滤波器 122 来把输入信号脉冲均衡为目标响应 (具有较少非零值的脉冲)。

使用网格图更容易理解维特比检测器 124 的普通操作, 该图是以一组垂直定向的状态所示的分立时间间隔来绘制的典型状态机图。例如, 图 2A 示出维特比检测器 124 的操作的网格图 125。在这样的系统中, 系统输出处的相邻脉冲之间没有符号间干扰。假设用户输入位为零代表没有从盘片读取

的转变或通量翻转，而有一位为一代表一个转变(即，假设 NRZI 编码系统)，且假设经均衡的转变的峰采样值为一，则为零的输入提供了为零的输出，为一的输入提供了为一或负一的输出。这与最后一个转变的极性有关。换句话说，每当输入序列中有一个一时，写电流的方向就发生变化。给定以上系统，很清楚必须改变转变的极性。在另一个示意系统中，使用 NRZ 调制。在这样的系统中，1 相应于高，0 相应于低。

所有的这些规则(对于 NRZ 调制)都是在图 2A 所示的状态机图中获取的。可使用这样的网格图来说明检测器的结构并对任何用户输入序列确定无噪声输出序列。

图 2A 所示的特定网格图 125 示出 8 状态基 2 全速率维特比检测器。如一般所知，维特比检测器的每个状态实现为加法-比较选择(ACS)单元。ACS 单元把每个分支的量度加到其相应路径的总量度中。然后，比较两个输入路径的量度并选中具有最佳量度的路径。

图 2B 和 2C 示出用于高线性密度的最大似然序列检测器及用于较高级别部分响应通道的维特比检测器所碰到的主导差错事件。

图 2B 所示的上波形示出三位(即，具有三个连转变的波形)。图 2C 所示的下波形示出已偏移到右面一个时态空间的三位。图 2C 中的上波形示出四位(即，具有四个连续转变的波形)。为了解决这种差错事件，使用 MTR 码。放松的时间变化 MTR 码不仅允许这些三位在每隔 L 个时间间隔处就开始，而且还允许具有例如三个转变的波形。

网格 125 描述了在具有时间变化 MTR 码的通道中所使用的维特比检测器的结构。网格 125 所述的检测器依据时间变化的 MTR 码来处理数据，在该代码中不允许两个以上的连续转变，而允许三个连续转变在每隔一个样品间隔处开始(即，MTR=2 且 L=2 的代码)。网格 125 包括状态列 126 及示出最后三个样品输入位的样品输入列 128。每个状态代表至通道的最后三个样品输入位(由 a_{k-1} 、 a_{k-2} 和 a_{k-3} 来表示)的不同可能的组合。在网格图 125 中，在 k-1 时，允许三位。因而，在时间间隔 k-1 处不需要修改网格 125。然而，在下一时间间隔 k 处，不允许三位，因此必须除去相应于三位图案的网格图中的分支。这些分支相应于图 2A 中的粗虚线 130 和 132。

图 3 示出网格 125 的延伸，以进一步说明时间变化。在图 3 中，网格 125 从时段 k-1 延伸到时段 k+2。可看出，必须每隔一个时段除去分支 130 和 132，

并把它们放回其余周期的网格图中。因而，这使得在维特比检测器中需要某种类型的选择机构，从而可切换维特比检测器的模式来实现网格 125 所示的时间变化结构。对这种时间变化结构的需要是因为必须把维特比检测器 124 设计成受在对数据进行编码时所使用的时间变化代码约束。

图 4 示出网格图 140，该图说明如何把维特比检测器 124 实现为用于参考图 2 和 3 所述的同一通道实现基 4 维特比检测器。

在此维特比检测器中，如果维特比检测器要同时处理接收到的数据的许多(x)个样品，则维特比检测器的时钟速率为通道时钟速率的 $1/x$ 倍。因而，维特比检测器在每个处理步骤的结尾处释放(release)了 x 位。在此情况下，每个 ACS 单元作用于 2^x 个分支，并选中具有最低量度的路径。

图 4 中的网格图 140 现在包括位于偶数和奇数时间间隔处(即，在时间间隔 $k-1$ 和 k 处)的代码约束。图 4 示出用于网格 140 中每个状态的 ACS 单元除了与状态 2 和 5 相关的那些分支以外，ACS 单元还作用于四个输入分支。执行针对图 2 和 3 所述的同一时间变化 MTR 约束除去了状态 2 和 5 的四个分支中的两个分支。因而，用于这些状态的 ACS 单元仅作用于两个输入。

具体来说，在基数 2 检测器中，由于已除去分支 130，所以状态 2 不能接收来自状态 5 的任何输入。至状态 5 的输入来自于状态 2 和 3。因而，在基数 4 检测器中，状态 2 不能接收来自状态 2 和 3 的任何输入。

类似地，在基数 2 检测器中，由于已除去分支 132，所以状态 5 不能接收来自状态 2 的任何输入。至状态 2 的输入来自于状态 4 和 5。因而，在基数 4 检测器中，状态 5 不能接收来自状态 4 和 5 的输入。

因而，图 4 示出描述一维特比检测器的网格 140，该维特比检测器是不随时间变化，但它用于利用具有时间变化代码约束的代码的通道。即使在时间变化代码约束的情况下，也可使用这种技术来实现不随时间变化的维特比检测器结构，只要该代码约束对相同数目的时钟周期(其中维特比检测器进行并行处理)是周期性的。换句话说，在基数 2^N 维特比检测器中，维特比检测器以并行方式处理 N 个输入样品。其中， N 大于 1，时间变化代码约束对 N 个样品是周期性的，可如此使用本发明，从而使用该代码的通道中的维特比检测器是不随时间变化的。简单地永久性除去希望从维特比检测器的网格结构中周期性地除去的分支。这样明显地减少维特比检测器的复杂性，因为已除去分支而且不需要切换维特比检测器的模式的切换机构。

图 5A 和 5B 是示出依据本发明一个方面的维特比检测器的操作的方框图。图 5A 示出在图 4 所示网格结构的状态零处的维特比检测器的操作。除了状态 2 和 5 以外,所有其它状态的操作类似于图 5A 所示的操作。图 5B 示出在图 4 所示的网格结构 140 的状态 2 处的维特比检测器的操作。状态 5 处的维特比检测器的操作类似于图 5B 所示的操作。

图 5A 示出,维特比检测器在逻辑上包括四个分支量度计算器元件 142、144、146 和 148 以及加法-比较-选择(ACS)元件 150。分支量度计算器元件 142-148 计算与分支有关的分支量度,这些分支从图 4 所示网格结构 140 中的时间周期 $k-1$ 处的状态 0、1、2 和 3 开始到进入时间周期 k 处的状态 0。分支量度计算器元件 142-148 根据接收到的样品并根据所需的值以公知的方式来计算分支量度,并把这些分支量度提供给 ACS 元件 150。ACS 元件 150 接收来自时间周期 $k-1$ 处的状态 0-4 的状态量度,并把这些状态量度加到从时间周期 $k-1$ 处的状态 0-3 开始的分支的分支量度,以及选择最低的值作为时间周期 k 处的状态 0 的状态量度。在输出 152 处把新的状态量度提供给适当的存储机构。

相反,图 5B 示出相应于时间周期 k 中的状态 2 处的网格结构 140 的维特比检测器的操作。图 5B 示出,只需要两个分支量度计算器元件 154 和 156,把它们提供给 ACS 元件 158。分支量度计算器元件 154 和 156 仅需要计算从时间周期 $k-1$ 处的状态 0 和 1 引向时间周期 k 处的状态 2 的分支相关的分支量度。由于只有两个分支引向时间周期处的状态 2,所以只需要两个分支量度计算器元件。

把分支量度提供给 ACS 元件 158。ACS 元件 158 接收与时间周期 $k-1$ 处的状态 0 和 1 相关的量度值,并把这些值加到由元件 154 和 156 计算的分支量度中。然后,ACS 元件 158 选择这两个值中较小的一个并把它作为输出 160 处相应于时间周期 k 处的状态 0 的新的状态量度来提供。可看出,与已有的维特比检测器相比,依据本发明的维特比检测器所需的分支量度计算器依据所需的分支量度的数目得以减少,且不需要随间隔而变化。这样比已有的维特比检测器有了明显节约且复杂性减小。

本发明不仅可通过除去分支来简化维特比检测器,还可用于从维特比检测器网格中永久性地除去状态。例如,如上所述把时间变化的 MTR 码应用于 8 状态检测器,不会导致在任何时间除去任何状态。然而,对于 16 状态

检测器，当每个状态指定最后四个输入通道位(由 a_{k-1} 、 a_{k-2} 、 a_{k-3} 和 a_{k-4} 给出)时，每隔一个步骤从基 2 网格中除去由 $+/- (+1, -1, +1, -1)$ 所代表的两个状态，以在 MTR 码中实现时间变化约束。

然而，在基 4 构造中，可在所有的时间除去这两个状态。表 1 和 2 定义了相应于此基 4 构造的网格结构。表 1 示出检测器的分支量度。

表 2 示出时间不变的基 4MTR 编码 E^2PR4 通道的分支量度。如上所述，在基 4 构造中，每个分支量度为时间 $k-1$ 和 k 处的分支量度之和。这些量度由 $(y_{k-1}-d_{k-1})^2$ 和 $(y_k-d_k)^2$ 给出，其中 y_{k-1} 和 y_k 分别代表时间间隔 $k-1$ 和 k 的检测器输入； d_{k-1} 和 d_k 代表在时间间隔 $k-1$ 和 k 处给出的分支的所需值。

表 2 示出每个状态，从这些状态接收到输入分支、所需值、所使用的分支量度和总分支量度。表 2 不仅示出从检测器网格中除去的两个状态，还示出状态 1、2、5、8、11 和 12 仅作用于三个输入分支上。

可进一步简化所示的量度。例如，在表 2 中，通过从时间 $k-1$ 和 k 处的所有分支中除去 y_{k-1}^2 和 y_k^2 项并把获得的量度除以 4 来进行这种简化。

因此，可看出，可利用本发明来简化具有统一的 PR 目标的通道中的维特比检测器及状态减少的序列估算器(RSSE)。对于允许最大转变运行每隔 L 个时间周期(这里 L 大于或等于 2)开始的 MTR 码，还可实现在每个处理步骤处作用于 L 个样品的时间不变的基 2^L 检测器。当然，本发明还可延伸到在每个处理步骤处处理 L 个以上样品的实例。一般，为了同时处理 jL 个样品，可实现基 $j(2)^L$ 时间不变的检测器。

本发明包括用于检测在从存储通道 100 接收到的读信号中编码的数据的检测器 124。维特比检测器 124 具有时间不变结构 140(或如表 1 和 2 中所述)，该结构给出检测依据具有时间变化约束的代码编码的数据。在一个较佳实施例中，维特比检测器 124 为基 2^N 维特比检测器，该检测器基本上以并行方式检测在读信号中的 N 个时钟循环内编码的数据。此代码具有时间变化约束，它对于 N 个循环是周期性的，这里 N 大于 1。

在更具体的实施例中，维特比检测器 124 用于利用具有最大转变运行长度约束的代码的通道中，该约束把信号中最大转变运行的开始的频率约束在不超过每 L 个时钟循环。然后，把维特比检测器 124 设置为 2^L 维特比检测器。

由具有多组状态 128 的网格图 140 来表示维特比检测器 124，每一组状

态相应于一个处理间隔，每个状态 126 具有一相应的状态量度。每一组中的状态 126 通过分支连接到另一组中的至少一个状态。每个分支具有一相应的分支量度。在一个实施例中，每一组中可允许的状态 126 的数目在 N 个时钟循环内在较高数目和较低数目之间周期性地改变。如此实现基 2^N 维特比检测器 124，从而它相应于在每一组中只有较低数目的状态 126 的网格图。

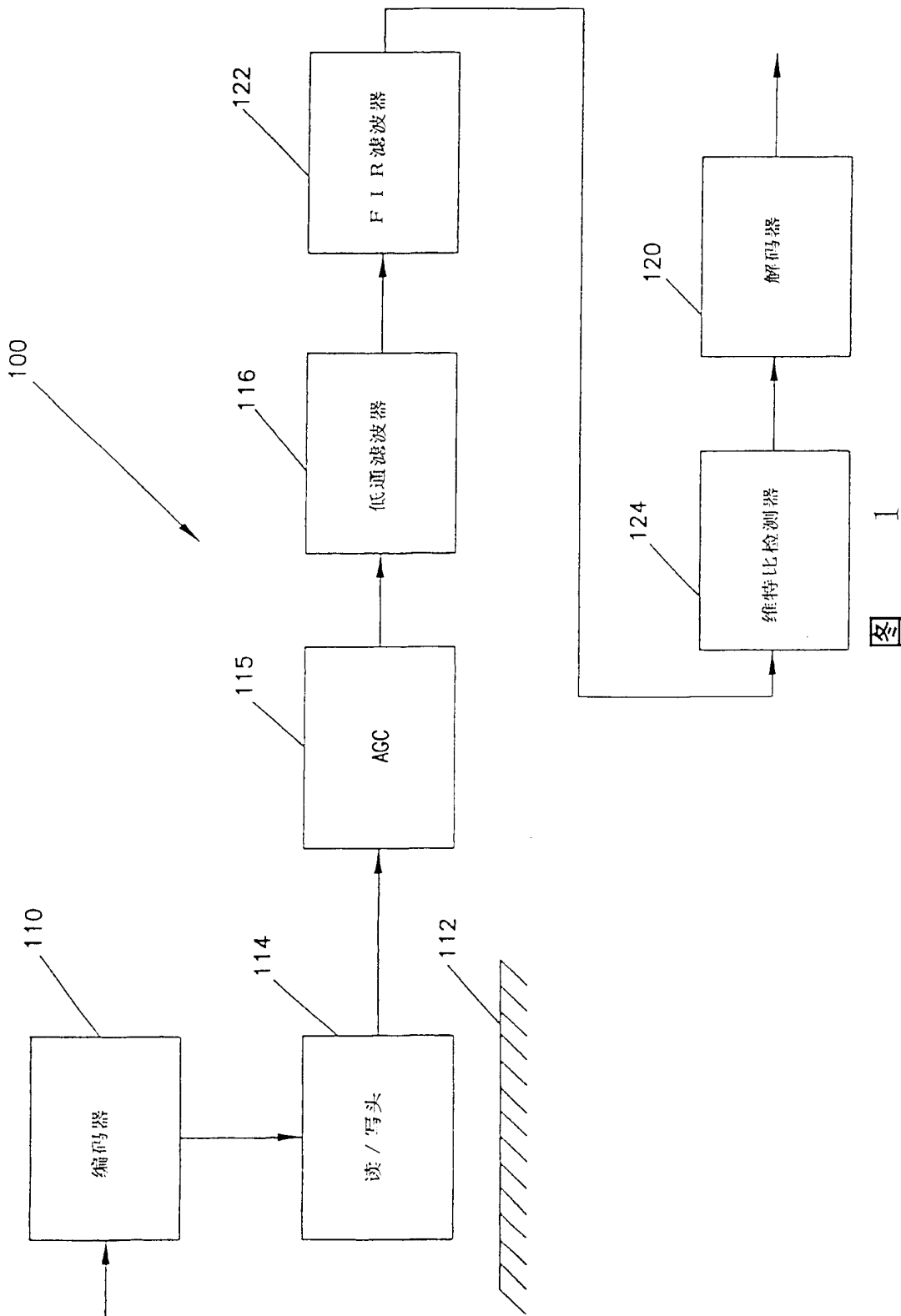
还可在包括用于存储信息的计算机可读盘片 112 和用于对信息进行编码的编码器 110 的盘片驱动器及上述读通道的其余部分中实现本发明。

还可把本发明实现为形成检测器 124 的方法。该方法包括在时间不变的维特比检测器 124 上利用具有时间变化的约束的代码来检测通道中的数据。在一个实施例中，该方法包括设置基 2^N 维特比检测器 124，该检测器基本上以并行方式检测在 N 个时钟循环内编码的数据，其中代码具有对 N 个时钟循环为周期性的时间变化约束，N 大于一。

在一个较佳实施例中，代码还具有最大转变运行长度约束，该约束把读信号中最大转变运行约束的开始频率约束在不超过每 L 个时钟循环。在该实施例中，通过提供基 2^L 维特比检测器 124 来实现提供基 2^N 维特比检测器。

还可把本发明实现为数据检测方法，其中时间不变的维特比检测器 124 具有时间不变结构 140，该结构使得维特比检测器 124 可检测依据具有时间变化约束的代码来编码的数据。

应理解，即使在以上描述中已提出本发明各实施例的大量特征和优点及本发明各实施例的结构和功能，这种揭示只是示意性的，可进行细节的改变，尤其是对大到附图所示项目的广义所指的整个范围的本发明的原理内的部分的结构和配置进行改变。例如，特定元件可依据特定通道响应目标而变化同时保持基本上相同的功能，而不背离本发明的范围和精神。



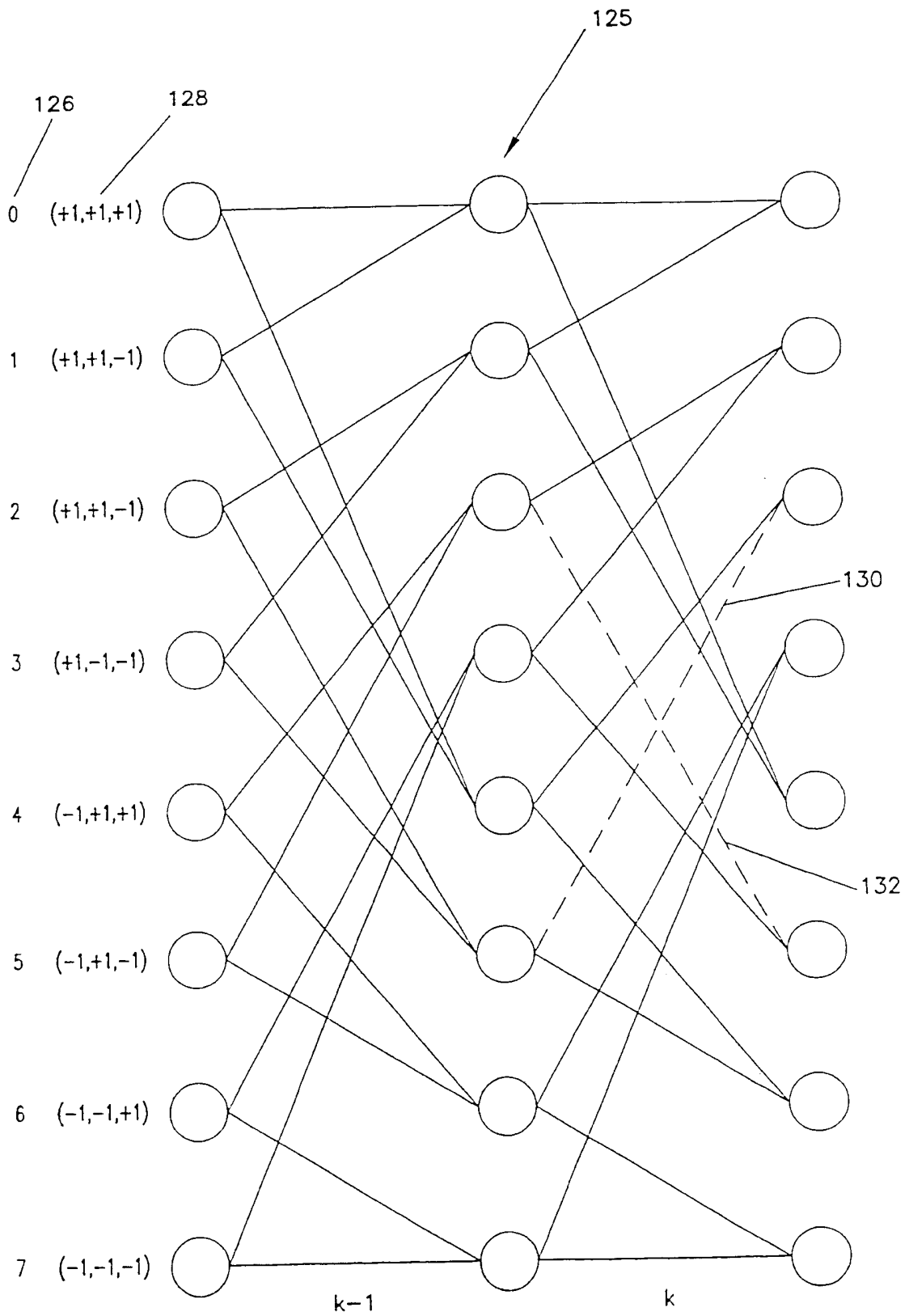


图 2 A

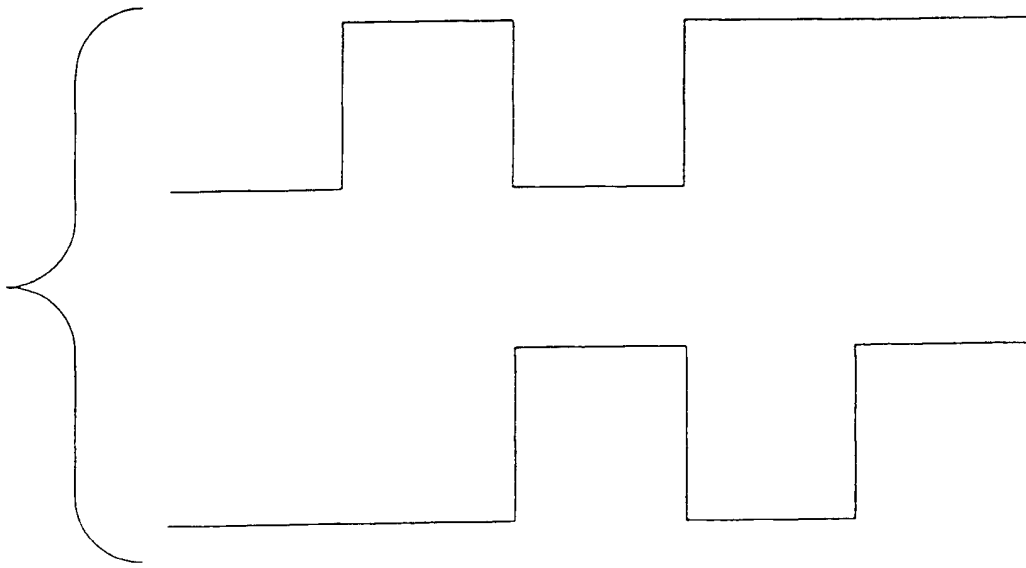


图 2 B

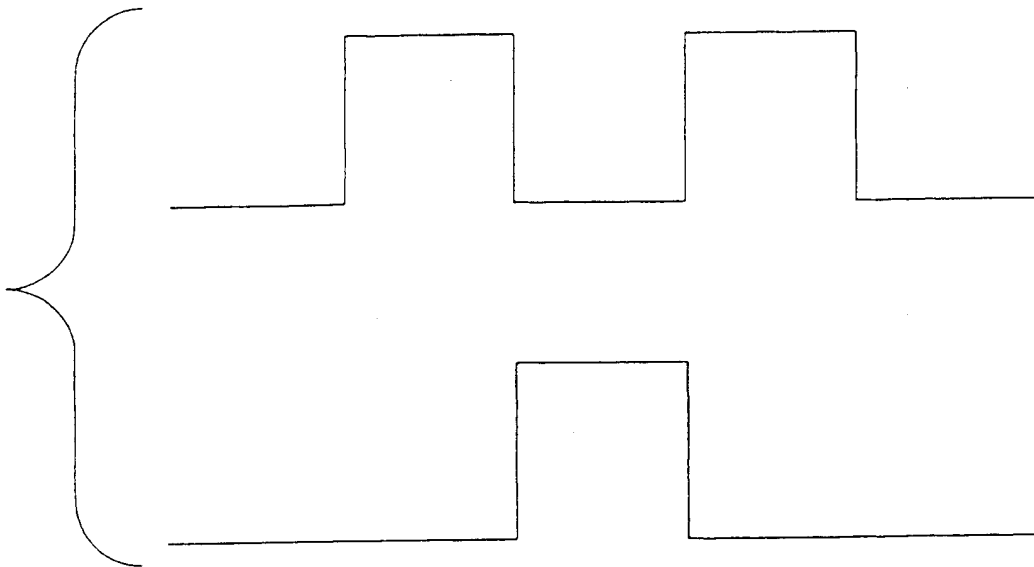
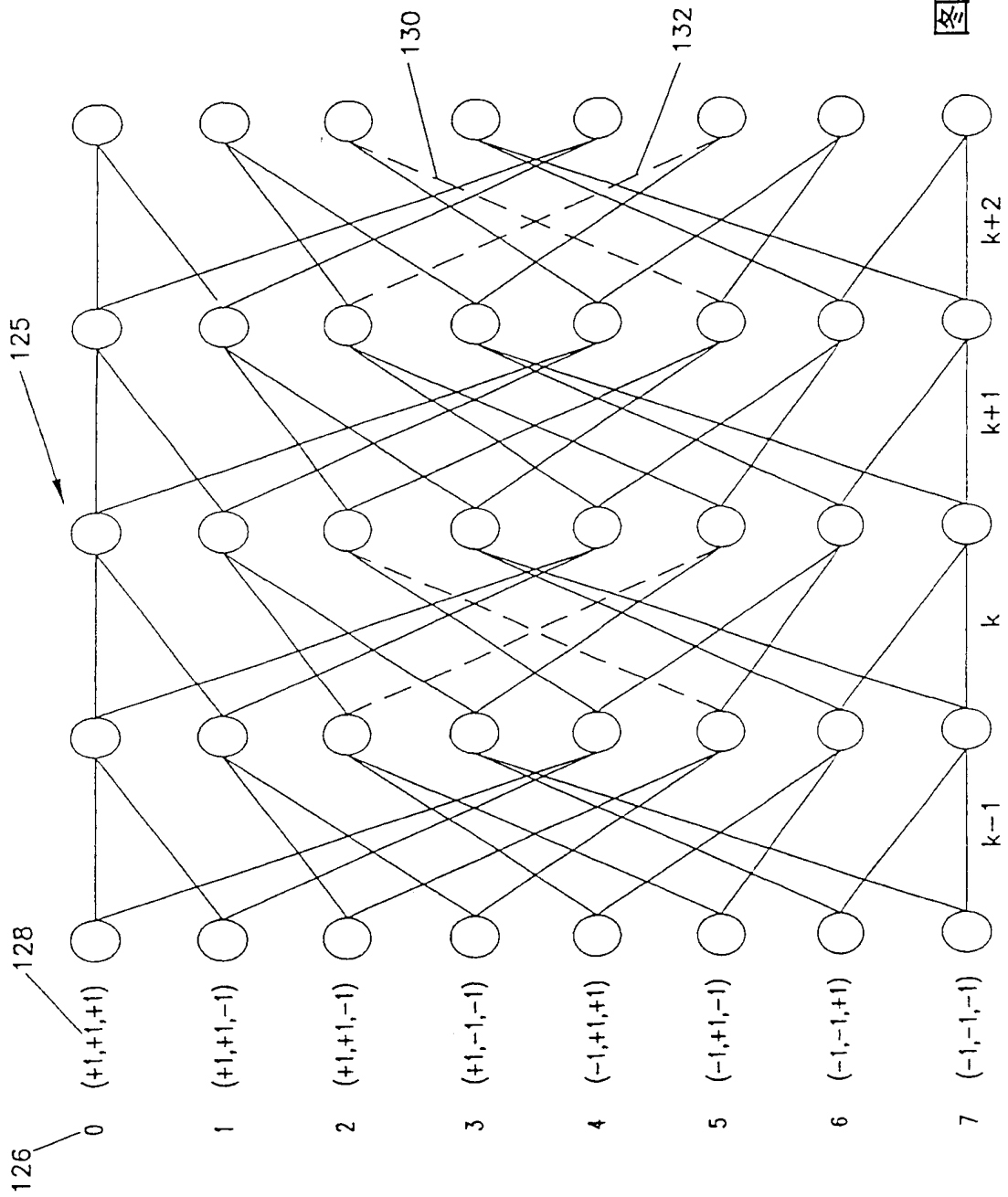


图 2 C



3

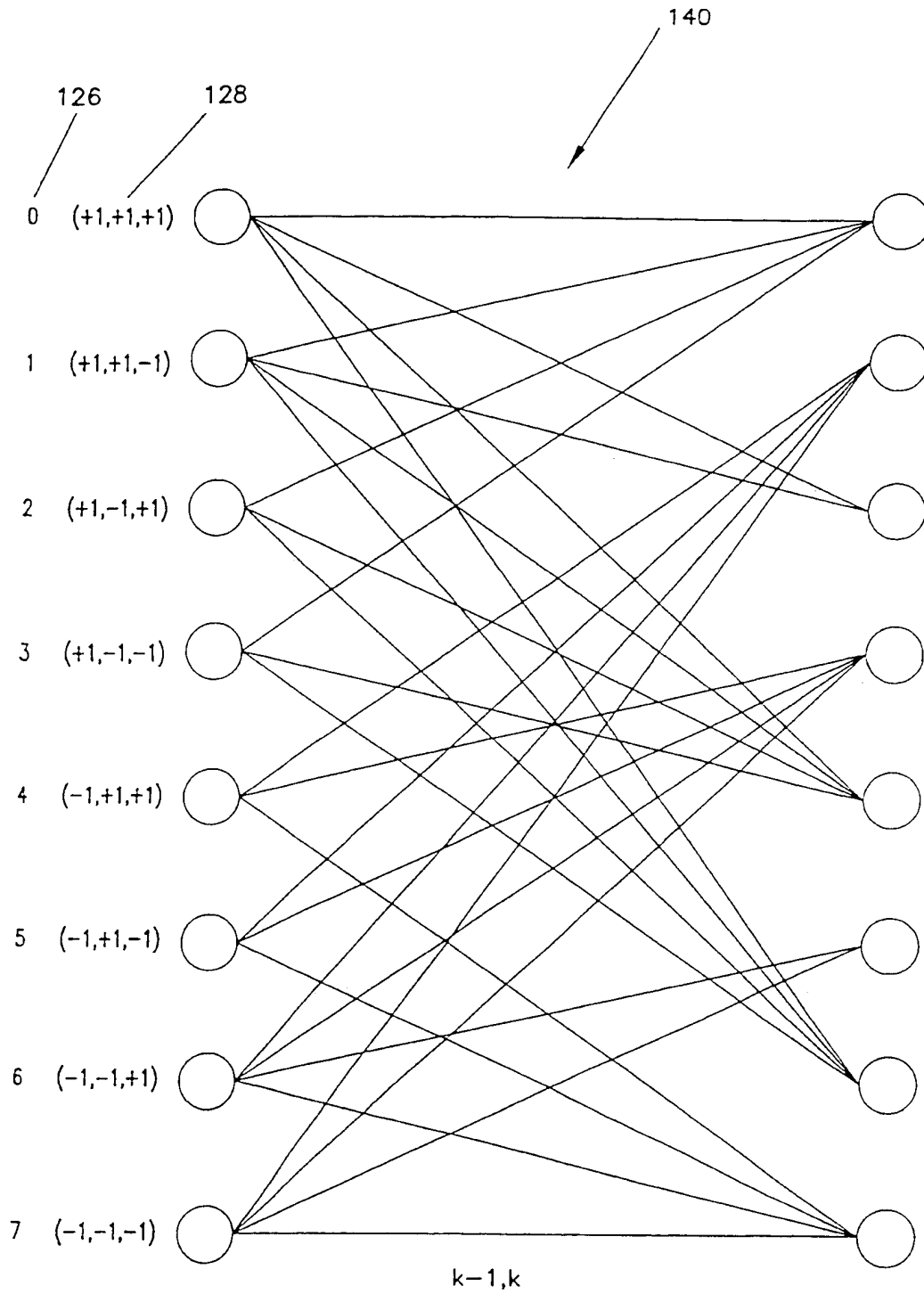


图 4

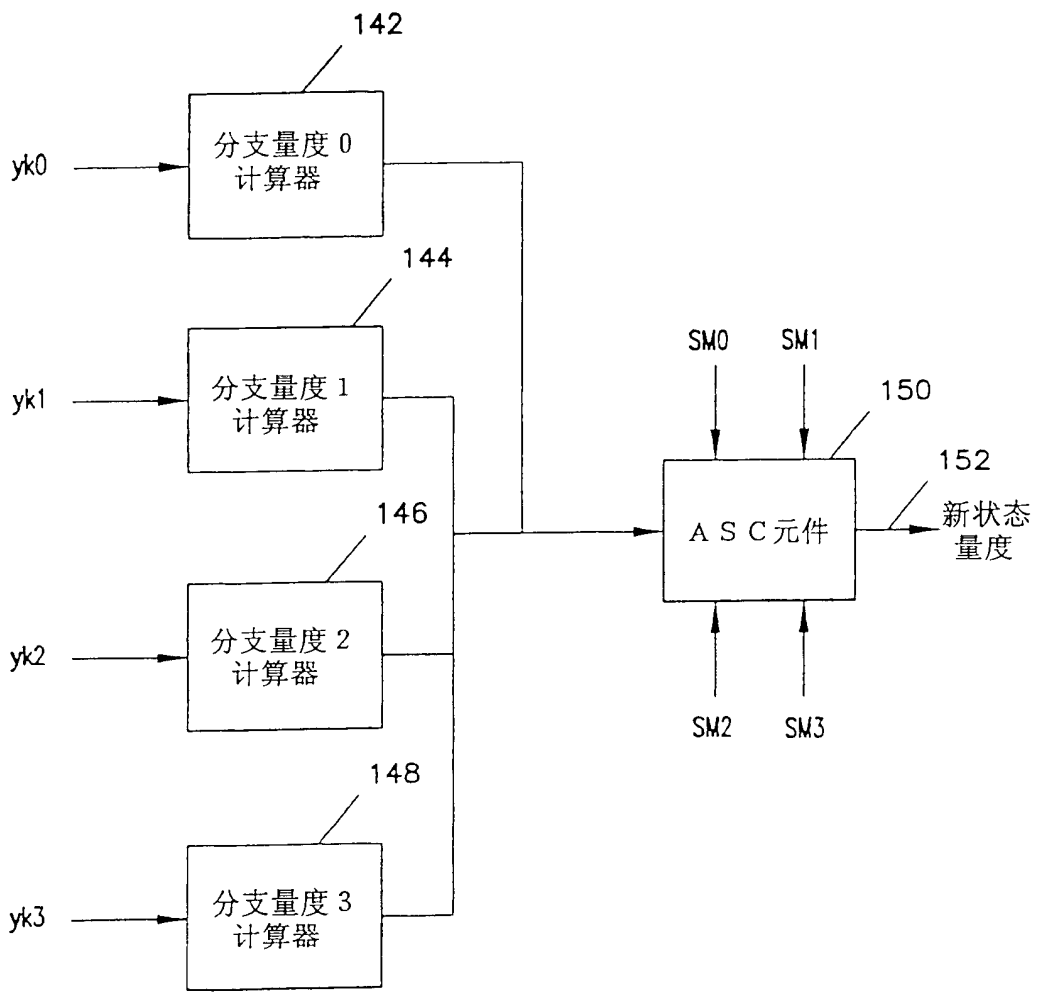


图 5 A

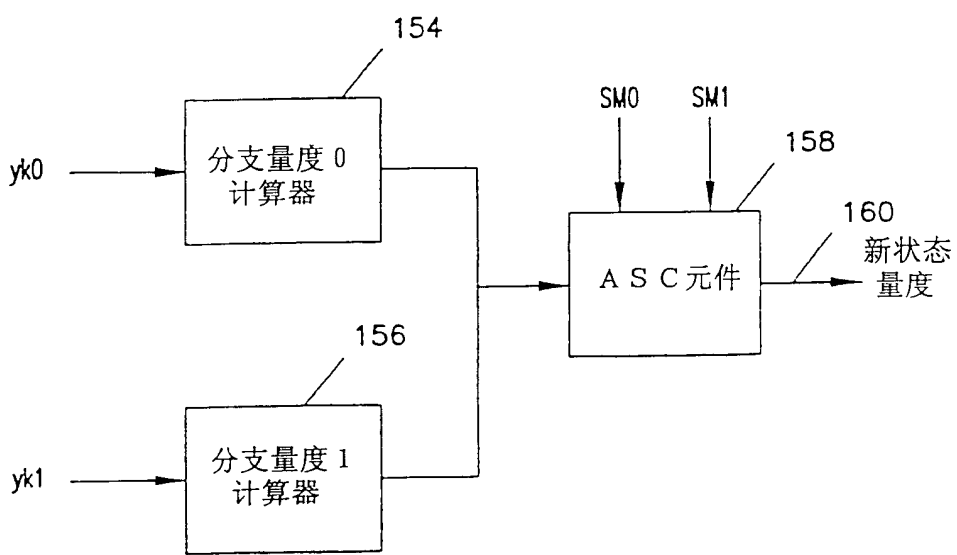


图 5 B